پروژه درس سیستم های دیجیتال(مدار های منطقی) ترم دوم سال 1395

موعد تحویل : تقریبا یک هفته پس از آخرین امتحان پایان ترم (تاریخ دقیق متعاقبا اعلام می شود).

شرح پروژه: طراحی یک سیستم به گونه ای که یک عدد 16 بیتی را از ورودی دریافت کرده و بر اساس فرمت زیر کار کند.

|  |  |  |  |
| --- | --- | --- | --- |
| Opcode(4 bit) | Source register1(4bit) | Source register2(4 bit) | Destination regiter(4 bit) |

بخش Opcode یکی از 16 دستور ALU را انتخاب کرده و سایر بخش ها یکی از 16 ثبات موجود را برای خواندن یا نوشتن انتخاب می کند.

دستورات زیر را کلیه دانشجویان پیاده سازی می کنند:

|  |  |  |  |
| --- | --- | --- | --- |
| Instruction(Symbolic) | Instruction(HEX) | Description |  |
| ADD S1,S2,D | 0XXX | D=S1+S2 |  |
| SUB S1,S2,D | 1XXX | D=S1-S2 |  |
| INC S1 | 2XXX | S1=S1+1 |  |
| DEC S1 | 3XXX | S1=S1-1 |  |
| AND S1,S2,D | 4XXX | D=S1(and)S2 |  |
| OR S1,S2,D | 5XXX | D=S1(or)S2 |  |
| XOR S1,S2,D | 6XXX | D=S1(xor)S2 |  |

دستورات زیر به تفکیک شماره دانشجویی مندرج در جدول انجام می شود و پیاده سازی کلیه دستورات جدول زیر توسط همه دانشجویان الزامی نیست.

|  |  |  |  |
| --- | --- | --- | --- |
| Instruction(Symbolic) | Instruction(HEX) | Description | Student number’s Right digit |
| SHR S1,D | 7XXX | D=Shift Right S1 | 0 |
| MOV S1,D | 8XXX | D=S1 | 0 |
| SHL S1,D | 7XXX | D=Shift Left S1 | 1 |
| EXCH S1,S2 | 8XXX | S1=S2,S2=S1 | 1 |
| ASHR S1,D | 7XXX | D=Arithmetic Shift Right S1 | 2 |
| NEG S1,D | 8XXX | D=-S1 | 2 |
| ASHL S1,D | 7XXX | D=Arithmetic Shift Left S1 | 3 |
| MOV S1,D | 8XXX | D=S1 | 3 |
| ROR S1 | 7XXX |  | 4 |
| NEG S1,D | 8XXX | D=-S1 | 4 |
| ROL S1 | 7XXX |  | 5 |
| MOV S1,D | 8XXX | D=S1 | 5 |
| RCR S1 | 7XXX |  | 6 |
| ASHR S1 | 8XXX |  | 6 |
| RCL S1 | 7XXX |  | 7 |
| NEG S1,D | 8XXX | D=-S1 | 7 |
| MOV S1,D | 7XXX | D=S1 | 8 |
| ASHR S1 | 8XXX |  | 8 |
| COM S1,D | 7XXX | D=S1’ | 9 |
| NEG S1,D | 8XXX | D=-S1 | 9 |