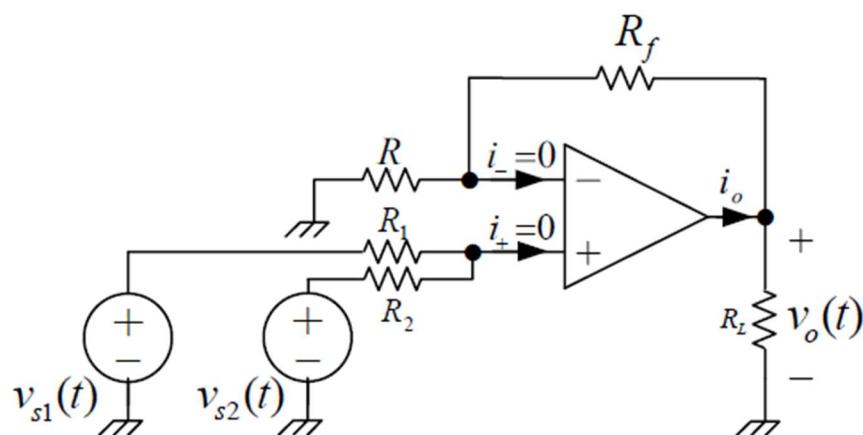


مقدمه

- 1

a - جمع کننده و تفریق کننده

مدار کلی یک جمع کننده مثبت به صورت زیر است:



و رابطه آن به صورت زیر خواهد بود :

$$v_o(t) = \left(1 + \frac{R_f}{R}\right) v_{-}(t) \Rightarrow \boxed{v_o(t) = \left(1 + \frac{R_f}{R}\right) \left(\frac{R_2}{R_1 + R_2} v_{s1}(t) + \frac{R_1}{R_1 + R_2} v_{s2}(t) \right)}$$

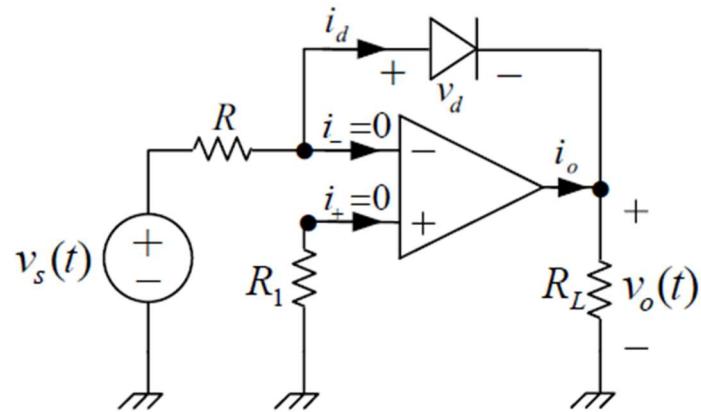
برای آن که روابط شکل بهتری بگیرند می‌توانیم در این صورت داریم :

$$v_o(t) = v_{s1}(t) + v_{s2}(t)$$

برای عمل تفریق نیز از همین مدار استفاده می‌کنیم ، صرفا با معکوس کردن مقدار منبع ولتاژ دوم یا پولاریته آن به سادگی عبارت زیر قابل دستیابی است :

$$v_o(t) = v_{s1}(t) - v_{s2}(t)$$

b - محاسبه \log یک سیگنال



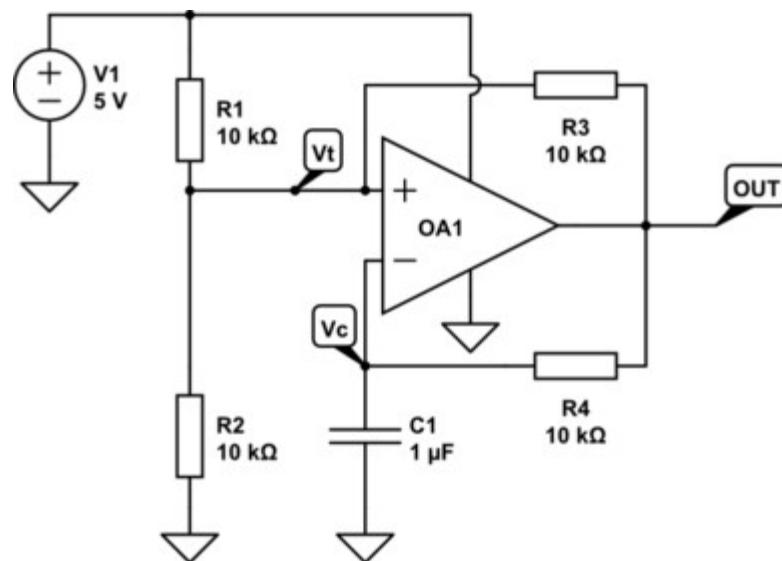
$$i_d = I_s (e^{\frac{v_d}{V_{Th}}} - 1) \cong I_s e^{\frac{v_d}{V_{Th}}}$$

$$v_d = -v_o$$

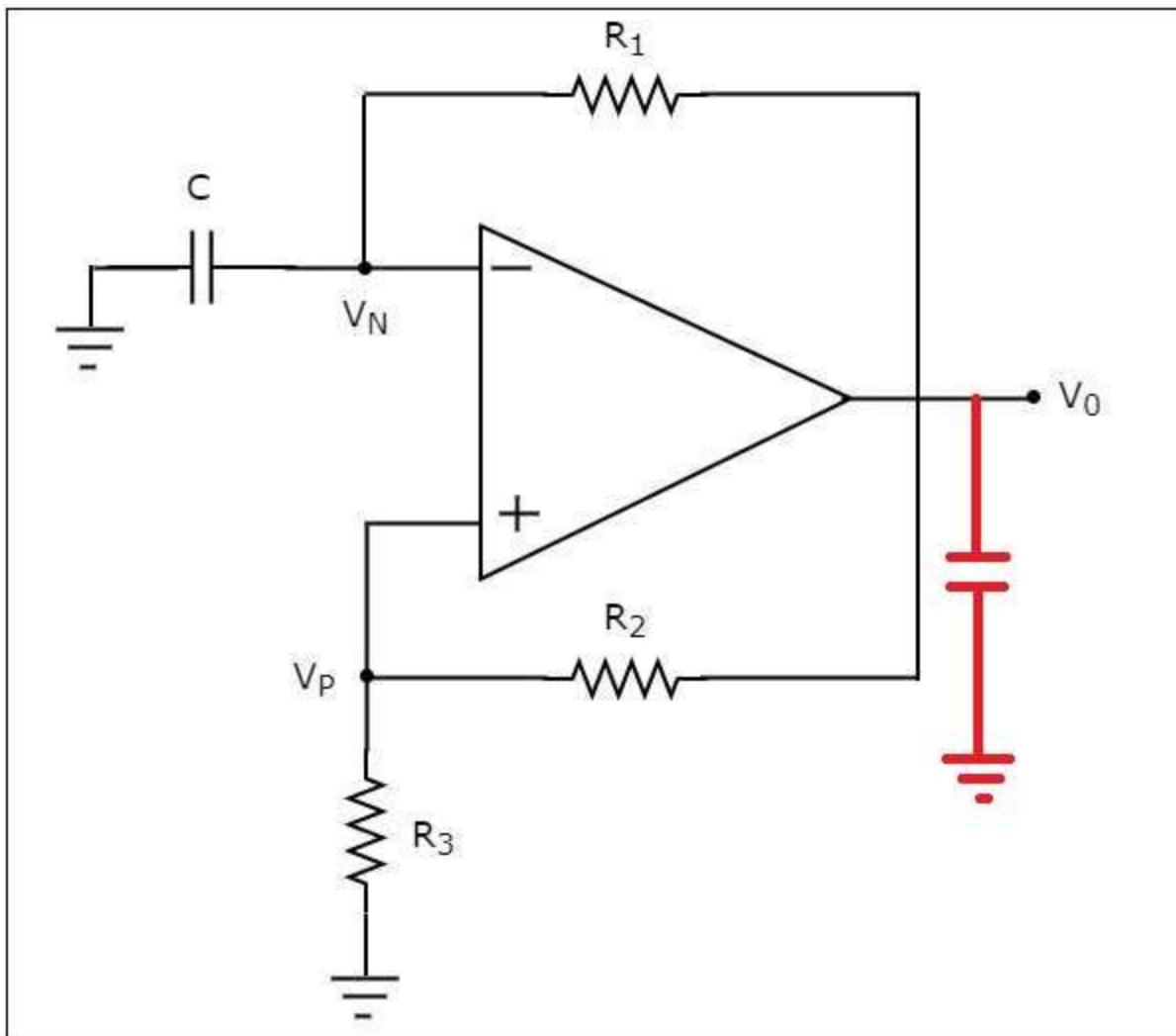
$$KCL(-) : \frac{0 - v_s(t)}{R} + i_d(t) = 0 \Rightarrow -\frac{v_s(t)}{R} + I_s e^{\frac{v_d(t)}{V_{Th}}} = 0 \Rightarrow -\frac{v_s(t)}{R} + I_s e^{\frac{0 - v_o(t)}{V_{Th}}} = 0 \Rightarrow v_o(t) = -V_{Th} \ln \left(\frac{v_s(t)}{R I_s} \right)$$

c - تولید موج مربعی و مثلثی

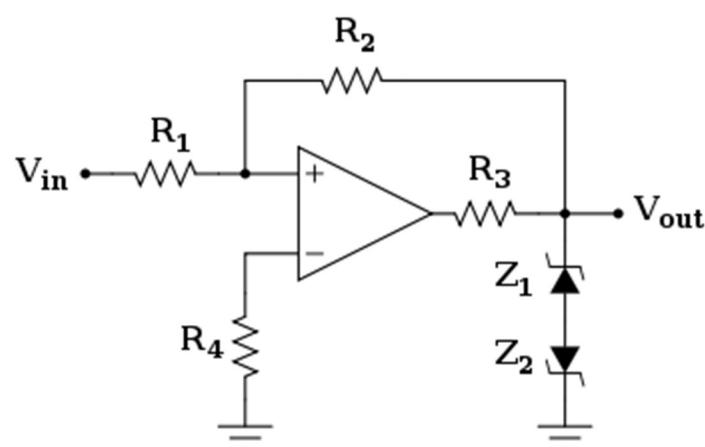
موج مربعی :

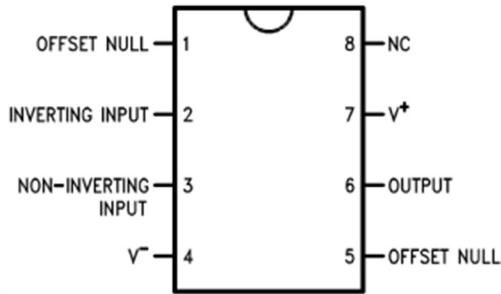


موج مثلثي :



d - اشميٰت تريگر :





پایه اول و پنجم مربوط به تنظیم آفست خروجی ، پایه دو خروجی معکوس شده ، پایه سه خروجی غیرمعکوس شده ، پایه چهارم منبع تغذیه پایین مدار و پایه هفتم نیز منبع تغذیه بالای مدار است و پایه ششم نیز خروجی است.

- b

Operating Temp range → -55 to +125

Supply Voltage → ± 22

Power consumption (Typ) → 50 mW

- c

Input Bias current (Typ) → 80nA

Input Resistance → 2MΩ

Output voltage swing (for $R_l \geq 10k\Omega$) → ± 14

Output voltage swing (for $R_l \geq 2k\Omega$) → ± 13

CMRR (Typ) → 90

Power consumption (Typ) → 50 mW

Large Signal voltage gain → 200 V/mV

طراحی مدار تقویت کننده

- 1- قسمت‌های مختلف این مدار را تفکیک کرده و وظیفه هر قسمت را مشخص کنید.

ترانزیستورهای Q1,Q2,Q3,Q4 زوج تفاضلی CC-CB را تشکیل داده‌اند که باعث بالارفتن مقاومت ورودی شده است.

ترانزیستورهای Q5,Q6 بار فعال widlar هستند و بودن آن‌ها باعث بالارفتن مقاومت خروجی شده است.

ترانزیستورهای Q7 نیز آینه جریان هستند و نقش منبع جریان را برای زوج تفاضلی ایفا می‌کنند.

ترانزیستورهای Q9,Q10 نیز آینه جریان widlar هستند که برای تولید جریان‌های بسیار کوچک به کار می‌رود و روابط بین جریان‌های آن بعداً آورده می‌شود.

- 2- با درنظر گرفتن مشخصات داده شده برای تقویت کننده آن را به صورت تئوری طراحی کنید.

$$\text{Maximum Power Consumption} = 12\text{mW} \rightarrow 12\text{mW} = VI_{\text{Total}} \rightarrow I_{\text{Total}} = 0.4\text{mA}$$

باتوجه به مدار معادل h-π در ac داریم :

$$\text{Input Impedance} > 2\text{M}\Omega \rightarrow \frac{\frac{v_{id}}{2}}{i_i} = (r_{\pi 1} + r_{\pi 3})$$

باتوجه به اینکه $g_{m3} = g_{m1}$ داریم :

$$R_{in} = 2 \left(\frac{\beta_{npn} + \beta_{pnp}}{g_m} \right) = \frac{600}{g_m} = 2\text{M}\Omega \rightarrow g_m = 3 \times 10^{-4} \rightarrow g_m = \frac{I_c}{V_T} \rightarrow I_c = 7.5 \mu\text{A}$$

بنابراین جریان ترانزیستورهای Q1,Q2,Q3,Q4,Q5,Q6 برابر $7.5 \mu\text{A}$ است و این یعنی جریان ترانزیستور Q8,Q7 روی 15μA بایاس شده است. برای اینکه جریان Q5,Q6 برابر باشد باید $R_2 = R_1$ باشد.

حال به سراغ روابط آینه جریان widlar می‌رویم :

$$I + 2I_1 = 0.4\text{mA} \rightarrow I = 370\mu\text{A}$$

فرض می‌کنیم که $v_{BE}(on) = 0.7v$ و ولتاژ بایاس برخی از ترانزیستورها به صورت زیر است :

$$V_{c11} = 14.3V \quad \text{and} \quad V_{c11} = -14.3V$$

پس دو سر مقاومت R_4 ولتاژ 28.6V افتاده است و جریان عبوری از آن نیز برابر $370\mu A$ است . پس داریم :

$$R_4 = 77.3 k\Omega$$

روابط جریان آینه جریان widlar به صورت زیر است :

$$V_T \ln \left(\frac{I}{I_1} \right) = R_3 I_1 \rightarrow R_3 = \frac{25m}{15\mu} \ln \left(\frac{370}{15} \right)$$

$$R_3 = 5.34 k\Omega$$

برای به دست آوردن Gain مدار از روابط زیر استفاده می کنیم :

$$\text{Voltage gain} = 50\text{dB} \text{ (for } R_L = 1M\Omega \text{)} \rightarrow A_{vd} = 316$$

$$A_{vd} = G_m R_{out} \rightarrow G_m = \frac{g_m}{2} \text{ and } R_{out} = 2r_{o_{pnp}} || r_{o_{npn}}(1 + g_m R_2) || R_L$$

باتوجه به اینکه مقادیر $r_{o_{npn}}(1 + g_m R_2)$ و $2r_{o_{pnp}}$ بسیار بزرگ هستند در مقدار مقاومت خروجی کاملاً بی اثر می شوند و مقادیر R_2 و R_1 طوری قرار داده می شوند تا آفست مدار نیز دچار مشکل نشود. برای مثال در این طراحی ما آن ها را برابر $1k\Omega$ در نظر می گیریم و گین به صورت زیر می شود :

$$\text{Voltage gain} = 43.5\text{dB} \text{ (for } R_L = 1M\Omega \text{)}$$

جدول بایاس ترانزیستورها:

	Q1	Q2	Q3	Q4	Q5	Q6	Q7	Q8	Q9	Q10	Q11
I_c	7.5 μA	15 μA	15 μA	15 μA	370 μA	370 μA					
$ V_{CE} $	15 v	15 v	13.6 v		0.7 v		0.7 v	16.5 v	13.5 v	0.7 v	0.7 v
g_m	0.3m	0.3m	0.3m	0.3m	0.3m	0.3m	0.6m	0.6m	0.6m	14.8m	14.8m
r_π	666k	666k	333k	333k	666k	666k	166k	166k	333k	13.5k	6.75k
r_o	26.6M	26.6M	6.6M	6.6M	26.6M	26.6M	3.3M	3.3M	13.3M	540k	135k

- ابتدا در PSpice پارامترهای ترانزیستور را از جدول داده شده پر می‌کنیم :

elec2_project.lib:Q2N3115 - PSpice Model Editor - [Q2N3115]

File Edit View Model Plot Tools Window Help



Models List

Model Name	Type
Q2N3120	BJT
Q2N3115	BJT

```
.model Q2N3115 NPN(Is=1E-15 Xti=3 Eg=1.11 Vaf=200 Bf=200 Ne=1.236
+ Ise=1E-15 Ikf=.2524 Xtb=1.5 Br=7.134 Nc=2 Isc=0 Ikr=0 Rc=300
+ Cjc=0.35p Mjc=.3416 Vjc=.75 Fc=.5 Cje=0.65p Mje=.377 Vje=.75
+ Tr=50.96n Tf=1.1n Itf=.6 Vtf=1.7 Xtf=3 Rb=650)
* National pid=19 case=T018
* 88-09-07 bam creation
```

elec2_project.lib:Q2N3120 - PSpice Model Editor - [Q2N3120]

File Edit View Model Plot Tools Window Help

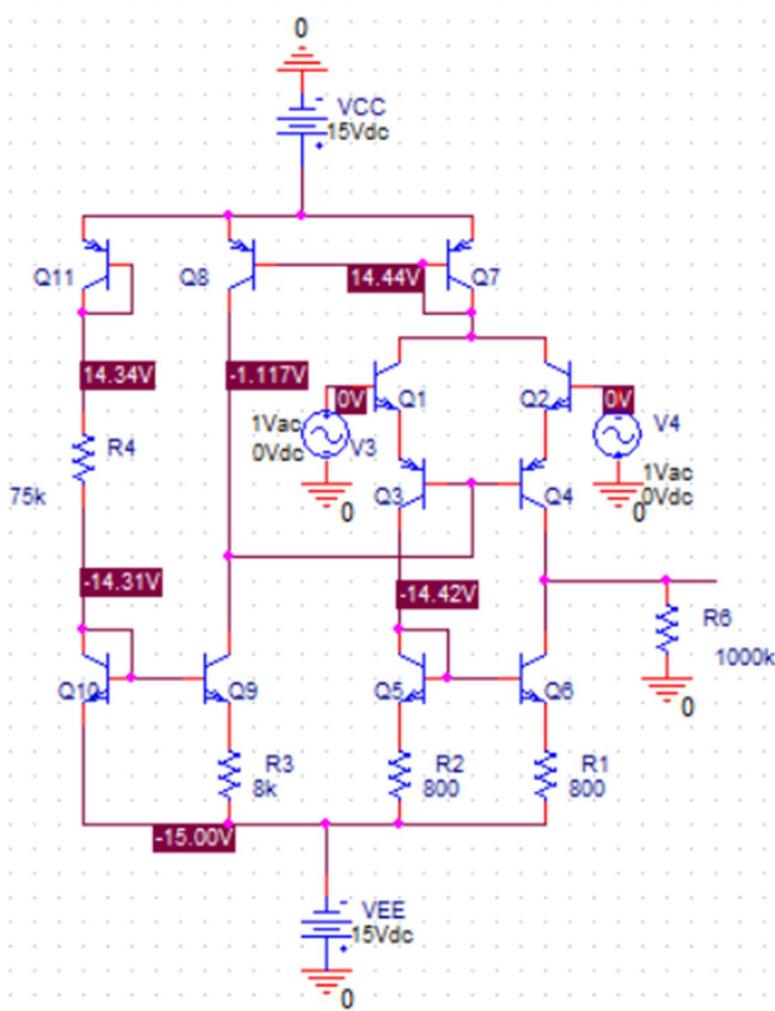


Models List

Model Name	Type
Q2N3120	BJT
Q2N3115	BJT

```
.model Q2N3120 PNP(Is=3E-15 Xti=3 Eg=1.11 Vaf=50 Bf=100 Ne=1.829
+ Ise=211.4f Ikf=1.079 Xtb=1.5 Br=4.32 Nc=2 Isc=0 Ikr=0 Rc=150
+ Cjc=1p Mjc=.5383 Vjc=.75 Fc=.5 Cje=0.1p Mje=.3357 Vje=.75
+ Tr=122n Tf=27n Itf=.65 Vtf=5 Xtf=1.7 Rb=500)
* National pid=63 case=T05
* 88-09-09 bam creation
```

سپس مدار داده شده در شکل را پیاده سازی می‌کنیم :



برای اینکه تقویت کننده مشخصات داده شده را داشته باشد ، مقادیر مقاومت‌ها را به صورت زیر قرار می‌دهیم :

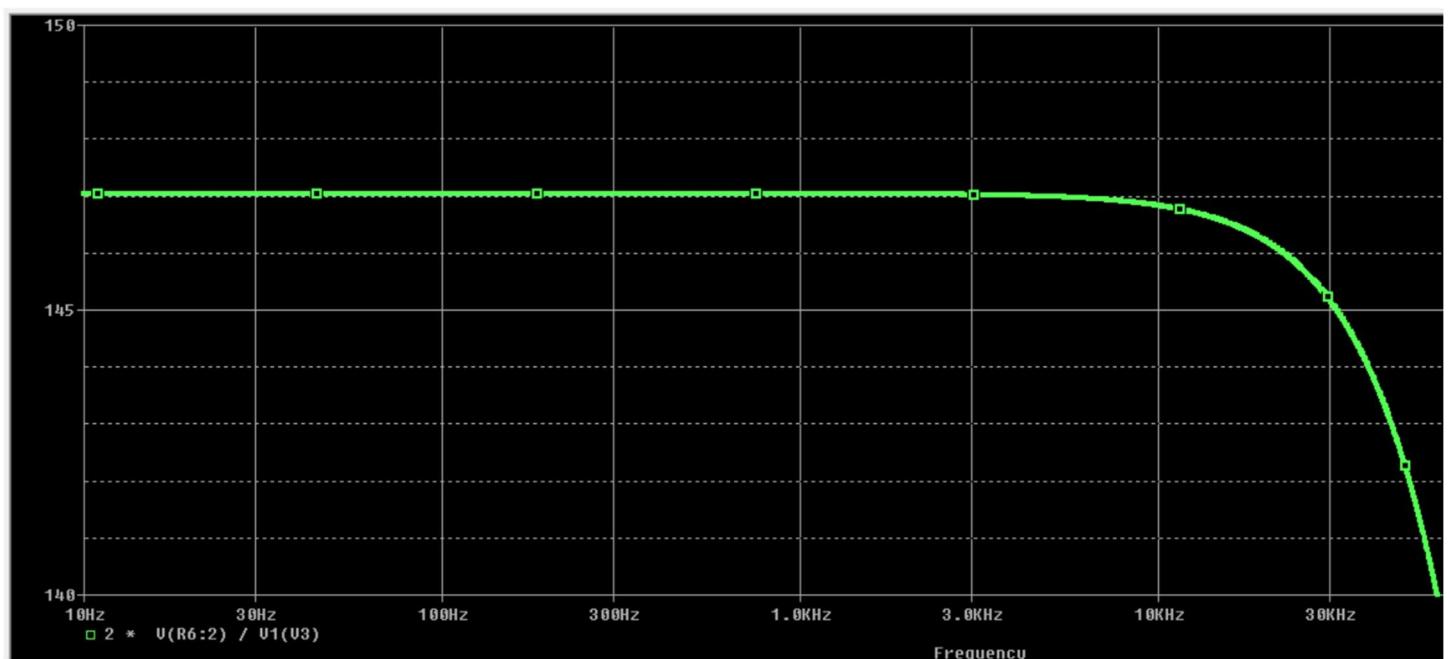
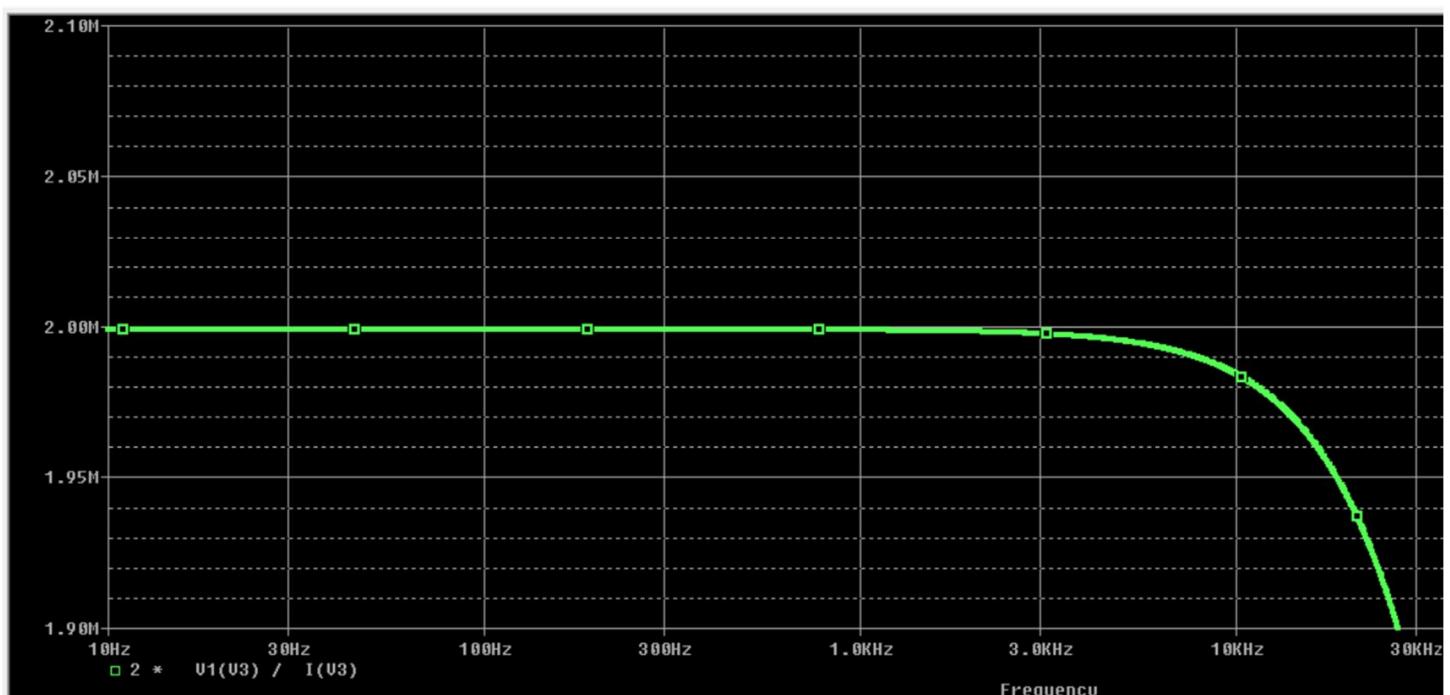
$$R_1 = 800 \Omega$$

$$R_2 = 800 \Omega$$

$$R_3 = 8 k\Omega$$

$$R_4 = 75 k\Omega$$

مقدار مقاومت ورودی و گین مدار به صورت زیر است :



بنابراین بیشترین گینی که از مدار می‌گیریم برابر 43.3 dB است و مقاومت ورودی برابر $2\text{M}\Omega$ است.

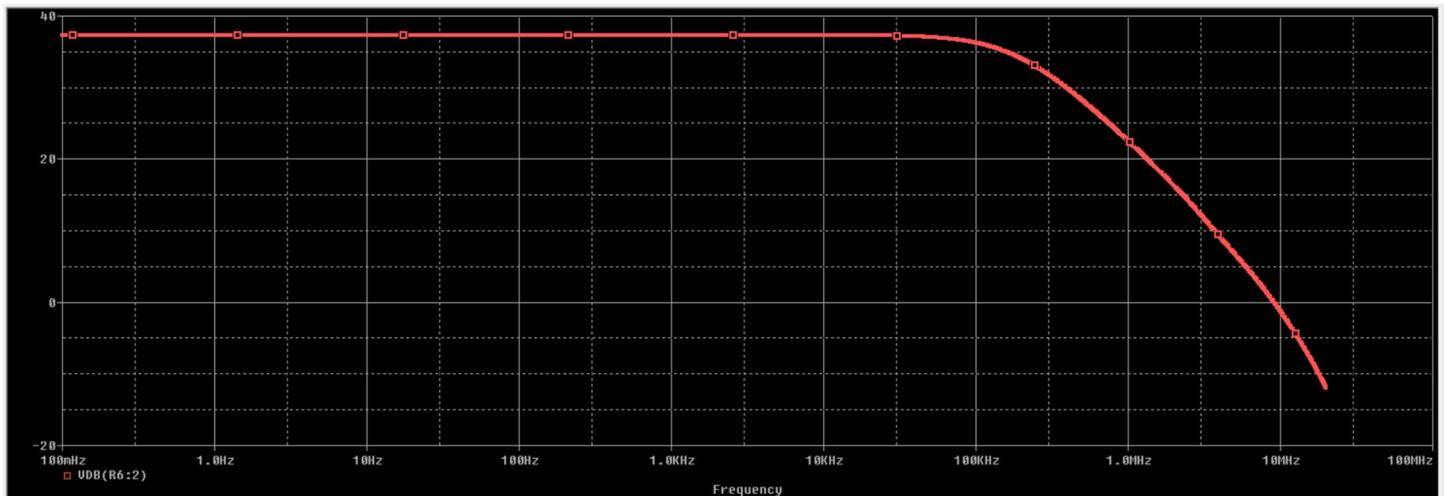
سپس با استفاده از تحلیل DC نقاط کار را پیدا می‌کنیم و آن‌ها را در فایل Bias.txt ذخیره می‌کنیم که در فایل آپلود شده موجود است.

```
.NODESET
+ V(N07347)      = -1.1168217793
+ V(N07390)      = -14.4205365000
+ V(N07746)      = -.6901884740
+ V(N07789)      = -14.3077448460
+ V(N07898)      = 14.3368766410
+ V(N08581)      = 14.4362496950
+ V(N08749)      = -15.0000000000
+ V(N08817)      = 15.0000000000
+ V(N09682)      = 0.0000000000
+ V(N09721)      = 0.0000000000
+ V(N064982)     = -14.9056229610
+ V(N065322)     = -.5714377680
+ V(N065662)     = -.5747050811
+ V(N066002)     = -14.9962245250
+ V(N066342)     = -14.9960042440
```

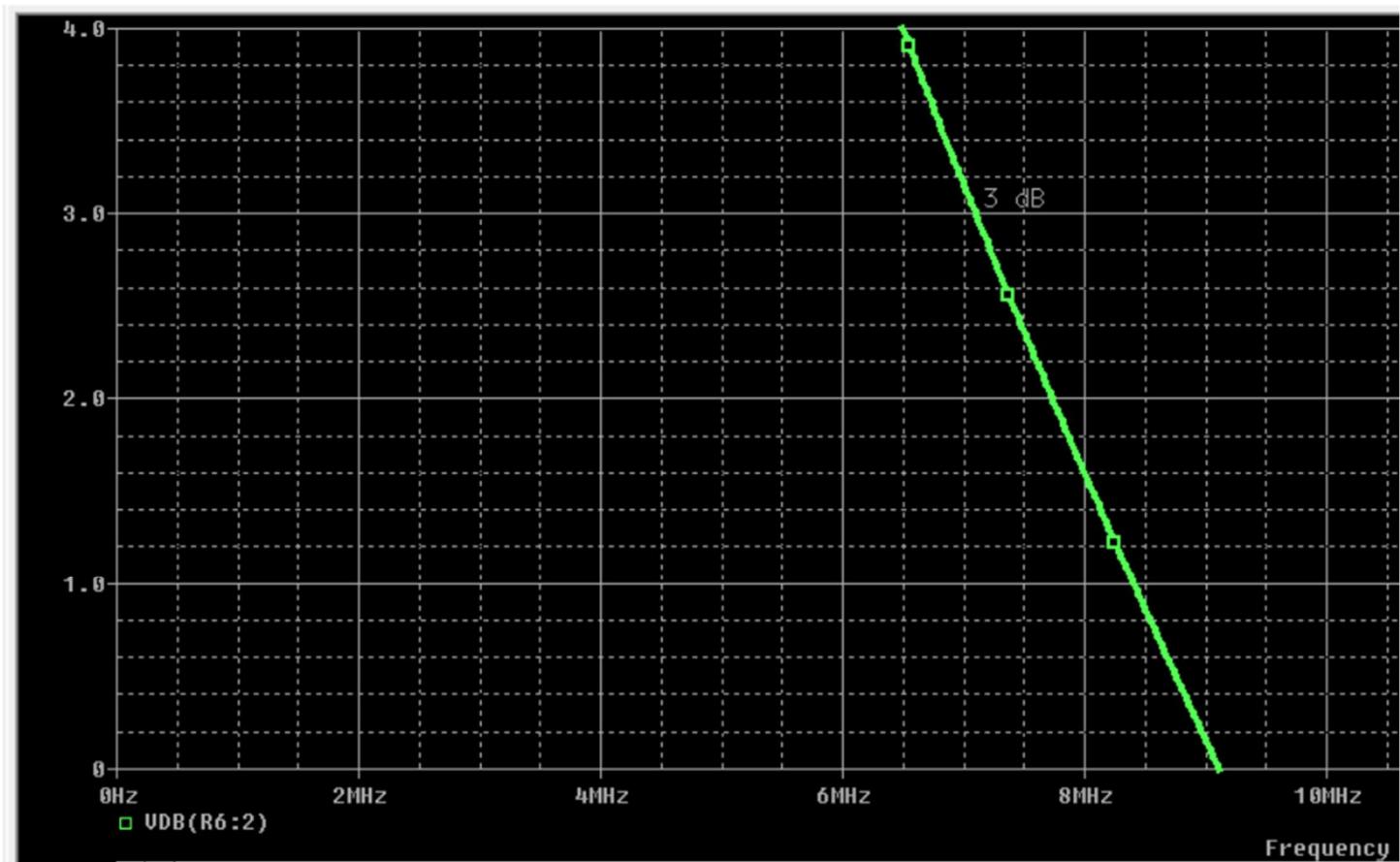
جدول بایاس ترانزیستورها:

	Q1	Q2	Q3	Q4	Q5	Q6	Q7	Q8	Q9	Q10	Q11
I_c	4.8 μA	4.2 μA	4.8 μA	4.2 μA	4.6 μA	4.9 μA	8.8 μA	11.5 μA	11.6 μA	377 μA	377 μA
$ V_{CE} $	15 v	15 v	13.8 v	0.12 v	0.5 v	14.3 v	0.56 v	16.1 v	13.7 v	0.7 v	0.65 v
g_m	0.192m	0.168m	0.192m	0.168m	0.184m	0.196m	0.352m	0.46m	0.464m	15.08m	15.08m
r_π	1.050M	1.19M	520k	595k	1.086M	1.02M	285k	217k	430k	13.25k	6.63k
r_o	41.6M	47.6M	10.4M	11.9M	43.5M	40.8M	5.7M	4.35M	17.25M	530k	132k

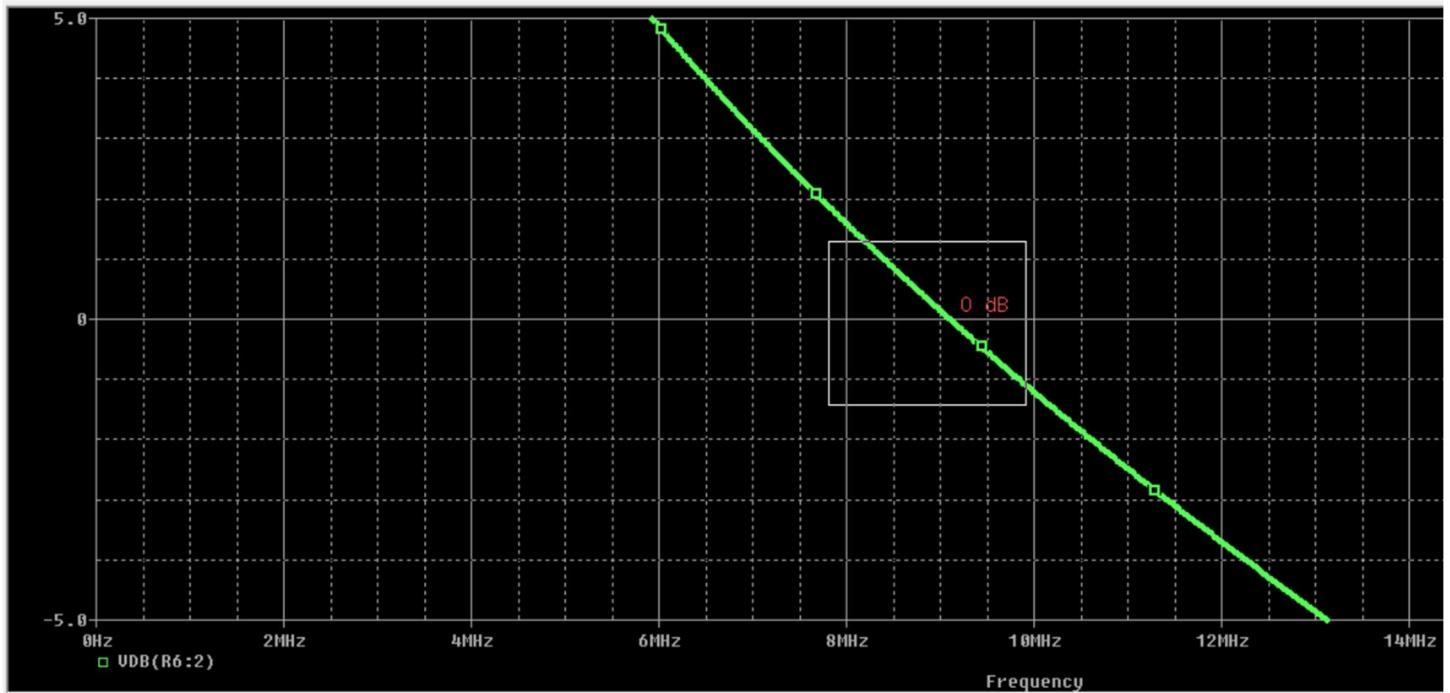
a - با اضافه کردن یک مارکر dB به نمودار زیر می‌رسیم ، بهره به دست آمده تقریبا برابر با همان مقدار تئوری است.



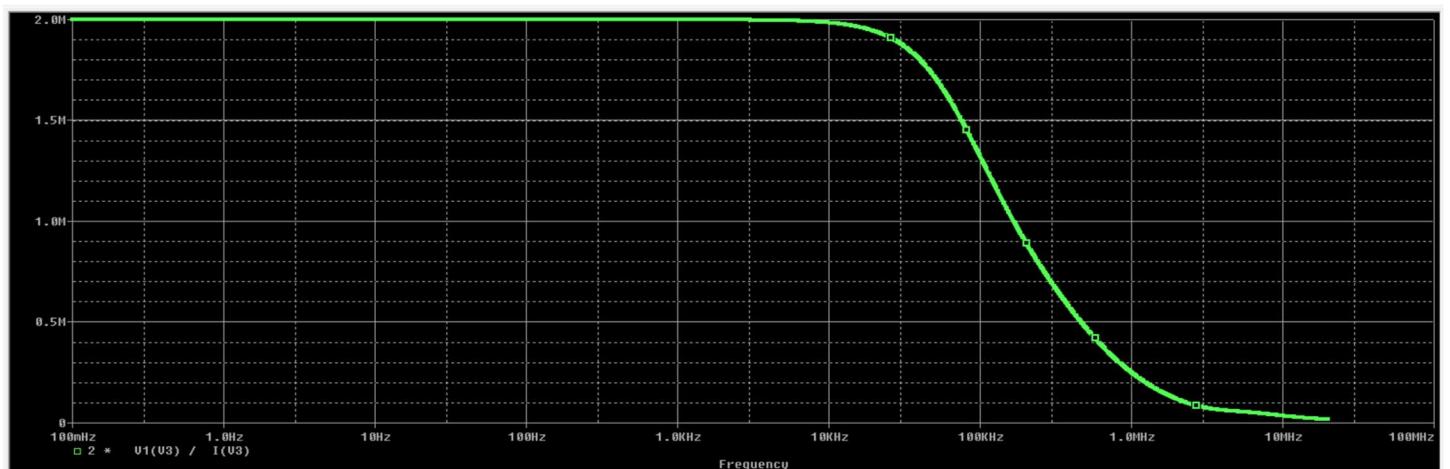
b - تقریبا در فرکانس 7MHz بهره به 3dB می‌رسد.



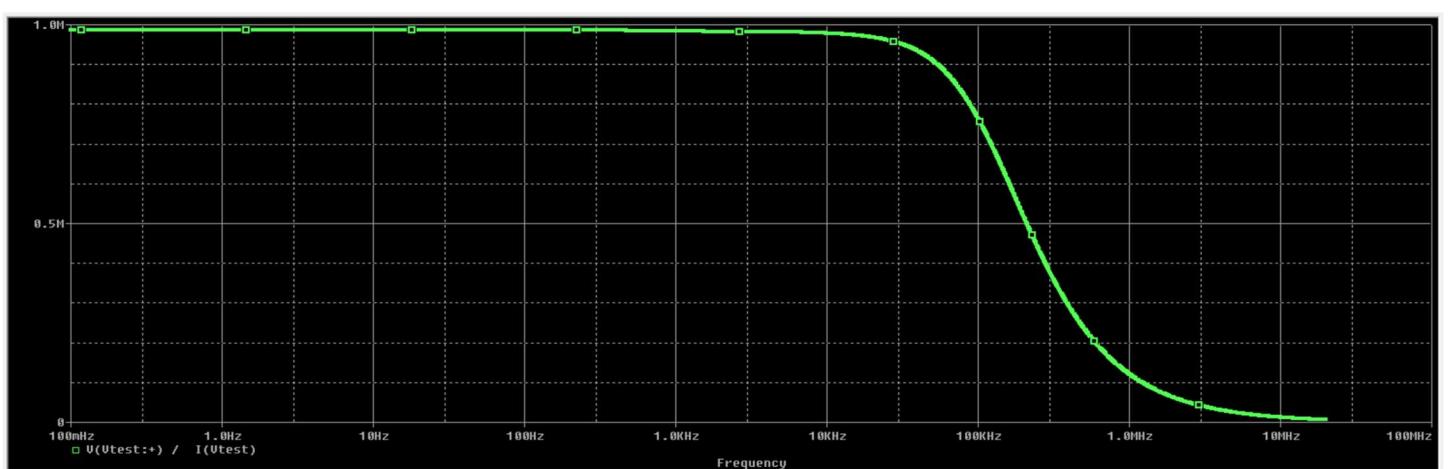
c - تقریبا در فرکانس 9MHz به 0 dB می‌رسد.

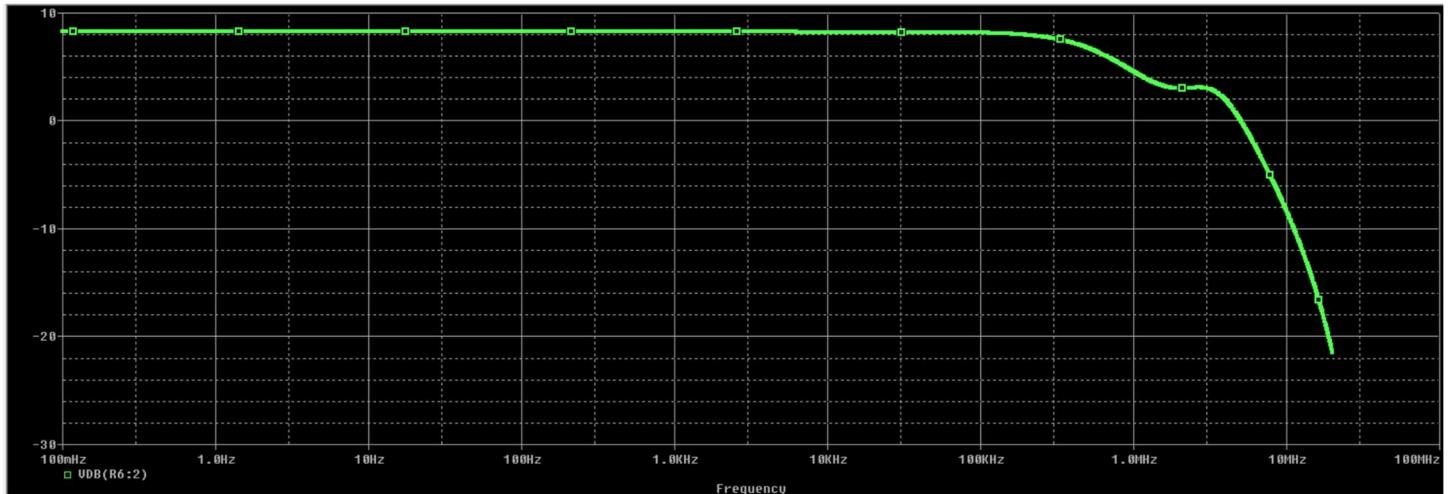


d - مقاومت ورودی :

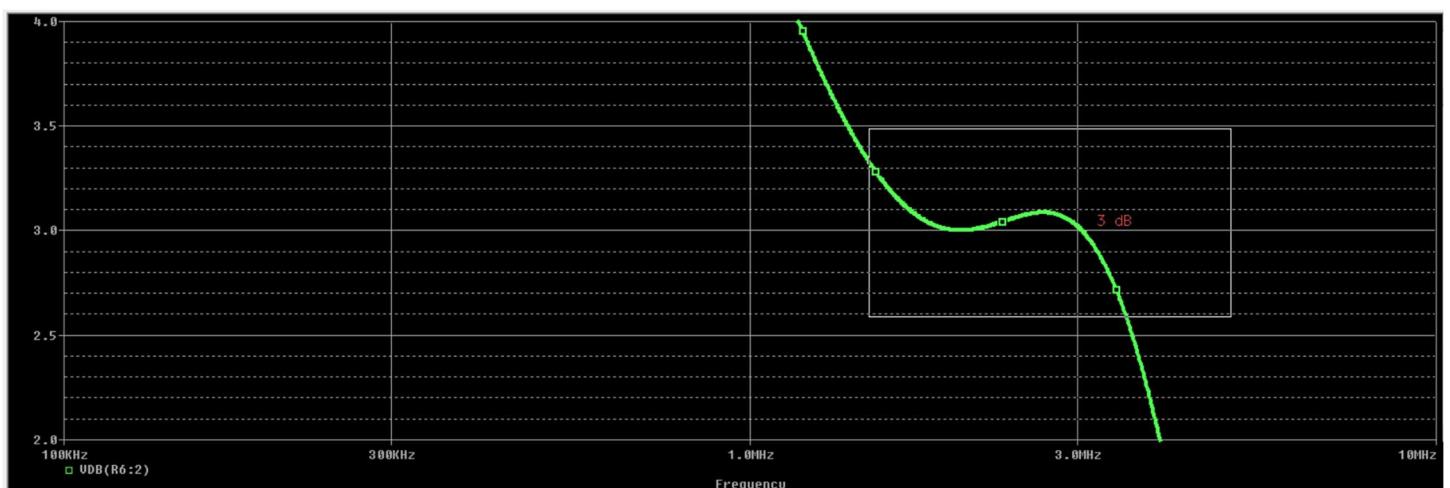


e - مقاومت خروجی :





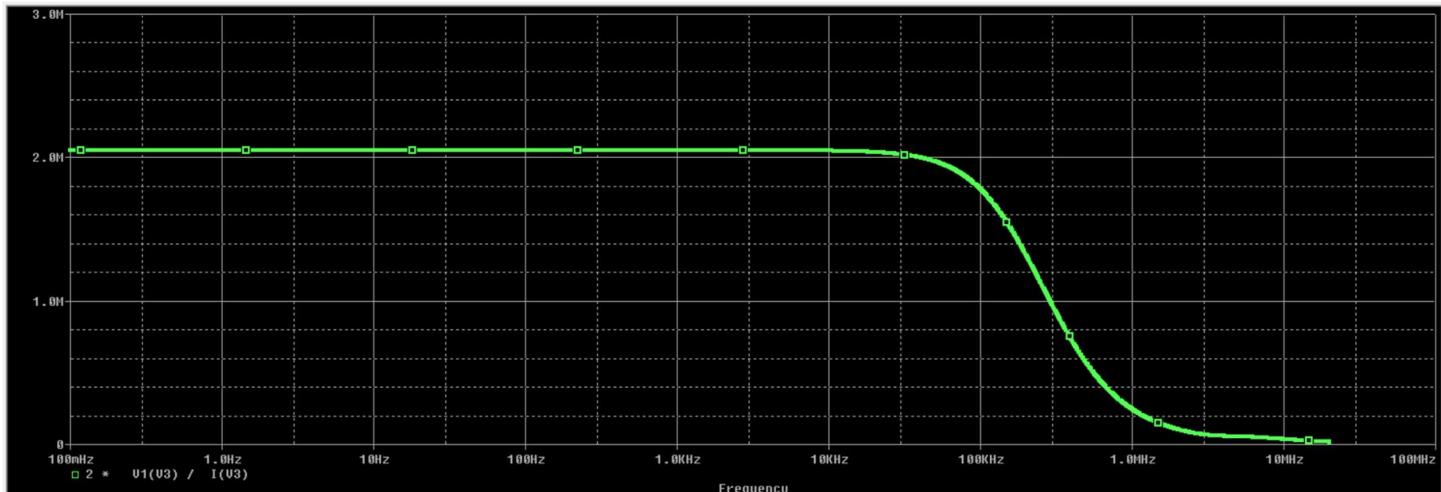
تقریبا در فرکانس 3MHz از 3dB کمتر می‌شود.



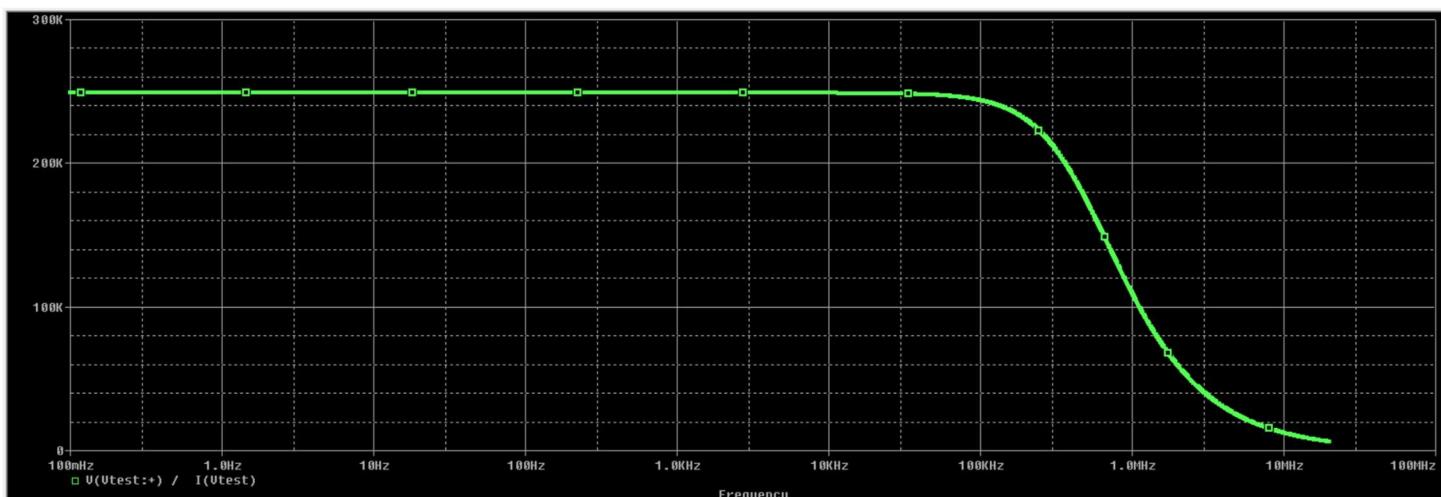
تقریبا در فرکانس 5MHz 0dB می‌رسیم:



مقاومت ورودی :



مقاومت خروجی :



هنگامی که مقاومت را از $1M$ به $250k$ تغییر دهیم ، بهره به طرز شدیدی افت می کند ، این افت بهره به علت این است که بهره در مدار به شدت به مقدار R_L وابسته است و هنگامی که این مقاومت را تغییر دهیم بهره نیز شدیداً تغییر می کند.

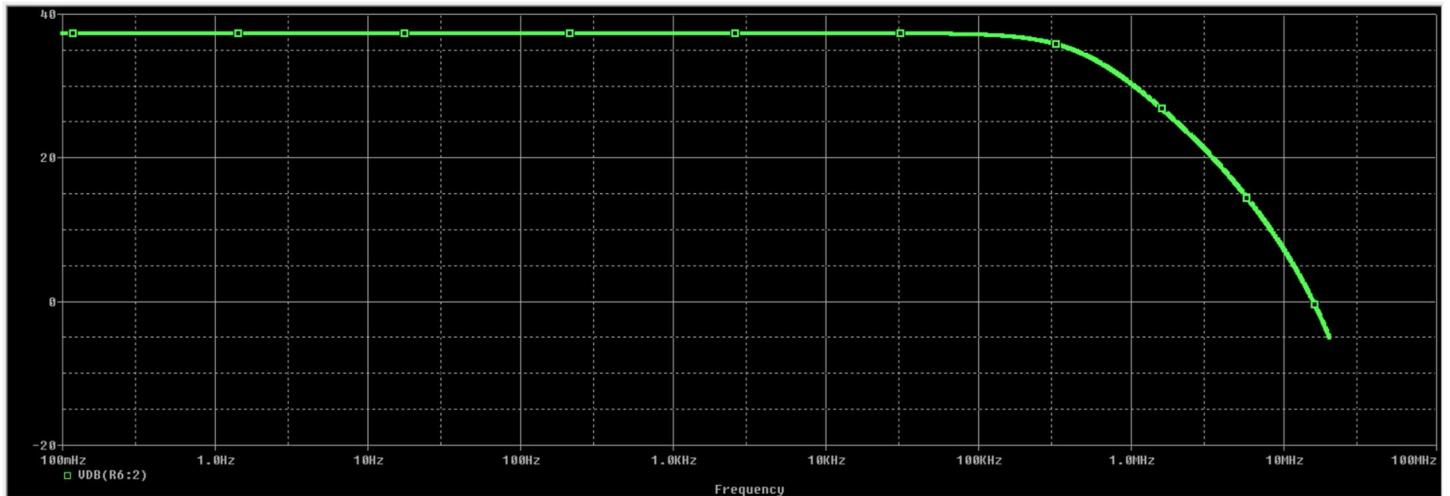
در موارد دیگر بهره در فرکانس پایین تری به $3dB$ می رسد و مقدار W_{GBW} نیز کاهش پیدا می کند.

اما از آنجا که مقدار مقاومت ورودی وابستگی به R_L ندارد ، مقدار آن چندان تغییر نمی کند ، اما از طرف دیگر از آنجا که مقاومت خروجی وابستگی شدیدی به مقدار R_L دارد ، با تغییر مقدار آن مقدار مقاومت خروجی نیز تغییر شدیدی می کند.

یکی از مقادیر موثر در بهره بعییر از مقاومت خروجی G_m است و همانطور که در بخش های پیش دیدیم این مقدار در این مدار برابر است با $\frac{g_m}{2}$ و مقدار g_m برابر است با $\frac{I_C}{V_T}$ پس با افزایش مقدار جریان collector بهره نیز افزایش پیدا می کند. برای اینکه مقدار جریان collector ترانزیستور Q1 افزایش پیدا کند باید مقدار مقاومت R_3 کاهش پیدا کند ، پس نتیجتاً راه حل پیشنهادی کاهش مقدار مقاومت R_3 است .

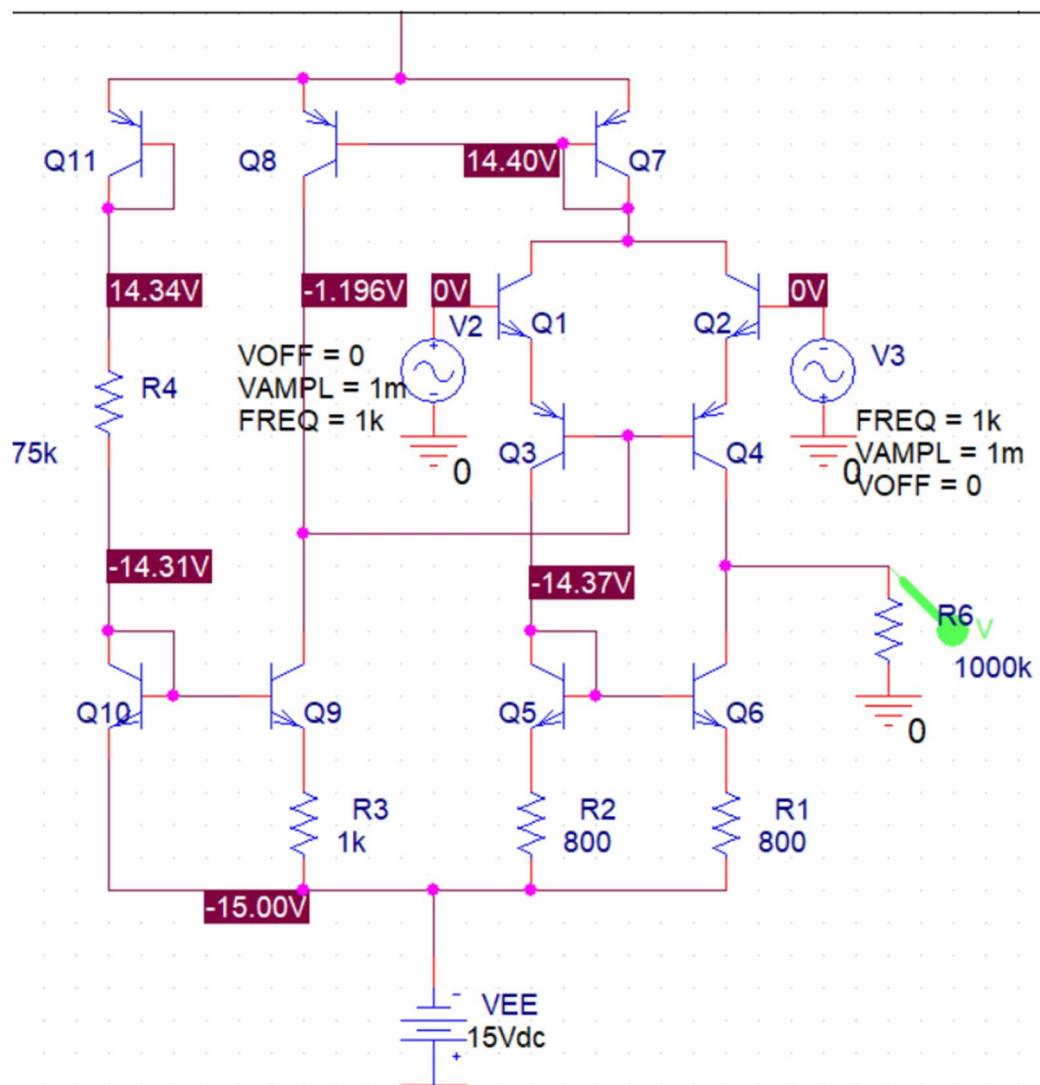
این موضوع را بررسی می کنیم :

برای مثال هنگامی که $R_L = 250 \text{ k}\Omega$ و $R_3 = 1 \text{ k}\Omega$ است بهره به صورت زیر است :

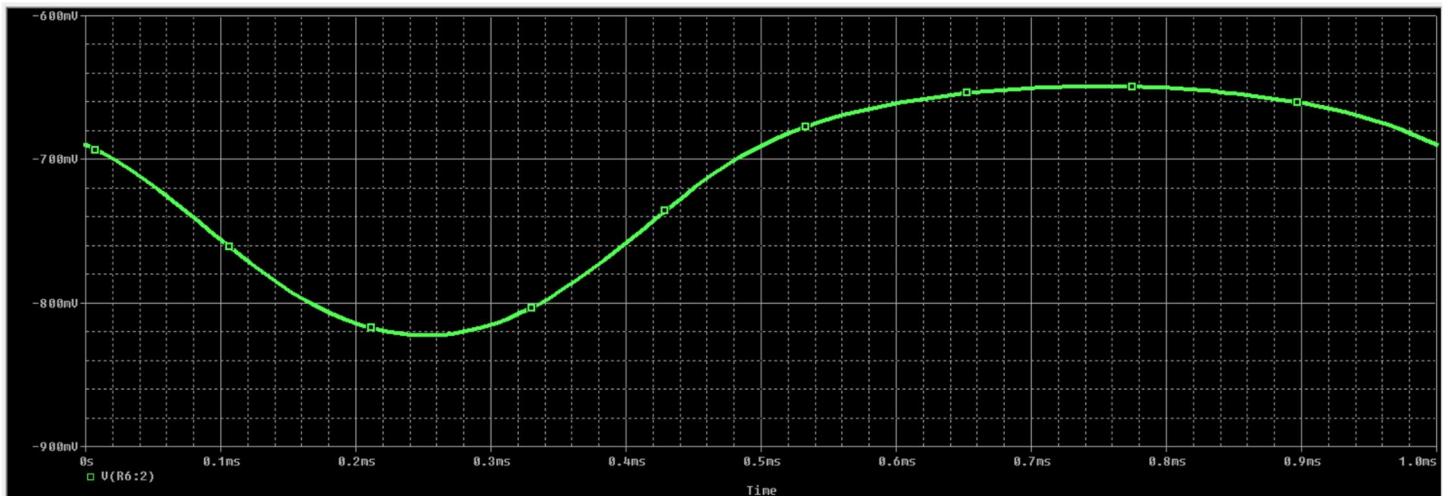


همانطور که مشخص است مقدار آن افزایش پیدا کرده است.

5 – برای شبیه‌سازی Transient ورودی‌های مدار را به صورت شکل زیر اعمال کردیم و دامنه ورودی سینوسی را 1mV قرار دادیم .

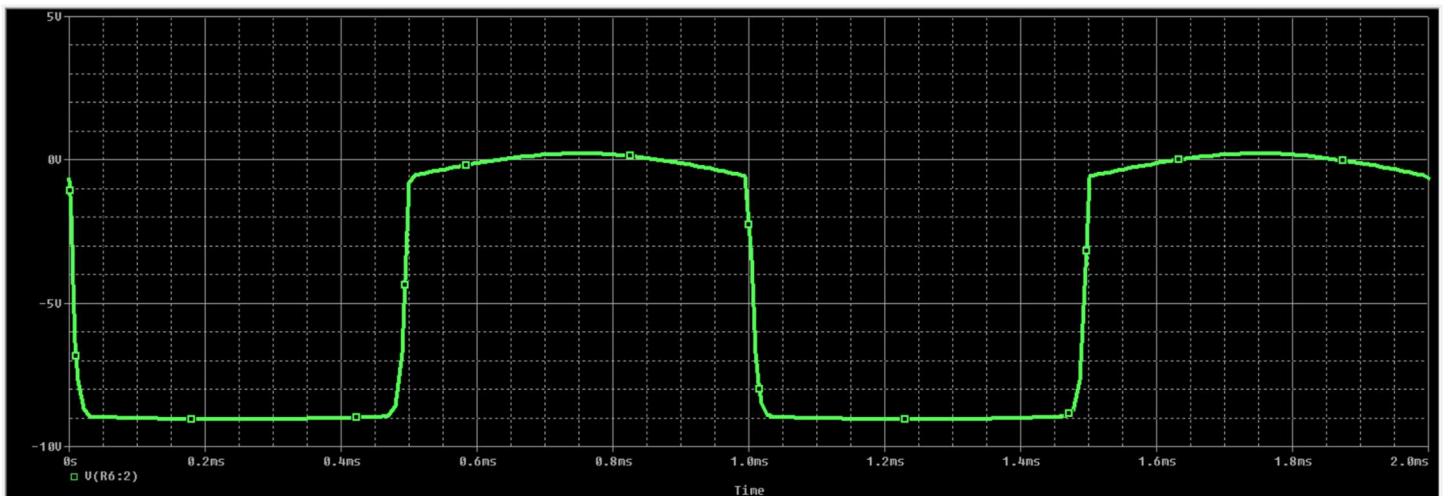


a - ولتاژ خروجی در 1ms (سیکل اول) به صورت زیر است.



و دامنه آن در این فرکانس حدودا 85 برابر شده است.

b - هنگامی که دامنه ورودی سینوسی را به 800mV افزایش دهیم ، شکل ولتاژ خروجی به صورت زیر می شود و به صورت تقریبی می توان گفت حداکثر Swing برابر 9V است.

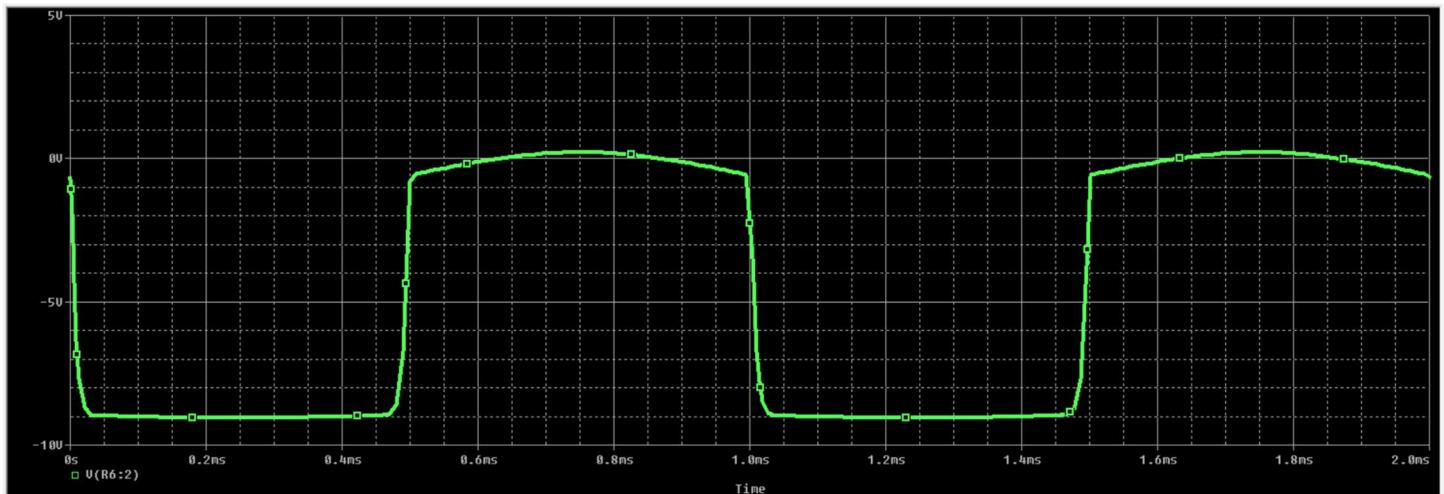


c - این کار پیش از این انجام شده است .

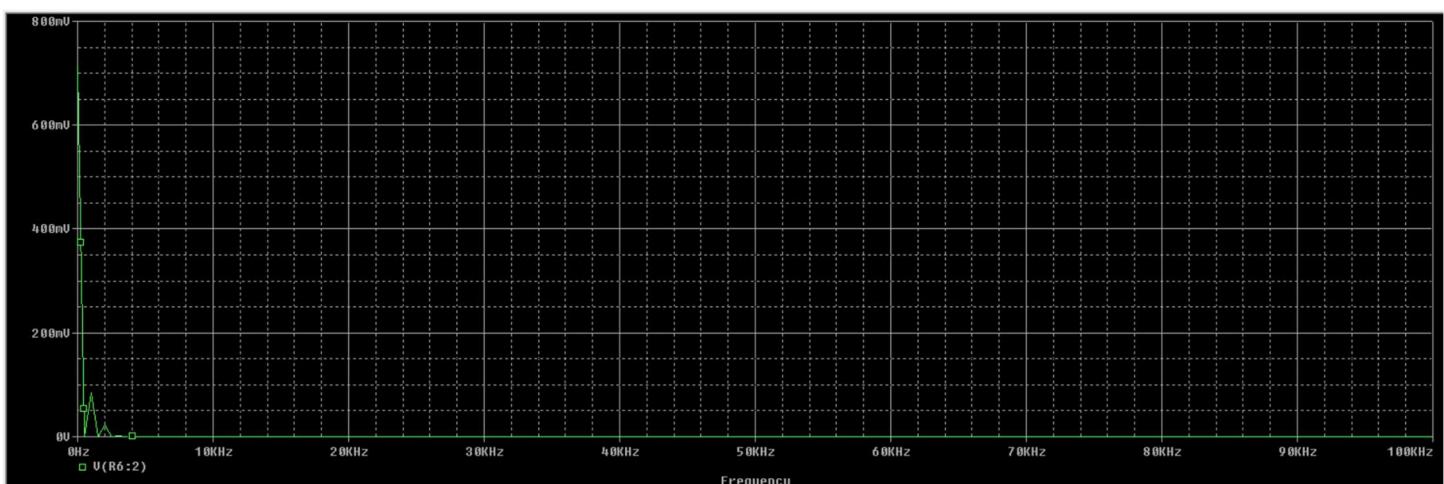
شکل موج خروجی به ازای ورودی با دامنه $: 1\text{mV}$



شکل موج خروجی با دامنه 800mV :

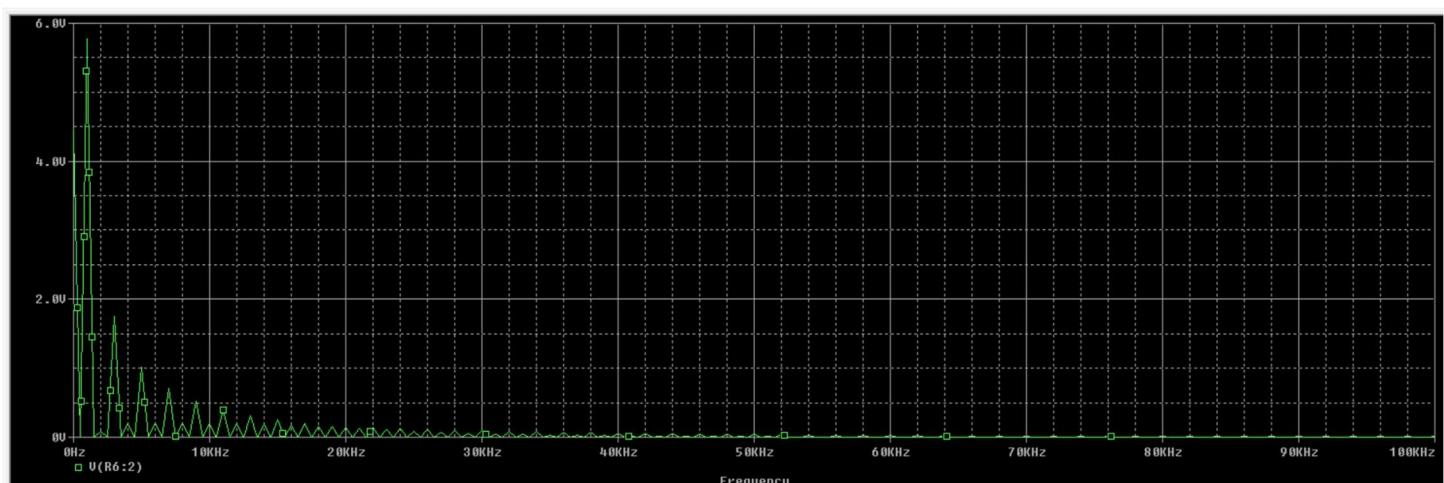


d - تبدیل فوریه خروجی هنگامی که ورودی سیگنال سینوسی با دامنه 1mV است :



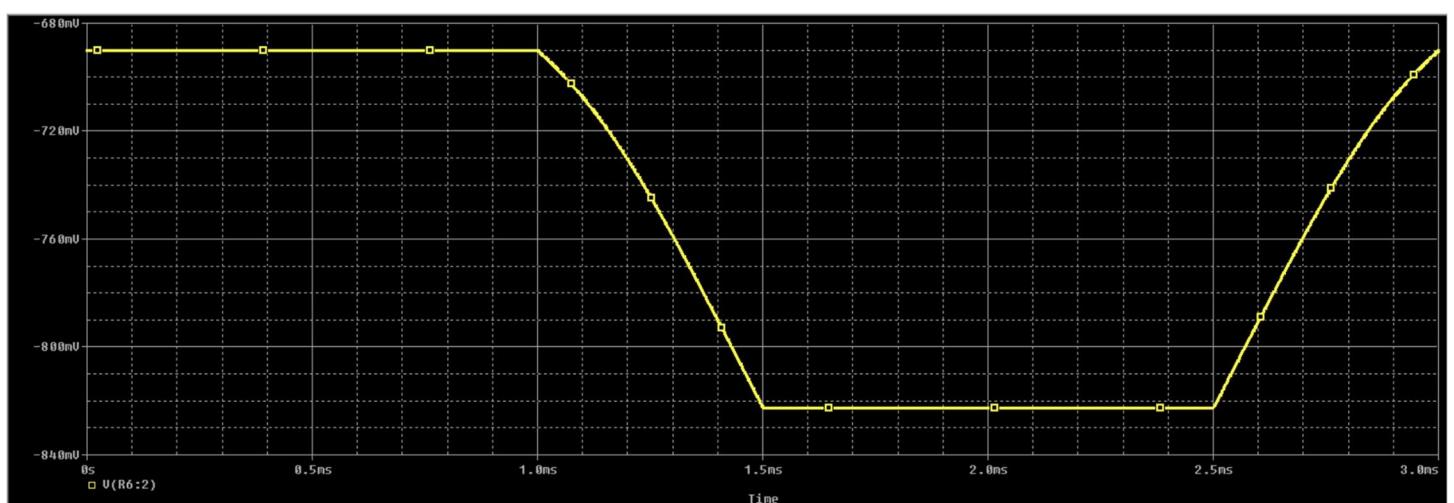
که همانطور که قابل مشاهده است صرفا فرکانس‌های پایین را در بردارد (هارمونیک‌های اول)

تبدیل فوریه خروجی هنگامی که ورودی سیگنال سینوسی با دامنه 800mV است :



که همانطور که قابل مشاهده است فرکانس‌های بالاتری را شامل می‌شود (هارمونیک‌های مرتب بالاتر)

Slew Rate – 6 یا نرخ انتقال یکی از ویژگی‌های مهم در افزایش یا کاهش سیگنال در مدارهای الکترونیکی است. وقتی یک سیگنال در یک مدار الکترونیکی تغییر می‌کند، زمانی طول می‌کشد تا سیگنال به مقدار نهایی خود برسد. Slew Rate نشان‌دهنده نرخ تغییر سیگنال در این فرآیند است، به عبارت دیگر، میزان تغییر سریع ولتاژ یا جریان در مدار در واحد زمان است. با استفاده از سیگنال پالس Slew Rate را به دست می‌آوریم (از cursor برای به دست آوردن مقادیر استفاده می‌کنیم)، خروجی به صورت زیر خواهد بود:



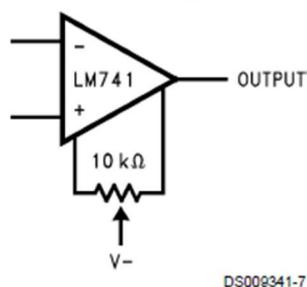
از قسمتی که سیگنال خطی است و شیب دارد برای به دست آوردن Slew Rate استفاده می‌کنیم:

Probe Cursor	
A1 = 1.0473m,	-9.4364
A2 = 1.0094m,	-1.7308
dif= 37.857u,	-7.7056

مقدار Slew Rate برابر است با $\frac{V}{\mu s}$ 0.2 که تا حدودی نزدیک به مقدار داده شده در برگه داده است.

7 – برای کنترل آفست DC در مدار از یک پتانسیومتر خارجی استفاده می‌شود.

Offset Nulling Circuit



DS009341-7