

تمرین 7-Segment

فاطمه علی‌ملکی

مهدی حق‌وردی

۲۸ آذر ۱۴۰۲

فهرست مطالب

- ۱ اتصال ۴ 7-Segment به برد FPGA
- ۲ توضیح فایل‌های VHDL
- ۳ چالش‌ها

۱ اتصال ۴ 7-Segment به برد FPGA

توضیحات سایت^۱:

آیا ما از ۴ عدد 7-Segment استفاده کنیم و هر 7-Segment، ۹ پایه احتیاج داشته باشد باید برای نمایش مقدار مورد نظر از ۳۶ پایه fpga استفاده کنیم؟

خیر این‌گونه نیست. باید گفت که پایه‌های enable هر کدام به یک پورت متصل شود ولی بر فرض مثال پایه a هر چهار 7-Segment باید تنها به یک پورت متصل شود. باید به این نکته توجه کرد که چشم انسان توانایی دیدن روشن خاموش شدن مداوم یک LED را تا فرکانس (سرعت) مشخصی دارد و اگر سرعت خاموش و روشن شدن آن بر فرض مثال به ۸ میلی ثانیه برسد چشم انسان قادر به تشخیص دقیق آن نخواهد بود. حال فرض کنیم عبارت ۲۰۲۰ قرار است توسط ۴ عدد 7-Segment نمایش داده شود ابتدا در لحظه صفر پایه enable اولی وصل میشود و بقیه enable ها قطع میشوند و پورت های a, b, c, d, e, f و g مقدار صفر را نمایش میدهند و بعد از ۸ میلی ثانیه (دلخواه) enable دوم فعال و بقیه غیر فعال میشوند و پورتهای مقدار دو را نمایش میدهند، اگر همین‌گونه این کار ادامه یابد و تکرار شود چشم ما تنها مقادیر ۲۰۲۰ را خواهد دید تنها با تعداد پورت مصرفی کمتر.

”به طور خلاصه در یک لحظه تنها یکی از 7-Segment ها، روشن است اما چون تعویض به سرعت اتفاق می‌افتد، چشم ما توانایی دیدن روشن و خاموش شدن آنها را ندارد.“

^۱<https://posedge.ir/1399/07/21/connect-7segment-to-fpga/>

۲ توضیح فایل های VHDL

۳ چالش ها