دانشکده مهندسی برق

درس ساختار کامپیوترپیشرفته (ترم اول سال ۱۴۰۰)

پروژه سوّم: پیاده‌سازی پردازنده MIPS به صورت Four Issue

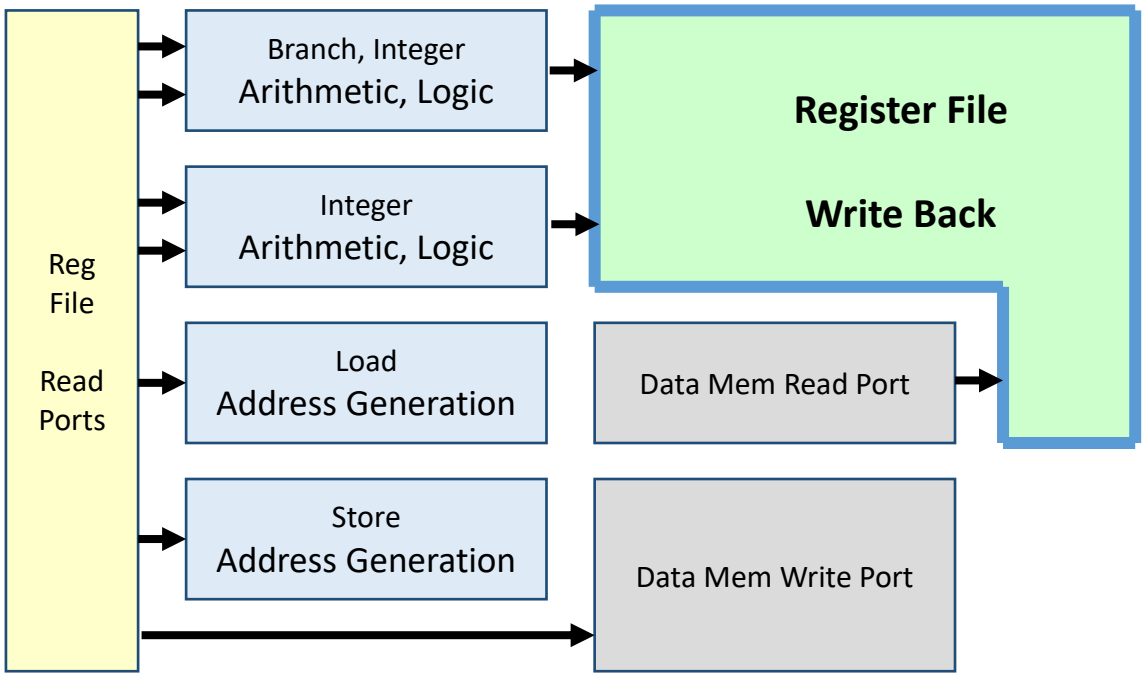
در این پروژه شما بایستی بخش کوچکی از دستورالعمل‌های پردازنده MIPS را به صورت پایپ‌لاین و البته Four Issue پیاده‌سازی کنید. این دستورات عبارتند از:

R format: add, sub, addu, subu, and, or, xor, nor, slt, sltu

I format: addi, addiu, slti, sltiu, andi, ori, xori, lui, beq, bne, lw, sw

در پیاده سازی خود به نکات زیر توجه کنید:

- از Exception مربوط به دستورات add، addi و sub صرف‌نظر کنید.
- پیاده‌سازی باید دارای چهار مسیر صدور و اجرا (Issue/Execution Slot) به شرح و تصویر زیر باشد:
  - یک مسیر اجرای دستورات پرش و اعداد صحیح
  - یک مسیر اجرای دستورات اعداد صحیح
  - یک مسیر برای تولید آدرس (AG = Address Generation) و خواندن از حافظه
  - یک مسیر برای تولید آدرس و نوشتن در حافظه
- در هر پالس ساعت امکان دریافت (Fetch) چهار دستور وجود خواهد داشت.
- رجیستر فایل این پیاده سازی دارای سه پورت نوشتن و به تعداد دلخواه پورت خواندن است.
- تخمین پرش را نیز بر اساس مکانیزم Always Not Taken طراحی نمایید.
- تأخیر حافظه را در همه‌ی حالت‌ها صفر فرض کنید.
- در طراحی خود می‌توانید نحوه ساماندهی، صدور و اجرای دستورات را به صورت به‌ترتیب (In Order) یا خارج از ترتیب (Out Of order) در نظر بگیرید، ساماندهی و اجرای Out of order امتیاز مثبت خواهد داشت.

- طرح شما بایستی شامل همه‌ی زیربخش‌ها باشد. لذا با الهام از بلوک‌های پایه (Building Blocks) در پروژه‌های قبل، بلوک‌های پایه‌ی خود را طراحی و ارسال نمایید. همچنین فایل تست‌بنچ مناسب را نیز ارسال نمایید.

مهم: از آنجا که طراحی و انتخاب روش‌های ساماندهی دستورات کاملاً بر عهده شما است، در نتیجه سرعت اجرای برنامه‌ی نمونه (Test-Bench Performance) در هر طرّاحی از طرح دیگر متفاوت و منحصر به فرد خواهد بود. *لذا یکی از ملاک‌های ارزیابی پروژه‌ها در، این بخش سرعت اجرای برنامه‌هایی خواهد بود که در اختیار شما قرار دارند.*