

# گزارش آزمایش 8 آزمایشگاه معماری

ترم بهار 1400

گروه 3

رها احمدی 9831108

مهلا شریفی 9831035

نویسندگان گزارش :

رها احمدی

مهلا شریفی

تاریخ تحویل : 1400/3/4

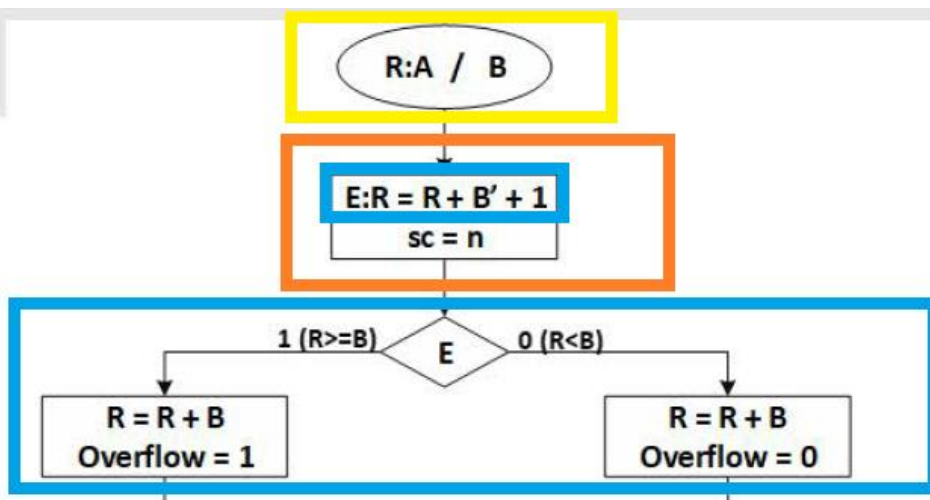
کد دقیقاً مشابه فلوچارت موجود در پیش گزارش بوده و نیز در زیر همه ی قسمت های کد به بخش متناظر آن ها در فلوچارت نظیر شده اند ( قسمت های متناظر در فلوچارت و کد هم رنگ هستند)

نکته : بیت اورفلو تعبیه شده است و در صورتی که این بیت 1 شود سرریز رخ داده و محاسبات جدیدی صورت نمی پذیرد.

```

36
37  if (RA /= last_a or B /= last_b) then -- means A or B changed. dividing should start from the beginning
38
39      sc <= 4;
40      ERA(7 downto 0) := RA(7 downto 0);
41      ERA(8) := '0';
42
43      last_a := RA;
44      last_b := B;
45
46
47  -- checking for overflow
48  ERA(8 downto 4) := STD_LOGIC_VECTOR(unsigned('0' & ERA(7 downto 4)) + unsigned('0' & not( B(3 downto 0))) + 1);
49
50  if (ERA(8) = '1') then
51      ovf <= '1';
52
53  else
54      ovf <= '0';
55      ERA(8 downto 4) := STD_LOGIC_VECTOR(unsigned('0' & ERA(7 downto 4)) + unsigned('0' & B(3 downto 0)));
56
57  end if;
58
59  end if;
60

```



```

64      if ( sc > 0 ) then
65
66          ERA := STD_LOGIC_VECTOR(shift_left(unsigned(ERA), 1));
67
68          if (ERA(8) = '1') then
69
70              ERA(8 downto 4) := STD_LOGIC_VECTOR(unsigned('0' & ERA(7 downto 4)) + unsigned('0' & not(B(3 downto 0))) + 1);
71              ERA(0) := '1';
72
73          else
74
75              ERA(8 downto 4) := STD_LOGIC_VECTOR(unsigned('0' & ERA(7 downto 4)) + unsigned('0' & not(B(3 downto 0))) + 1);
76
77              if (ERA(8) = '1') then
78                  ERA(0) := '1';
79              else
80                  ERA(8 downto 4) := STD_LOGIC_VECTOR(unsigned('0' & ERA(7 downto 4)) + unsigned('0' & B(3 downto 0)));
81              end if;
82
83          end if;
84
85          sc <= sc - 1;

```

