Hochschule Karlsruhe - Technik und Wirktschaft	Simulation	Messtechnik
Elektro- und Informationstechnik		Prof. Dr. K. Wolfrum

Die Simulationen werden mit der kostenlosen Software LT-Spice¹ erstellt. Allerdings werden die erweiterten Bibliotheken von Prof. Dr. Koblitz verwendet (LTspice_installer.zip)².

Zur Vereinfachung der Durchführung können die folgenden Simulationsbeispiele in der aktuellsten Version von http://www.home.hs-karlsruhe.de/~wokl0001/download_gesichert/MT-Lab/Simulation/ heruntergeladen werden.

Die Dateien im Unterverzeichnis examples\EIT_MT-Lab der LT-Spice Standard-Installation im Poolraum sind möglicherweise nicht auf dem aktuellen Stand. Verwenden Sie daher im Zweifelsfall die Dateien von meiner Homepage.

¹http://www.linear.com/designtools/software/

²http://www.eit.hs-karlsruhe.de/eit-public-cgi/dnlview.cgi

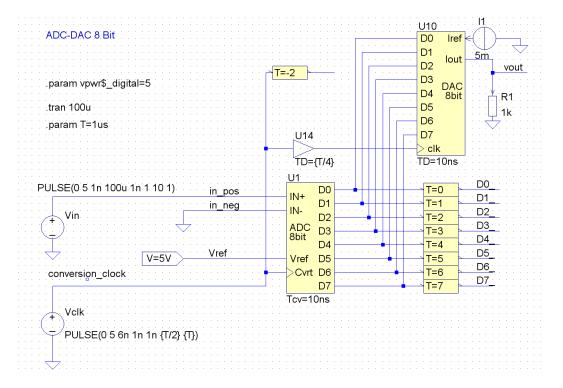
Aufgabe 1:

Quantisierungssfehler

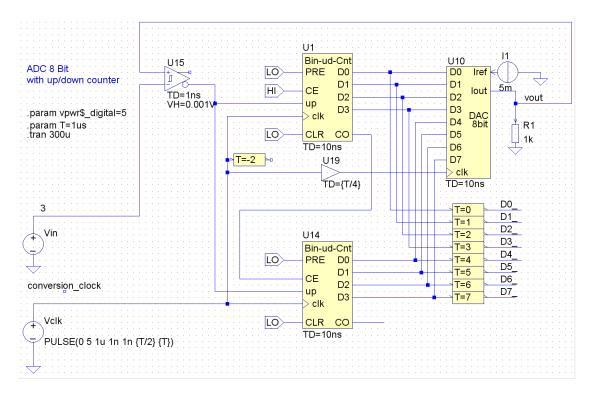
Untersuchen Sie den Quantisierungsfehler in Abhängigkeit von der Wortbreite des AD-Wandlers. Verwenden Sie dazu einen ADC mit nachgeschaltetem DAC und werten Sie das Fehlersignal aus (Differenz zwischen Ausgangs- und Eingangsspannung). Verwenden Sie hierzu die Dateien ADC_DAC_ramp_4_Bit.als, ADC_DAC_ramp_8_Bit.asc. Vergleichen Sie den Quantisierungsfehler mit dem theoretisch erwarteten Wert und versuchen Sie eventuelle Abweichungen zu erklären.

Um den Fehler deutlicher hervortreten zu lassen beginnen Sie mit dem 4-Bit Wandler und erhöhen Sie anschließend die Wortbreite auf 8.

Verwenden Sie als Eingangsspannung eine linear ansteigende Rampe.

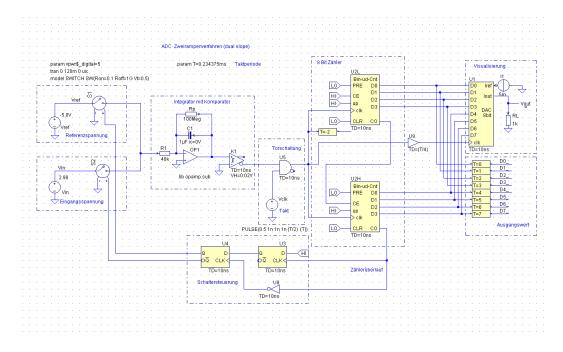


Aufgabe 2: Simulieren Sie den ADC nach dem Zählverfahren. Verwenden Sie die dazu ADC_Zaehlverfahren_8_Bit.asc



- a) Ermitteln Sie die Wandlungszeit in Abhängigkeit von der Eingangsspannung.
- b) Testen Sie die Empfindlichkeit auf überlagerte Störsignale, indem Sie zur Eingangsgleichspannung eine Wechselspannungsquelle in Reihe schalten.
- c) Zur Visualisierung wird der Zählerstand in einen DAC eingespeist und als analoge Spannung dargestellt. Idealerweise erwartet man eine steigende Spannungstreppe. Welche Abweichungen von der idealen Spannungstreppe sind bei einem realen DAC möglich?
- d) Überprüfen Sie stichpunktartig mehrere Wandlungsergebnisse und verifizieren Sie, dass der Fehler kleiner als $U_{\rm LSB}$ ist.

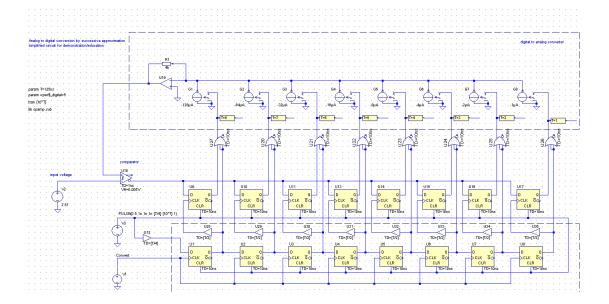
Aufgabe 3: ADC nach dem Dual-Slope-Verfahren (ADC_Dual_Slope_8_Bit.asc)



- a) Machen Sie sich die Abfolge der Integration von Eingangsspannung und Referenzspannung anhand der Spannungsverläufe und Zählerzustände klar.
- b) Überprüfen Sie stichprobenartig mehrere Wandlungsergebnisse und verifizieren Sie, dass der Fehler kleiner als $U_{\rm LSB}$ ist.
- c) Untersuchen Sie die Auswirkungen der Toleranzen von R, C und der Taktfrequenz f auf die Genauigkeit des Wandlungsergebnisses.
- d) Testen Sie die Empfindlichkeit auf überlagerte Störsignale, indem Sie zur Eingangsgleichspannung eine Wechselspannungsquelle in Reihe schalten. Gibt es bei bekannter Frequenz der Störspannung eine Möglichkeit, diese zu eliminieren?

Hinweis: Nehmen Sie als Störsignal ein 50 Hz Signal an und simulieren Sie dessen Auswirkung auf das Wandlungsergebnis in Abhängigkeit von der Frequenz des Taktgenerators.

Aufgabe 4: Sukzessive Approximation Verwenden Sie die Datei ADC_SAR_8_Bit.asc



- a) Machen Sie sich an Hand des Schaltplans und der Bitabfolge die Funktionsweise klar.
- b) Variieren Sie die Eingangsspannung und untersuchen Sie stichprobenartig die Wandlungsgenauigkeit.