

## 第3章 実際のA-D変換回路と VCO回路に学ぶ

# アナログ回路における コンデンサの選び方

細田 隆之
Takayuki Hosoda

コンデンサは個性豊かです.アナログや高周波回路, 高速ロジック回路の性能を出すための重要なポイント の一つはコンデンサの使い方なのです.

部品の個性を活かして回路の性能を出してあげるの

がエンジニアの腕の見せどころですし、回路設計の楽しみの一つでもあります。A-D変換回路とPLLのVCO(Voltage Controlled Oscillator)回路を例にとって説明します。

### A-D変換回路の場合

#### ■ アナログ信号経路のコンデンサ

図1はDC  $\sim$  200 kHz 帯域のA-D変換回路の例です。 $IC_2$  は高速 OP アンプで、LPF の一部とレベル変換を行っています。AD9233 は分解能 12 ビットで 3 Msps のA-Dコンバータです。

 $C_{18}$ ,  $C_{19}$ は信号経路のコンデンサです。直流電圧が加わっているので、高誘電率のセラミック・コンデンサは不適切です。

ここではフィルム・コンデンサとして,使用範囲での周波数特性と温度特性から,ポリフェニレン・サルファイド (PPS) の積層フィルム型を選んでいます.周波数が高く容量が小さい場合には,温度係数がゼロで低誘電率タイプのセラミック・コンデンサが良いでしょう.

高誘電率のセラミック・コンデンサは、直流電圧によって容量が大きく変化するため、大振幅の信号経路に使うとひずみを発生します。直流電圧が加わっている場合には機械的振動によって容量が変化し、マイクロフォニック・ノイズなどを発生することがあります。

UHF以上の高周波の回り込みが気になる場合には、 $C_{18}$ を 100 p  $\sim$  470 pF 程度の積層セラミック・コンデンサと、積層フィルム・コンデンサとの並列接続で構成する場合もあります。

#### ■ バイアス回路のコンデンサ

 $C_2$ は主として直流バイアス回路の雑音低減用コンデンサです。  $R_{21}$ と  $R_{22}$ ,  $C_2$ で 156 kHz の LPF を構成しています。

OPアンプのそれぞれの入力から見たインピーダンスをバランスさせると、ドリフトやひずみ特性が改善されます。そこで非反転入力のインピーダンスが、反転入力からみた直流抵抗 1.5 k $\Omega$  と同じになるように  $R_{21}$ ,  $R_{22}$ の値を選びました。交流的にもおよそ同じインピーダンスになるように,  $C_2$  は  $C_{19}$  と同じ値を選んでいます。

微妙なひずみが気にならない場合は、カットオフ周 波数を数十kHz程度まで下げるように $0.01~\mu$ F程度を使います。EMI(電磁放射)対策としても周波数特性の良いものが望ましいので、積層セラミック・コンデンサを使用します。

#### ■ 電源のコンデンサ

#### ● デカップリング・コンデンサは電源ピンの近くに

電源に接続されるコンデンサは、電流変化の影響が 電源を通してほかの回路に伝わるのを防ぐ目的で使い、 デカップリング・コンデンサと呼びます.

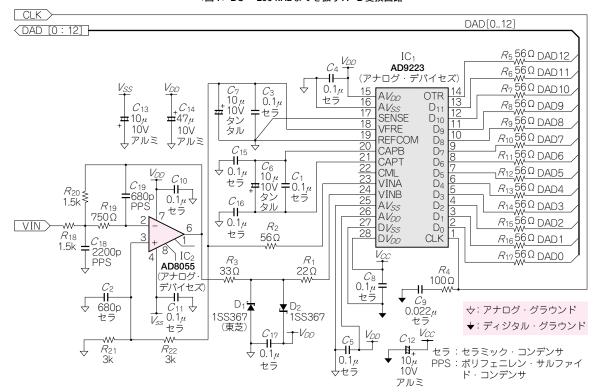
 $C_{10}$ と $C_{11}$ は電源のデカップリング・コンデンサです。 $IC_2$ の電源電圧除去比(PSRR)が低下し始める周

## Keywords

マイクロフォニック・ノイズ, 直流バイアス回路, パスコン, デカップリング・コンデンサ, バイパス・コンデンサ, リード・インダクタンス, 並列共振, ダンピング, 交流終端, 直列終端, 浮遊容量, 寿命, 高信頼性, 温度補償, 可変容量ダイオード.

## 特集\*コンデンサとコイルと回路の世界

〈図1〉DC~200 kHz までを扱う A-D変換回路



波数から GB積に渡って、数 $\Omega$ 以下と十分低いインピーダンスになるよう  $0.1~\mu$ Fの積層セラミック・コンデンサを選びます。

また、プリント・パターンによるインダクタンスの 影響を小さくするために、 $C_{10}$ と $C_{11}$ は $IC_2$ の電源ピン にできるだけ近接して配置します。

また、 $C_{10}$ と $C_{11}$ は雑音電流をバイパスするという意味で、バイパス・コンデンサまたはパスコンとも呼ばれます。 $0.1~\mu$ Fの積層セラミック・コンデンサは、別名がパスコンじゃないかと思うくらい多用されています。

#### ● 電解コンデンサの容量はどのくらいが良い?

 $C_{13}$ と  $C_{14}$ は  $IC_2$ と  $IC_1$ の電源デカップリング・コンデンサで、10 kHz 以下の帯域を担うため、22  $\mu$ Fのアルミ電解コンデンサを選びます。

アンプ回路は通常,回路電流の大きい出力側に大容

量のコンデンサを配置します. この回路の場合は,  $IC_2$ のOPアンプと $IC_1$ のA-Dコンバータの間に配置します.

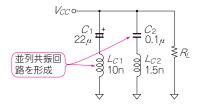
電源回路の電解コンデンサの容量は、アナログ回路で電源電流 100 mA 当たり  $100 \mu\text{F}$ 、ディジタル回路で 100 mA 当たり  $20 \mu\text{F}$  くらいを目安にします。厳密にいうと語弊はあるのですが、これは一般的な電源回路の応答時間が  $10 \mu\text{S}$  程度であるとして、その間の電源電圧の変動をそれぞれ 10 mV、50 mV に抑えることができる値です。

# ● リード・インダクタンスによる並列共振をダンピング抵抗で防ぐ

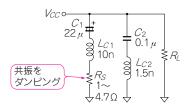
ICの安定動作のためのデカップリングは、たいていの場合には数十 $\mu$ Fの電解コンデンサと $0.1 \mu$ Fの積層セラミック・コンデンサで十分です。

しかし、図2(a)のように電解コンデンサのリー

〈図 2〉リード・インダクタンスによる 並列共振とその対策



(a)  $C_1$ のリード・インダクタンスと  $C_2$ で並列共振回路を形成



(b)  $C_1$ へ直列に数 $\Omega$ の抵抗を入れる