

# Trabajo Práctico N° 1

## Configuración Darlington

---

Electrónica I - 2019

Grupo 2:

Francois, Matías  
Maselli, Carlos  
Müller, Malena  
Trozzo, Nicolás

Profesores:

Alcocer, Fernando  
Oreglia, Eduardo Victor  
Gardella, Pablo Jesús

15 de octubre de 2019

# ÍNDICE

<b>1</b>	<b>Introducción</b>	<b>3</b>
<b>2</b>	<b>Análisis teórico del circuito</b>	<b>4</b>
2.1	Polarización . . . . .	5
2.2	Modelo incremental . . . . .	6
2.3	Circuito incremental . . . . .	7
<b>3</b>	<b>Mediciones y resultados obtenidos</b>	<b>10</b>
3.1	Polarización . . . . .	10
3.2	Ganancias . . . . .	10
3.3	Impedancias . . . . .	12
3.4	Resumen . . . . .	13
<b>4</b>	<b>Conclusión</b>	<b>14</b>

## 1. INTRODUCCIÓN

La configuración "Darlington", también conocida como "par Darlington", consiste en dos transistores conectados como se observa en la figura 1.1, en colector común, con el fin de obtener una mayor ganancia de corriente respecto a la obtenida al emplear un único transistor en la misma configuración. Se analiza el comportamiento del circuito para comprender la utilidad del par Darlington, muy utilizado como buffer, o seguidor de tensión. Se comienza por un análisis teórico del circuito para luego implementarlo utilizando los transistores BC337-40<sup>1</sup>.

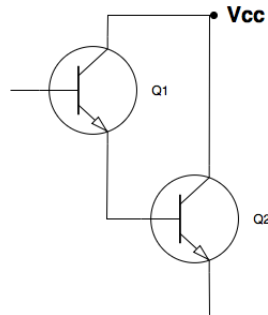


Figura 1.1: Configuración Darlington.

---

<sup>1</sup>Hoja de datos del transistor BC337-40: <https://pdf1.alldatasheet.com/datasheet-pdf/view/156199/ONSEMI/BC337-40.html>

## 2. ANÁLISIS TEÓRICO DEL CIRCUITO

En la Figura 2.1 se muestra el circuito implementado.

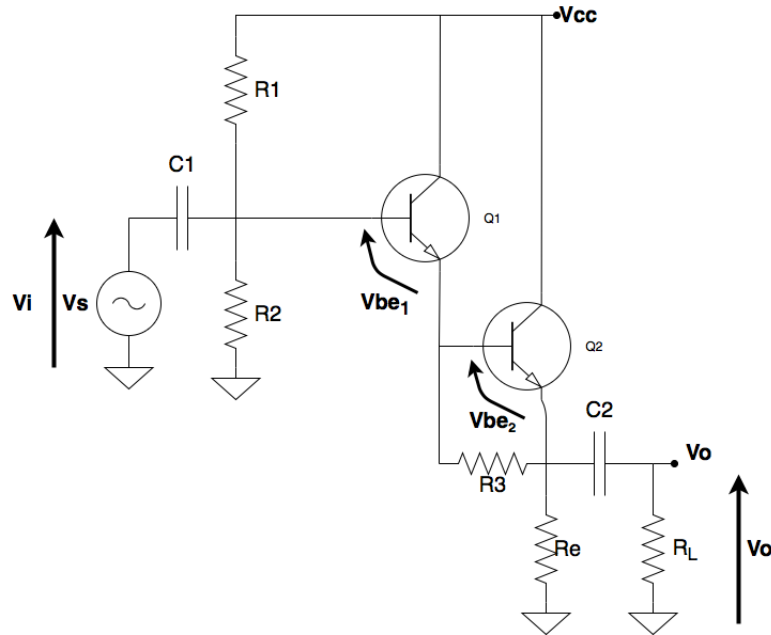


Figura 2.1: Circuito de estudio en este trabajo, implementando un par Darlington.

La resistencia  $R_3$  está para que la corriente de emisor del primer transistor no vaya por completo a la base del segundo transistor, para evitar obtener  $h_{fe}$  muy distintos para cada transistor, como se explica a continuación. La corriente del emisor del primer transistor es prácticamente igual a la de su colector, por lo que es  $h_{fe1}$  veces mayor a su corriente de base. Si no se coloca  $R_3$ , la corriente de base del segundo transistor es igual a la corriente de emisor del primero, por lo que al ser  $I_{b2} \gg I_{b1}$ , se obtiene  $I_{C2} \gg I_{C1}$ . Observando el gráfico 2.2 obtenido de la hoja de datos del transistor usado, se puede ver que el  $h_{fe}$  cambia considerablemente al variar  $I_C$ . Por lo tanto, tendríamos dos transistores con  $h_{fe}$  distintos. Por otro lado, si  $I_{C2} \gg I_{C1}$ , se podría llegar a obtener un valor de  $I_{C2}$  mayor a 300mA, dónde el  $h_{fe}$  disminuye por lo que se ve en el gráfico) y por lo tanto la ganancia también. Por lo tanto,  $R_3$  permite que parte de la corriente del emisor del primer transistor vaya por ahí hacia el emisor del segundo transistor, disminuyendo la corriente de base del segundo transistor, reduciendo los problemas mencionados.

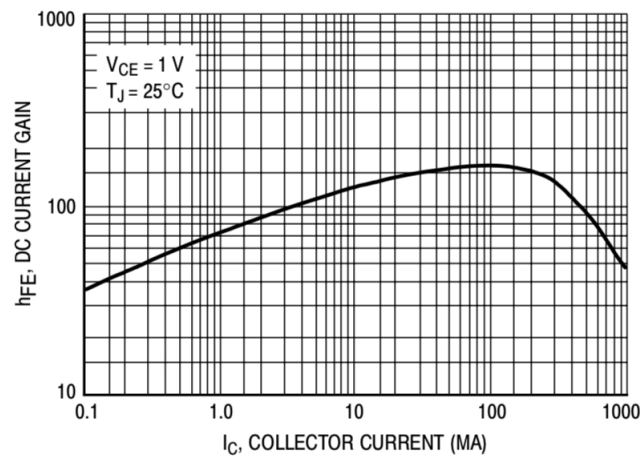


Figure 3. DC Current Gain

Figura 2.2: Gráfico de  $h_{fe}$  en función de  $I_C$ , del transistor BC337-40.

## 2.1. POLARIZACIÓN

En la Figura 2.3 se muestra el modelo del circuito considerando que los capacitores representan circuitos abiertos, ya que en este caso se trabaja con tensión  $V_{cc}$  continua. El mismo se esquematiza con el equivalente de Thévenin entre el nodo de base y masa.

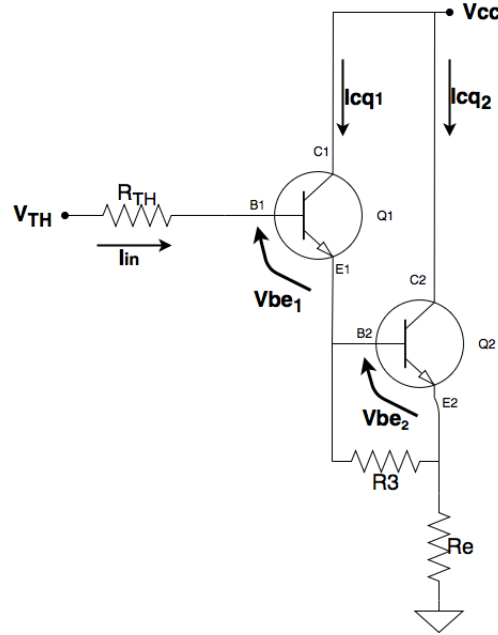


Figura 2.3: Circuito equivalente para el análisis de polarización.

Los valores utilizados para los cálculos son los de los componentes que usamos en la implementación del circuito, los cuales fueron elegidos en base a las simulaciones realizadas, con el fin de lograr un resultado óptimo. De esta forma, los valores de dichos componentes se listan en la Tabla 2.1. Los transistores utilizados son BC337-40.

Parámetros del circuito	
$V_{cc}$	15V
$R_1$	100kΩ
$R_2$	330kΩ
$R_s$	10kΩ
$R_3$	10kΩ
$R_E$	4,7kΩ
$R_L$	1kΩ

Tabla 2.1: Valores de los componentes utilizados

El equivalente de Thévenin entre la base del primer transistor y masa se obtiene mediante:

$$\left\{ \begin{array}{l} V_{TH} = \frac{R_2}{R_1 + R_2} V_{CC} \approx 11,5V \\ R_{TH} = R_1 // R_2 \approx 76,7k\Omega \end{array} \right. \quad (2.1)$$

Recorriendo la malla de entrada se tiene que:

$$V_{th} - I_{B1}R_{th} - V_{BEon1} - V_{BEon2} - R_e(I_{E2} + I_{R3}) = 0 \quad (2.2)$$

Del nodo que conecta el emisor del primer transistor con la base del segundo, se relacionan las corrientes de los transistores:

$$I_{B2} = I_{E1} - \frac{V_{BEon2}}{R_3} \quad (2.3)$$

Por último, de las ecuaciones de cada transistor, despreciando el efecto de las  $I_{CB0}$  dado que se trabaja a temperatura ambiente, se verifica:

$$\begin{cases} Q_1 : I_{E1} = I_{B1}(\beta_1 + 1) \\ Q_2 : I_{E2} = I_{B2}(\beta_2 + 1) \end{cases} \quad (2.4)$$

Resolviendo dichas ecuaciones se llega a las siguientes expresiones para las corrientes de colector de ambos transistores:

$$\begin{cases} I_{CQ1} = \frac{V_{th} - V_{BEon1} - V_{BEon2} \left(1 - \frac{R_e \beta_2}{R_3}\right)}{\frac{R_{th}}{\beta_1} + R_e \beta_2} = 93,54 \mu A \\ I_{CQ2} = V_{th} \frac{1}{\frac{R_{th}}{\beta_1 \beta_2} + R_e \frac{\beta_2 + 1}{\beta_2}} - V_{BEon1} \frac{1}{\frac{R_{th}}{\beta_2} + R_e \beta_1} - V_{BEon2} \left( \frac{\beta_2}{R_3} + \frac{\left(1 - \frac{R_e \beta_2}{R_3}\right) \cdot (\beta_1 + 1)}{\frac{R_{th}}{\beta_2} + R_e \beta_1} \right) = 2,12 mA \end{cases} \quad (2.5)$$

Por último, se puede verificar que ambos transistores queden correctamente polarizados mediante:

$$\begin{cases} V_{CEQ1} = V_{CC} - V_{BEon2} \left(1 + \frac{R_e}{R_3}\right) - R_e I_{CQ2} = 4,01 V \\ V_{CEQ2} = V_{CC} - V_{BEon2} \frac{R_e}{R_3} - R_e I_{CQ2} = 4,71 V \end{cases} \quad (2.6)$$

Para los cálculos se utiliza  $V_{BEon} = 0.7(V)$  para ambos transistores. Con respecto a los  $H_{FE}$ , éstos dependen de las  $I_{CQ}$  según la [hoja de datos del fabricante](#), con lo que son distintos para cada transistor. Tomando inicialmente el  $h_{fe}$  mínimo de la hoja de datos, e iterando para los valores de  $I_{CQ}$  obtenidos, se llega a que:

$$\begin{cases} h_{fe1} = 47 \\ h_{fe2} = 90 \end{cases}$$

Reemplazando además por los valores de los componentes utilizados, se hallan los valores de  $I_{CQ1}$ ,  $I_{CQ2}$ ,  $V_{CEQ1}$  y  $V_{CEQ2}$ , detallados en la Tabla 2.2.

Polarización	
$I_{CQ1}$	$93,54 \mu A$
$I_{CQ2}$	$2,12 mA$
$V_{CEQ1}$	$4,01 V$
$V_{CEQ2}$	$4,71 V$

Tabla 2.2: Valores hallados para las componentes de polarización.

## 2.2. MODELO INCREMENTAL

Los estimadores para los parámetros del modelo incremental de cada transistor se detallan a continuación.

$$\begin{cases} \hat{r}_e = \frac{V_T}{I_{CQ}} \\ \hat{h}_{ie} = (\beta + 1) R_e \\ \hat{g}_m = \frac{1}{r_e} \\ \hat{h}_{fe} = \beta_{DC} \\ \frac{1}{\hat{h}_{oe}} = \infty \end{cases} \quad (2.7)$$

Se utiliza la ganancia de continua como estimador dado que las hojas de datos no especifican un valor para  $h_{fe}$ . Utilizando los valores de las corrientes de polarización y  $h_{fe}$  de cada transistor, se obtienen los siguientes valores:

Estimadores	Q1	Q2
$\hat{g}_m$	$3,60 \frac{mA}{V}$	$80 \frac{mA}{V}$
$\hat{h}_{ie}$	$13,34 k\Omega$	$1,12 k\Omega$
$\hat{r}_e$	$277,96 \Omega$	$12,26 \Omega$

Tabla 2.3: Estimadores correspondientes al modelo incremental, para los transistores Q1 y Q2.

### 2.3. CIRCUITO INCREMENTAL

En la Figura 2.4 se muestra el circuito incremental. Las resistencias de salida  $1/h_{oe}$  de cada transistor se desprecian en los cálculos ya que hacerlo no introduce un error considerable y simplifica las operaciones.

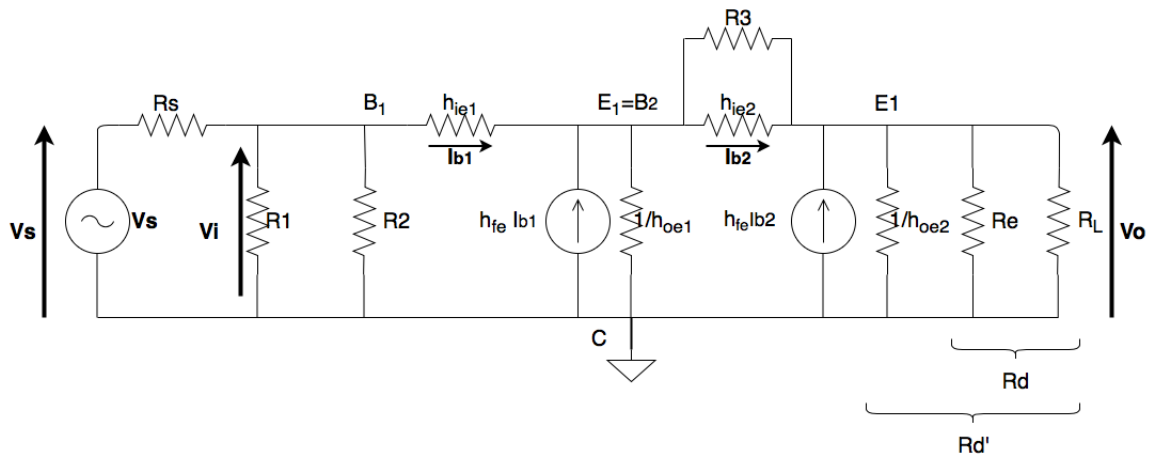


Figura 2.4: Circuito equivalente para el análisis del circuito incremental.

En la Tabla 2.3 se muestran los valores utilizados en esta sección para luego calcular las ganancias e impedancias del circuito.

Modelo incremental	
$V_T$	26mV
$h_{fe1}$	47
$h_{fe2}$	90
$h_{ie1}$	13,34k $\Omega$
$h_{ie2}$	1,12k $\Omega$

Para poder resolver el circuito fácilmente, se agrupa en paralelo la resistencia  $R_3$  con  $hie_2$ . Para poder hacerlo, se debe también adaptar la fuente de corriente del segundo transistor por la que circula por el paralelo de las resistencias de la siguiente forma. Además, se agrupan en paralelo  $R_e$  y  $R_L$ . Para éstas consideraciones se calculan los siguientes parámetros:

$$\begin{cases} h_{fe2}^* = h_{fe2} \frac{R_3}{R_3 + h_{ie2}} \\ h_{ie2}^* = h_{ie2} // R_3 \\ R_d = R_e // R_2 \end{cases} \quad (2.8)$$

Reemplazando por los valores correspondientes se obtienen los siguientes valores:

Simplificaciones	
$h_{fe2}^*$	80,96
$h_{ie2}^*$	1 kΩ
$R_d$	824,56Ω

A partir del circuito y de los cálculos anteriores, se puede ver que las expresiones para las impedancias que se ven a la entrada del primer transistor, del amplificador y del sistema se ven representadas por las ecuaciones que se muestran a continuación, utilizando pasaje a nivel de corriente.

$$\begin{cases} R_i = h_{ie1} + (h_{fe1} + 1)h_{ie2}^* + (h_{fe2}^* + 1)(h_{fe1} + 1)R_d \\ R_{ia} = R_i // R_{th} \\ R_{is} = R_s + R_{ia} \end{cases} \quad (2.9)$$

De donde reemplazando por los valores ya calculados se obtienen las impedancias de entrada:

Impedancias de entrada	
$R_i$	3,31 MΩ
$R_{ia}$	75 kΩ
$R_{is}$	85 kΩ

Para el cálculo de la ganancia de tensión del sistema primero se calcula:

$$\begin{cases} \frac{V_o}{ib_2^*} = R_d(h_{fe2}^* + 1) \\ \frac{V_i}{V_s} = \frac{R_{ia}}{R_{ia} + R_s} \end{cases} \quad (2.10)$$

Así la ecuación de la ganancia en tensión del sistema se puede expresar de la siguiente forma.

$$\Delta_{vs} = \frac{V_o}{V_s} = \frac{V_o}{ib_2^*} \cdot \frac{ib_2^*}{ib_1} \cdot \frac{ib_1}{V_i} \cdot \frac{V_i}{V_s} = R_d(h_{fe2}^* + 1)(h_{fe1} + 1) \frac{1}{R_i} \frac{R_{ia}}{R_{ia} + R_s} \quad (2.11)$$

Finalmente, se llega a los valores de las ganancias de tensión del amplificador y del sistema:

Ganancias de tension	
$\Delta_V$	0,981
$\Delta_{VS}$	0,866

Al ser la configuración colector común se esperaba una ganancia de tensión menor a 1. De éste resultado se puede observar una ventaja de la configuración Darlington con respecto al colector común con un solo transistor, ya que éste último no puede llegar valores de ganancia de tensión superiores al 80%. Para el cálculo de la ganancia de corriente se utiliza:

$$\begin{aligned} \Delta_i &= \frac{I_{Rd}}{ib_1} = (h_{fe2}^* + 1)(h_{fe1} + 1) \\ \Delta_{is} &= \frac{I_{Rd}}{I_{Rs}} \cdot \frac{I_{b1}}{I_{Rs}} = \frac{R_{th}}{R_{th} + R_i} \Delta_i \\ \Delta'_{is} &= \frac{I_{Rl}}{I_{Rs}} = \frac{I_{Rl}}{I_{Rd}} \cdot \frac{I_{Rd}}{I_{Rs}} = \frac{R_e}{R_e + R_2} \Delta_{is} \end{aligned}$$

Donde  $\Delta_i$  es la ganancia de corriente,  $\Delta_{is}$  es la ganancia de corriente del sistema y  $\Delta'_{is}$  es la ganancia de corriente del sistema sobre la carga. En  $\Delta_i$  se puede apreciar la gran ganancia de corriente que tiene esta configuración, ya que se multiplican las ganancias de cada transistor. Los valores de las mismas se muestran en la siguiente tabla:



Ganancias de corriente	
$\Delta_I$	3934,08
$\Delta_{IS}$	89,27
$\Delta'_{is}$	73,61

Para la resistencia de salida, se pasiva la entrada, se coloca a la salida una fuente  $V_{op}$  con el terminal positivo a masa, y se calcula la corriente  $I_{op}$  que circula por dicha fuente. Las siguientes relaciones se utilizan para el cálculo:

$$\begin{cases} V_{op} = I_{B1}(R_s // R_{th} + h_{ie1} + hfe_1 + 1)hie_2^*) \\ I_{op} = I_{B1}(hfe_1 + 1)(hfe_2^* + 1) \\ r_o = \frac{V_{op}}{I_{op}} = \frac{R_s // R_{th} + hie_1 + (hfe_1 + 1)hie_2^*}{(hfe_1 + 1)(hfe_2^* + 1)} \\ r_{oa} = R_e // r_o \\ r_{os} = r_{oa} // R_L \end{cases} \quad (2.12)$$

Reemplazando por los valores de las variables involucradas en la ecuación, se obtienen los valores de las resistencias de salida vistas a la salida del segundo transistor, a la salida del amplificador y luego de la carga.

Impedancias de salida	
$r_o$	17,9 $\Omega$
$r_{oa}$	17,83 $\Omega$
$r_{os}$	17,52 $\Omega$

### 3. MEDICIONES Y RESULTADOS OBTENIDOS

Para la implementación del circuito se buscó en las simulaciones tener una ganancia de corriente mayor a 60 veces, una ganancia de tensión mayor a 80%, siempre cuidando que ambos transistores queden correctamente polarizados, teniendo en cuenta que uno tiende a la saturación y el otro al corte. De esa forma se llegó a los valores dados de los componentes. En la Figura 3.1 se muestra la implementación del circuito en protoboard.

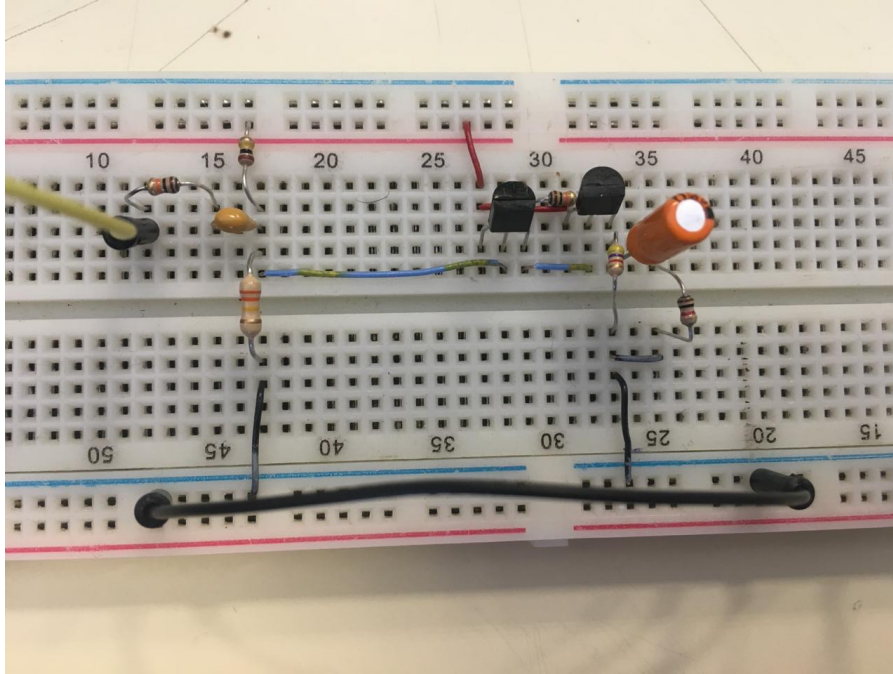


Figura 3.1: Circuito armado en protoboard.

#### 3.1. POLARIZACIÓN

La comparación entre los valores de la polarización de los transistores se muestran en la Tabla 3.1. Las diferencias en las  $I_{CQ}$  se deben principalmente a las variaciones de  $\beta$  con  $I_C$ , que fueron tenidas en consideración en los cálculos teóricos, pero de todas formas es distinto al real.

	Teórico	Medido	Simulado
$V_{CEQ1}(V)$	4,01	4,00	4,03
$V_{CEQ2}(V)$	4,71	4,60	4,64
$I_{CQ1}(\mu A)$	93,54	66	66,5
$I_{CQ2}(mA)$	2,30	2,10	2,1
$V_{BE1}(V)$	0,7	0,52	0,53
$V_{BE2}(V)$	0,7	0,6	0,61

Tabla 3.1: Comparación de valores de polarización para los casos teórico, medido y simulado.

#### 3.2. GANANCIAS

En primer lugar, se midió la ganancia de tensión del sistema. En la Figura 3.2 se muestra la contrastación de la medición, la simulación y la teoría. Como ningún cálculo teórico tiene en cuenta variaciones con la frecuencia, se toma un único valor para todas las frecuencias, y se ve que la aproximación para frecuencias medias es válida en el intervalo de frecuencias entre 400Hz y 500kHz, donde la ganancia empieza a caer. La

ganancia en la banda pasante simulada a  $1\text{ kHz}$  es de 0.869 veces y la medida es de 0.863 veces, con lo que el cálculo teórico de 0.866 veces resulta muy cercano a la realidad.

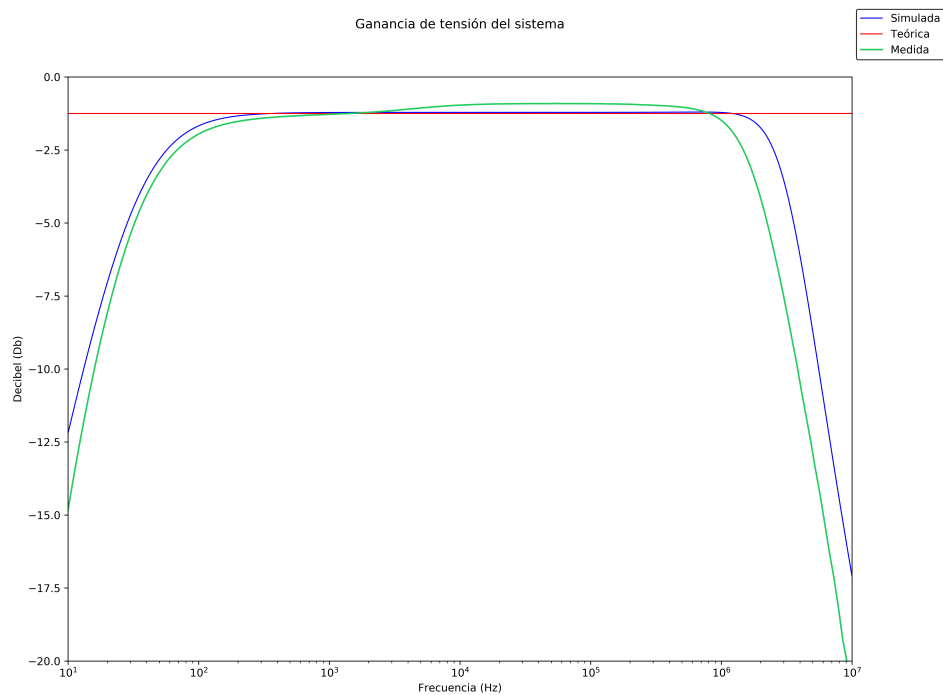


Figura 3.2: Ganancia de tensión del sistema teórica, simulada y medida

Luego se midió la ganancia de corriente del sistema. En la Figura 3.3 se puede observar la comparación entre teoría, simulación y práctica. En éste caso, es menor el intervalo de frecuencias en las que es válida la estimación teórica, y se presenta una diferencia entre simulación y medición en el punto en el que empieza a caer la ganancia. A  $1\text{ kHz}$ , la ganancia en la banda pasante simulada es de 37.541 dB, 75.34 veces, la medida de 37.587 dB, 75.74 veces, mientras que la teórica es de 74 veces, con lo que el modelo nuevamente se verifica.

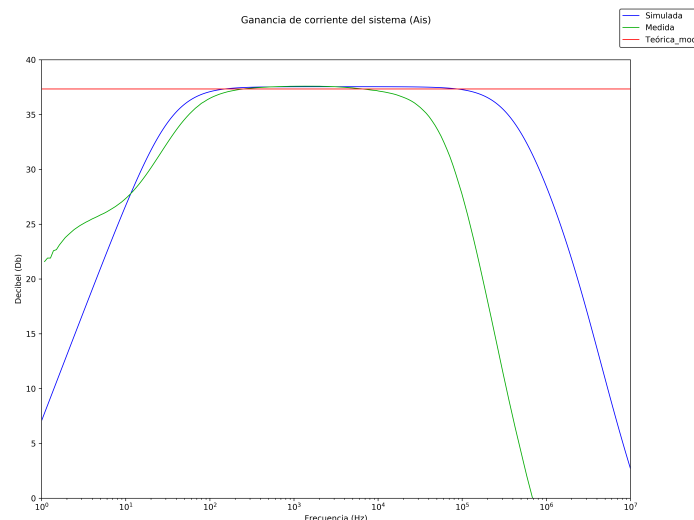


Figura 3.3: Ganancia de corriente del sistema teórica, simulada y medida

### 3.3. IMPEDANCIAS

Con respecto a la impedancia de entrada, se muestra la contrastación entre teoría, simulación y medición en la Figura 3.4, donde se puede apreciar que para frecuencias inferiores a  $10\text{kHz}$  las tres curvas son cercanas, siendo la impedancia de entrada medida a  $1\text{kHz}$   $85\text{k}\Omega$ , mientras que la simulada a la misma frecuencia es de  $86,66\text{k}\Omega$ , y la teórica es de  $85\text{k}\Omega$ . Se observa que la impedancia de entrada a bajas frecuencias es muy alta, ésto se debe al capacitor que hay en la entrada.

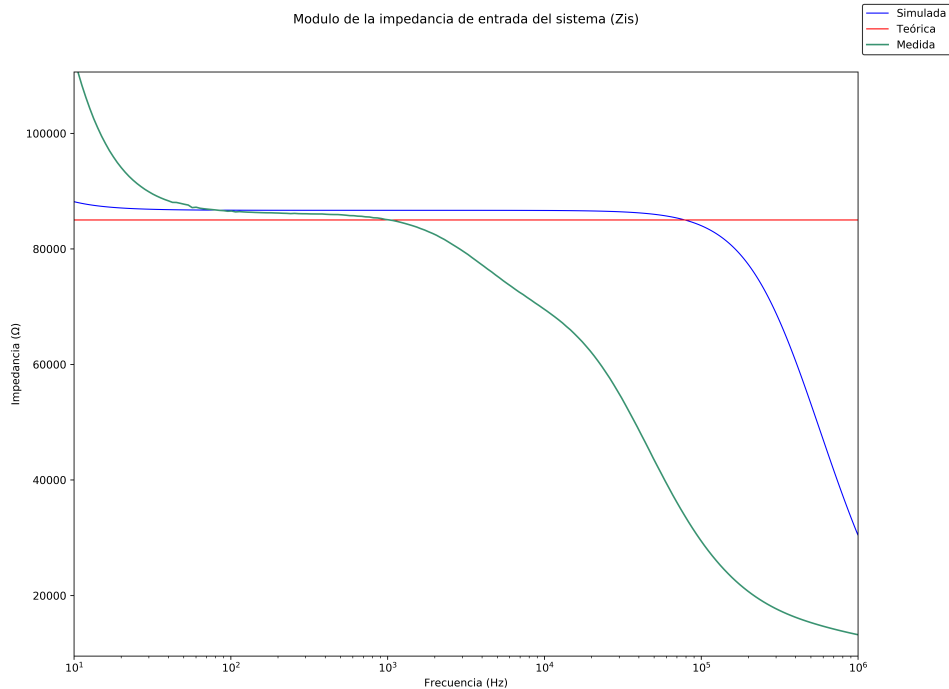


Figura 3.4: Impedancia de entrada del sistema teórica, simulada y medida.

Para la impedancia de salida se muestra la contrastación entre teoría, simulación y práctica en la Figura 3.5. Se observa que el sistema presenta una baja impedancia de salida, lo cual era esperado por tratarse de un colector común. A  $1\text{kHz}$ , la impedancia medida es de  $32.97\Omega$ , la simulada es de  $35.89\Omega$  y la teórica es de  $17,52\Omega$ . Sin embargo, se observa que a partir de  $3\text{kHz}$ , que también puede ser considerado una frecuencia media, hay una mayor correspondencia entre simulación, medición y teoría.

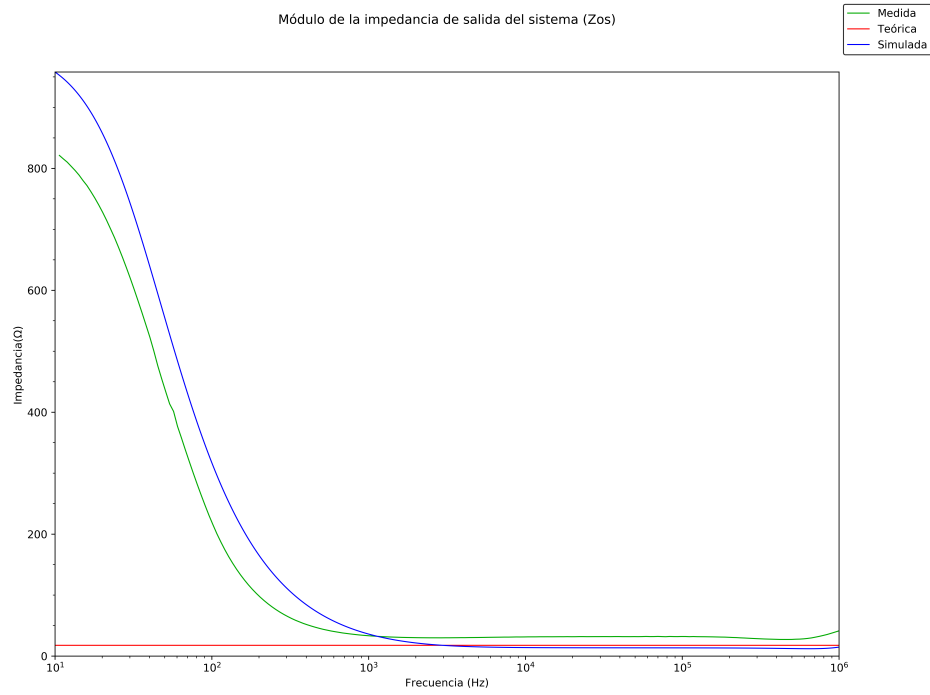


Figura 3.5: Impedancia de salida del sistema teórica, simulada y medida.

### 3.4. RESUMEN

En la Tabla se muestran los valores teóricos, simulados y medidos de las ganancias e impedancias para  $1\text{kHz}$ , frecuencia media.

Parámetro	Teórico	Simulado	Medido
$\Delta_{VS}(\text{veces})$	0,87	0,87	0,86
$\Delta_{IS}(\text{veces})$	74	75,74	75,34
$Z_{is} (k\Omega)$	85	86,66	85
$Z_{os} (\Omega)$	17,52	35,89	32,97

Tabla 3.2: Valores teóricos, simulados y medidos de los distintos parámetros a frecuencias medias.

#### 4. CONCLUSIÓN

Al utilizar la configuración Darlington en colector común se encuentra un alto grado de correspondencia entre los resultados obtenidos y los esperados. Se puede observar que se logra, con esta configuración y a frecuencias medias, una alta ganancia de corriente, más alta que al utilizar una monoetapa en la misma configuración, y una ganancia de tensión muy cerca de la unidad. Además se obtiene una gran impedancia de entrada y una muy baja impedancia de salida.

Se pudo observar, aunque no era la finalidad de este informe, que las características y el comportamiento de los transistores se degradan a medida que se aumenta la frecuencia de operación. Este comportamiento se atribuye a las capacidades parásitas presentes en los dispositivos, que a frecuencias medias no generan diferencias apreciables.