Trabajo Práctico Nº 1 Configuración Darlington

Electrónica I - 2019

Grupo 2:

Francois, Matías Maselli, Carlos Müller, Malena Trozzo, Nicolás

Profesores:

Alcocer, Fernando Oreglia, Eduardo Victor Gardella, Pablo Jesús

21 de septiembre de 2019

1. Introducción

La configuración "Darlington", también conocida como "par Darlington", consiste en dos transistores conectados como se observa en la figura 1.1, con el fin de obtener una mayor ganancia de corriente respecto a la obtenida al emplear un único transistor. En este trabajo se analiza el comportamiento del circuito 1.2 para comprender la utilidad del par Darlington.

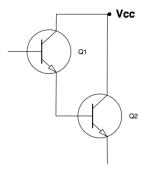


Figura 1.1: Configuración Darlington.

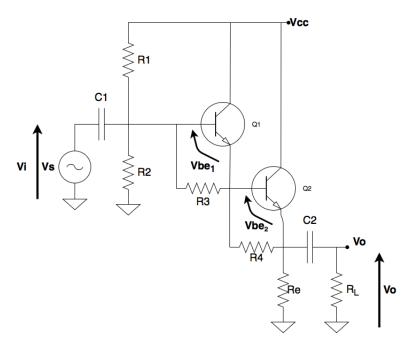


Figura 1.2: Circuito de estudio en este trabajo, implementando un par Darlington.

2. ANÁLISIS TEÓRICO DEL CIRCUITO

2.1. POLARIZACIÓN

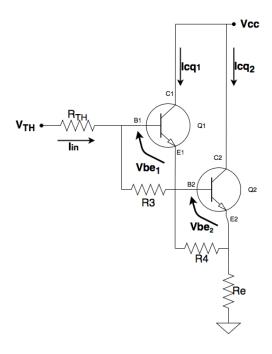


Figura 2.1: Circuito equivalente para el análisis de polarización.

$$\begin{cases} V_{TH} = \frac{R_2}{R_1 + R_2} V_{CC} \\ R_{TH} = R_1 / / R_2 \end{cases}$$
 (2.1)

$$\begin{cases} V_{TH} = R_1 / R_2 \\ V_{TH} - R_{TH} I_{TH} - V b e_1 - V b e_2 - (I e_2 + I_{R4}) R e = 0 \\ I_{TH} = I b_1 + \frac{V b e_1}{R_3} \\ I e_2 = (H F E_2 + 1) I b_2 \\ I b_2 = \frac{V b e_1}{R_3} + (H F E_1 + 1) I b_1 - \frac{V b e_2}{R_4} \\ \begin{cases} I c_1 = (H F E_1 + 1) I b_1 \\ I c_2 = H F E_2 (\frac{V b e_1}{R_3} + (H F E_1 + 1) I b_1 - \frac{V b e_2}{R_4}) \end{cases}$$

$$(2.3)$$

$$\begin{cases} Ic_1 = (HFE_1 + 1)Ib_1 \\ Ic_2 = HFE_2(\frac{Vbe_1}{R_2} + (HFE_1 + 1)Ib_1 - \frac{Vbe_2}{R_2}) \end{cases}$$
 (2.3)

2.2. MODELO INCREMENTAL

 $\begin{cases} \widehat{r}_{aux} = \frac{V_T}{I_{cq}} \\ \widehat{g}_m = \frac{1}{r_{aux}} \\ \widehat{h}_{ie} = (h_{fe} + 1)r_{aux} \end{cases}$ $\widehat{r}_{ce} = \frac{1}{r_{ee}} = \frac{V_A}{r_{ee}}$ (2.4)

Particularmente, para el transistor Q1 se emplean las ecuaciones 2.4 con I_{cq1} y h_{fe1} , mientras que para el transistor $Q2 \operatorname{con} I_{cq2} \operatorname{y} h_{fe2}$. Se obtienen los siguientes valores:

COMPLE

Estimadores	Q1	Q2
$\widehat{\widehat{g}}_m$ $\widehat{\widehat{h}}_{ie}$		
\widehat{h}_{ie}		
\widehat{r}_{ce}		

Tabla 2.1: Estimadores correspondientes al modelo incremental, para los transistores Q1 y Q2.

2.3. CIRCUITO INCREMENTAL

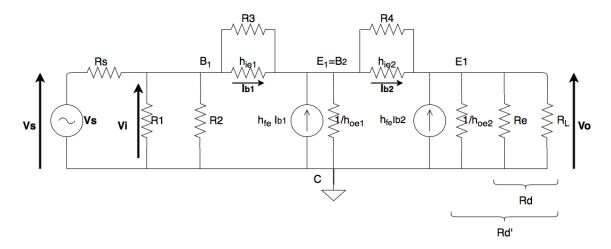


Figura 2.2: Circuito equivalente para el análisis del circuito incremental.

- 3. DISEÑO DEL CIRCUITO
- 4. MEDICIONES Y RESULTADOS OBTENIDOS
- 5. Conclusión