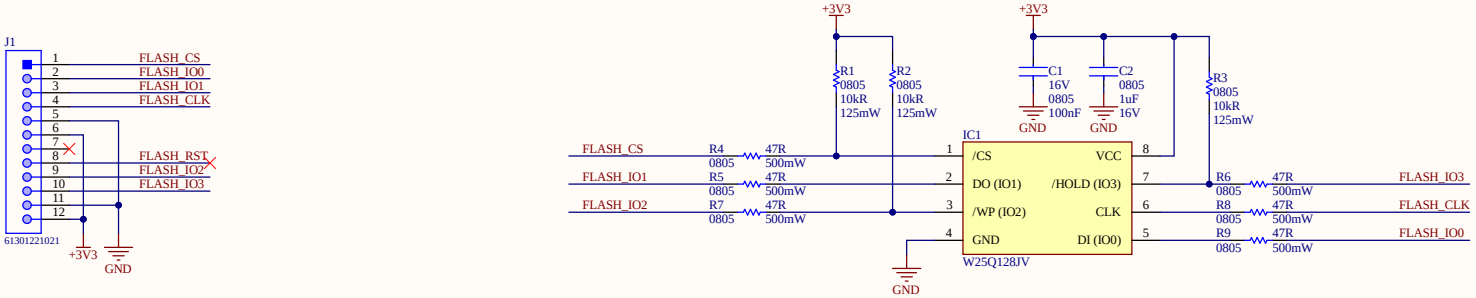
Flash Pmod

Table of Contents	
1	Title Page
2	Block Diagram
3	
4	
5	
6	
7	
8	
9	
10	
11	
12	

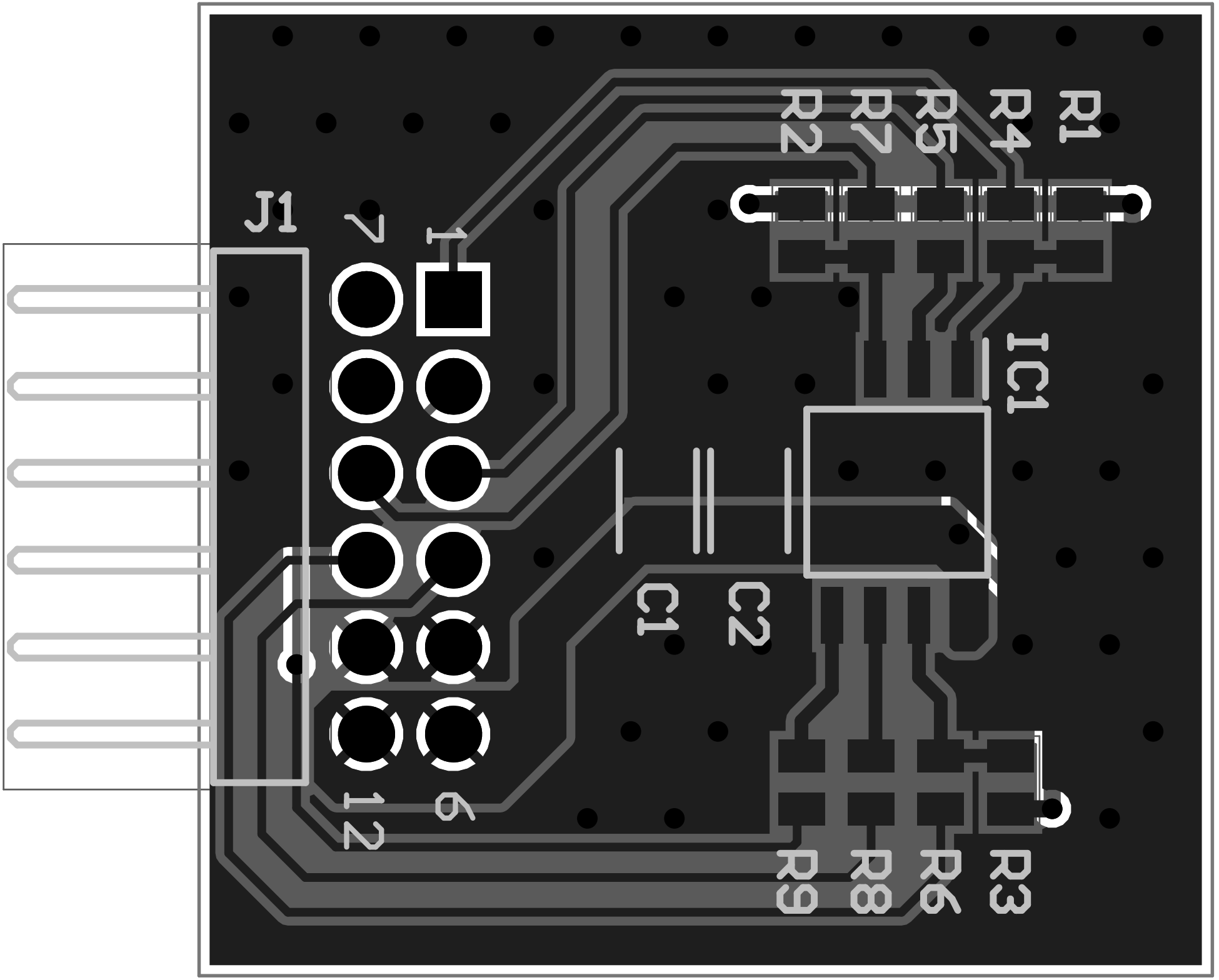
REVISION HISTORY		
Revision	Date	Description
1.0	29/05/2023	Created

Title		
Size: A3	Number	Revision
Date: 5/29/2023	Sheet of	
File: E:\03. OUTSOURCE\..\Title Page.SchDoc	Drawn By:	



Chú ý:
1: Chân FLASH_RST (pin 8 J1) không được kết nối đến pin nào của IC1 - Trong referrence design là kết nối đến pin 3 của IC flash
Do package SOIC 8 không có chân RST
2: Chú ý mức điện áp logic hoạt động của các đường tín hiệu SPI

Title		
Size: A3	Number	Revision
Date: 5/29/2023		Sheet of
File: E:\03. OUTSOURCE\..\Flash.SchDoc		Drawn By:


J1
2
1
12
6
IC1
C1
C2
R1
R4
R5
R7
R2
R3
R6
R8
R9