



# تمرین سری ۷

درس معماری کامپیوتر

نیم سال دوم ۱۴۰۱-۱۴۰۰

۱. با استفاده از شکلی مانند شکل 7.57 کتاب، پیش‌فرستادن‌ها (forwarding) و stall‌های لازم را برای اجرای قطعه کد زیر در پردازنده‌ی خط لوله RISC-V نشان دهید. سپس با به‌کارگیری شبیه‌ساز معرفی شده در کلاس (Ripes) در دو حالت خط لوله ساده و خط لوله با امکانات رفع مخاطرات فوق، نتیجه نادرست و صحیح را شبیه‌سازی کنید.

```
addi s1, zero, 52 # s1 = 52
addi s0, s1, -4   # s0 = s1 - 4 = 48
lw s3, 16(s0)     # s3 = memory[64]
sw s3, 20(s0)     # memory[68] = s3
xor s2, s0, s3    # s2 = s0 ^ s3
or s2, s2, s3     # s2 = s2 | s3
```

۲. چند سیکل ساعت طول می‌کشد تا برنامه زیر روی پردازنده‌ی خط لوله RISC-V انجام شود؟ مقدار CPI پردازنده برای این برنامه را به‌دست آورید.

```
addi s1, zero, 11 # s1 = 11
lw s2, 25(s1)     # s2 = memory[36]
lw s5, 16(s2)     # s5 = memory[s2+16]
add s3, s2, s5    # s3 = s2 + s5
or s4, s3, t4     # s4 = s3 | t4
and s2, s3, s4    # s2 = s3 & s4
```

۳. ممکن است که عملکرد پردازنده‌ی خط لوله RISC-V در صورتی که انشعاب‌ها در مرحله دیکد انجام شوند، بهبود یابد. نشان دهید که چگونه پردازنده‌ی خط لوله شکل 7.61 کتاب را ویرایش کنیم تا منطق انشعاب به مرحله دیکد منتقل شود. در این حالت سیگنال‌های stall، flush و forwarding چگونه تغییر می‌کنند؟ مثال‌های 7.9 و 7.10 کتاب را برای پردازنده‌ی ویرایش شده حل کنید.

توجه

- تمرین‌های درس معماری به‌صورت گروه‌های دونفره انجام داده شده و تحویل می‌گردند.
- نکته مهم این است تمامی افراد گروه باید به همه جوانب و جزئیات تمرین‌ها مسلط باشند که این نکته توسط دستیاران آموزشی هنگام تحویل به دقت بررسی خواهد شد.
- هر گروه باید به‌صورت مجزا تمرین را انجام داده و از کپی تمرین‌های گروه‌های دیگر خودداری کند.
- به‌منظور ایجاد شرایط یکسان برای تمامی گروه‌ها و فاصله داشتن زمان آپلود و تحویل، به‌هنگام تحویل، اعضای گروه، در همان زمان تمرین خود را از درس‌افزار دانلود کرده و روی سیستم خود تحویل می‌دهند.

موفق باشید