

Examen de Estructura de Computadores I Universidad de Santiago de Compostela 20/06/08

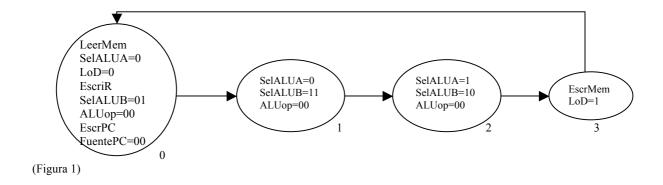
Nombre	DNI

- 1. Se dispone de 2 procesadores P1 y P2 donde P1 tiene un CPI de 5 y una frecuencia e 1 Mhz y P2 un CPI de 7 y una frecuencia de 2'1 Mhz.
  - a. ¿Cuál es el mejor procesador en términos de MIPS?
  - b. ¿Cuál es el mejor procesador en términos de tiempo de ejecución si se ejecuta un programa con 2 millones de instrucciones?
- 2. Consideremos el formato de punto flotante de simple precision IEE 754. ¿De cuántas partes se compone? ¿Cuál es el significado de cada parte y cuántos bits la forman? ¿Qué método se utiliza en la representación de cada parte? Determinar el nº positivo normalizado más pequeño que se puede representar con este formato.
- 3. Sea la instrucción bne \$2, \$3, Etiqueta. Si asumimos que la dirección de dicha instrucción es:
  - a. 0xcffffffc
  - b. 0x3bca189b

Especificar en ambos casos el rango posible de direcciones de memoria a los que puede saltar.

Especificar en ambos casos a que posición en concreto se saltaría si el campo de dirección incluido en la instrucción tiene el valor 0x12a3

- 4. Sea la ALU de 32 bits vista en clase. Explicar la implementación utilizada para la inclusión de la instrucción "slt". Diseñar la ALU de 1 bit para incluir las operaciones AND, OR, SUMA, RESTA y slt. Diseñar ALU de 32 bits (utilizando módulos de 1 bit) para incluir dichas operaciones.
- 5. Considerando el camino de datos de la figura 1 y el diagrama 2:
  - a. ¿Qué instrucción se está implementando según el diagrama de estados?
  - b. ¿Qué hace esta instrucción? Razonar indicando la función que se realiza en cada etapa de ejecución
  - c. ¿Cuál es el formato de esta instrucción? Indica campos y el nº de bits de cada uno.
  - d. ¿Cuál es el CPI?
  - e. Suponer que los tiempos de las unidades funcionales son 2ns unidad de memoria (lectura y escritura), 1'5ns ALU y 1ns banco de registro (lectura y escritura). Suponer los MUX, la Unidad de Control, el acceso al PC, la unidad de extensión de signo, los registros individuales y los cables no tienen retardo. ¿Cuál es la frecuencia del procesador? Razonar.



OPERACIÓN	ALUop
+	00
-	01
Slt	11
Dependiente	10
campo función	10

(Diagrama 2)

6. Explicar el metodo E/S con interrupciones con conexión Daisy Chain. Esquema de circuito, funcionamiento, interrupciones sectorizadas, ventajas y desventajas del método.