

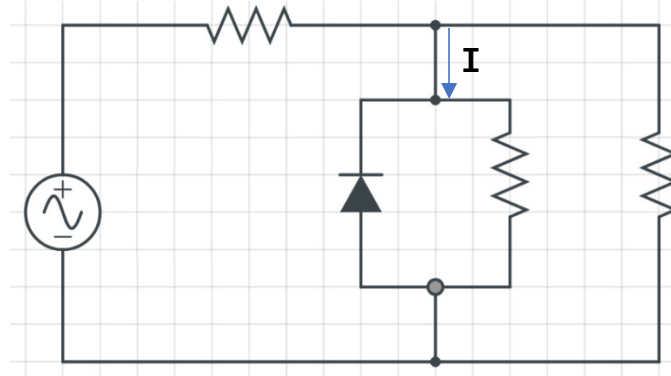
Examen final Futfi 1ª convocatoria

Grado en Ingeniería Informática – Curso 2020/21

Ejercicio 1. (0.25 puntos) Si queremos disminuir la resistividad de una muestra de silicio, ¿qué tipo de dopado elegiríamos? ¿Por qué?

Ejercicio 2. (0.25 puntos) ¿La corriente de saturación en un diodo de unión PN depende de su temperatura? Razona la respuesta.

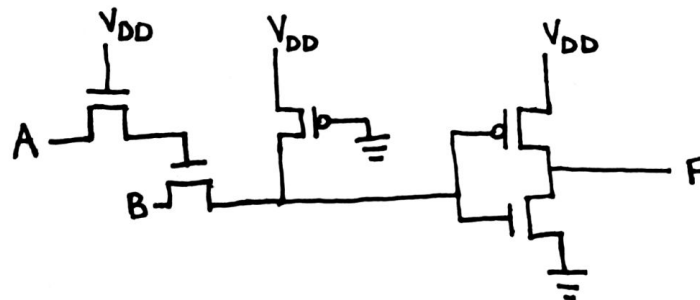
Ejercicio 3. (0.5 puntos) Dado el circuito de la figura, calcular la corriente I y la corriente en el diodo cuando $V = 5\text{ V}$ y $V = -5\text{ V}$. $R_1 = R_2 = R_3 = 1\text{ k}\Omega$. Considerar el modelo con tensión de despegue $V_Y = 0.7\text{ V}$.



Ejercicio 4. (1.5 puntos) Dada la función $S = \overline{ABC + (A + B + C)D}$:

- (0.75 puntos) Hacer un diseño en lógica pseudo-NMOS con $V_{OL} \leq 1\text{ V}$ y $t_{PHL} \leq 1\text{ ns}$. Considerar una carga de $C_L = 70\text{ fF}$, mucho mayor que la capacidad intrínseca de la puerta lógica, $V_{DD} = 5\text{ V}$ y $R_P = R_N = 10^4 \left(\frac{L}{W}\right)$.
- (0.75 puntos) Si $D = \overline{AB + AC}$, realizar un diseño en lógica dinámica dominó en dos etapas. Asumir que tanto las entradas como sus negadas están disponibles y que la salida S se conectará a lógica estática.

Ejercicio 5. (0.25 puntos) Obtener la tabla de verdad del siguiente circuito. Asumir $R_N \ll R_P$.



Ejercicio 6. (0.25 puntos) El siguiente circuito es un registro insensible al *clock skew*. Describir su funcionamiento frente a solapamiento de señales de reloj.

