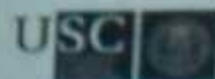


3,25



TEMAS DE COMPUTADORES (20 de mayo de 2015)

1 ^{er} (2p)	2 ^a (2p)	3 ^a (3p)	4 ^a (2p)	5 ^a (1p)	Nota (10p)
1	1	0	0.75	0.5	3,25

E: ALBA UZAL GARCÍA

Considera un programa que requiere la ejecución de 50×10^6 instrucciones en punto flotante, 10×10^6 instrucciones enteras, 80×10^6 operaciones de carga/almacenamiento y 16×10^6 instrucciones de salto. El CPI de cada tipo de instrucción es 1, 1, 4 y 2, respectivamente. Supón que el procesador tiene un reloj de 2 GHz.

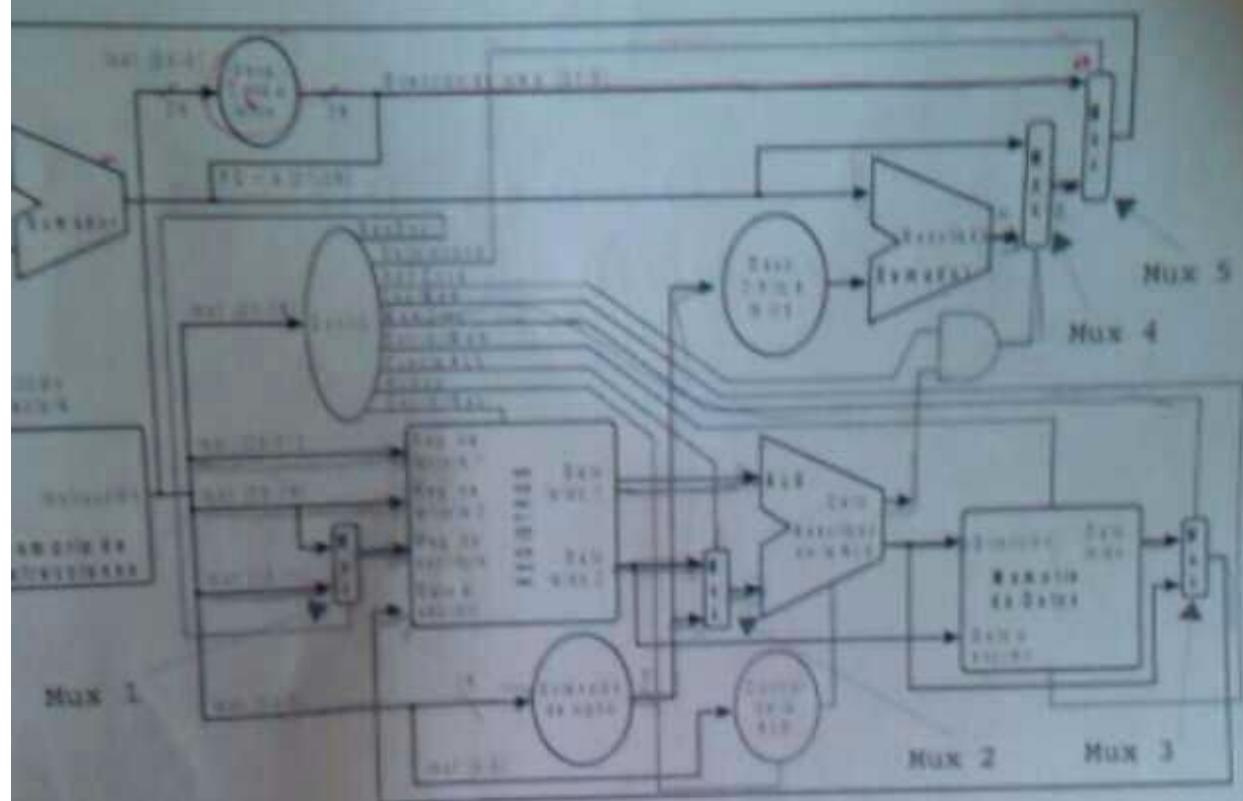
- ¿Cuánto tarda en ejecutarse el programa?
- ¿Es posible hacer que el programa tarde la mitad de tiempo reduciendo el CPI de las instrucciones en punto flotante, mientras se mantiene el CPI del resto de instrucciones y la frecuencia de reloj? ¿Cuánto tendría que valer ese CPI?
- ¿Es posible hacer que el programa tarde la mitad de tiempo reduciendo el CPI de las instrucciones de carga/almacenamiento, mientras se mantiene el CPI del resto de instrucciones y la frecuencia de reloj? ¿Cuánto tendría que valer ese CPI?
- Calcula cuánto tardaría en ejecutarse el programa si reducimos en un 40% el CPI de las instrucciones enteras y de punto flotante y un 30% el CPI de las instrucciones de carga/almacenamiento y salto.

Indica el valor decimal de los siguientes números almacenados en formato IEEE 754 de simple precisión (puedes dejarlos expresados como potencia de 2, es decir, de la forma $\text{mantisa}_\text{en_decimal} \times 2^{\text{exponente_decimal}}$):

- 0x0B100000
- 0xB0100000

Considera un sistema con direcciones de 32 bits, tamaño de palabra de 32 bits y **direccionamiento por byte**. Este sistema dispone de una cache de datos de 8 KiB asociativa de 4 vías, con líneas de 16 palabras. Responde a las siguientes preguntas:

- ¿Cuántos conjuntos tiene la cache? ¿Cuál es el tamaño total de la cache en Kbits considerando los datos, las etiquetas y el bit de validez?
- Supón que, estando la cache vacía, la CPU solicita el byte en la posición de memoria 0x3A79E9CE:
 - ¿En qué conjunto se coloca la línea? ¿En qué vía dentro del conjunto?
 - ¿Cuál es la etiqueta con la que se identifica la línea?
 - ¿Cuáles son las direcciones (en hexadecimal) del primer y último byte de la línea que se trae a la cache?
- Supón que después de cargar el dato anterior, la CPU solicita la siguiente secuencia de direcciones: 0x3A8F170F, 0x3A8F11E5, 0x3A79E9E3, 0x3A7861E5, 0x3A7801E4, 0x3A6889C1, 0x3A8F11C0
 - Indica para cada una de estas direcciones si se produce fallo o no y el tipo de fallo que es (obligatorio, de capacidad o de conflicto). Supón que el algoritmo de reemplazo es LRU a nivel de conjunto.



4. Para el esquema monociclo de la figura, indica el valor (0 o 1) que toman las diferentes señales generadas por la unidad de control, menos ALUop, y la operación realizada en la ALU cuando se ejecutan las siguientes instrucciones:
- beq \$t1, \$zero, destino
 - lw \$t3, 4(\$t2)
 - and \$a0, \$a0, \$a4 *multiplicar*.
- Para los 3 casos debes indicar cuál de las entradas de cada uno de los cinco multiplexor (MUX 1 a MUX 5) pasa a su salida y cuál es el efecto resultante. **Importante:** Suponer que en todos los MUX, un 0 en la señal de control selecciona la entrada superior y un 1 la inferior.
5. Queremos transmitir datos desde un dispositivo de E/S mediante encuesta. Cada encuesta toma 600 ciclos de CPU, y consigue transmitir una palabra (32 bits) desde el dispositivo a la memoria.
- ¿Cuál es el ancho de banda máximo que se puede alcanzar con una CPU de 1 GHz?
 - Además de transmitir los datos tenemos que procesarlos, para lo que se necesitan 200 ciclos de CPU por palabra. ¿Cuál es el ancho de banda efectivo (es decir, el ancho de banda teniendo en cuenta el procesamiento por parte de la CPU) que se alcanzaría usando la misma CPU?