



Fundamentos de Computadores. Examen oportunidad extraordinaria. 30/06/2017. —

Nome: _____

DNI: _____

1. Supón que un programa requiere la ejecución de 50 millones de instrucciones en punto flotante, 110 millones de instrucciones con enteros, 80 millones de instrucciones de acceso a memoria y 16 millones de instrucciones de salto. El CPI para cada uno de los tipos de instrucción es 1, 1, 4 y 2 respectivamente. La frecuencia del procesador es de 2 GHz. ¿Cuánto se mejora el tiempo de ejecución del programa si reducimos el CPI de las operaciones de enteros y punto flotante un 40% cada uno, y el CPI de las operaciones de salto y de acceso a memoria un 30% cada uno? (_____/1 pt)
2. Sabiendo que el punto Unicode correspondiente al emoji "woman dancing" es U+01F483, indica lo que imprime el siguiente código C en un sistema que usa UTF-8: (_____/2 pts)

```
#include<stdio.h>
#include<stdint.h>
#include<string.h>
void main() {
    char d[] = "f"; int i;
    for (i=0; i<strlen(d); i++) printf("%X\\n", (uint8_t) d[i]);
}
```

Usa la siguiente tabla como referencia.

Primer code point	Último code point	Bytes usados	Byte 1	Byte 2	Byte 3	Byte 4
U+0000	U+007F	1	0xxxxxxx			
U+0080	U+07FF	2	110xxxxx	10xxxxxx		
U+0800	U+FFFF	3	1110xxxx	10xxxxxx	10xxxxxx	
U+10000	U+10FFFF	4	11110xxx	10xxxxxx	10xxxxxx	10xxxxxx

3. Suponiendo un sistema MIPS, indica a que dirección se salta al ejecutar la instrucción beq en el siguiente trozo de código. ¿Cómo continúa la ejecución? (_____/3 pts)

Dirección	Código	Operación
...
0x0040001C	0x22930001	addi f, ...
0x00400020	0x0274682A	slt f, ...
0x00400024	0x11a0fffd	beq f, ...

4. Supón un sistema BigEndian, con ISA MIPS de 32 bits (palabra de 32 bits), y direccionamiento de memoria a nivel de byte. En un momento determinado, el estado de la jerarquía de memoria es el indicado en la página siguiente, donde la caché es de tipo directo con tamaño de línea de 2 palabras. Además, el directorio caché incluye, para cada línea, además del bit de validez (bit V), un bit de modificado (bit M), que indica, si 1, que la línea ha sido modificada en la cache. La cache utiliza el protocolo de escritura *write-back/write-allocate*. Indica qué pasa en la jerarquía de memoria (fallos o aciertos en la cache, direcciones a las que se accede, etc.) cuando se ejecuta la instrucción `sw $9, 3($10)`. Utiliza el dibujo inferior para mostrar como queda la jerarquía inmediatamente después de ejecutar esa instrucción. (_____/3 pts)
5. Razona la verdad o falsedad de las siguientes afirmaciones (_____/1 p)
- a) La denominada "~~Ley de Amdahl~~ ^{Moore}" establece que el número de transistores en un circuito integrado se duplica cada 18-24 meses.
- b) En IEEE 754 de precisión simple, el número **normalizado** positivo más pequeño que se puede representar es 2^{-126} . 2^{-127}
- c) Una caché totalmente asociativa es equivalente a una caché asociativa por conjuntos de una vía.
- d) En IEEE 754 el modo de redondeo a $-\infty$ es equivalente al truncamiento.

Dir.	Memoria
0x10010038	3D
0x10010039	EF
0x1001003A	DD
0x1001003B	ED
0x1001003C	D5
0x1001003D	A0
0x1001003E	76
0x1001003F	55
...	
0x100101B8	9C
0x100101B9	33
0x100101BA	F5
0x100101BB	DB
0x100101BC	9F
0x100101BD	12
0x100101BE	7E
0x100101BF	CA
...	

1 byte

Cache de datos			
V	M	Etiqueta	Palabra 0 Palabra 1
1	1	0x0400400	0x00000000 0x00005F80
0	0		
0	0	0x040040F	0x00000000 0xFFFFFFFF
0	0		
1	0	0x0400543	0x0DAE71EB 0x9233F80B
0	0		
0	0		
1	1	0x0400400	0x00000000 0xA3F530BF

Registros	
...	
\$9	0xFF45DC30
\$10	0x100101B9
...	

RESPUESTA

Dir.	Memoria
...	
0x10010038	3D
0x10010039	EF
0x1001003A	DD
0x1001003B	ED
0x1001003C	D5
0x1001003D	A0
0x1001003E	76
0x1001003F	55
...	
0x100101B8	9C
0x100101B9	33
0x100101BA	F5
0x100101BB	DB
0x100101BC	9F
0x100101BD	12
0x100101BE	7E
0x100101BF	CA
...	

1 byte

Cache de datos			
V	M	Etiqueta	Palabra 0 Palabra 1

Registros	
...	
\$9	
\$10	
...	