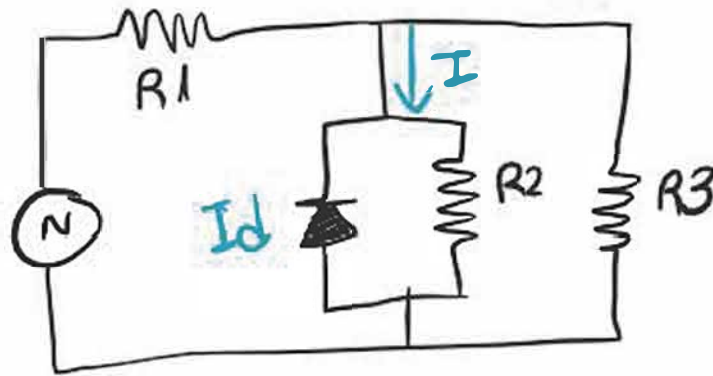


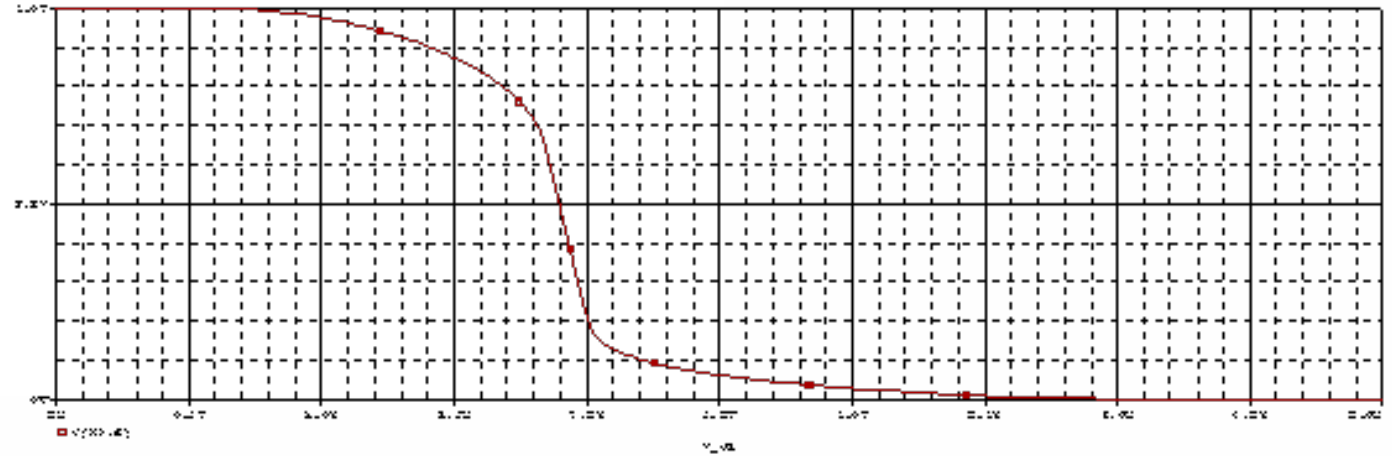
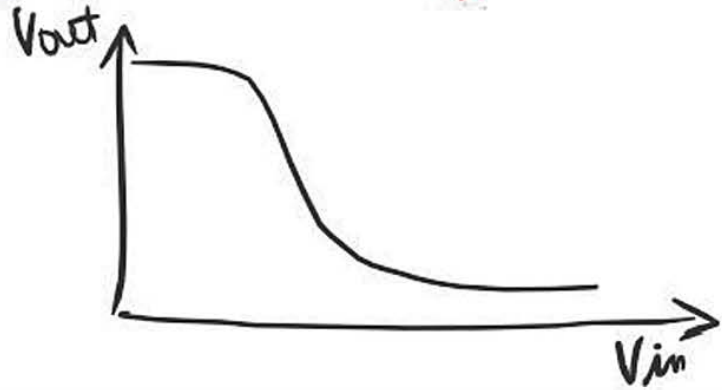
Examen FuTFi Julio 2017

① Calcula la intensidad I y I_d para $V = 5V$ y $V = -5V$. (diodo $V_d = 0.7V$).

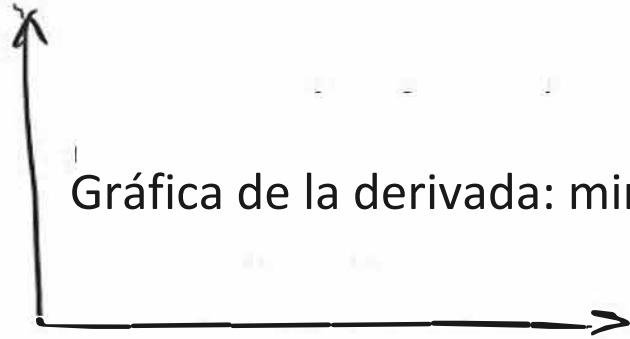


$$\begin{cases} R_1 = 1k\Omega \\ R_2 = R_3 = 2k\Omega \end{cases}$$

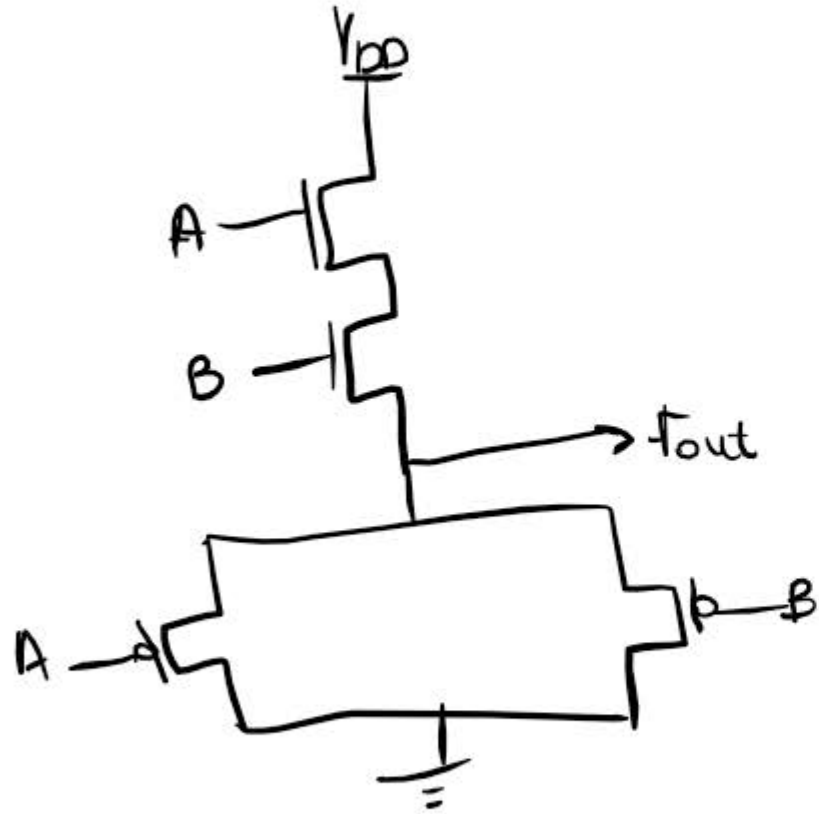
② Calcular márgenes de ruido (dadas 2 gráficas).



Gráfica de la derivada: mirar dónde la pendiente vale 1 y -1



③ Calcular V_{OH} y V_{OL} asumiendo $V_{TP} = V_{TN} = 1V$ ($V_{DD} = 5V$)



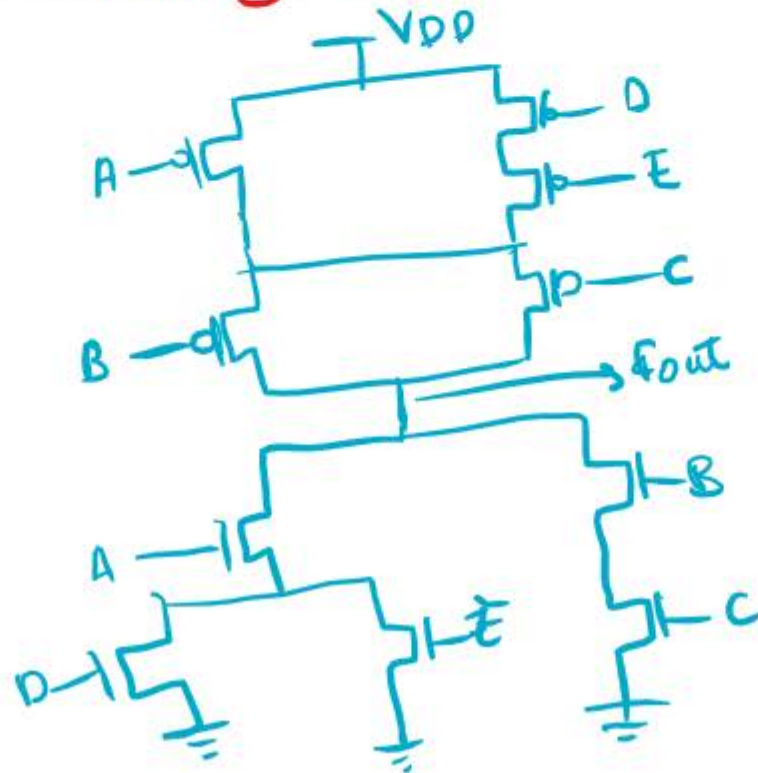
④ Tamaño relativo de los transistores para cumplir:

$$\begin{cases} t_{pLH} < 5 \\ t_{pHL} < 5 \end{cases}$$

$$C_L = 1 \text{ pF}$$

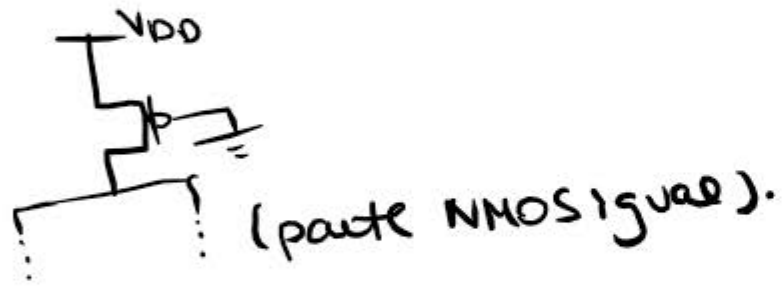
(la función era $\overline{A \cdot (D + E) + B \cdot C}$ en CMOS)

Considera $W_{min} = L_{min}$ y $V_{DD} = 5V$.



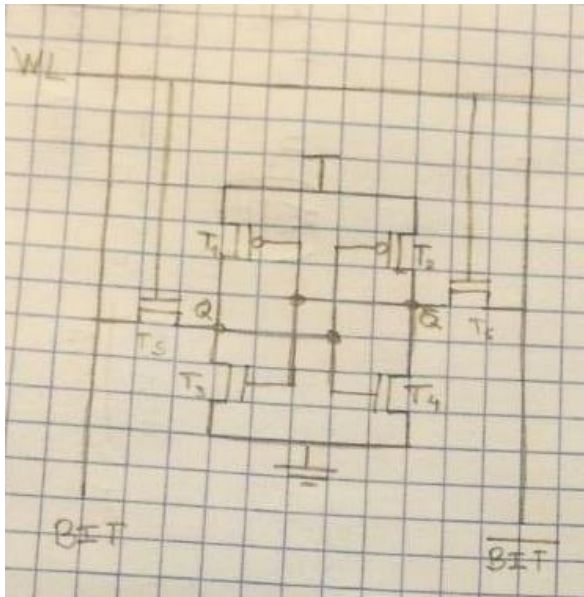
⑤ Anterior circuito lógico en lógica Pseudo NMOS.
Redimensionar para $V_{IL} = 1V$ y $V_{IH} = 4V$.

El circuito en pseudo NMOS sería:



⑥ Modo LECTURA celda SRAM (explicado).

Restricciones necesarias en el redimensionado de los transistores para garantizar su funcionamiento.

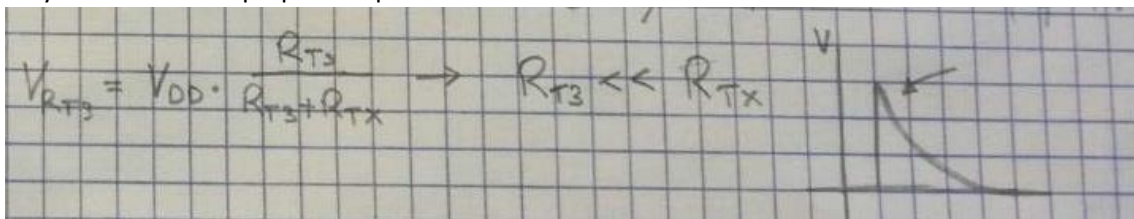


SRAM

LECTURA

Comenzamos precargando BIT y BIT(Neg) a 1. Se activa la línea Word, pues la celda ha sido seleccionada para ser leída. Debido, se activarán los transistores T5 y T6. En este momento, se producirá una descarga condicional de uno de los nodos Q o Q(Neg) a tierra, obteniendo así cual era el valor almacenado. Esta es una operación no destructiva, puesto que al leer el contenido de la celda no lo alteramos.

Problema: En el proceso de lectura se puede producir un pico de tensión que causa una transición. Debemos tener esto controlado pues no queremos que suceda. Para ello, haremos T3 y T4 mucho más pequeños que el resto.



ESCRITURA

Para la escritura, es dato a almacenar será pasado por BIT y su complementario por BIT(Neg). Si la línea Word está a 1 (T5 y T6 activados), la celda ha sido seleccionada para ser escrita. Así, el dato que entra por BIT y BIT(Neg) será almacenado en Q y Q(Neg), respectivamente.

Problema: en este caso sí que buscamos que se produzca el pico de tensión que conlleva la transición de estados, por ello trataremos de aumentar este pico. Para lograrlo, aumentamos la resistencia de los transistores T1 y T2.

