

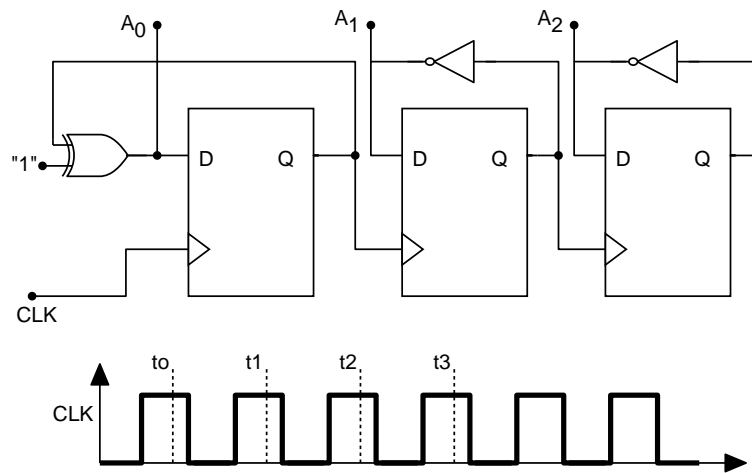
APELLIDOS: _____ NOMBRE: _____

TITULACIÓN: _____

Examen de Sistemas Digitales
5 de Febrero de 2010

Notas: La puntuación de cada pregunta figura al principio de la misma. Las notas del examen se publicarán el día 11 de Febrero a las 20:00 en los tabloneros de anuncios de la Escuela Técnica Superior de Ingeniería así como en el campus virtual. La fecha de revisión de exámenes se indicará junto con las notas.

1. **(1.25 puntos)** Diseñar un comparador de 2 números A y B de 4 bits codificados en C2 (complemento a dos) que proporcione tres bits de salida $A > B$, $A = B$ y $A < B$ que se pongan a 1 si se cumplen las condiciones expresadas por el nombre de la salida o a 0 en caso contrario. Es necesario mostrar el proceso de diseño y simplificación. El diseño tiene que ser lo más sencillo que sea posible. Se permite el uso de módulos comparadores de números binarios de 4 bits. **NO ES VÁLIDO RESOLVER CODIFICANDO LOS NÚMEROS EN BINARIO PARA HACER LA COMPARACIÓN SINO QUE DEBEN COMPARARSE LOS NÚMEROS CODIFICADOS EN C2.**
2. **(1.25 puntos)** Dadas las siguientes funciones de conmutación:
 - $f(a, b, c) = \sum m(1, 5, 6, 7) + \sum d(3)$
 - $g(x_0, x_1, x_2, x_3) = (\overline{\overline{x_3 x_2 x_1} + \overline{x_0 x_3 x_2}}) \overline{x_1 x_0}$
 - a) Implementar f mediante un MUX (multiplexor) de 4 a 1 y el mínimo número posible de puertas lógicas. Hacer lo mismo con g .
 - b) Implementar f utilizando un DEMUX (demultiplexor) del tamaño que consideres adecuado de modo que el número de puertas lógicas adicionales sea el menor posible.
3. **(1.5 puntos)** Responder a los siguientes apartados relacionados con codificación numérica:
 - a) Se ha recibido en código Hamming de 7 bits con paridad par el mensaje 0001001. ¿Se ha recibido con error? Si la respuesta es afirmativa indicar en qué bit se ha producido el error. Justificar las respuestas.
 - b) ¿Es posible representar en C2 (complemento a 2) con 4 bits los números -8, 8 y -7? Para aquellos que no sea posible representarlos en C2 con 4 bits, indicar su representación en C2 con 5 bits y cómo se obtiene dicha representación.
 - c) Convierte el número 11A que está expresado en base 16 a binario. Indica cómo haces la conversión. Indica el valor en decimal del número.
 - d) Dada la siguiente igualdad: $(100)_{10} = (400)_b$, determinar el valor de la base b. ¿Cómo se expresa el número $(104)_{10}$ en la base b?
4. **(1.25 puntos)** El sistema digital que se muestra a continuación se utiliza para generar un número binario de tres bits $(A_2 A_1 A_0)$. CLK es la única entrada del sistema, la cual evoluciona a lo largo del tiempo tal como muestra el cronograma. Indicar los valores de $A_2 A_1 A_0$ que genera el circuito, en los instantes t0, t1, t2 y t3 y el número decimal que forman esos valores de $A_2 A_1 A_0$. Se sabe que en el instante inicial todos los biestables tienen sus salidas a 0.

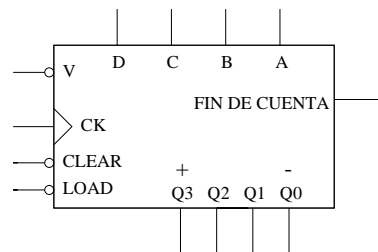


5. (2 puntos) Diseñar un sistema secuencial síncrono que detecta la secuencia 1011 de entrada, teniendo en cuenta posibles solapamientos en la secuencia. Por la entrada se recibe un bit en cada ciclo de reloj. Diseñarlo como autómata de Mealy.

NOTA: Es necesario indicar claramente cuales son los estados, las entradas y las salidas del sistema así como la codificación en binario de cada una de ellas. También es necesario representar el diagrama de estados y la tabla de estados y el procedimiento intermedio hasta llegar al diseño mediante biestables, que también habrá que dibujar. Es necesario realizar el proceso de simplificación del número de estados.

6. (2 puntos) Diseñar un sistema que cuente según la siguiente secuencia: 0, 1, ..., 15, 1, 2, ..., 15, 2, ..., 15, ..., 3, ..., 15, 4, ..., 15, 0, ... Para ello utilizar únicamente dos bloques como el de la figura y puertas AND, OR e inversores. El bloque de la figura es un contador módulo 16 de 4 bits ascendente/descendente con una señal de CLEAR (borrado) síncrono y cuyo funcionamiento se corresponde con el indicado en la tabla adjunta suponiendo que el bit D de carga en paralelo es el más significativo de los cuatro. El contador cuenta también con una señal de FIN DE CUENTA que se pone a 1 cuando el contador alcanza el 15 y sólo está a 1 durante ese ciclo de reloj. Suponer que el estado inicial del contador es el correspondiente al 0.

V	LOAD	CLEAR	FUNCION	$Q(t+1)$
1	1	1	Ascendente	$Q(t) + 1$
0	1	1	Descendente	$Q(t) - 1$
X	0	1	Carga asíncrona	Datos DCBA
X	X	0	Borrado síncrono	0



7. (0.75 puntos) Diseñar un sistema secuencial síncrono que controla la activación de un secador. El secador de pelo, tiene un pulsador P, y un detector de persona bajo el secador, D como entradas y una salida S. Cuando se pulsa P ($P = 1$) y hay alguien debajo ($D = 1$), el secador se activa ($S = 1$) y lo seguirá haciendo mientras haya alguien debajo, aunque se suelte el pulsador P. El secador se para ($S = 0$) al no haber nadie debajo. Diseñar el sistema como sistema de Moore indicando el diagrama de estados y la tabla de estados. Se puede utilizar cualquier tipo de biestables. Es necesario realizar un diseño lo más sencillo que sea posible y mostrar el proceso seguido para el diseño así como el circuito final obtenido.