

存储器的层次：

- 1.高速缓冲存储器
- 2.主存储器
- 3.外存储器

RAM（随机存储器）：

任何存储单元的内容都能被随机存取，且存取时间和存储单元的物理位置无关，在主存中，断电后信息即消失的存储器。

SRAM：

存储原理：依靠双稳态电路内部交叉反馈的机制存储信息

高速缓冲存储器：

弥补主存和CPU之间的速度差距

原理：

- 1.Cache 位于 CPU 与主存之间
- 2.CPU 与 Cache 之间的数据交换以字为单位，而 Cache 与主存之间的数据交换是以块为单位。
- 3.当 CPU 读取主存中的一个字时，便发出此字的内存地址到 Cache 和主存
- 4.若在 Cache 中命中，则此字立即传送给 CPU；若不命中，使用写回策略，主存把此字从主存读出送到 CPU，与此同时，把含有这个字的整个数据块从主存读出送到 Cache 中

全相联映射：

主存分块、Cache分行，两者大小相同，每块4个字，主存大小为 1024 个字，因此第 61 个字的主存地址为 00001111 01（块号 + 块内地址）

映射算法：主存数据块可映射到 Cache 任意行，同时将该数据块地址对应行的标记存储体中保存。

特点：

Cache 利用率高，块冲突率低、tao'tai算法复杂

用于小容量 Cache

直接相连映射：

主存分块、Cache分行，大小相同

主存分块后再以 Cache 行数为标准分区

每块4个字，主存大小为 1024 个字，因此第 61 个字的主存地址为 000011 11 01（区号 + 区内块号 + 块内地址）

特点：

Cache 利用率低

块冲突率高

淘汰算法简单

用于大容量 Cache

组相联映射：

主存分块，Cache 分行

Cache 分组，主存分块后还将以 Cache 组数为标准分组。

DRAM:

存储原理：依靠电容存储电荷的原理存储信息

为什么需要刷新：栅极电容容量有限，可持续的时间很短

3 种刷新方式：集中刷新，分散刷新，异步刷新。

集中刷新：DRAM 内 128 行，在每个刷新周期的末尾进行集中刷新。

分散刷新：在每个读写周期的末尾都进行刷新。

异步刷新：按行数将读写周期分段，在每段末尾刷新。

ROM（只读存储器 ROM）：信息只能读，不可随意写入。

RAM 与 ROM 的区别：RAM 断电丢失数据，ROM 信息只能读，不可随意写入

虚拟存储器：

解决主存容量不足的问题，为程序设计者提供比主存空间大的编程空间。

页式虚拟存储器：

虚拟空间分成页称为逻辑页；主存空间分成同样大小的页，称为物理页。

虚存地址：逻辑页号 + 页内行地址

实存地址：物理页号 + 页内行地址

段式虚拟存储器：

按照程序的逻辑结构划分成的多个相对独立部分，作为独立的逻辑单元，各个段的长度因程序而异。

虚拟地址：段号 + 段内地址

段页式虚拟存储器：

按逻辑单位分段后，再把每段分成固定大小的页。

多体交叉存储器：

交叉编址：任意两个相邻地址的物理单元不属于同一个存储体 低位字段经过译码选择不同的模块，高位字段指向相应模块内的存储字。

引入的原因：在不提高存储器速率、不扩展数据通路位数的前提下，通过存储芯片的交叉组织，提高 CPU 单位时间内访问的数据量，从而缓解快速的 CPU 与慢速的贮存之间的速度差异。

高位多体交叉存储器特点：

相邻地址的数据处于同一存储体

一个地址寄存器

多模块串行

性能无提升

扩充容量方便

低位多体交叉存储器特点：

相邻地址处于不同存储体中

每个存储体均需地址寄存器

多模块并行

性能提示

扩充容量方便

不改变存取周期但提高了带宽

存储器的技术指标：

存储容量：

在一个存储器中可以容纳的主存储器的单元总数通常称为该存储器的存储容量。

存取时间：

从存储器接收到读或者写命令到从存储器读出或写入信息所需的时间称为存储器存取时间。

存取周期：

指连续启动两次独立的存储器操作所需间隔的最小时间，即一次完整操作所需的时间。通常存取周期略大于存取时间

CPU 与存储器的连接：

字扩展法、位扩展法、字位扩展法

看作业。