

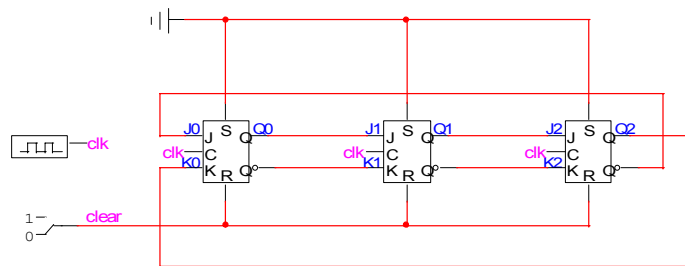
AULA PRÁTICA Nº 9 – LÓGICA SEQUENCIAL

Tópicos

- Topologias e funcionamento dos dispositivos básicos de memória (*latches* e *flip-flops*).
- Circuitos sequenciais: diagramas de estados e de saídas.
- Análise de circuitos sequenciais síncronos.
- Simulação com *DesignWorks*.

Exercícios

- 1 Elabore as tabelas de estados, de transições e de excitação para os *flip-flops* dos tipos SR, JK, D e T. Desenhe os respectivos diagramas de estados.
- 2 Construa um *flip-flop* SR na estrutura *Master-Slave*. Use subcircuitos para evidenciar os blocos que a compõem. Teste o seu funcionamento.
- 3 Realize um *flip-flop* JK a partir de:
 - a) um *flip-flop* do tipo D.
 - b) um *flip-flop* SR.
- 4 Recorra ao simulador *DesignWorks* para obter diagramas temporais que ilustrem as diferenças entre dispositivos de memória *clocked latch* e *edge triggered flip-flop*.
- 5 Analise o circuito seguinte. Desenhe e verifique o seu diagrama de estados.



- 6 Estabeleça os diagramas de estados e de saídas do circuito seguinte. Mostre que se trata de um conversor série-paralelo entre códigos binário e de *Gray* para palavras de 3 bits.

