

*Marcio Vinicius*

=====

***MICROCONTROLADORES***

***E***

***COMPUTADORES DE PLACA ÚNICA***

[Microcontrollers and Single Board Computers]

=====

**Versão bilíngue**  
***“Português e inglês”***

***Os princípios da tecnologia moderna***

## Agradecimentos

Eu agradeço à todos que acreditam no meu potencial e que me ajudaram seja me motivando ou até mesmo doando contribuições para que eu continuasse à desenvolver ciência e tecnologia.

Eu espero que gostem deste livro, foi desenvolvido com muito amor e dedicação, tendo como objetivo melhorar nossa educação brasileira e todos os jovens que infelizmente não tem oportunidade de obter tais conhecimentos, sejam eles problemas de condições financeiras ou até mesmo a má qualidade do conhecimento apresentado.

## Thanks

I thank everyone who believes in my potential and who helped me either by motivating me or even donating contributions so that I can continue to develop science and technology.

I hope you enjoy this book, it was developed with a lot of love and dedication, aiming to improve our Brazilian education and all young people who unfortunately do not have the opportunity to obtain such knowledge, whether they are problems of financial conditions or even the poor quality of knowledge introduced.

## Sumário

### **Capítulo 1 – Microcontroladores e Computadores de placa única**

<b>1.1</b>	<b>Arduino.....</b>	<b>13</b>
<b>1.2</b>	<b>Arndale Board.....</b>	<b>45</b>
<b>1.3</b>	<b>Asus Tinker Board.....</b>	<b>47</b>
<b>1.4</b>	<b>Banana Pi.....</b>	<b>49</b>
<b>1.5</b>	<b>BeagleBoard.....</b>	<b>90</b>
<b>1.6</b>	<b>Cotton Candy.....</b>	<b>99</b>
<b>1.7</b>	<b>CHIP.....</b>	<b>101</b>
<b>1.8</b>	<b>Cubieboard.....</b>	<b>109</b>
<b>1.9</b>	<b>Edison.....</b>	<b>114</b>
<b>1.10</b>	<b>Galileo.....</b>	<b>118</b>
<b>1.11</b>	<b>Gumstix.....</b>	<b>125</b>
<b>1.12</b>	<b>Hawkboard.....</b>	<b>126</b>
<b>1.13</b>	<b>EPv2.....</b>	<b>127</b>

1.14 Nvidia Drive.....	129
1.15 Nvidia Jetson.....	133
1.16 ODROID.....	137
1.17 OLinuXino.....	139
1.18 PandaBoard.....	143
1.19 Pine64.....	148
1.20 Parallella.....	160
1.21 Rascal.....	166
1.22 Raspberry Pi.....	167
1.23 Snowball.....	222
1.24 UD00.....	223

## Capítulo 2 – Socs

2.1 ARM.....	249
2.2 MIPS.....	304
2.3 x86/x86-64.....	322
ENGLISH VERSION.....	327

# Capítulo

# 1

Microcontroladores e Computadores  
de placa única

Em tempos atuais vivemos em um ambiente tecnológico aonde é de extrema importância sempre se atualizar sobre o seu desenvolvimento, para que não nós tornemos analfabetos tecnológicos devemos buscar conhecimento sobre tecnologia de forma frequente. Um grande passo seria entendermos o funcionamento de microcontroladores e computadores de placa única, este livro tem como objetivo melhorar seu conhecimento sobre o assunto de tecnologia que envolvem aqui diversos exemplos e tipos de microcontroladores e computadores de placa única, mas a pergunta é "O que é um microcontrolador e um computador de placa única"

Microcontroladores são usados em produtos e dispositivos automatizados, como os sistemas de controle de automóvel, dispositivos médicos implantáveis, controles remotos, máquinas de escritório, eletrodomésticos, ferramentas elétricas, brinquedos e outros sistemas embarcados. Ao reduzir o tamanho e o custo em comparação a um projeto que usa um dispositivo microprocessado, microcontroladores tornam-se econômicos para controlar digitalmente dispositivos e processos. Microcontroladores de sinal misto são comuns, integrando componentes

analógicos necessários para controlar sistemas eletrônicos não digitais.

De forma diferente da programação para microprocessadores, que em geral contam com um sistema operacional e um BIOS, o programador ou projetista que desenvolve sistemas com microcontroladores, geralmente, cria todo programa que será executado pelo sistema ou pode usar um sistema operacional próprio para microcontroladores chamado de RTOS.

O seu consumo de energia é relativamente baixo, normalmente, na casa dos miliwatts e possui habilidade para entrar em modo de espera (Sleep ou Wait) aguardando por uma interrupção ou evento externo, como, por exemplo, o acionamento de uma tecla, ou um sinal que chega via uma interface de dados. O consumo destes microcontroladores em modo de espera pode chegar na casa dos nanowatts, tornando-os ideais para aplicações onde a exigência de baixo consumo de energia é um fator decisivo para o sucesso do projeto

O primeiro microprocessador foi o 4-bit Intel 4004 lançado em 1971. Com o tempo, foram criados microprocessadores mais eficientes como o Intel 8008 e outros. No entanto, ambos chips precisavam de componentes externos para funcionar, tornando custo total do sistema

elevado sendo impossível, economicamente, informatizar aparelhos.

O Smithsonian Institution, com os créditos do produto para os engenheiros da Texas Instruments Gary Boone e Michael Cochran criaram o primeiro microcontrolador comercial em 1971. O resultado de seu trabalho foi a TMS 1000, que se tornou comercialmente disponível em 1974. Combinou memória somente para leitura, memória de leitura / gravação , processador e relógio em um único chip e tinha como alvo sistemas embarcados.

Microcontroladores são geralmente utilizados em automação e controle de produtos e periféricos, como sistemas de controle de motores automotivos, controles remotos, máquinas de escritório e residenciais, brinquedos, sistemas de supervisão, etc. Por reduzir o tamanho, custo e consumo de energia, e se comparados à forma de utilização de microprocessadores convencionais, aliados a facilidade de desenho de aplicações, juntamente com o seu baixo custo, os microcontroladores são uma alternativa eficiente para controlar muitos processos e aplicações.

Cerca de 50% dos microcontroladores vendidos são controladores "simples", outros 20% são processadores de sinais digitais (DSPs) mais especializados. Os microcontroladores



podem ser encontrados em praticamente todos os dispositivos eletrônicos digitais que nos cercam: teclado do computador, dentro do monitor, disco rígido, relógio de pulso, rádio relógio, máquinas de lavar, forno de micro-ondas, telefone, etc. Você está certamente cercado de dezenas deles agora. Certamente eles foram tão ou mais importantes para a revolução dos produtos eletrônicos que os computadores. Eles permitiram a evolução de equipamentos que há anos não evoluíam, como os motores a combustão, que agora com o novo controle eletrônico podem funcionar com sistema bicomcombustível e poluindo menos e as máquinas fotográficas, que migraram de processos químico/mecânico a circuitos com microcontroladores + Sensores Digitais + Memória.

Os microcontroladores são programados geralmente por computadores ou discos de memória. Existindo então algumas ferramentas que criam uma ponte de transferência de dados entre o aparelho utilizado e o microcontrolador, o Arduino por exemplo.

Alguns dos fabricantes de microcontroladores:

*AMCC*

*Atmel*

*Cypress Microsystems*

*Espressif Systems*  
*Fujitsu*  
*Holtek*  
*Intel adquiriu em 2015 a empresa Altera*  
*Microchip Technology*  
*MIPS Technologies*  
*NXP Semiconductors comprou a Freescale*  
*Semiconductor em 2015*  
*NEC*  
*Parallax, Inc.*  
*Renesas Tech. Corp. adquiriu a empresa*  
*Synaptics em 2014*  
*STMicroelectronics*  
*Silicon Laboratories*  
*Texas Instruments adquiriu a National*  
*Semiconductor em 2011*  
*Western Design Center*  
*ZiLOG*

Já o Computador de placa única é um computador onde todos os componentes electrónicos necessários para o seu funcionamento estão situados numa única placa de "circuito impresso". Estes computadores são geralmente usados em sistemas de controle, alarmes, sistemas de medidas, entre outros.

Área de trabalho e até mesmo laptop computadores pessoais (PCs) têm, geralmente, componentes separados conectados a uma placa

de circuito central através de cabos ou ônibus. Um único computador de placa empacota todos os seus componentes necessários, incluindo o microprocessador, memória e armazenamento, em uma única placa de circuito. Muitos SBCs são desenvolvidos para serem compatíveis com PC e usam os mesmos processadores, memória e chips gráficos dos PCs padrão. Outras unidades incluem diferentes tipos de hardware e algumas apresentam um microcontrolador, um processador especializado com funções de entrada / saída integradas. Alguns SBCs são expansíveis ou parcialmente reconfiguráveis, enquanto outros ficam presos com o que foram enviados. Os computadores de placa única podem ser incorporados em dispositivos como a robótica.

O tamanho de um computador de placa única pode variar amplamente, mas a maioria é bem menor do que um PC típico. Os primeiros dispositivos, introduzidos no final dos anos 1970 e início dos anos 1980, eram geralmente encontrados em computadores educacionais ou de desenvolvimento e eram bastante grandes. Desde então, a tendência tem sido para SBCs menores, variando de um pouco menos do que o tamanho de um cartão de crédito até o tamanho de um reprodutor Blu-Ray®. Eles podem vir em tamanhos padrão e não padrão e alguns são até

mesmo construídos para ter o mesmo tamanho de uma placa de expansão de PC normal ou módulo de memória.

## 1.1 Arduino

Arduino é uma empresa de software e hardware de código aberto, empresa de projetos e comunidade de usuários que projeta e fabrica microcontroladores de placa única e kits de microcontroladores para a construção de dispositivos digitais. foi criado em 2005 por um grupo de 5 pesquisadores : Massimo Banzi, David Cuartielles, Tom Igoe, Gianluca Martino e David Mellis. O objetivo era elaborar um dispositivo que fosse ao mesmo tempo barato, funcional e fácil de programar, sendo dessa forma acessível a estudantes e projetistas amadores. Além disso, foi adotado o conceito de hardware livre, o que significa que qualquer um pode montar, modificar, melhorar e personalizar o Arduino, partindo do mesmo hardware básico.

Assim, foi criada uma placa composta por um microcontrolador Atmel, circuitos de entrada/saída e que pode ser facilmente conectada à um computador e programada via IDE (Integrated Development Environment, ou Ambiente de Desenvolvimento Integrado) utilizando uma linguagem baseada em C/C++, sem a necessidade de equipamentos extras além de um cabo USB. Depois de programado, o microcontrolador pode ser usado de forma independente, ou seja, você pode colocá-lo para

controlar um robô, uma lixeira, um ventilador, as luzes da sua casa, a temperatura do ar condicionado, pode utilizá-lo como um aparelho de medição ou qualquer outro projeto que vier à cabeça.

#Como funciona a estrutura de um programa em Arduino

Escrever um programa em Arduino é muito simples. Tudo o que você precisa é conectá-lo ao computador por meio de um cabo USB e utilizar um ambiente de programação chamado IDE, onde você digita o programa, faz os testes para encontrar eventuais erros e transfere o programa para o dispositivo, o Arduino é composta por duas partes, ou dois blocos:

setup() – É nessa parte do programa que você configura as opções iniciais do seu programa: os valores iniciais de uma variável, se uma porta será utilizada como entrada ou saída, mensagens para o usuário, etc.

loop() – Essa parte do programa repete uma estrutura de comandos de forma contínua ou até que algum comando de “parar” seja enviado ao Arduino.

Um exemplo bem simples que podemos dar é ligando um Led com o Arduino, a linha de código pode ser apresentada a partir da seguinte forma.

```
1 void setup()
2 {
3   pinMode(13, OUTPUT);
4 }
5
6 void loop()
7 {
8   digitalWrite(13, HIGH);
9   delay(1000); // Wait for 1000
millisecond(s)
10  digitalWrite(13, LOW);
11  delay(1000); // Wait for 1000
millisecond(s)
12 }
```

## O Hardware do Arduino Uno:

O hardware do Arduino Uno, como a da maioria dos modelos, é simples, entretanto muito eficiente.

Vamos analisar a partir desse momento o hardware do Arduino UNO. Ele é composto pelos seguintes blocos:

### Microcontrolador:

Microcontrolador é o cérebro do Arduino. Um computador inteiro dentro de um pequeno chip.

Este é o dispositivo programável que roda o código que enviamos à placa.

Existem várias opções de marcas e modelos de microcontroladores, nessas placas foram adotados os microcontroladores da Microchip, que inicialmente eram produzidos pela Atmel, mas especificamente a linha ATmega. O modelo UNO, por exemplo, usa o microcontrolador ATmega328.

#### Conector USB:

Conecta a placa ao computador. É por onde o computador e o Arduino se comunicam com o auxílio de um cabo USB, além de ser uma opção de alimentação da placa.

#### Pinos de Entrada e Saída:

Pinos que podem ser programados para agirem como entradas ou saídas fazendo com que o Arduino interaja com o meio externo. O UNO R3 possui 14 portas digitais (I/O), 6 pinos de entrada analógica e 6 saídas analógicas (PWM).

#### Pinos de Alimentação:

Fornecem diversos valores de tensão que podem ser utilizados para energizar os componentes do seu projeto. Devem ser usados com cuidado, para



que não sejam forçados a fornecer valores de corrente superiores ao suportado pela placa.

#### Botão de Reset:

Botão que reinicia a placa.

#### Conversor Serial-USB e LEDs TX/RX:

Para que o computador e o microcontrolador conversem, é necessário que exista um chip que traduza as informações vindas de um para o outro. Os LEDs TX e RX acendem quando o Arduino está transmitindo e recebendo dados pela porta serial respectivamente.

#### Conector de Alimentação:

Responsável por receber a energia de alimentação externa, que pode ter uma tensão de no mínimo 7 Volts e no máximo 20 Volts e uma corrente mínima de 300mA. Recomendamos 9V, com um pino redondo de 2,1mm e centro positivo. Caso a placa também esteja sendo alimentada pelo cabo USB, ele dará preferência à fonte externa automaticamente.

#### LED de Alimentação:

Indica se a placa está energizada.

#### LED Interno:

LED conectado ao pino digital 13.

## **Tipos de Arduino:**

A partir de 2016, *16 versões* do hardware Arduino foram produzidas comercialmente.

### *-Arduino RS232:*

A RS-232 foi criada por volta dos anos 60 pela EIA (Electronic Industries Association). O prefixo RS vem do inglês, Recommended Standard. Trata-se de um padrão que define as características elétricas e físicas, como conexões de hardware, pinagem e nomenclatura de sinais.

A RS-232 é utilizada ponto a ponto, podendo trabalhar em full duplex. Cada ponto recebe um nome, um lado é chamado de DTE (Data Terminal Equipment) e o outro DCE (Data Communication Equipment). Essa nomenclatura remete à ligação entre o PC e modem, cada transmissor envia dados através da variação de tensão na linha. Uma tensão maior que 3 V é considerada o valor binário zero, enquanto uma tensão menor que -3V é considerado o valor binário um. Entre essas tensões, o valor é indefinido. Para garantir o envio e recepção dos dados o transmissor deve operar com +/- 12V e o receptor identificar valores de +/- (3V a 15V). O shield utilizado nesse artigo apresenta ambos os padrões RS-232 e RS-485 com fácil conexão ao Arduino. Facilmente pode-se converter a UART para um

desses padrões. O shield apresenta um conector DB9 (fêmea) para conexão com dispositivos com padrão RS-232. Para comunicação RS-485 está disponível um borne. Além disso possui uma área para prototipagem.

#### -Arduino Diecimila:

O Arduino Diecimila é uma placa microcontroladora baseada no ATmega168 (datasheet). Possui 14 pinos de entrada/saída digitais (dos quais 6 podem ser usados como saídas PWM), 6 entradas analógicas, um oscilador de cristal de 16 MHz, uma conexão USB, uma tomada de alimentação, um cabeçalho ICSP e um botão de reset. Contém tudo o que é necessário para suportar o microcontrolador; basta conectá-lo a um computador com um cabo USB ou ligá-lo com um adaptador ac-to-DC ou bateria para começar.

"Diecimila" significa 10.000 em italiano e foi nomeado assim para marcar o fato de que mais de 10.000 placas Arduino foram feitas. O Diecimila é o mais recente de uma série de placas USB Arduino; para comparação com as versões anteriores, consulte o índice de placas Arduino.

-Arduino Duemilanove  
(rev 2009b):

O Arduino Diecimila é uma placa microcontroladora baseada no ATmega168 (datasheet). Possui 14 pinos de entrada/saída digitais (dos quais 6 podem ser usados como saídas PWM), 6 entradas analógicas, um oscilador de cristal de 16 MHz, uma conexão USB, uma tomada de alimentação, um cabeçalho ICSP e um botão de reset. Contém tudo o que é necessário para suportar o microcontrolador; basta conectá-lo a um computador com um cabo USB ou ligá-lo com um adaptador ac-to-DC ou bateria para começar.

### **-Especificações técnicas**

Microcontrolador	ATmega168
Tensão	5V
Tensão de recomendada)	7-12 V
Tensão de entrada (limites)	6-20 V
Pinos de I/O Digitais	14 (dos quais 6 fornecem saída PWM)
Pinos de entrada analógicos	6
Corrente DC por Pino de I/O	40 mA
Corrente DC para pino de 3.3V	50 mA
Memória flash	16 KB (dos quais 2 KB usados pelo bootloader)
SRAM	1 KB

Eeprom    512 bytes  
Velocidade do relógio    16 MHz

## **Poder**

O Arduino Diecimila pode ser alimentado através da conexão USB ou com uma fonte de alimentação externa. A fonte de alimentação é selecionada pelo jumper PWR\_SEL: para alimentar a placa a partir da conexão USB, coloque-a nos dois pinos mais próximos do conector USB, para uma fonte de alimentação externa, os dois pinos mais próximos da tomada de alimentação externa.

A energia externa (não-USB) pode vir de um adaptador AC-to-DC (wall-wart) ou bateria. O adaptador pode ser conectado conectando um plugue central positivo de 2,1 mm na tomada de alimentação da placa. Os cabos de uma bateria podem ser inseridos nos cabeçalhos de pinos Gnd e Vin do conector POWER. Um regulador de baixa evasão fornece melhor eficiência energética.

O conselho pode operar com um fornecimento externo de 6 a 20 volts. Se fornecido com menos de 7V, no entanto, o pino de 5V pode fornecer menos de cinco volts e a placa pode ser instável. Se usar mais de 12V, o regulador de tensão pode

superaquecer e danificar a placa. A faixa recomendada é de 7 a 12 volts.

*Os pinos de alimentação são os seguintes:*

O VIN. A tensão de entrada para a placa Arduino quando está usando uma fonte de energia externa (em oposição a 5 volts da conexão USB ou outra fonte de energia regulada). Você pode fornecer tensão através deste pino, ou, se fornecer tensão através da tomada de energia, acessá-lo através deste pino.

5V. A fonte de alimentação regulada usada para alimentar o microcontrolador e outros componentes na placa. Isso pode vir do VIN através de um regulador a bordo, ou ser fornecido por USB ou outra fonte 5V regulamentada.

3V3. Uma oferta de 3,3 volts gerada pelo chip FTDI a bordo. O saque máximo é de 50 mA.

A GND. Pinos de terra.

memória

O ATmega168 tem 16 KB de memória flash para armazenar código (dos quais 2 KB é usado para o bootloader). Possui 1 KB de SRAM e 512 bytes de EEPROM (que podem ser lidos e escritos com a biblioteca EEPROM).

## Entrada e Saída

Cada um dos 14 pinos digitais no Diecimila pode ser usado como entrada ou saída, usando as funções `pinMode()`, `digitalWrite()` e `digitalRead()`. Eles operam a 5 volts. Cada pino pode fornecer ou receber um máximo de 40 mA e tem um resistor interno pull-up (desconectado por padrão) de 20-50 kOhms. Além disso, alguns pinos possuem funções especializadas:

Serial: 0 (RX) e 1 (TX). Usado para receber (RX) e transmitir (TX) dados de série TTL. Estes pinos estão conectados aos pinos correspondentes do chip FTDI USB-to-TTL Serial.

Interrupções externas: 2 e 3. Esses pinos podem ser configurados para desencadear uma interrupção em um valor baixo, uma borda crescente ou em queda, ou uma mudança de valor. Consulte a função `attachInterrupt()` para obter detalhes.

PWM: 3, 5, 6, 9, 10 e 11. Forneça saída PWM de 8 bits com a função analógica `Write()`.

SPI: 10 (SS), 11 (MOSI), 12 (MISO), 13 (SCK).

Esses pinos suportam a comunicação SPI, que, embora fornecida pelo hardware subjacente, não está atualmente incluída na língua Arduino.



LED: 13. Há um LED embutido conectado ao pino digital 13. Quando o pino tem alto valor, o LED está ligado, quando o pino está BAIXO, ele está desligado.

O Diecimila possui 6 insumos analógicos, cada um fornecendo 10 bits de resolução (ou seja, 1024 valores diferentes). Por padrão, eles medem do solo para 5 volts, embora seja possível alterar a extremidade superior de seu alcance usando o pino AREF e algum código de baixo nível. Além disso, alguns pinos possuem funcionalidade especializada:

I2C: 4 (SDA) e 5 (SCL). Suporte a comunicação I2C (TWI) usando a biblioteca Wire (documentação no site da Fiação).  
Há um par de outros pinos no quadro:

A AREF. Tensão de referência para as entradas analógicas. Usado com Referência analógica(). Reinicie. Traga esta linha LOW para redefinir o microcontrolador. Normalmente usado para adicionar um botão de reset aos escudos que bloqueiam o da placa.

Veja também o mapeamento entre pinos Arduino e portos ATmega168.

**comunicação**



O Arduino Diecimila tem uma série de facilidades para se comunicar com um computador, outro Arduino, ou outros microcontroladores. O ATmega168 fornece comunicação serial UART TTL (5V), que está disponível nos pinos digitais 0 (RX) e 1 (TX). Um FTDI FT232RL na placa canaliza esta comunicação serial via USB e os drivers FTDI (incluídos no software Arduino) fornecem uma porta virtual com para software no computador. O software Arduino inclui um monitor serial que permite que dados textuais simples sejam enviados de e para a placa Arduino. Os LEDs RX e TX na placa piscarão quando os dados estão sendo transmitidos através do chip FTDI e conexão USB para o computador (mas não para comunicação serial nos pinos 0 e 1).

Uma biblioteca `softwareSerial` permite a comunicação serial em qualquer um dos pinos digitais do Diecimila.

O ATmega168 também suporta comunicação I2C (TWI) e SPI. O software Arduino inclui uma biblioteca `wire` para simplificar o uso do barramento I2C; consulte a documentação no site da Fiação para obter detalhes. Para usar a comunicação SPI, consulte a folha de dados ATmega168.

## Programação

O Arduino Diecimila pode ser programado com o software Arduino(download). Para mais detalhes, consulte as referências e tutoriais.

O ATmega168 no Arduino Diecimila vem pré-queimado com um bootloader que permite carregar um novo código para ele sem o uso de um programador de hardware externo. Ele se comunica usando o protocolo STK500 original(referência, arquivos de cabeçalho C).

Você também pode contornar o bootloader e programar o ATmega168 através do cabeçalho ICSP (In-Circuit Serial Programming) ; veja estas instruções para obter detalhes.

### *Redefinição automática (software)*

Em vez disso, exigindo uma pressão física do botão de reset antes de um upload, o Arduino Diecimila é projetado de uma maneira que permite que ele seja reiniciado por software rodando em um computador conectado.

Uma das linhas de controle de fluxo de hardware (DTR) do FT232RL está conectada à linha de reset do ATmega168 através de um

capacitor de nanofarad de 100, Quando esta linha é afirmada (tomada abaixo), a linha de reset cai tempo suficiente para reiniciar o chip. A versão 0009 do software Arduino usa esse recurso para permitir que você carregue código simplesmente pressionando o botão de upload no ambiente Arduino. Isso significa que o bootloader pode ter um tempo limite menor, já que a redução do DTR pode ser bem coordenada com o início do upload.

Essa configuração tem outras implicações. Quando o Diecimila está conectado a um computador executando Mac OS X ou Linux, ele redefine cada vez que uma conexão é feita a ele a partir de software (via USB). Para o segundo seguinte, o bootloader está rodando no Diecimila. Embora esteja programado para ignorar dados malformados (ou seja, qualquer coisa além de um upload de novo código), ele interceptará os primeiros bytes de dados enviados à placa após a abertura de uma conexão. Se um esboço em execução na placa receber configuração única ou outros dados quando ele for iniciado, certifique-se de que o software com o qual ele se comunica espera um segundo após a abertura da conexão e antes de enviar esses dados.

## **Proteção sobrecorrente USB**

O Arduino Diecimila tem um polifuse redefinido que protege as portas USB do seu computador contra shorts e correntes. Embora a maioria dos computadores forneça sua própria proteção interna, o fusível fornece uma camada extra de proteção. Se mais de 500 mA forem aplicados na porta USB, o fusível quebrará automaticamente a conexão até que o curto ou a sobrecarga seja removido.

#### -Arduino Uno R2:

É uma placa microcontroladora baseada no ATmega328P (datasheet). Possui 14 pinos de entrada/saída digitais (dos quais 6 podem ser usados como saídas PWM), 6 entradas analógicas, um cristal de quartzo de 16 MHz, uma conexão USB, uma tomada de energia, um cabeçalho ICSP e um botão de reset. Contém tudo o que é necessário para suportar o microcontrolador; basta conectá-lo a um computador com um cabo USB ou ligá-lo com um adaptador ac-to-DC ou bateria para começar.. Você pode mexer com o seu UNO sem falar muito sobre fazer algo errado, na pior das hipóteses você pode substituir o chip por alguns dólares e começar de novo.

"Uno" significa um em italiano e foi escolhido para marcar o lançamento do Arduino Software (IDE) 1.0. A placa Uno e a versão 1.0 do Arduino Software (IDE) foram as versões de referência do

Arduino, agora evoluídas para versões mais recentes. A placa Uno é a primeira de uma série de placas USB Arduino, e o modelo de referência para a plataforma Arduino; para uma extensa lista de placas atuais, passadas ou desatualizadas, consulte o índice Arduino de placas.

### **-Especificações técnicas**

Microcontrolador    ATmega328P  
Tensão    5V  
Tensão de entrada (recomendada)    7-12V  
Tensão de entrada (limite) 6-20V  
Pinos de I/O Digitais 14 (dos quais 6 fornecem saída PWM)  
Pinos de I/O Digital PWM 6  
Pinos de entrada analógicos    6  
Corrente DC por Pino de I/O    20 mA  
Corrente DC para pino de 3.3V 50 mA  
Memória flash 32 KB (ATmega328P)  
dos quais 0,5 KB usados pelo bootloader  
SRAM    2 KB (ATmega328P)  
Eeprom    1 KB (ATmega328P)  
Velocidade do relógio    16 MHz  
LED\_BUILTIN 13  
comprimento 68,6 mm  
Largura 53,4 mm  
peso 24 F

### **-Arduino Uno SMD R3:**

O Arduino Uno Rev3 SMD é uma placa microcontroladora baseada no ATmega328. Possui 14 pinos de entrada/saída digitais (dos quais 6 podem ser usados como saídas PWM), 6 entradas analógicas, um ressonador cerâmico de 16 MHz (CSTCE16M0V53-R0), uma conexão USB, uma tomada de alimentação, um cabeçalho ICSP e um botão de reset. Contém tudo o que é necessário para suportar o microcontrolador; basta conectá-lo a um computador com um cabo USB ou ligá-lo com um adaptador ac-to-DC ou bateria para começar.

### **-Especificações técnicas**

Microcontrolador	ATmega328P
Tensão	5V
Tensão de entrada (recomendada)	7-12V
Tensão de entrada (limite)	6-20V
Pinos de I/O Digitais	14 (dos quais 6 fornecem saída PWM)
Pinos de I/O Digital PWM	6
Pinos de entrada analógicos	6
Corrente DC por Pino de I/O	20 mA
Corrente DC para pino de 3.3V	50 mA
Memória flash	32 KB (ATmega328P) dos quais 0,5 KB usados pelo bootloader

SRAM        2 KB (ATmega328P)  
Eeprom    1 KB (ATmega328P)  
Velocidade do relógio        16 MHz  
LED\_BUILTIN    13  
comprimento    68,6 mm  
Largura    53,4 mm  
peso 25 g

-Arduino Leonardo:

O Arduino Leonardo é uma placa microcontroladora baseada no ATmega32u4 (datasheet). Possui 20 pinos de entrada/saída digitais (dos quais 7 podem ser usados como saídas PWM e 12 como entradas analógicas), um oscilador de cristal de 16 MHz, uma conexão micro USB, uma tomada de alimentação, um cabeçalho ICSP e um botão de reset. Contém tudo o que é necessário para suportar o microcontrolador; basta conectá-lo a um computador com um cabo USB ou ligá-lo com um adaptador ac-to-DC ou bateria para começar. O Leonardo difere de todas as placas anteriores, pois o ATmega32u4 tem comunicação USB incorporada, eliminando a necessidade de um processador secundário. Isso permite que o Leonardo apareça em um computador conectado como mouse e teclado, além de uma porta serial /COM virtual (CDC). Também tem outras implicações para o comportamento do conselho;



estes são detalhados sobre o Getting started com o Arduino Leonardo

## **-Especificações técnicas**

Microcontrolador	ATmega32u4
Tensão	5V
Tensão de entrada (Recomendada)	7-12V
Tensão de entrada (limites)	6-20V
Pinos de I/O Digitais	20
Canais PWM	7
Canais de entrada analógicos	12
Corrente DC por Pino de I/O	40 mA
Corrente DC para pino de 3.3V	50 mA
Memória flash	32 KB (ATmega32u4) dos quais 4 KB usados pelo bootloader
SRAM	2,5 KB (ATmega32u4)
Eeprom	1 KB (ATmega32u4)
Velocidade do relógio	16 MHz
Length	68,6 mm
Largura	53,3 mm
peso	20 g

## **-Arduino micro(AtMega 32U4):**

O Arduino Micro é uma placa de microcontrolador baseado no ATmega32U4 (datasheet), desenvolvido em conjunto com a Adafruit. Ele tem 20 entradas e saídas digitais (das quais 7 podem ser utilizadas como saídas



PWM e 12 como saídas analógicas) um cristal oscilador de 16MHz, uma conexão micro USB, uma conexão ICSP e um botão de reset. Contém tudo o que é necessário para dar suporte ao microcontrolador. O Arduino Micro é similar ao Arduino Leonardo no sentido de já ter comunicação USB direta com o ATmega32U4, eliminado a necessidade de um processador secundário.

### **-Especificações técnicas**

Microcontrolador     ATmega32u4

Voltagem operacional

5V

Voltagem de entrada (recomendada)

7 a 12V

Voltagem de entrada (limites)

6 a 20V

Pinos E/S digitais     20

Canais PWM

7

Canais de entrada analógica     12

corrente contínua por pino de E/S

40mA

corrente contínua por pino de 3,3V     50mA

Memória Flash

32KB (ATmega32u4) dos quais 4KB são

utilizados pelo bootloader

SRAM 2,5 KB (ATmega32u4)

EEPROM 1 KB (ATmega32u4)

Velocidade de clock 16 MHz

-Arduino pro micro (AtMega32U4):

O Arduino Pro Micro é uma pequena plataforma de prototipagem baseada no microcontrolador ATmega32U4, criada para uso em pequenos projetos eletrônicos, permitindo ainda instalação fácil em protoboards e ocupando mínimo espaço. Ele conta com 12 pinos de entrada digitais, entre os quais 5 podem ser utilizados como saídas PWM e 4 entradas analógicas. Diferentemente de outras versões, o Arduino Pro Micro já possui conector USB integrado, trabalhando a 16MHz e 5V, sua funcionalidade lembra muito seus irmãos maiores, entretanto em tamanho bem menor. Internamente o Arduino Pro Micro possui um regulador de tensão, aceitando energia de entrada de até 12 VDC. Se você está fornecendo energia não regulada, não se esqueça de ligar no pino "RAW" e não no VCC.

**-Especificações técnicas**

Microcontrolador: ATmega32U4;

Tensão de operação: 5V;

Tensão de entrada: 5-12V;

Corrente Máxima de saída: 150mA;  
Digital I/O Pins: 12 (dos quais 5 oferecem saída PWM);  
Pinos de entrada analógica: 4;  
Memória Flash: 32 KB (dos quais 2 KB são usados pelo carregador de inicialização);  
SRAM: 2 KB;  
EEPROM: 1 KB;  
Clock Speed: 16 MHz;  
Dimensões (CxLxA): 33x18x3mm; (sem os pinos).

#### -Arduino Mega:

O Mega se destaca principalmente por sua quantidade de portas, e maior espaço em memória em relação a modelos anteriores o que lhe permite ser utilizado em projetos com vários periféricos e que rodem programas mais resbuscados, ele possui documentação vasta e grande compatibilidade com bibliotecas e módulos/shields, possuindo alguns personalizados especialmente para ele. Seu ponto negativo é o tamanho, possui 101.52 x 53.3mm o que lhe torna inviável em vários projetos por ter grandes dimensões.

## **-Especificações Técnicas**

Microcontrolador: ATmega2560 (Arquitetura AVR de 8bits).

Clock: 16 MHz.

Memória flash: 256 KB(dos quais 8 KB usados pelo gerenciador de inicialização).

SRAM: 8 KB.

EEPROM: 4 KB.

Tensão operacional: 5V.

Tensão de entrada (recomendado) 7-12V.

Tensão de entrada (limite): 6-20V.

54 Pinos de E/S digitais.

16 Pinos de entrada analógicas.

4 portas seriais.

6 pinos para interrupção externa.

## **-Arduino Nano**

(pegada DIP-30):

O Arduino Nano é um pequeno, completo, e breadboard-friendly board baseado no ATmega328P lançado em 2008. Oferece a mesma conectividade e especificações da placa Arduino Uno em um fator de forma menor.

## **-Especificações técnicas**

Microcontrolador: Microchip ATmega328P

Tensão de operação: 5 Volts

Tensão de entrada: 6 a 20 Volts  
Pinos de I/O digitais: 14 (mais 6 pinos de saída PWM de 6 latas)  
Pinos de entrada analógicos: 8  
Corrente DC por Pino de I/O: 40 mA  
Corrente DC para pino de 3.3V: 50 mA  
Memória flash: 32 KB dos quais 0,5 KB usado por bootloader  
SRAM: 2 KB  
EEPROM: 1 KB  
Velocidade do relógio: 16 MHz  
Comprimento: 45 mm  
Largura: 18 mm  
Peso: 7 g

-Arduino LilyPad 00  
(rev 2007) (Sem USB):

Segundo a inventora dessa placa, Leah Buechley, o Lilypad foi criado para ser costurado em qualquer roupa/tecido e dessa maneira ser programado para interagir com os movimentos do usuário ou com o ambiente à sua volta. Sem dúvida esse formato circular permite uma fácil conexão com sensores, luzes e outros dispositivos utilizando linha de costura condutiva.

## **-Especificações técnicas**

Processador : ATmega328P (datasheet)

Tensão de operação : 2.7 à 5.5V  
Portas digitais : 14 (6 podem ser usadas como saídas PWM)  
Entradas analógicas : 6  
Corrente por pino : 40 mA  
Memória : 16 K (2K utilizados pelo bootloader)  
Clock : 8 Mhz

#### -Robô Arduino:

O Robô Arduino é o primeiro Arduino oficial sobre rodas. O robô tem dois processadores, um em cada uma de suas duas placas. O Motor Board controla os motores, e o Conselho de Controle lê sensores e decide como operar. Cada uma das placas é uma placa Arduino completa programável usando o Arduino IDE.

#### Especificações técnicas:

Microcontrolador ATmega32u4  
Tensão 5V  
Tensão de entrada 5V através de cabo plano  
Pinos de I/O Digitais 5  
Canais PWM 6  
Canais de entrada analógicos 4 (dos pinos de I/O Digital)  
Canais de entrada analógicos (multiplexados) 8  
Corrente DC por Pino de I/O 40 mA  
Memória flash 32 KB (ATmega32u4) dos quais 4 KB usados por bootloader

SRAM 2.5 KB (ATmega32u4)  
EEPROM (interno) 1 KB (ATmega32u4)  
EEPROM (externo) 512 Kbit (I2C)  
Velocidade do relógio 16 MHz  
teclado numérico 5 chaves  
botão potencialiomentar ligado ao pino analógico  
LCD de cor completa sobre a comunicação SPI  
Leitor de cartão SD para cartões formatados FAT16  
orador 8 Ohm  
Bússola Digital fornece desvio do norte geográfico em graus  
Portas de soldagem I2C 3  
Áreas de prototipagem 4  
raio 185 mm  
Height 85 mm

#### -Arduino Esplora:

O Arduino Esplora é uma placa com “tudo em um”. Ele é indicado para pessoas que querem conhecer as funcionalidades do Arduino sem a necessidade de se envolver muito com a parte eletrônica dos projetos.

O Arduino Esplora possui os seguintes sensores embutidos na placa:

Sensor de temperatura  
Led RGB

Acelerômetro  
4 push-buttons  
LDR (sensor de luz)  
Buzzer  
Joystick analógico com botão central  
Microfone  
Potenciômetro deslizante  
Conector para LCD TFT (LCD vendido separadamente)

### **-Especificações Técnicas:**

Microcontrolador: ATmega32u4;  
Tensão da operação: 5V;  
Flash Memory: 32KB dos quais 4KB são usados pelo bootloader;  
SRAM: 2,5KB;  
EEPROM: 1KB;  
Velocidade de Clock: 16MHz

### **-Arduino Ethernet (AVR + W5100):**

O Ethernet Shield W5100 é uma placa que permite ao Arduino se conectar a uma rede local ou a internet. O mesmo possui o chip Wiznet W5100 e suporta até quatro conexões de socket simultaneamente. O shield possui um slot para cartão de memória (micro SD), onde é possível armazenar arquivos que podem ser enviados pela



rede local / internet, e possui também bibliotecas para serem utilizadas pelo Arduino.

Ao inserir o Arduino na internet, você pode acessá-lo de qualquer local do mundo, seja com um computador, smartphone ou tablet e obter informações ou solicitar que ações sejam executadas. Para projetos que envolvam integração entre Arduino e aplicações Android ou iOS, o Ethernet Shield W5100 se torna um membro importante do projeto.

### **-Especificações Técnicas**

Controlador: W5100

Tensão de operação: 3,3V – 5VDC

Velocidade de conexão: 10 / 100Mb

Protocolos Suportados: TCP / IP, UDP, ICMP, ARP  
IPv4, IGMP, PPPoE, Ethernet

Suporte (Full-duplex e half-duplex)

Suporte a conexão ADSL (PPPoE com PAP /  
CHAP no modo de autenticação)

Suporte a 4 conexões independentes  
simultaneamente

Memória Interna: 16Kb para buffers de Tx / Rx

Conexão com o Arduino através de SPI

## **-Arduino Yún**

**(AVR + AR9331):**

O Arduino Yún é uma placa microcontroladora baseada no ATmega32u4 e no Atheros AR9331. O processador Atheros suporta uma distribuição Linux baseada no OpenWrt chamado Linino OS. A placa tem suporte integrado de Ethernet e WiFi, porta USB-A, slot para cartão micro-SD, 20 pinos de entrada/saída digitais (7 deles podem ser usados como saídas PWM e 12 como entradas analógicas), um oscilador de cristal de 16 MHz, uma conexão micro USB, um cabeçalho ICSP e 3 botões de reset. NB : Em alguns países, é proibido vender dispositivos habilitados para WiFi sem aprovação do governo. Enquanto aguardam a certificação adequada, alguns distribuidores locais estão desativando a funcionalidade WiFi. O Yún tem dois processadores (Microcontrolador AVR Arduino, Microprocessador Arduino)

## **-Especificações técnicas:**

"Microcontrolador AVR Arduino"

Microcontrolador      ATmega32U4

Tensão      5V

Tensão de entrada      5 V

Pinos de I/O Digitais      20

Saída PWM      7

Pinos analógicos de I/O      12

Corrente DC por Pino de I/O      40 mA em Pinos  
de I/O; 50 mA em 3,3 Pinos  
Memória flash   32 KB (dos quais 4 KB usados  
pelo bootloader)  
SRAM      2,5 KB  
Eeprom    1 KB  
Velocidade do relógio      16 MHz

"Microprocessador Arduino"  
processador    Atheros AR9331  
arquitetura    Mips  
Tensão    3.3V  
Ethernet   802.3 10/100Mbit/s  
WiFi 802.11b/g/n 2,4 GHz  
Tipo USB   2.0 Host  
Leitor de Cartões      Micro-SD  
carneiro    DDR2 de 64 MB  
Memória flash   16 MB  
SRAM      2,5 KB  
Eeprom    1 KB  
Velocidade do relógio      400 MHz

-Arduino Due

(núcleo ARM Cortex-M3):

O Arduino Due é a primeira placa Arduino baseada em um microcontrolador arm core de 32 bits. Com 54 pinos de entrada/saída digitais, 12 entradas analógicas, 2 DAC e 2 CAN é a placa perfeita para projetos Arduino de maior escala.

## Especificações técnicas:

Clock de 84 Mhz

54 entradas/saídas digitais, das quais 12 podem ser usadas como saída PWM

12 entradas analógicas

4 UARTS (interfaces seriais)

512 Kb de memória

Botão de reset

Botão “erase”, que elimina o programa presente na memória da placa

2 TWI (Two Wire interface / Interface de 2 fios), que nada mais é do que a interface I2C

## Escudos:

As placas compatíveis com Arduino e Arduino usam placas de expansão de circuito impresso chamadas escudos, que se conectam aos cabeçalhos de pinos Arduino normalmente fornecidos. Os escudos podem fornecer controles motores para impressão 3D e outras aplicações, GNSS (navegação por satélite), Ethernet, display de cristal líquido (LCD) ou breadboarding(prototipagem). Vários escudos também podem ser feitos para fazê-lo você mesmo (DIY).

## 1.2 Arndale Board

O Arndale Board é um computador de placa única de alta potência com o ARM Cortex-A15 MPCore desenvolvido na Coreia do Sul, a sua data de lançamento foi em novembro de 2012

### *Visão geral*

O Arndale Board é composto por quatro partes: cpu board, base board, sound board e placa de conectividade.

### **-Especificações Técnicas**

SoC: Exynos 5250

CPU: 1,7 GHz dual-core ARM Cortex-A15

GPU: ARM Mali-T604

Módulo de exibição: MIPI- Suporte à interface DSI 4 Lane e eDP, LCD TFT de 7 polegadas, Resolução 1024 × 600, Tela sensível ao toque capacitiva

Módulo WiFi+BT+GPS: Samsung SWB-A51H (Wi-Fi, BT) + CSR GPS(G05t)

Módulo da câmera: Suporte à interface MIPI-CSI e ITU601, câmera de 5 mp

Acessórios: Adaptador AC (5V 5A), SATA SSD 120 GB ou 240 GB (cabo Sata To USB 3.0 ou cabo

SATA+cabo de alimentação), HDMI, Serial,USB,  
cabo, cartão SD,etc.

tamanho: 140 mm × 195 mm × 20 mm

peso:166 g

S/W: U-boot 1.3.4, kernel Linux: 3.0.15, Android

Versão: Jelly Bean

## 1.3 Asus Tinker Board

O ASUS Tinker Board é um computador de placa única lançado pela ASUS no início de 2017. Seu tamanho físico e pinout GPIO são projetados para serem compatíveis com os modelos Raspberry Pi de segunda e terceira geração. A primeira placa lançada possui vídeo 4K, 2GB de RAM a bordo, gigabit Ethernet e um processador Rockchip RK3288 rodando a 1,8 GHz.

A intenção da ASUS de lançar um único computador de bordo foi vazada logo após o CES 2017 no SlideShare. A ASUS originalmente planejava um lançamento no final de fevereiro de 2017, mas um fornecedor britânico quebrou o embargo e começou a anunciar e vender placas a partir de 13 de fevereiro de 2017, antes que o departamento de marketing da ASUS estivesse pronto. A ASUS posteriormente puxou a liberação; a página de vendas da Amazon foi alterada para mostrar uma data de lançamento de 13 de março de 2017, mas mais tarde foi totalmente removida. No entanto, a partir de 24 de março de 2017, o Tinker Board voltou a ficar disponível na Amazon. A ASUS garantiu aos sites de revisão que o conselho está agora em plena produção.

Em janeiro de 2017, testes mostraram que o Tinker Board tem aproximadamente o dobro do poder de processamento do Raspberry Pi Model 3 quando o Pi 3 é executado no modo de 32 bits. Como o Pi 3 ainda não lançou um sistema operacional de 64 bits, não há comparações disponíveis contra um Pi 3 rodando no modo de 64 bits.

Em março de 2017, testes de benchmark descobriram que, embora o desempenho da WLAN seja de apenas cerca de 30Mbit/s, o gigabit ethernet oferece um rendimento completo de 950Mbit/s. O acesso à RAM testado usando o benchmark mbw é 25% mais rápido que o Pi 3. O acesso ao cartão SD (microSD) é cerca de duas vezes mais rápido em 37MiB/s para leituras tamponadas (em comparação com normalmente cerca de 18MiB/s para o Pi 3) devido à interface SDIO 3.0 da Tinker Board, enquanto as leituras em cache podem atingir velocidades de até 770MiB/s.



## 1.4 Banana Pi

BananaPi é uma linha de computadores de placa única de baixo custo produzidos pela empresa chinesa Shenzhen SINOVOIP Co., Ltd. (Chinês:深圳市源创通有限公司) e seu spin-off Guangdong BiPai Technology Co., Ltd. (Chinês:广东比科科有限公司). O design de hardware dos computadores Banana Pi foi influenciado pelo Raspberry Pi.

Banana Pi é compatível com tábuas Raspberry Pi. Banana Pi também pode executar NetBSD, Android, Ubuntu, Debian, Arch Linux, Sistemas operacionais Raspbian, embora a CPU esteja em conformidade com os requisitos da porta Debian. Ele usa o Allwinner SoC (sistema no chip) e, como tal, é coberto principalmente pela porta linux-sunxi.

### *Tipos de Banana Pi:*

#### -Banana Pi BPI-M1

O Banana Pi BPI-M1 é um computador de placa única do tamanho de cartão de visita e de baixa potência com um SoC allwinner de alto desempenho a 1 GHz, 1GB de SDRAM DDR3, Gigabit Ethernet, SATA, USB e HDMI, e circuito de carregamento de bateria Li-ion de 3,7V. Ele pode

executar uma variedade de sistemas operacionais, incluindo Android, Ubuntu, Debian e Raspbian.

## **-Especificações Técnicas**

CPU Allwinner A20 Dual-core de 1,0 GHz

Mali-400 MP2 com Open GL ES 2.0/1.1.

1 GB de memória DDR3.

Interface 1x SATA.

1x Lan Gigabit

1x USB otg e 2x USB 2.0

1X MIC

Vídeo composto

HDMI fora

IR

Interface da câmera CSI

Interface de exibição DSI

GPIO DE 26 PINOS

Banana Pi BPI-M1

CPU A20 ARM Cortex-A7 Dual-Core

Gpu ARM Mali 400 MP2; Conformidade com

OpenGL ES 2.0/1.1

memória 1GB DDR3

rede 10/100/1000 Ethernet 8P8C (1000BASE-T)

Entrada de vídeo Um conector de entrada CSI

permite a conexão de um módulo de câmera

projetado

Saídas de vídeo HDMI, CVBS, LVDS/RGB

Saídas de áudio Tomada de 3,5 mm e HDMI  
Fonte de energia 5 volts DC via Micro USB ou GPIO  
Portas USB 2.0 2 (direto do chip Allwinner A20)  
GPIO GPIO, UART, I2C BUS, SPI BUS, COM DOIS  
CHIP SELECTS, PODE barramento, ADC, PWM,  
+3.3V, +5V, GND  
LED Chave de alimentação e 8P8C  
armazenamento SATA 2.0,  
Página oficial do Wiki Banana Pi BPI-M1

Nem Banana Pi nem Shenzhen SINOVOIP Co., Ltd. têm uma relação direta com a Fundação Raspberry Pi, embora suas semelhanças sejam claras. "Linux User & Developer" não o considera um "clone direto, mas uma evolução considerável", enquanto linux.com o vê como um clone com melhor desempenho. O layout da placa é muito semelhante ao raspberry pi, embora seja cerca de 10% maior e o espaçamento relativo de alguns conectores varie. Nem todos os acessórios Raspberry Pi caberão como resultado.

-Banana Pi BPI-M1+

O Banana BPI-M1+ é um computador de placa único tamanho de cartão de crédito e de baixa potência.

Banana Pi BPI-M1+

CPU A20 ARM Cortex-A7 Dual-Core

Gpu ARM Mali-400 MP2 Cumpre com OpenGL ES 2.0/1.1

memória 1 GB DDR3

rede 10/100/1000 Ethernet

sem fio Wi-Fi e Bluetooth 4.0

Entrada de vídeo Um conector de entrada CSI permite a conexão de um módulo de câmera projetado

Saídas de vídeo HDMI, CVBS, LVDS/RGB

Saídas de áudio Tomada de 3,5 mm e HDMI

Fonte de energia 5V/2A via Micro USB (SOMENTE DC) e/ou Micro USB OTG

Portas USB 2.0 2(direto do chip Allwinner A20)

GPIO GPIO, UART, I2C BUS, SPI BUS, COM DOIS CHIP SELECTS, PODE barramento, ADC, PWM, +3.3V, +5V, GND

LED Chave de alimentação e 8P8C

armazenamento SATA 2.0

SO Android 4.4, Android 4.2, Raspbian, Ubuntu, Open Suse, Debian

-Banana Pi BPI-M2+(BPI-M2 Plus)

O Banana PI BPI-M2+ foi lançado em abril de 2016. Possui um Allwinner H3 SoC com uma CPU quad-core e um módulo Wi-Fi a bordo.

Ele executa imagens Android, Debian, Ubuntu e Raspbian para o Raspberry Pi. Hardware Banana Pi PBI-M2: processador quad-core 1Ghz ARM7, SDRAM DDR3 de 1 GB, flash eMMC de 8 GB a bordo e módulo Wi-Fi SDIO a bordo.

Banana Pi BPI-M2+ (BPI-M2 Plus)

CPU C rtex quad-core H.265/HEVC 4K

Gpu GPU Mali400MP2 @600 MHz, suporta OpenGL ES 2.0

mem ria 1GB DDR3 (compartilhado com GPU)

Rede a bordo 10/100/1000 Ethernet

Wi-Fi a bordo SDIO AP6212 (AP6181 opcional AP6335)

Entrada de v deo Uma c mera conectora de entrada CSI:1 Suporta interface de sensor YUV422 CMOS de 8 bits, 2 suporta protocolo CCIR656 para NTSC e PAL, 3 suporta sensor de c mera de pixel SM, 4 suporta solu  o de captura de v deo at  1080p@30fps

S idas de v deo Suporta s ida HDMI com HDCP, suporta HDMI CEC, suporta fun  o HDMI 30, CVBS Integrado, Suporta s ida simult nea de HDMI e CVBS

S idas de  udio HDMI

Fonte de energia A entrada DC pode fornecer energia, mas a entrada USB OTG n o fornece energia

Portas USB 2.0 dois HOST USB 2.0, um USB 2.0 OTG  
GPIO Cabeçalho de 40 pinos, compatível com Raspberry Pi B+  
LED LED de potência e LED e LED de status  
IR Entrada de IR a bordo  
SO Android, Ubuntu, Debian, Raspberry Pi Image

#### **-Banana Pi BPI-M2 Zero**

O Banana Pi BPI-M2 Zero é um computador de placa única de baixa potência com um SoC quad-core Allwinner de alto desempenho a 1,2 GHz, 512MB de DDR3 SDRAM, USB, Wi-Fi, Bluetooth e mini HDMI.

O BPI-M2 Zero é do mesmo tamanho do Raspberry Pi Zero W, por isso pode usar uma caixa Raspberry Pi Zero W.

#### **-Especificações técnicas**

CPU: Allwinner H2+, Quad-core Cortex-A7.  
SDRAM DDR3 DDR3 de 512MB.  
Wi-Fi (AP6212) e Bluetooth a bordo.  
Mini HDMI.  
GPIO de 40 PINOS, inclui UART, SPI, I2C, IO etc.

## Especificação de HardWare de Banana pi BPI-M2 Zero

CPU C rtex-A7 do C rtex-A7 H2+

Gpu ARM Mali 400 MP2; Conformidade com OpenGL ES 2.0/1.1

mem ria 512MB DDR3

rede Wi-Fi 802.11b/g/n, 10/100 Ethernet

Sa das de v deo HDMI

Sa das de  udio HDMI

Fonte de energia 5 volts DC via Micro USB ou GPIO

Portas USB 2.0 1 (direto do chip Allwinner H2+)

GPIO GPIO, UART, I2C BUS, SPI BUS, COM DOIS

CHIP SELECTS, PODE barramento, ADC, PWM,

+3.3V, +5V, GND

LED Chave de alimenta  o e 8P8C

armazenamento Slots SD

O Banana Pi tem os mesmos cabe alhos GPIO do Raspberry Pi 1 Modelo A & B, como visto abaixo.

### -Banana Pi BPI-P2 Zero

O Banana Pi BPI-P2 Zero   um computador de placa  nica de baixa pot ncia com um SoC quad-core Allwinner de alto desempenho a 1,2 GHz, 512 MB de SDRAM DDR3, USB, Wi-Fi, Bluetooth e mini HDMI.

### -Especifica  es T cnicas

CPU: Allwinner H2+, Quad-core Cortex-A7.  
SDRAM DDR3 de 512 MB.  
Wi-Fi (AP6212) e Bluetooth a bordo.  
Mini HDMI.  
GPIO de 40 PINOS, incluindo UART, SPI, I2C, IO etc.  
10/100 Ethernet  
Suporte a módulo PoE padrão IEEE 802.3af PoE  
Flash eMMC de 8 GB a bordo.  
Há apenas 3 diferenças em relação ao BPI-M2 Zero. O resto do design de hardware é o mesmo do BPI-M2 Zero, então todo o software é o mesmo.

adicionado 8 GB eMMC flash memory a bordo, que pode ser usado como um gateway IoT.  
BPI-P2 Zero com interface Ethernet 10/100, BPI-M2 Zero com PIN definido para 10/100 Ethernet, o uso é o mesmo.  
Suporte de função PoE a bordo.

Especificações de hardware do Banana Pi BPI-P2 Zero

CPU Allwinner H2+ ARM Cortex-A7 quad-Core (Opção H3/H5)  
Gpu ARM Mali 400 MP2; Conformidade com OpenGL ES 2.0/1.1  
memória 512 MB DDR3  
flash eMMC Flash eMMC 5.1 de 8 GB



Wi-Fi Wi-Fi 802.11b/g/n, 10/100 Ethernet  
Bt BT4.0  
rede 10/100 Ethernet  
Poe Módulo IEEE 802.3af PoE  
Saídas de vídeo HDMI  
Saídas de áudio HDMI  
Fonte de energia 5 volts DC via Micro USB ou  
GPIO  
Portas USB 2.0 1 (direto do chip Allwinner H2+)  
GPIO GPIO, UART, I2C BUS, SPI BUS, COM DOIS  
CHIP SELECTS, PODE barramento, ADC, PWM,  
+3.3V, +5V, GND  
LED Chave de alimentação e 8P8C  
armazenamento Slots SD

### Banana Pi BPI-M2 Ultra

Banana PI BPI-M2 Ultra (BPI-M2U) é uma plataforma de hardware de código aberto, usa o sistema Allwinner R40 on-chip, suporta Wi-Fi+BT a bordo e suporta interface SATA a bordo.

Banana PI PBI-M2 Ultra hardware: Quad Core ARM Cortex-A7, CPU ARMv7, 2GB DDR3 SDRAM, flash eMMC de 8 GB a bordo, porta Gigabit Ethernet, circuito de carregamento de bateria Li-ion de 3,7V embutido.

Ele pode executar Android suavemente, suporta vídeo 1080P, e o cabeçalho GPIO de 40 pinos é compatível com pinos com o Raspberry Pi.

## Especificação de HardWare de Banana pi BPI-M2 Ultra

Soc Allwinner R40/V40

CPU córtex quad-core -A7, o núcleo de CPU mais eficiente de energia arm sempre desenvolvimento

Gpu dual-core MALI-400 MP2 e roda a 500 MHz, capaz de 1,1 Gpixel/s throughput. Os recursos gráficos são ligeiramente mais altos do que o nível de desempenho do Xbox original. A GPU fornece OpenGL ES 2.0, OpenVG acelerado por hardware, 1080p45 H.264 de código e decodificação de alto perfil.

SDRAM DDR3 de 2 GB com 733 MHz\ (compartilhado com GPU\)

Sata suppoort interface SATA

GPIO Cabeçalho de 40 Pinos, 28 GPIO, alguns dos quais podem ser usados para funções específicas, incluindo UART, I2C, SPI, PWM, I2S.

A bordo da Rede Ethernet /s 10/1000/s 1000Mbit /s \ (Realtek RTL8211E/D)

Módulo Wifi Wi-Fi 802.11b/g/n \ (módulo AP6212 a bordo)

Bluetooth BT4.0

Armazenamento a bordo    Cartão MicroSD \ (TF),  
8GB eMMC a bordo  
exposição    Tela MIPI DSI de 4 pistas, ou painel  
RGB ou painel LVDS, TV-out no HDMI V1.4  
vídeo        Decodificação de vídeo FHD  
multiforme, incluindo MPEG1/2, MPEG4, H.263,  
H.264, etc. H.264 decodifica até 1080@60fps,  
suporta codificação de vídeo:O codificador de  
vídeo high-definition\ (HD\) H.264 está até  
1080P@45fps  
Saídas de áudio HDMI, áudio analógico \ (via  
tomada TRRS de 3,5 mm \)  
câmera      Uma câmera conectora de entrada CSI:  
suporta a interface do sensor CMOS de 8 bits  
YUV422, suporta o protocolo CCIR656 para NTSC  
e PAL, suporta sensor de câmera de 5M pixel,  
suporta solução de captura de vídeo até  
1080p@30fps  
Entrada de áudio      Microfone a bordo  
USB    2 host USB 2.0, 1 USB 2.0 OTG  
Botões      Botão de reset, botão de alimentação,  
botão de inicialização U  
Leds Status de energia Liderado e RJ45 Led  
IR      a bordo receptor IR  
Poder DC    5V/2A com porta micro USB  
bateria      Suporte à bateria de lítio de 3,7V  
Tamanhos 85mmX56mm, mesmo tamanho que  
raspberry pi 3  
peso 40g

## -Banana Pi BPI-M2 Berry

Banana PI BPI-M2 Berry (BPI-M2B) é uma plataforma de hardware de código aberto, usa o sistema Allwinner V40 on-chip e suporta Wi-Fi e Bluetooth a bordo.

Hardware Banana PI M2 Berry: 32 Bit Quad Core ARM Cortex-A7 CPU de 1,2 GHz, 1GB DDR3 SDRAM, No eMMC, gigabit Ethernet porta.

A série Banana PI M2 Berry pode rodar Android, Debian, Ubuntu, Raspbian e outros SO. Ele pode rodar Android suavemente quando a resolução está sob HD ou GPU não é necessário.

Uma vez que os chips R40 e V40 são compatíveis com pinos, eles podem ser trocados nas versões BPI-M2 Ultra e BPI-M2 Berry, resultando em dois produtos híbridos.

## Especificação de HardWare de Banana pi BPI-M2 Berry

Soc Allwinner R40/V40

CPU quad-core Cortex-A7, o mais eficiente desenvolvimento do núcleo da CPU ARM

Gpu dual-core Mali-400 MP2 e roda a 500 MHz, capaz de 1,1 Gpixel/s throughput. Os recursos gráficos são ligeiramente mais altos do que o

nível de desempenho do Xbox original. A GPU fornece OpenGL ES 2.0, OpenVG acelerado por hardware, 1080p@45 código e decodificação de alto perfil H.264.

SDRAM 1GB DDR3 com 733 MHz  
(compartilhado com GPU)

Sata supports interface SATA

GPIO Cabeçalho de 40 Pinos, 28 GPIO, alguns dos quais podem ser usados para funções específicas, incluindo UART, I2C, SPI, PWM, I2S.

A bordo da Rede Ethernet 10/1000Mbit/s  
(Realtek RTL8211E/D)

Módulo Wifi Wi-Fi 802.11b/g/n (módulo AP6212 a bordo)

Bluetooth BT4.0

Armazenamento a bordo Cartão MicroSD (TF),  
Sem eMMC a bordo

exposição Tela MIPI DSI de 4 pistas, ou painel RGB ou painel LVDS, TV-out no HDMI V1.4

vídeo Decodificação de vídeo FHD  
multiforme, incluindo Mpeg1/2, Mpeg4, H.263, H.264, etc. H.264 decodifica até 1080p@60fps, suporta codificação de vídeo: código de vídeo H.264 1080P@45fps

Saídas de áudio HDMI, áudio analógico (via tomada TRRS de 3,5 mm), áudio I2S (também potencialmente para entrada de áudio)

câmera Uma câmera conectora de entrada CSI: suporta a interface do sensor CMOS de 8 bits

YUV422, suporta o protocolo CCIR656 para NTSC e PAL, suporta sensor de câmera de 5M pixel, suporta solução de captura de vídeo até 1080p@30fps

Entrada de áudio      Microfone a bordo

USB   4 host USB 2.0, 1 USB 2.0 OTG

Botões      Botão de reset, botão de alimentação, botão de inicialização U

Leds Status de energia Liderado e RJ45 Led

IR      Sem receptor IR a bordo

Poder DC   5V/2A com porta micro USB

bateria      Sem suporte à bateria de lítio de 3,7V

Tamanhos 85mmX56mm, mesmo tamanho que raspberry pi 3

peso 40g

#### -Banana Pi BPI-M2 Magic

Banana PI BPI-M2 Magic (BPI-M2M) é um computador de placa única projetado para aplicações de internet das coisas, usa o Sistema Allwinner R16 em um Chip, também pode usar o chip Allwinner A33 a bordo, pode ser usado para entretenimento doméstico, automação residencial e alto desempenho sem fio, etc.

#### -Banana Pi M2 Magic

CPU   Allwinner R16 ARM Cortex-A7 Quad-Core

Gpu   PowerVR SGX544MP1 Em conformidade com o OpenGL ES 2.0 OpenCL 1x, DX9\_3

memória 512MB LPDDR3 (compartilhado com GPU)

armazenamento Na placa 8GB eMMC Flash, slot micro SD-Card.

rede Wi-Fi 802.11b/g/n (AP6212) + Bluetooth BT4.0

Entradas de vídeo Um conector de entrada CSI permite a conexão de um módulo de câmera projetado

Saída de vídeo(s) Interface serial de exibição MIPI (DSI) para painel LCD bruto

Entradas de áudio Microfone a bordo

Saída de áudio(s) Tomada de 3,5 mm

Portas USB PORTA USB 2.0 (x1), USB OTG (x1)

remoto Não receptor IR

GPIO Cabeçalho de 40 pinos : GPIO (x28) e Power (+5V, +3.3V e GND). Alguns dos Pinos de I/O podem ser usados para funções específicas como UART, I2C, SPI ou PWM

Interruptores Reset, Potência e Inicialização U LED Status de energia e 8P8C

Fonte de energia @2A de 5 volts via DC Power e/ou Micro USB (OTG)

Tamanho e peso 51x51mm, 48g

SO Android e Linux

-Banana Pi BPI-M3

Banana Pi M3 é uma plataforma de hardware de código aberto, é uma versão octa-core do Banana Pi, suporta Wi-Fi a bordo e SATA Port. Banana Pi M3 é capaz de executar Android 5.1.1, Debian, Ubuntu, Raspberry Pi e outros SO.

Hardware Banana PI M3: processador octa-core 2Ghz ARM7, SDRAM LPDDR3 de 2 GB, porta ethernet Gigabit e o GPIO é compatível com Raspberry Pi B+.

-Banana Pi M3

CPU Allwinner A83T ARM Cortex-A7 Octa-Core 1.8 GHz, cache 512KB L1 e cache L2 de 1MB

Gpu PowerVR SGX544MP1 Em conformidade com o OpenGL ES 2.0 OpenCL 1x, DX9\_3  
memória 2GB LPDDR3 (compartilhado com GPU)

armazenamento Na placa 8GB eMMC Flash, slot micro SD-Card, Porta SATA 2.0 (ponte USB-to-SATA)

rede Ethernet 10/1000 Mbit/s (Realtek RTL8211E/D) + Wi-Fi 802.11b/g/n (AP6212) + Bluetooth BT4.0

Entradas de vídeo Um conector de entrada CSI permite a conexão de um módulo de câmera projetado



Saída de vídeo(s)      HDMI 1.4 (Tipo A Completo), Interface Serial de Exibição MIPI (DSI) para painel LCD bruto  
Entradas de áudio      Microfone a bordo  
Saída de áudio(s)      Tomada de 3,5 mm e HDMI  
Portas USB      USB 2.0 PORT (x2), USB OTG (x1)  
remoto      Receptor IR (x1)  
GPIO Cabeçalho de 40 pinos : GPIO (x28) e Power (+5V, +3.3V e GND). Alguns dos Pinos de I/O podem ser usados para funções específicas como UART, I2C, SPI ou PWM  
Interruptores      Reset, Potência e Inicialização U  
LED      Status de energia e 8P8C  
Fonte de energia      @2A de 5 volts via DC  
Power e/ou Micro USB (OTG)  
Tamanho e peso      92x60mm, 48g  
SO      Android e Linux

#### -Banana Pi BPI-M4

Banana Pi BPI-M4 usa o Sistema Realtek RTD1395 em um chip. Possui 1 GB de RAM e 8 GB de eMMC. Ele também tem Wi-Fi a bordo para 802.11b/g/n/ac e BT 4.2. No lado das portas, o BPI-M4 tem 4 portas USB 2.0, 1 porta USB Tipo C, 1 porta HDMI, 1 tomada de áudio. Suporta interface M.2 Key E PCIE 2.0.

O RTD1395 é equipado com uma CPU quad-core de alto desempenho, arm córtex-A53, com cache

L2 de 512K incorporado. o RTD1395 também integra a UNIDADE de Processamento Gráfico (GPU) ARM Mali-470 para acelerar o processamento gráfico 2D e 3D. Para aceleração desta interface de usuário OSD e 2K, o motor de streaming integrado do RTD1395 fornece funções de desenho comumente usadas. a CPU é dedicada a aplicativos, enquanto a maioria das funções do RTD1395 é dedicada à manipulação, decodificação de fluxos de vídeo em vários formatos.por exemplo. decodificação 4Kx2K H.265, Full HD MPEG1/2/4/H.264/H.264 MVC, AVC/VC-1, VP8, VP9, AVS, AVS plus, HD JPEG, etc. O DSP de vídeo também pode lidar com codificação de até Full HD com formato H.264. A decodificação e codificação de vídeo podem ser executadas simultaneamente.

Especificação de HardWare de Banana pi BPI-M4  
CPU Realtek RTD1395 ARM Cortex-A53 Quad-Core 64 Bit

Gpu Mali 470 MP4 GPU OpenGL ES 1.1/2.0

memória 1 GB DDR4 (opção 2 GB)

armazenamento Slot MicroSD com suporte para expansão de até 256GB e flash eMMC de 8 GB com suporte para até 64GB

rede Ethernet 10/100 Mbit/s + Wi-Fi

802.11b/g/n/AC + Bluetooth 4.2

Saída de vídeo(s)      Porta HDMI capaz de 1080p e saída de áudio multicanal (recursos NO H./X.265)

Saída de áudio(s)      Tomada de 3,5 mm e HDMI  
Pcie Slot M.2 Key E PCIE 2.0 e USB 2.0

Portas USB      PORTA USB 2.0 (x4), USB 2.0 TIPO C(x1)

GPIO Cabeçalho de 40 pinos : GPIO (x28) e Power (+5V, +3.3V e GND). Pinos GPIO podem ser usados para UART, I2C, SPI ou PWM

Interruptores      Reset, Potência e Inicialização U  
LED      Status de energia e status de atividade

Fonte de energia      @2A de 5 volts via Micro USB (TIPO C) ou suporte a PoE

Tamanho e peso      92x60mm, 48g

SO      Android e Linux

-Banana Pi BPI-M64

Especificação de HardWare de Banana pi BPI-M64

CPU      Cpu de 1,2 GHz Allwinner 64 Bit Quad Core ARM

Gpu      Dual core Mali 400 MP2 GPU

memória      2GB LPDDR3 (compartilhado com GPU)

armazenamento      Slot MicroSD com suporte para expansão de até 256GB e flash eMMC de 8 GB com suporte para até 64GB

rede 10/100/1000 Mbit/s Ethernet + Wi-Fi  
802.11b/g/n + Bluetooth 4.0  
Entradas de vídeo Um conector de entrada CSI  
permite a conexão de um módulo de câmera  
projetado  
Saída de vídeo(s) Porta HDMI capaz de 1080p  
e saída de áudio multicanal (recursos NO  
H./X.265)  
Entradas de áudio Microfone a bordo  
Saída de áudio(s) Tomada de 3,5 mm e HDMI  
Portas USB USB 2.0 PORT (x2), USB OTG (x1)  
remoto Receptor IR  
GPIO Cabeçalho de 40 pinos : GPIO (x28) e Power  
(+5V, +3.3V e GND). Pinos GPIO podem ser  
usados para UART, I2C, SPI ou PWM  
Interruptores Reset, Potência e Inicialização U  
LED Status de energia e 8P8C  
Fonte de energia @2A de 5 volts via DC  
Power e/ou Micro USB (OTG)  
Tamanho e peso 92x60mm, 48g  
SO Android e Linux

#### -Banana Pi BPI-F2

Banana Pi BPI-F2 usa o Sistema Freescale i.MX6  
em um Chip. i.MX6 com processador ARM Cortex-  
A9 MPCore 4×CPU (com TrustZone), este é o  
primeiro design de placa Banana Pi com um SoC  
freescale.

Especificação de HardWare de Banana pi BPI-F2  
Soc I.MX6 de escala livre  
CPU Processador ARM Cortex-A9 MPCore 4xCPU  
(com TrustZone)  
Gpu Acelerador gráfico 3D OpenGL ES 3D com  
pressígios, acelerador gráfico 2D e acelerador 1.1  
OpenVG dedicado  
SDRAM 2GB DDR3  
Pcie 1 mini interface PCIE  
Ônibus CAN Interface de barramento 1 CAN  
Sata suporta interface 1\*SATA  
GPIO Cabeçalho de 40 pinos, 28×GPIO, alguns dos  
quais podem ser usados para funções específicas,  
incluindo UART, I2C, SPI, PWM, I2S.  
A bordo da Rede Ethernet 10/1000 Mbit/s  
Módulo Wifi N/A  
Bluetooth N/A  
Armazenamento a bordo Cartão MicroSD  
(TF), placa eMMC de 8 GB a bordo (opção 8-  
64G)  
exposição HDMI fora, LVDS fora  
vídeo HDMI fora, LVDS fora  
Saídas de áudio 1 \* 3.5 tomada de fone de ouvido  
câmera 1 \* Interface de câmera DVP e interface  
de câmera MIP de 1\*  
Entrada de áudio N/A  
USB 2 \* USB 2.0 1\* USB Otg  
Botões Energia e redefinição  
Leds 3\* LEDs RGB

IR N/A

Poder DC 12V/2A com porta DC

bateria Sem suporte à bateria de lítio de 3,7V

Tamanhos

peso 80g

-Núcleo Banana Pi BPI-S64

O núcleo Banana Pi BPI-S64 usa o Sistema Ações S700 em um Chip. SoC S700 com CPU Quad-Core ARM Cortex-A53, GPU Mali450 MP4. Núcleo BPI-S64 com 2GB LPDDR3 e flash eMMC de 8 GB a bordo.

Os módulos principais BPI-S64 são pequenos o suficiente para caber em todos os tipos de hardware. Além disso, o núcleo S64 também fornece placas de I/O com portas GPIO, bem como USB, Micro USB, CSI, DSI, HDMI e MicroSD e muitas outras interfaces.

Núcleo Banana Pi BPI-S64

Sistema em um Chip Ações S700

CPU Quad Core ARM Cortex-A53 CPU

Gpu Dual core Mali 450 MP4 GPU

memória 2GB LPDDR3 (compartilhado com GPU)

lampejo Flash eMMC de 8 GB

Interfaces SODIMM-DDR3.204 PIN, todo o suporte ao GPIO S700

tamanho 67,5 x 30 mm

Especificação do kit de desenvolvimento do núcleo BPI-S64

Especificação de HardWare do kit núcleo Banana pi BPI-S64

CPU Ações SOC S700, ARM Cortex-A53 Quad-Core CPU, GPU Mali450 MP4

Gpu GPU Mali450 MP4, OpenGL ES2.0/1.1  
OpenVG 1.1 EGL 1.5

memória 2GB LPDDR3

armazenamento eMMC de 8GB

poder 12V @ 2A via energia DC

Periféricos de baixo nível Cabeçalho de 26 pinos, 28×GPIO, alguns dos quais podem ser usados para funções específicas, incluindo UART, I2C, SPI, PWM, I2S.

Rede a bordo 1 x 10/100/1000 Mbit/s  
Ethernet

Wi-fi/Bluetooth Wi-Fi AP6212 e BT 4.0

Armazenamento a bordo Cartão MicroSD

\(TF\); eMMC de 8 GB; Slot para cartão SIM

exposição Saída HDMI (Tipo A) com HDCP 1.4, resoluções até 1920x1200; MIPI DP; LVDS

Decodificador/codificador de vídeo suporta decodificar vídeo em tempo real dos formatos de vídeo mais populares, como MPEG-4, H.264, H.265. Suporta codificador de vídeo para linha de base H.264

áudio suporta dois dispositivos de áudio, HDMI e fone de ouvido, também suporta áudio dentro/out através do GPIO. Suporta uma entrada de microfone

HDMI Out/In 1\* HDMI 1.4

Saídas/entradas de áudio HDMI, áudio I2S, áudio micro out

4G Interface USB padrão 4G LTE

USB 3.0 1x host USB 3.0

USB 2.0 1x USB 2.0 OTG, 1 x porta USB

exposição 1\* Mini DP, 1\* LVDS lcd,

câmera Interface de câmera 1 x DVP, interface 1 x MIPI

Bateria RTC Interface de energia da bateria RTC

bateria Interface de bateria de 3,7V.

Botões Botão de reset, botão de alimentação, botão ADC

Leds Vermelho, Verde, Azul

outro Receptor ir

Tamanhos

poder DC 5V/2A

peso 150g

#### -Banana Pi BPI-R1

O Banana Pi R1 é um roteador 802.11n sem fio de 300Mbit/s com conexões de rede com fio e sem fio, projetado especificamente para uso inteligente de rede doméstica. Com tecnologia



MIMO 2T2R e duas antenas destacáveis, o R1 é um sistema dual core que funciona sem problemas com o Android 4.2.2 e tem uma porta gigabit ethernet, soquete SATA, suporta jogos e saída de vídeo de alta definição de 1080p.

### Banana Pi R1

CPU A20 ARM Cortex-A7 Dual-Core

Gpu ARM Mali400MP2Complies com OpenGL ES 2.0/1.1

memória 1GB DDR3

rede 10/100/1000 Ethernet 8P8C, Wi-Fi

Entrada de vídeo Um conector de entrada CSI permite a conexão de um módulo de câmera projetado

Saídas de vídeo HDMI, CVBS, LVDS/RGB

Saídas de áudio Tomada de 3,5 mm e HDMI

Fonte de energia 5 volts via Micro USB (DC apenas) e/ou Micro USB OTG

Portas USB 2.0 2(direto do chip Allwinner A20)

GPIO GPIO, UART, I2C BUS, SPI BUS, COM DOIS CHIP SELECTS, PODE barramento, ADC, PWM, +3.3V, +5V, GND

LED Chave de alimentação e 8P8C

armazenamento SATA 2.0

SO Android 4.4, Android 4.2, Raspbian, Ubuntu, Open Suse, Debian

-Banana Pi BPI-R2

Banana PI BPI-R2 é um roteador de rede multimídia altamente integrado; ele pode ser usado para alto desempenho sem fio, entretenimento doméstico, automação residencial, etc. O BPI-R2 integra um C rtex ARM quad-code-A7 MPcore operando at  1,3 GHz, o Roteador tamb m inclui uma variedade de perif ricos, incluindo HDMI TX, MIPI DSI, PCIe2.0, USB2.0 OTG, Porta USB3.0, porta SATA, porta Gigabit Ethernet de porta 5 Gbit/s, porta Gigabit Ethernet, 802.11a/b/g/n Wi-Fi & BT4.1 a bordo, tamb m suporta conex o 802.11ac/n WLAN atrav s da mini PCI-e porta BPI-R2 pode ser executada com Android 5.1 sem problemas, enquanto a partir do momento desta entrada esta placa n o funciona corretamente com qualquer distribui o linux conhecida. O tamanho do Banana Pi BPI-R2 mesmo que o BPI-R1, ele pode facilmente rodar com jogos, pois suporta sa da de v deo de alta defini o de 1080p.

-Banana Pi R2

CPU MediaTek MT7623N, C rtex ARM quad-code-A7

Gpu Mali 450 MP4 GPU

mem ria 2G DDR3 SDRAM

armazenamento Na placa 8GB eMMC Flash,  
slot micro SD-Card, Duas Portas SATA 2.0 (ponte  
USB-to-SATA)

rede 10/100/1000 Mbit/s Ethernet (MT7530) +  
Wi-Fi 802.11b/g/n 2.4G/5G (MT6625L) +  
Bluetooth BT4.1 com chip MTK6625L  
Display(s) Saída HDMI (Tipo A) com HDCP 1.4,  
resoluções até 1920x1200; interface DSI (MIPI  
Display Serial Interface) (4 faixas de dados)  
Decodificador de vídeo(s) Decodificação de vídeo  
FHD multiforme, incluindo Mpeg1/2, Mpeg4,  
H.263, H.264, etc. H.264 1080p@60fps de alto  
perfil, HEVC/H.265 1080P@60fps  
Saída de áudio(s) HDMI e I2S  
Portas USB USB 3.0 PORT (x2), USB OTG (x1)  
Pcie Interface de 1 pcie e 1 pino pcie definem  
interface  
remoto Receptor IR (x1)  
GPIO Cabeçalho de 40 pinos : GPIO (x28) e Power  
(+5V, +3.3V e GND). Alguns dos Pinos de I/O  
podem ser usados para funções específicas como  
UART, I2C, SPI ou PWM  
Interruptores Botão de reset, botão de  
alimentação, botão de inicialização U  
LED Status de energia e 8P8C  
Fonte de energia @2A de 5 volts via DC  
Power e/ou Micro USB (OTG)  
Tamanho e peso 148 mm × 100,5 mm 100g  
SO OpenWRT, Debian, Ubuntu, Raspbian e  
outros OS

-Banana Pi BPI-R64

Banana PI BPI-R64 é um roteador de rede multimídia altamente integrado; ele pode ser usado para alto desempenho sem fio, entretenimento doméstico, automação residencial, etc. O Banana Pi R64 é uma placa de desenvolvimento baseada em roteador, que pode ser executado em uma variedade de sistemas operacionais de código aberto, incluindo OpenWRT e Linux. Possui 4 portas LAN Gigabit, 1 Gigabit WAN e função AC Wi-Fi AP.

### Principais características

MediaTek MT7622, 1.35GHZ 64 bit dual-core  
ARM Cortex-A53

SDRAM DDR3 DDR3 de 1GB

Interface Mini PCIE suporta módulo 4G  
incorporado 4x4n 802.11n/Bluetooth 5.0  
sistema-on-chip

MediaTek MTK7615 Wi-Fi 4x4ac a bordo  
suporta interface 1 SATA

Slot MicroSD suporta expansão de até 256GB

Flash eMMC de 8 GB (opção 16/32/64G)

Porta 5 porta 10/100/1000 Mb Ethernet

(1) USB 3.0

Slow I/O:ADC, Amplificador de Áudio, GPIO, I2C,  
I2S, IR, PMIC I/F, PWM, RTC, SPI, UART

Suporte à função POE

## Especificação de HardWare de Banana pi BPI-R64

CPU MediaTek MT7622, 1.35GHz 64 bit dual-core ARM Cortex-A53

SDRAM 1 GB DDR3

Sata suporta interface 1 SATA

GPIO Cabeçalho de 40 pinos, 28×GPIO, alguns dos quais podem ser usados para funções específicas, incluindo UART, I2C, SPI, PWM, I2S.

A bordo da Rede 5 10/100/1000Mbit/s

Ethernet

Wi-fi embutido 4x4n 802.11n (800Mbit/s)

system-on-chip e MediaTek MTK7615 Módulo Wi-Fi 4x4ac (1733Mbit/s) a bordo

Bluetooth Bluetooth 5.0 sistema-on-chip

Armazenamento a bordo Cartão MicroSD

(TF), placa eMMC de 8 GB a bordo

mini PCIE 1 interface mini pcie para 4G

USB 1 host USB 3.0

Botões Botão de reset

Leds Status de energia Liderado e RJ45 Led

IR a bordo receptor IR

Poder DC 5V/2A com DC em

Poe suporta interface do módulo POE, pode adicionar módulo POE

Tamanhos 148 mm × 100,5 mm

peso 100g

-Banana Pi BPI-W2

O Banana PI BPI-W2 é um roteador de rede multimídia altamente integrado; ele pode ser usado para alto desempenho sem fio, entretenimento doméstico, automação residencial, etc.

O BPI-W2 integra um C rtex-A53 MPcore qu druplo operando at  1,5 GHz. O Roteador tamb m inclui uma variedade de perif ricos, incluindo HDMI RX/TX, Mini DP, PCIe2.0, PCIe1.1 e SDIO, interface M.2, USB2.0, Porta USB3.0, porta SATA, porta Gigabit Ethernet de 2 Gbit/s; ele tamb m suporta uma conex o WLAN 802.11ac/n atrav s de uma porta PCI-e.

O BPI-W2 pode rodar com o Android 6.0 sem problemas, e tamb m pode executar OpenWRT, Debian, Raspbian e outros OSes. O tamanho do Banana Pi BPI-W2   o mesmo do BPI-R2, e pode ser facilmente executado com sa da de v deo de alta defini o de 1080P. O GPIO   compat vel com o Raspberry Pi 3.

Especifica es de hardware para o Banana Pi BPI-W2

Soc Realtek RTD1296 quad-core ARM A53

Gpu Mali T820 MP3 GPU

SDRAM 2GB DDR4 (shared with GPU)

poder 12V @ 2A via energia DC

Periféricos de baixo nível Cabeçalho de 40 pinos, 28×GPIO, alguns dos quais podem ser usados para funções específicas, incluindo UART, I2C, SPI, PWM, I2S.

Redes a bordo 2× 10/100/1000Mbit/s Ethernet Wi-fi/Bluetooth Opção, Wi-Fi a bordo e Bluetooth não suportado

RGMII 1 interface RGMII com PIN

Armazenamento a bordo Cartão MicroSD (TF); 2 SATA nativo 3 6Gbit/s; eMMC; Slot para cartão SIM

exposição Saída HDMI (Tipo A) com HDCP 1.4, resoluções até 1920x1200; MIPI DP

Decodificação/codificação de vídeo O Vídeo DSP do RTD1296 é dedicado à manipulação, decodificação e codificação de fluxos de vídeo em vários formatos, por exemplo, decodificação 4K2K H.265, Full HD MPEG1/2/4/H.264/H.264 MVC, AVC/VC-1, VP8, AVS, AVS Plus, HD jpeg, etc. A decodificação e codificação de vídeo podem ser executadas simultaneamente. Suporta des-interlacing 3D, dimensionamento de vídeo até 4K2K e assim por diante.

Decodificação de áudio A decodificação de áudio é realizada por um DSP de áudio capaz de decodificar um conjunto de formatos de áudio, incluindo Dolby Digital Plus, TrueHD e outros formatos populares. O DSP de áudio também realiza processamento de postagem de áudio



Entrada/saída de áudio suporta dois dispositivos de áudio HDMI e fones de ouvido, também suporta áudio dentro/fora através do GPIO. Suporta duas entradas de microfone

HDMI out/in 1× hdmi 2.0a out port e 1× HDMI 2.0a na porta

Saídas/entradas de áudio HDMI, áudio I2S, micro out de áudio, saída/entrada de áudio com pin define

Chave M.2 E:PCIe 2.0/USB 2.0 1 interface PCIe 2.0

Chave M.2 E:PCIe 1.1 / SDIO / USB 2.0 1 interface PCIe 1.1 e SDIO

USB 3.0 1× host USB 3.0

USB 2.0 2× USB 2.0 OTG, 1 com porta USB padrão, 1 definir com PIN

M.2 chave B 1× interface M.2 USB 2.0 para 4G com slot de cartão Micro SIM

Mini DP 1× Mini DP

Tipo C Interface 1 tipo C

Bateria RTC Interface de energia da bateria RTC

Botões Botão de reset, botão de alimentação, botão de inicialização U

Leds Vermelho, verde, azul

outro Receptor ir

Tamanhos 148 mm × 100,5 mm

peso 100g



### -Banana Pi BPI-D1

O BPI-D1 é uma das menores placas de desenvolvimento de código aberto atualmente no mercado, com uma mini câmera HD embutida. A 36mm x36mm e pesando 10g, afirma-se ser muito menor do que outras placas com características comparáveis. A placa é especialmente adequada para aplicações de mini-cam, fornecendo qualidade de imagem de alta resolução: tanto o vídeo quanto a captura em 1280x720p com uma taxa de captura de vídeo de 30 fps.

O Banana Pi-D1 foi projetado para fornecer um conjunto de ferramentas multimídia em um pequeno pacote, que pode ser executado a partir de uma fonte externa da bateria.

As características do D1 incluem: mini-cam HD, sensor de áudio, microfone, CPU, GPIO e Wi-Fi.

### -Banana Pi BPI-G1

Banana Pi-G1 é um IEEE integrado 802.11 b/g/n (rede sem fio Wi-Fi), IEEE 802.15.4 (Zigbee), IEEE 802.11-2007 Standard (Bluetooth Low Energy 4.0). Todos os três protocolos sem fio podem ser usados em conjunto, você pode trocar quaisquer protocolos de transporte diferentes, e cada protocolo sem fio é suportado por seu próprio SOC de chip único, que pode facilitar projetos de Internet das Coisas (IoT).

O Wi-Fi usa o TI CC3200, que é um SOC sem fio ARM Cortex-M4 de alto desempenho, integrado internamente em pilha de protocolos TCP/IP. Isso permite uma conexão simples com a Internet usando o soquete BSD.

O Zigbee usa o TI CC2530, que integra recursos sem fio e o SOC 8051 núcleo aprimorado. Depois de anos de melhora, é bastante maduro e estável. A pilha Z da TI alcançou o Zigbee 2007/Pro, você pode usar o endereço curto do 16, você pode usar a comunicação de endereço de 64 bits de comprimento, enfrentar grandes sistemas de interconexão locais, fornecendo criptografia de segurança avançada e suporte à estrutura de rede de malha.

O Bluetooth 4.0 (BLE) usa TI CC2540/1, uma pilha BLE integrada e 8051 núcleo aprimorado, SOC sem fio de baixa potência. Atualmente, a maioria dos telefones celulares tem suporte para Bluetooth 4.0, tanto como um dispositivo vestível, quanto acessórios interativos móveis, CC2540 pode ser facilmente concluído. Enquanto isso, o BPI G1 também incorpora um microcontrolador STM32 ARM Cortex-M3 de alto desempenho, que ajuda a lidar com dados ou trânsito demorados, coordenado pelo SOC sem fio.

Por isso, o Banana Pi G1 suporta uma ampla gama de projetos sem fio Internet of Things DIY.

Banana Pi G1

BananaPi-G1.jpg

Banana Pi computador de placa única  
revelador Banana Pi

tipo Computador de placa única

Data de lançamento Abril 2015

Sistema Operacional FreeRTOS, TI-OS, Coutom-OS

Sistema em um chip STM32F103

Dimensões 95 mm × 56 mm

massa 19 g

Banana Pi G1

Mcu Cortex ARM STM32F103CB™ -M3 núcleo

RISC de 32 bits

Wi-Fi O MCU ARM 3200 integrado DO TI CC3200 com rede Wi-Fi cc 3200 é um MCU ARM de alto desempenho integrado e com um subsistema de processador de rede Wi-Fi (Este subsistema inclui 802.11b/g/n rádio, banda base, pilha de protocolo de rede, um poderoso motor de criptografia MAC, suporta criptografia de 256 bits para alcançar uma conexão rápida e segura da Internet). Este dispositivo contém uma variedade de periféricos, incluindo uma interface de câmera paralela rápida, I2S, Secure

Digital/MultiMediaCard, UART, SPI, I2C e conversor analógico-digital de quatro canais (ADC).

Bluetooth O dispositivo TI CC2540 é um dispositivo de baixo custo, de baixa potência e verdadeiro sistema on-chip (SoC) para aplicações Bluetooth de baixa energia. Permite construir um forte mestre BLE ou nó escravo com baixo custo total BOM.

ZigBee IEEE802.15.4 via TI CC2530 (SoC) para aplicações e soluções IEEE 802.15.4, Zigbee RF4CE. CC2530 combina um excelente transceptor RF, mcu 8051 aprimorado padrão da indústria, memória flash programável no sistema, 8 KB RAM, desempenho excepcional e muitos outros recursos poderosos.

Fonte de energia 5V DC

Botões repor

LED Wi-Fi Bluetooth ZigBee

exposição OLED (128 \* 64)

SO Free-RTOS Ti-OS Custom-OS

-Banana Pi BPI-M2

O Banana Pi M2 (BPI-M2) é um computador de placa única do tamanho de cartão de crédito e de baixa potência. É uma versão quad core do Banana Pi, e suporta a bordo do Wi-Fi. A série Banana Pi M2 roda imagens Android, Debian, Ubuntu, Raspberry Pi e outras imagens.

Hardware Banana PI M2: processador quad-core 1Ghz ARM7, SDRAM DDR3 de 1 GB, porta ethernet Gigabit.

O Banana PI M2 é do mesmo tamanho do Banana Pi M1. Ele suporta saída de vídeo 1080p, e o GPIO é compatível com Raspberry Pi B+.

### Banana Pi M2

CPU A31S ARM Cortex-A7 Quad-Core, 256K

Cache B L1 1MB L2 cache

Gpu PowerVR SGX544MP2 Em conformidade com o OpenGL ES 2.0 OpenCL 1x, DX9\_3

memória 1GB DDR3 (compartilhado com GPU)

rede 10/100/1000 Ethernet 8P8C, Wi-Fi

Entrada de vídeo Um conector de entrada CSI permite a conexão de um módulo de câmera projetado

Saídas de vídeo HDMI, LVDS/RGB

Saídas de áudio Tomada de 3,5 mm e HDMI

Fonte de energia 5 volts via Micro USB (DC apenas) e/ou Micro USB OTG

Portas USB 2.0 4 PORTA USB

GPIO GPIO, UART, I2C BUS, SPI BUS, COM DOIS CHIPS SELECTS, ADC, PWM, +3.3V, +5V, GND

LED Chave de alimentação e 8P8C

SO Android e Linux etc.

nota:

Desde junho de 2017, o BPI-M2 é o primeiro produto que parou a produção na série Banana Pi. O chip Allwinner A31S parou de produzir desde 2016, e a empresa ficou sem estoque do chip.

#### -Banana Pi Pro

O Banana Pi Pro é um computador de placa única de baixo nível desenvolvido na China pela LeMaker Team, com o objetivo de promover a educação STEM (ciência, tecnologia, engenharia e matemática) nas escolas.

Assim como seu irmão menor, o Banana Pi, o conceito Pro é fortemente influenciado pelo Raspberry Pi, no entanto o Banana Pro fornece vários aprimoramentos em relação aos designs anteriores.

O Banana Pro possui um sistema A20 Allwinner em um chip (SoC), que inclui um ARM Cortex-A7 Dual-core(ARMv7-A) 1 GHz,GPU Mali-400 MP2 e SDRAM DDR3de 1GB .

O Banana Pro usa um cartão microSD para inicializar um SO, mas também inclui uma interface SATA 2.0 para permitir a conexão de um disco rígido para armazenamento adicional, no

entanto você não pode inicializar a partir do disco rígido.

Outras diferenças em relação ao Banana Pi incluem Wi-Fi a bordo 802.11b/g/n AP6181, saída de vídeo e áudio composto integrada em uma tomada TRRS de 3,5 mm. Isso abre espaço para um cabeçalho de extensão de 40 pinos.

#### Especificações:

Soc	Allwinner A20(CPU, GPU, SATA 2.0, 3 portas USB)
CPU	1 GHz ARM Cortex-A7 Dual-core (conjunto de instruções ARMv7)
Gpu	Mali-400 MP2 - cumpre com o OpenGL ES 2.0/1.1 (suporte à aceleração de hardware)
Memória (SDRAM)	DRAM DDR3 de 1 GB (compartilhado com GPU)
poder	5 V @ 2 A via micro-USB (SOMENTE DC) e/ou micro-USB (OTG)
Pmu	AXP209
USB	2 host USB 2.0, 1 USB 2.0 OTG (todos diretos do chip A20)
Periféricos de baixo nível	Cabeçalhos GPIO de 40 pinos, 28 GPIO, alguns dos quais podem ser usados para funções específicas, incluindo UART, I2C, SPI, PWM,CAN, I2S,SPDIF



Armazenamento a bordo	Cartão MicroSD
SATA 2.0 (com um conector de alimentação separado)	
Rede a bordo	10/100/1000
Ethernet 8P8C, 65 Mbit/s Wi-Fi 802.11b/g/n	
AP6212	
Bluetooth	opcional
exposição	Suporta tela HD
multicanal: HDMI 1.4 (Tipo A - completo), vídeo composto (PAL e NTSC) (via tomada TRRS de 3,5 mm compartilhada com áudio para fora), interface de exibição LVDS/RGB/CPU (DSI) para painéis LCD brutos. 11 resoluções HDMI de 640×480 a 1920×1080 mais vários padrões PAL e NTSC	
vídeo	HD H.264 2160p
decodificação de vídeo. Decodificação de vídeo FHD multiforme, incluindo MPEG1/2, MPEG4, H.263, H.264, etc. H.264 codificação de 1080p@30fps ou 720p@60fps de alto perfil	
câmera	Interface de câmera
paralela de 8 bits	
Saídas de áudio	HDMI, áudio
analógico (via tomada TRRS de 3,5 mm compartilhada com vídeo composto para fora), áudio I2S	
Entrada de áudio	Microfone a bordo
Botões	Interruptores de
energia, reset e inicialização montados a bordo	



Leds	LED de status de alimentação (vermelho), LED de status Ethernet (azul), LED definido pelo usuário (verde)
outro	Receptor IR a bordo
Dimensões	92 mm × 60 mm
Peso	48g

## 1.5 BeagleBoard

O BeagleBoard é um computador de placa única de baixa potência produzido pela Texas Instruments em associação com o elemento Digi-Key e Newark<sup>14</sup>. O BeagleBoard também foi projetado com o desenvolvimento de software de código aberto em mente, e como uma forma de demonstrar o sistema OMAP3530 do Texas Instrument em um chip. O conselho foi desenvolvido por uma pequena equipe de engenheiros como um conselho educacional que poderia ser usado em faculdades ao redor do mundo para ensinar recursos de hardware e software de código aberto. Também é vendido ao público sob a licença creative commons de share-alike. A placa foi projetada utilizando Cadence OrCAD para esquemas e Cadence Allegro para fabricação de PCB; nenhum software de simulação foi usado.

O BeagleBoard mede aproximadamente 75 por 75 mm e tem toda a funcionalidade de um computador básico. O OMAP3530 inclui uma CPU ARM Cortex-A8 (que pode executar Linux, Minix, FreeBSD, OpenBSD, RIS OSC, ou Symbian; existem várias portas Android não oficiais), um DSP

TMS320C64x+ para decodificação acelerada de vídeo e áudio, e uma GPU PowerVR SGX530 da Imagination Technologies para fornecer renderização 2D e 3D acelerada que suporta OpenGL ES 2.0. O vídeo é fornecido através de conexões S-Video e HDMI separadas. Um único slot para cartão SD/MMC suportando SDIO, uma porta USB On-The-Go, uma conexão serial RS-232, uma conexão JTAG e duas tomadas estéreo de 3,5 mm para entrada/saída de áudio são fornecidas.

O armazenamento e a memória incorporados são fornecidos através de um chip PoP que inclui 256 MB de memória flash NAND e 256 MB de RAM (128 MB em modelos anteriores).

A placa usa até 2 W de potência e pode ser alimentada a partir do conector USB, ou uma fonte de alimentação separada de 5 V.

Especificações do Rev. C4:

Pacote no pacote (PoP) soC/memória do chip.

Processador TI OMAP3530 SoC – 720 MHz ARM Cortex-A8 núcleo

"Capaz de HD" TMS320C64x+ núcleo (520 MHz até 720p @30 fps):3

Processador gráfico PowerVR SGX 2D/3D da Imagination Technologies suporta telas independentes duplas

256 MB RAM LPDDR:3

Memória FLASH NAND de 256 MB:3

Conexões periféricas:4

DVI-D (conector HDMI escolhido para tamanho – resolução máxima é de  $1280 \times 1024$  – e não produz áudio digital)

S-Video

USB OTG (mini AB)

1 porta USB

Slot de cartão SD/MMC

Estéreo para dentro e para fora jacks

Porta RS-232

Conector JTAG

Tomada (tipo de conector de barril de 5 V)

Desenvolvimento:9

Código de inicialização armazenado em ROM

Inicialização da memória NAND, SD/MMC, USB ou serial

Botão alternativo de fonte de inicialização.

Foi demonstrado usando Android, Angstrom

Linux, Fedora, Ubuntu, Gentoo, Arch Linux ARM, openSUSE para distribuições ARM e Maemo

Linux, VxWorks, FreeBSD, o sistema operacional Windows CE, Symbian, QNX e uma versão do RISC OS 5 disponibilizado pelo RISC OS Open.

Tipos de Placa:

-BeagleBoard-xM:

Uma versão modificada do BeagleBoard chamada BeagleBoard-xM começou a ser enviada em 27 de

agosto de 2010. O BeagleBoard-xM mede em 82,55 por 82,55 mm e tem um núcleo de CPU mais rápido (cronometrado em 1 GHz em comparação com os 720 MHz do BeagleBoard), mais RAM (512 MB em comparação com 256 MB), jack Ethernet a bordo e hub USB de 4 portas. O BeagleBoard-xM não tem o NAND a bordo e, portanto, requer que o SO e outros dados sejam armazenados em um cartão microSD. A adição da porta Camera ao -xM fornece uma maneira simples de importar vídeo através de câmeras leopard board.

### Especificações

Pacote no pacote CPU/chip de memória DO

Pacote POP.

Processador TI DM3730 – 1 GHz ARM Cortex-A8 núcleo

Núcleo 'capaz de HD' TMS320C64x+ (800 MHz até 720p @30 fps):3

Processador gráfico PowerVR SGX 2D/3D da Imagination Technologies suporta telas independentes duplas

512 MB RAM LPDDR:3

Cartão microSD de 4 GB fornecido com o BeagleBoard-xM e carregado com a distribuição Angstrom

Conexões periféricas:4

DVI-D (conector HDMI escolhido para o tamanho  
– a resolução máxima é de 1400 x 1050)

S-Video

USB OTG (mini AB)

4 portas USB

Ethernet

Cartão MicroSD/MMC

Estéreo para dentro e para fora jacks

Porta RS-232

Conector JTAG

Tomada (tipo de conector de barril de 5 V)

Porta da câmera

Porta de expansão

Desenvolvimento:9

Código de inicialização armazenado no cartão  
uSD

Inicialização somente do uSD/MMC

Botão de origem alternativa do Inicialização.

Foi demonstrado usando distribuições Android,  
Angstrom Linux, Fedora, Ubuntu, Gentoo, Arch  
Linux ARM e Maemo Linux distribuições,  
FreeBSD, o sistema operacional Windows CE, e  
RISC OS.

-BeagleBone:

Anunciado no final de outubro de 2011, O  
BeagleBone é uma placa de desenvolvimento  
barebone com um processador Sitara ARM  
Cortex-A8 rodando a 720 MHz, 256 MB de RAM,

dois conectores de expansão de 46 pinos, ethernet on-chip, um slot microSD e uma porta de host USB e porta de dispositivo multiuso que inclui controle serial de baixo nível e conexões de depuração de hardware JTAG, portanto, não é necessário emulador JTAG. O BeagleBone foi inicialmente precificado em US\$ 89.

Vários BeagleBone "Capes" foram lançados recentemente. Estas capas são placas de expansão que podem ser empilhadas na Placa BeagleBone (até quatro de uma vez). As capas do BeagleBone incluem, mas não se limitam a:

Capas touchscreen LCD (7" e 3,5")

Capa DVI-D

Capa de fuga

Capa de pão

Capa de ônibus CAN

Capa RS-232

Capa de bateria

-BeagleBone Black

Lançado em 23 de abril de 2013 a um preço de \$45. Entre outras diferenças, ele aumenta a MEMÓRIA RAM para 512 MB, o relógio do processador para 1 GHz, e adiciona HDMI e 2 GB de memória flash eMMC. O BeagleBone Black também é fornecido com o kernel Linux 3.8,

atualizado do kernel Linux 3.2 original do BeagleBone, permitindo que o BeagleBone Black aproveite o Direct Rendering Manager (DRM).

BeagleBone Black Revision C (lançado em 2014) aumentou o tamanho da memória flash para 4 GB. Isso permite que ele seja enviado com o Debian GNU/Linux instalado. Revisões anteriores enviadas com Ångström Linux.

#### -BeagleBoard-X15

O BeagleBoard-X15 é baseado no processador TI Sitara AM5728 com dois núcleos ARM Cortex-A15 rodando a 1,5 GHz, dois núcleos ARM Cortex-M4 rodando a 212 MHz e dois núcleos TI C66x DSP rodando a 700 MHz. O processador fornece suporte USB 3.0 e tem uma GPU PowerVR dual core SGX544 rodando a 532 MHz.

#### -PocketBeagle

Lançado em setembro de 2017, o PocketBeagle oferece desempenho computacional idêntico ao BeagleBone Black em um fator de forma física que oferece mais de 50% de redução de tamanho e redução de 75% no peso, juntamente com mais de 40% de preço de compra mais barato (dezembro de 2018 MSRP US\$ 25 contra US\$ 45 para BeagleBone Black). A miniaturização foi possível usando o Octavo Systems OSD3358-SM



que encolhe todos os principais subsistemas do BeagleBone Black em um único pacote cerâmico conectado usando o array de grade de esferas. As vantagens da miniaturização vêm ao custo da remoção de todos os conectores embutidos, exceto por uma única porta micro USB, a remoção do armazenamento flash eMMC a bordo e uma redução de pinos de cabeçalho de 92 para 72 devido a restrições de espaço, o que significa que a maioria das capas não funcionará em tudo ou precisará de modificações pesadas para trabalhar com o PocketBeagle. Assim como a placa de circuito impressa (PCB) do BeagleBone Black é cortada para caber feio em uma lata de hortelã Altoids, o PCB do PocketBeagle é cortado para caber feio em uma lata de hortelã Altoids Smalls. Os casos de uso recomendados para o PocketBeagle incluem dispositivos incorporados onde considerações de tamanho e peso são mais críticas, como drones quadcopter e outras robóticas miniaturizadas, juntamente com aplicativos de jogos portáteis.

### *Placas de expansão opcionais*

BeagleBoard Zippy – Cartão de filha expansora de recursos para BeagleBoard

BeagleBoard Zippy2 – Zippy de segunda geração. (UART, EEPROM, 100BASE-T, SD-Slot, RTC, I<sup>2</sup>C (5 V))

BeagleTouch Display – Tela sensível ao toque de 4,3" painel OLED com tela sensível ao toque e drivers para Angstrom Linux construídos pela Liquidware.

Placa de expansão BeagleLCD2 – painel LCD de aspecto largo de 4,3" + tela sensível ao toque com placa de interface. Desenvolvido pela HY Research.

BeagleJuice – Bateria de íons de lítio para portabilidade desenvolvida e construída pela Liquidware.

Adaptador WLAN – Esta placa de expansão adicional permite a funcionalidade de conectividade sem fio para o BeagleBoard.

O kit de exibição LCD BeadaFrame – 7" TFT inclui painel sensível ao toque e uma moldura de plástico, da NAXING Electronics.

4DLCD CAPE – 4.3", capa LCD de resolução 480x272 com toque resistivo ou não-touch e sete botões de pressão

Viff-024 – uma câmera muito sensível que permite a captura de fluxo de vídeo a uma iluminação de quarto da lua. Desenvolvido por ViSensi.org.

## 1.6 Cotton Candy

O Cotton Candy é um computador de placa única muito pequeno e sem fã em um stick, colocando todas as funções de um computador pessoal em um dispositivo do tamanho de um cartão de memória USB, fabricado pela empresa norueguesa de hardware e software com fins lucrativos FXI Technologies (também referida apenas como "FXI Tech").

Cotton Candy é um computador baseado em CPU de arquitetura ARM de baixa potência que usa processadores dual-core, como o Exynos 4210 de 1,2 GHz dual-core (45 nm ARM Cortex-A9 com cache L2 de 1MB) (Sistema em um chip) da Samsung, com um quad-core de 200 MHz ARM Mali-400 MP GPU OpenGL ES 2.0 capaz de unidade de processamento gráfico 2D/3D, um motor de hardware de decodificador de áudio e vídeo e coprocessador Do Mecnismo Criptográfico e Acelerador de Segurança (CESA) do TrustZone (Security Extensions). Diz-se que a plataforma é capaz de transmitir e decodificar o conteúdo H.264 1080p, e ser capaz de usar interfaces de classe desktop, como KDE ou GNOME no Linux.

A FXI Technologies afirma que executará tanto o Android 4.0 (Ice Cream Sandwich) quanto os mais recentes sistemas operacionais Ubuntu Desktop Linux, aproveitando as compilações do Linaro e as otimizações do kernel Linux.

Em 13 de setembro de 2012, a FXI começou a enviar para aqueles que pré-encomendados dispositivos. No momento da escrita (novembro de 2013), o Algodão Doce está geralmente disponível. FXI também disponibilizou uma imagem Beta android ICS e Beta Linux para download.

Em janeiro de 2012, o Cotton Candy chegou ao top-10 finalista na nova competição de tecnologia "Last Gadget Standing" na CES 2012. Também no CES 2012, LaptopMag.com fez cotton candy um top-10 finalista para o prêmio "Readers' Choice for Best of CES 2012". EFYTimes News Network também nomeou FXI Technologies Cotton Candy a "Top 10 Gadgets Launched @ CES 2012".

## 1.7 CHIP

CHIP é um computador de placa única financiado pela extinta Next Thing Co. (NTC), lançado como hardware de código aberto executando software de código aberto. Foi anunciado como "o primeiro computador de US\$ 9 do mundo". CHIP e produtos relacionados são descontinuados. A NTC ficou insolvente. Next Thing Co. foi uma empresa de start-up situada em Oakland, Califórnia, fundada em 2013 por Dave Rauchwerk, Gustavo Huber e Thomas Deckert. A NTC lançou inicialmente o computador CHIP através de uma campanha bem-sucedida do Kickstarter em maio de 2015. A campanha começou com uma meta de US\$50.000, e terminou com 39.560 apoiadores prometendo US\$ 2.071.927.

Next Thing começou a enviar placas alfa para apoiadores do "Kernel Hacker" em 25 de setembro de 2015. O primeiro envio de clientes (para apoiadores do Kickstarter) começou em 31 de maio de 2016. Pré-venda aberta até dezembro de 2015. A pré-encomenda para o CHIP original

tinha parado em 4 de abril de 2017, quando a linha foi descontinuada.

Next Thing Co. Insolvência

Em março de 2018, a Next Thing Co. havia entrado em insolvência. Muitos clientes ainda não tinham recebido suas pré-encomendas.

Modelos:

CHIP- CHIP era o conselho original, a maioria tendo como alvo os hobbyists. O sistema é construído em torno do processador Allwinner R8 SoC, que integra uma CPU ARM Cortex-A8 (baseada na arquitetura ARM V7-A) e periféricos, como Motor Gráfico, UART, SPI, portas USB, CIR, Interface de Sensor CMOS e controlador LCD. A CPU também é acompanhada por um coprocessador NEON SIMD e possui RCT JAVA-Acelerações para otimizar just-in-time(JIT) e compilação adaptativa dinâmica (DAC). Há também uma GPU ARM Mali-400, e um decodificador de vídeo de hardware x263,x264 e vp8 no R8.

O CHIP foi atualizado em abril de 2017, antecipando-se ao CHIP Pro para "compartilhar um grande número dos mesmos componentes".

Características implementadas neste modelo:

Wi-Fi embutido 802.11b/g/n, Bluetooth 4.0

Um host USB com receptáculo tipo A, uma porta USB On-The-Go  
Porta de áudio composta de vídeo e áudio estéreo via mini TRRS  
Composto opcional TRRS para cabo de áudio-vídeo RCA  
Adaptador VGA opcional e adaptador HDMI (veja extensões de hardware abaixo)  
Hardware de código aberto e software de código aberto  
Até 45 portas GPIO  
Suporta protocolos de 1 fio e I2C, saída PWM  
Console serial e Ethernet via USB para operação rápida sem cabeça  
As opções de energia incluem 5V via USB OTG, 5V via pino CHN e por 3.7 bateria  
Armazenamento NAND a bordo, 4-8GB, Sistema operacional Linux pré-instalado(Debian)  
Atualização de firmware baseada na Web  
O CHIP tem 60 mm × 40 mm de tamanho.

## CHIP Pro

Chip Pro é semelhante ao chip original, mas usa a versão GR8 mais recente do chip. É um sistema em pacote (SiP) feito pela Next Thing Co. Possui um processador Cortex-A8 Allwinner R8 ARMv7 de 1 GHz com extensões NEON SIMD e uma GPUMali-400 . 256 MB de Nanya Technology DDR3 SDRAM é combinado com o SoC R8 em um



pacote FBGA de 14 mm × 14 mm, 0,8 mm de campo 252 bolas, simplificando o roteamento de conexões. Em vez de ter duas tomadas de linha dupla de 40 pinos como no CHIP, ele implementa bordas castelladas onde os orifícios dos pinos são projetados e otimizados para incorporar a outra placa com SMT. A maioria dos recursos de hardware do CHIP também estão incluídos neste modelo.

### CHIP "v2" (inérito)

Poucos detalhes estavam disponíveis em relação ao sucessor ou sucessor do CHIP, exceto que teria usado o SiP GR8 do Next Thing em vez do R8 original de Allwinner. Além do compartilhamento de recursos com o CHIP Pro, a empresa queria "aproveitar a cadeia de suprimentos muito mais estável da CHIP Pro" para resolver o mal-estar em sua base de usuários sobre o futuro do produto. Ao responder às preocupações dos usuários, a Next Thing também divulgou que mais de uma linha de produtos sucessores estava em andamento.

Como a Next Thing Co. entrou em insolvência com seus ativos e propriedades intelectuais sendo vendidos, lançamento de "v2" é improvável.



## Extensões de HardWare

Além do hardware e software de código aberto, o Next Thing também publicou um HPI e uma API para os usuários desenvolverem placas adicionais chamadas "DIP". A empresa produziu vários DIPs, incluindo o Pocket CHIP.

### Pocket CHIP e Pockulus:

Pocket CHIP inclui um CHIP, um estojo com uma tela sensível ao toque resistiva de 4,3 polegadas de 480×272 pixels, um teclado clicável, cabeçalhos GPIO na parte superior do dispositivo e almofadas de solda GPIO dentro da caixa de molde de injeção. Uma bateria de 5 horas está incluída. Seguindo as especificações do DIP, o CHIP encaixa na caixa sem "parafusos ou colas" criando um computador portátil. No canto inferior direito do Pocket CHIP está um buraco hexagonal que leva um padrão #2 lápisHB. Inserir o lápis cria um suporte que permite que o CHIP de Bolso fique ereto sobre uma mesa. Da mesma forma, no inferior esquerdo há um buraco circular para uma caneta.

PocketCHIP vem carregado com uma edição especial do CHIP OS que inclui o driver do DIP e alguns aplicativos adicionais, incluindo uma versão especial da máquina virtual de console de videogame Pico-8, um terminal Linux totalmente

funcional, um navegador de arquivos, um navegador web baseado em terminal chamado surf, e sintetizador modular Sunvox.

O Pockulus é uma configuração de realidade virtual que incorpora um CH.I.P. pocket que requer alguma impressão 3D.

Outros DIPs do Next Thing:

Para usuários que não queriam usar a tela pequena no Pocket CHIP e também não queriam usar a saída de TV composta incorporada, o Next Thing vendeu um VGA DIP e um HDMI DIP. Ao contrário do Pocket CHIP, as dimensões físicas desses DIPs são semelhantes ao CHIP, de modo que o conjunto quebrado parece um CHIP mais espesso.

Cobertura da mídia e comunidade de usuários:

CHIP recebeu avaliações favoráveis e comparações constantes com Raspberry Pi. Laura Sydell, da NPR, perguntou se o dispositivo poderia "desencadear uma nova onda de ajustes e inovação", observando que também era hardware de código aberto. Marco della Cava, do USA Today, disse que o dispositivo "representa oportunidades para fechar a lacuna tecnológica tanto nos países em desenvolvimento quanto nos países desenvolvidos, ao mesmo tempo em que

incentiva as crianças a aprender codificação, devido ao seu design acessível".

Os revisores também notaram seu preço baixo. Bo Moore, da PC Gamer, disse que o preço do CHIP "Raspberry Pi 2 em vergonha", e Ian Paul da PCWorld disse que fez "o preço de Raspberry Pi parecer luxuoso". Poucos dias após o lançamento de seu Kickstarter, meios de comunicação nacionais dos EUA como The Washington Post e Time seguiram com uma cobertura brilhante. Até a Fortune se juntou ao coro com a manchete "Este computador de US\$ 9 pode mudar a economia do hardware de construção".

Desde o seu transporte Alpha, a CHIP tem atraído uma base de usuários entusiasmada, comunicando-se principalmente no sistema de boletins da NTC (BBS). Na época da morte do NTC, o BBS tinha mais de 10.000 usuários, com centenas de usuários ativos e centenas de postagens todos os meses, para um total de mais de 100.000.

Apesar do entusiasmo dos revisores e usuários, a Next Thing Co. declarou falência em março de 2018, deixando muitos clientes de pré-venda com pedidos não entregues.

Arquivos e suporte contínuo:

Embora a NTC tenha publicado muitos de seus repositórios de hardware e software no GitHub, os CHIPsters sobreviventes (como os usuários do CHIP se autodenominam) também lançaram um esforço para preservar documentos, software e outros artefatos úteis, aproveitando o Internet Archive ([archive.org](https://archive.org)). Um esforço é liderado por um usuário que nunca recebeu seu CHIP pré-ordem. Outro usuário criou um site autônomo com foco em pacotes binários e um repositório Git.

## 1.8 Cubieboard

Cubieboard é um computador de placa única, feito em Zhuhai, Guangdong, China. A primeira curta duração de placas protótipos foi vendida internacionalmente em setembro de 2012, e a versão de produção começou a ser vendida em outubro de 2012. Ele pode executar Android 4 ICS, Ubuntu 12.04 desktop, Fedora 19 ARM Remix desktop, Armbian, Arch Linux ARM, uma distribuição cubiana baseada em Debian, FreeBSD, ou OpenBSD.

Ele usa o AllWinner A10 SoC, popular em tablets baratos, telefones e PCs de mídia. Este SoC é usado por desenvolvedores do motorista de lima, um driver de código aberto para a GPU ARM Mali. Na demo fosedm de 2013 ele correu ioquake 3 a 47 fps em 1024×600.

A equipe do Cubieboard conseguiu executar um cluster de computador Apache Hadoop usando a distribuição Lubuntu Linux.

Modelos:

-Cubieboard1

A pequena placa-mãe utiliza as capacidades allWinner A10

SoC: AllWinner A10

CPU: C cpu cortex-a8 @ 1 GHz,

GPU Mali-400 MP

aceleração de vídeo: CedarX capaz de decodificar vídeo 2160p

controlador de tela: desconhecido, suporta HDMI 1080p

512 MiB (beta) ou 1GiB (final) DDR3

Flash NAND de 4 GB embutido, slot 1x microSD, porta 1x SATA.

Conector Ethernet 10/100

Host USB 2x, 1x USB OTG, 1x CIR.

96 pino de extensão incluindo I<sup>2</sup>C, SPI, LVDS

Dimensões: 10 cm × 6 cm

## -Cubieboard2

A segunda versão, vendida desde junho de 2013, melhora a placa principalmente substituindo o Allwinner A10 SoC por um Allwinner A20 que contém 2 CPUs ARM Cortex-A7 MPCore e uma GPU Mali-400 de fragmento duplo (Mali-400MP2).

Esta placa é usada pela Fedora para testar e desenvolver a porta Allwinner SoC da distribuição.

Há também uma versão disponível com dois slots para cartão microSD.

## -Cubietruck (Cubieboard3)

A terceira versão tem um novo e maior layout pcb e apresenta o seguinte hardware:

SoC: Allwinner A20

CPU: ARM Cortex-A7 @ 1 GHz dual-core

GPU: Mali-400 MP2

controlador de tela: GPU Mali-400, suporta HDMI 1080p, sem suporte a LVDS

2 GiB DDR3 @ 480 MHz

8 GB DE FLASH EMBUTIDO, 1x slot microSD, 1x porta SATA 2.0 (Disco Rígido de 2,5").

10/100/1000 RTL8211E Gigabit Ethernet

Host USB 2x, 1x USB OTG, 1x CIR.

Áudio S/PDIF, fone de ouvido, VGA e HDMI fora, microfone e line-in através de pinos estendidos

Wi-Fi e Bluetooth a bordo com antena PCB

(Broadcom BCM4329/BCM40181)

54 pinos estendidos, incluindo I<sup>2</sup>C, SPI

Dimensões: 11 cm × 8 cm

Não há mais suporte ao LVDS. O NIC RTL8211E

permite taxas de transferência de até 630-638

Mbit/s (envio enquanto 5-10% ocioso) e 850-860

Mbit/s (recebendo enquanto 0-2% ocioso)

quando conexões TCP simultâneas são

estabelecidas (o teste foi feito utilizando iperf

com três clientes contra Cubietruck executando

Lubuntu)

Para conectar um HDD de 3,5" a energia necessária de 12 V pode ser fornecida por um pacote de add-on HDD de 3,5 polegadas que pode ser usado para alimentar o próprio Cubietruck também. Também é nova a opção de alimentar o Cubietruck a partir de baterias LiPo.

#### -Cubieboard 4

Em 4 de maio de 2014 a CubieTech anunciou o Cubieboard 4, o conselho também é conhecido como CC-A80. É baseado em um Allwinner A80 SoC (quad Cortex-A15, quad Cortex-A7 grande. LITTLE), substituindo assim a GPU mali por uma GPU PowerVR. O conselho foi oficialmente lançado em 10 de março de 2015.

SoC: Allwinner A80

CPU: 4x Cortex-A15 e 4x Cortex-A7 implementando ARM grande. POUCO

GPU: PowerVR G6230 (Rogue)

aceleração de vídeo: Uma nova geração de mecanismo de exibição que suporta H.265, codec de resolução 4K e saída simultânea de 3 telas

controlador de tela: desconhecido, suporta: microUSB 3.0 OTG

#### -Cubietruck Plus (Cubieboard 5)

A quinta versão tem o mesmo layout PCB e quase os mesmos recursos do CubieTruck.



SoC: Allwinner H8

CPU: ARM Cortex-A7 @ 2 GHz octa-core

GPU: PowerVR SGX544 @ 700 MHz

controlador de tela: Toshiba TC358777XBG,  
suporta HDMI 1.4 1080p e DisplayPort, sem  
suporte a LVDS

2 GiB DDR3

8 GB EMMC flash embutido, 1x slot microSD, 1x  
porta SATA 2.0 (Disco Rígido de 2,5") via ponte  
USB.

10/100/1000M RJ45 Gigabit Ethernet

Host USB 2x, 1x USB OTG, 1x CIR.

Áudio S/PDIF, fone de ouvido e HDMI, microfone  
e line-in através de tomada de 3,5 mm e  
microfone a bordo.

Wi-Fi (rádio duplo de 2,4 e 5 GHz) e Bluetooth a  
bordo com antena PCB

70 extended pins including I<sup>2</sup>C, SPI

Dimensões: 11 cm × 8 cm

## 1.9 Intel Edison

O Intel Edison é um computador-on-module que foi oferecido pela Intel como um sistema de desenvolvimento para dispositivos vestíveis e dispositivos de Internet das Coisas. O sistema foi inicialmente anunciado como sendo do mesmo tamanho e forma de um cartão SD e contendo uma CPU Intel Quark x86 de dois núcleos a 400 MHz comunicando via Bluetooth e Wi-Fi. Um anúncio posterior mudou a CPU para uma CPU Intel Atom dual-core de 500 MHz, e em setembro de 2014 uma segunda versão de Edison foi mostrada no IDF, que era maior e mais espessa que um cartão SD padrão.

O conselho foi descontinuado em 19 de junho de 2017. Seu lançamento foi anunciado na CES em janeiro de 2014. O CEO da Intel, Brian Krzanich, mostrou uma demonstração de um sistema de monitoramento de bebês (Nursery2.0) que foi criado usando Intel Edison. Ele também anunciou que a Língua Wolfram e a Matemática estarão disponíveis no Intel Edison e que o dispositivo será capaz de executar o Linux.

Em março de 2014, a Intel anunciou mudanças no projeto Intel Edison e a segunda versão do conselho foi apresentada em setembro de 2014. Suas dimensões são 35,5 x 25 x 3,9 mm,

com componentes em ambos os lados. O SoC principal da placa é um Intel Atom "Tangier" (Z34XX) de 22 nm que inclui dois núcleos Atom Silvermont rodando a 500 MHz e um núcleo Intel Quark a 100 MHz (para executar OIS ViperOS). O SoC tem 1 GB de RAM integrado no pacote. Há também 4 GB de flash eMMC a bordo, Wi-Fi, Bluetooth 4 e controladores USB. A placa tem conector denso de 70 pinos (Hirose DF40) com USB, SD, UARTs, GPIOs. O preço do dispositivo é de cerca de 50 USD. Ele executa o Yocto Linux com suporte ao desenvolvimento para Arduino IDE, Eclipse (C, C++, Python) e Intel XDK (NodeJS, HTML5).

### Conector de interface

O conector do Intel Edison é um conector "cabeçalho" da série DF40 de 70 pinos. (Número da peça Hirose: DF40C-70DP-0.4V(51)). Exporta muitos sinais (USB, GPIOs, SPI, I<sup>2</sup>C, PWM, etc.). O conector Hirose de acasalamento em uma placa de expansão é o conector "receptáculo" e está disponível em três alturas diferentes (1,5 mm, 2,0 mm, 3,0 mm).

### Conselhos de desenvolvimento:

-Arduino board

A Intel lançou uma placa compatível com Arduino Uno (com apenas 4 pinos PWM em vez de 6) que

aceita o módulo Intel Edison. As revisões mais novas têm 6 pinos PWM.

Características de I/O da placa:

20 pinos de entrada/saída digitais, incluindo 6 pinos como saídas PWM

6 entradas analógicas

1 UART (Rx/Tx)

1 I<sup>2</sup>C

1 ICSP (Programação no sistema) cabeçalho de 6 pinos (SPI)

Conector de dispositivo Micro USB OR (via switch mecânico) conector USB de tamanho padrão dedicado Tipo-A

Dispositivo Micro USB (conectado ao UART)

Conector de cartão SD

Tomada de energia DC (entrada de 7 a 15VDC)

Placa de fuga intel

A Intel lançou uma placa de fuga que é o dobro da área do módulo Intel Edison e foi projetada para prototipagem com hardware e software de código aberto.

Expõe i/O nativo de 1,8 V do módulo Edison

Matriz de I/O de grade de 0,1" de pontos de solda através do furo

USB OTG com conector USB Micro Type-AB

Interruptor de alimentação USB OTG

Carregador de bateria

USB para dispositivo ponte UART com USB Micro

Conector tipo B

Entrada DC power supply (7 V – 15 V) entrada DC

A tabela abaixo lista os sinais do Módulo Edison que são encaminhados para o conector de quatro breakout (J17-J20). A figura abaixo mostra a localização de cada conector.

## 1.10 Intel Galileu

A Intel Galileo é a primeira de uma linha de placas de desenvolvimento certificadas pela Arduino com base na arquitetura Intel x86 e foi projetada para o fabricante e comunidades de educação. A Intel lançou duas versões de Galileo, conhecidas como Gen 1 e Gen 2. Essas placas de desenvolvimento às vezes são chamadas de "placas de fuga", o conselho foi descontinuado em 19 de junho de 2017.

A Intel Galileo combina a tecnologia Intel com o suporte para cartões de expansão de hardware prontos Arduino (chamados "escudos") e o ambiente de desenvolvimento de software e bibliotecas Arduino. A placa de desenvolvimento executa um sistema operacional Linux de código aberto com as bibliotecas de software Arduino, permitindo o reuso do software existente, chamado "esboços". O esboço é executado toda vez que o tabuleiro é alimentado. O Intel Galileo pode ser programado através do SISTEMA OPERACIONAL X, Microsoft Windows e Linux. A placa também foi projetada para ser compatível com hardware e software com o ecossistema de escudos Arduino.

A Intel Galileo apresenta o Intel Quark SoC X1000, o primeiro produto da família de tecnologia Intel Quark de produtos de baixo padrão e pequenos núcleos. O Intel Quark representa a tentativa da Intel de competir dentro de mercados como Internet das Coisas e computação vestível. Projetado na Irlanda, o Quark SoC X1000 é uma CPU de conjunto de instruções compatível com 32 bits, single core, single-thread, Pentium (P54C/i586), operando a velocidades de até 400 MHz. O Quark é visto por alguns como a resposta da Intel ao ARM, o design do processador apresentado em smartphones e outros computadores de placa única.

A uma velocidade de relógio de 400 MHz, juntamente com 256 Mb de RAM DDR3 e memória flash de 8 Mb, o Galileu é muito mais poderoso do que as placas Arduino concorrentes. O Mega 2560, por exemplo, tem uma velocidade de relógio de 16 MHz, 8 Kb RAM e memória flash de 256 Kb. Seria mais apropriado comparar o Galileu com outro computador de placa única, como o Raspberry Pi. A última iteração, o Pi 3 Modelo B, substituiu o Modelo B Pi 2 em fevereiro de 2016. É mais poderoso que o Galileu Gen 2 mais antigo, com uma CPU de 1,2 GHz e 1 Gb de RAM. O Pi, no entanto, não tem nenhuma memória flash.

Ambas as placas galileu apoiam o ecossistema de escudos Arduino. Ao contrário da maioria das placas Arduino, as placas Intel suportam escudos 3.3V e 5V. O conselho de desenvolvimento da Intel vem com várias interfaces de I/O padrão do setor de computação. O suporte para pci express significa que as placas Wifi, Bluetooth ou GSM podem ser conectadas à placa. Também permite o uso de unidades de estado sólido com o Galileu. O suporte 10/100 Mbit Ethernet permite que a placa seja conectada a uma LAN. Ele também permite acessar o shell Linux. As placas suportam ainda o Micro SD, o que significa que o armazenamento disponível pode ser estendido em até 32 Gb. Outras interfaces de I/O incluem ACPI, dispositivo USB 2.0 e portas de host USB EHCI/OHCI, UART de alta velocidade, porta serial RS-232, flash NOR de 8 MB programável e uma porta JTAG para depuração fácil.

Embora o Galileu tenha enviado com Linux, era possível ter uma versão personalizada do Windows tanto na Gen 1 quanto na Gen 2. Este suporte foi, no entanto, suspenso pela Microsoft em 30 de novembro de 2015. A Microsoft citou preocupações de hardware, com alguns especificamente atribuindo-o à baixa velocidade do relógio do Galileu.



O Galileu suporta o Arduino IDE rodando no topo de uma pilha de software Linux não modificada, suportada por uma cadeia de ferramentas de código aberto comum. A placa vem pré-carregada com uma imagem SPI do Linux. Embora esta versão (Yocto 1.4 Poky Linux) tenha recursos muito limitados (por exemplo, não inclui um módulo Wi-Fi), não requer nenhum dispositivo de armazenamento para ser adicionado. A Intel também fornece versões mais funcionais do Linux para as placas. A imagem "SD-Card" pode ser baixada e carregada na placa através de um cartão Micro SD. Inclui, entre uma infinidade de módulos, um módulo Wi-Fi, suporte para OpenCV para habilitar visão computacional, ALSA para processamento de som e node.js para recursos JavaScript. Uma versão de DevKit IoT mais avançada também está disponível para permitir projetos complexos de IoT, adicionando, por exemplo, suporte para OpenCV-Python.

O Raspberry Pi, assim como a maioria das placas de Arduino, não tem um relógio em tempo real a bordo. As placas Galileu têm um relógio em tempo real, exigindo apenas uma bateria de célula de moeda 3V. As placas podem, portanto, manter o tempo preciso sem estar conectados a uma fonte de energia ou internet.

O Galileu pode ser visto como verdadeiramente de código aberto, já que tanto os esquemas quanto o código-fonte estão disponíveis gratuitamente para download sem um contrato de licença de software. No entanto, alguns argumentaram que o hardware não deveria ser designado de código aberto se o núcleo do processador também não for feito de código aberto.

## Uso

A característica essencial de placas de desenvolvimento como a Galileu é a capacidade de criar projetos personalizados. Graças à natureza de código aberto do Galileu (e do ecossistema Arduino em geral), instruções para vários projetos podem ser encontradas online. Alguns exemplos são:

Um alarme de roubo, que requer um Galileu, uma campainha e um sensor de proximidade. Uma estação meteorológica simples usando um Galileu e um sensor DHT11 (que mede a temperatura e a umidade).

O Relógio de Leitura Sigma. Este projeto avançado combina uma galileu Gen 2, tinta e 3D para criar um e-readervestível.

Greeny the Smart Greenhouse também é um projeto mais avançado. Um Galileo Gen 2, um Arduino Uno, vários componentes eletrônicos, lâmpadas, uma bomba d'água e uma caixa de

acrílico são usados para construir uma mini estufa automatizada e monitorada remotamente.

### *Vendas e adoção*

A Intel não publica dados de vendas sobre seus produtos.

Em um esforço para impulsionar o ecossistema de sua arquitetura Quark, a Intel doou 50.000 Galileu Gen 1 quando foi lançada. Em 2014, a Microsoft também distribuiu placas da Galileu para pessoas que se inscreveram em seu programa de IoT.

Em 30 de novembro de 2015, a Microsoft suspendeu o suporte à Galileu. Embora não esteja claro que efeito isso teve nos números de vendas das placas, isso significava que os desenvolvedores que criavam projetos para o Windows 10 IoT Core da Microsoft tiveram que se mudar para Raspberry Pi 2 ou 3.

Em 16 de junho de 2017, a Intel anunciou que a 'Fim da Vida' e a última data de envio para a linha Galileu é 16 de dezembro de 2017.

### *Diferença entre Gen 1 e Gen 2*

Intel Galileo Gen 2 É semelhante ao Gen 1 com as seguintes alterações:

- + Substitui a porta do console RS-232 (tomada de áudio) por um cabeçalho USB TTL UART de 1x6 pinos 3.3V
- + Adiciona modulação de largura de pulso de 12 bits (PWM)
- + Redirecionamento UART1 do console para cabeçalhos Arduino\*
- + Capacidade de power over Ethernet (PoE)  
(Requer instalação do módulo de energia Silvertel Ag9712-2BR/FL)
- + Um sistema de regulação de energia que aceita fontes de energia de 7V a 15V.
- + A linha de controle PWM melhorada significa uma resolução mais fina para o controle de movimento.

## 1.11 Gumstix

Gumstix é uma multinacional americana com sede em Redwood City, Califórnia. Desenvolve e fabrica pequenas placas de sistema comparáveis em tamanho a uma vara de goma. Em 2003, quando estava totalmente funcional, ele usou o SISTEMA de arquitetura ARM em um chip (SoC) e um sistema operacional baseado no kernel Linux 2.6. Tem uma ferramenta online chamada Geppetto que permite que os usuários desenhem suas próprias placas. Em agosto de 2013, iniciou um serviço de financiamento coletivo para permitir que um grupo de usuários que desejam obter um design personalizado fabricado para compartilhar os custos de configuração.

## 1.12 Hawkboard

O Hawkboard é um computador de placa única de baixo custo e baixo custo baseado no Texas Instruments OMAP-L138. Juntamente com o uso do processador OMAP ARM9, ele também tem um ponto flutuante DSP. É uma plataforma de desenvolvimento apoiada pela comunidade. A partir da data, o projeto Hawkboard está fechado por causa de um problema de hardware comum.

## 1.13 IGEPv2

A placa IGEPv2 é um computador de placa única de baixa potência e sem ventilador baseado na série OMAP 3 (também conhecida como Cortex-A8) de processadores compatíveis com ARM. É desenvolvido e produzido pela empresa espanhola ISEE e é a segunda plataforma IGEP da série. O IGEPv2 é hardware aberto, licenciado sob uma licença não relatada da Creative Commons Attribution-Non Commercial-ShareAlike 3.0.

Especificações:

Pacote no pacote Memória/processador

Texas Instruments OMAP3530 ou DM3730

processador multicore

CPU ARMv7 Cortex-A8 de 720 MHz (OMAP3530)

ou 1 GHz (DM3730) ARMv7 Cortex-A8

Coprocessador NEON SIMD

110 MHz (OMAP3530) ou 200 MHz (DM3730)

Imagination Technologies PowerVR SGX530

núcleo gráfico

IVA2.2 imagem, vídeo, subse system acelerador  
de áudio

520 MHz (OMAP3530) ou 800 MHz (DM3730)

TMS320C64x+ Núcleo DSP

512MB de memória flash NAND

512MB de LPDDR SDRAM @ 200 MHz

## Conexões periféricas

Mini AB USB 2.0 Porta hospedeira/escravo OTG

Porta de host USB 2.0 tipo A

Porta DVI-D fora usando conector HDMI

slot microSD com suporte para cartões SD e SDHC

Antena Integrada WiFi IEEE 802.11b/g e

Bluetooth 2.0

Ethernet 10/100 Mb

Estéreo padrão de 3,5 mm dentro e fora de tomadas

poder

5 V via conector DC de 3,5 mm de barril

(adaptador CA disponível)

Conector JST também suportado

## Outras Expansões

Dois LEDs programáveis para usuários bicolores

RS-485 com transceptor

UART, McBSP, McSPI, I2C, GPIO

Matriz de botões do teclado

depurar

Porta console RS-232

JTAG Interface

Dimensões: 93x65 mm (3,6x2,5 polegadas)



## Nvidia Drive

Nvidia Drive é uma plataforma de computador da Nvidia, destinada a fornecer funcionalidade de assistência a carros autônomos e motoristas alimentados por deep learning. A plataforma foi introduzida no Consumer Electronics Show (CES) em Las Vegas em janeiro de 2015. Uma versão aprimorada, o Drive PX 2 foi introduzido na CES um ano depois, em janeiro de 2016.

O primeiro dos chips autônomos da Nvidia foi anunciado na CES 2015, com base na microarquitetura da GPU Maxwell. O line-up consistia em duas plataformas:

### Unidade CX:

O Drive CX foi baseado em um único SoC Tegra X1 (System on a Chip) e foi comercializado como um computador de cabine digital, proporcionando um rico painel de instrumentos, navegação e experiência multimídia. Os primeiros comunicados de imprensa da Nvidia informaram que a placa Drive CX será capaz de transportar um Tegra K1 ou um Tegra X1.

### Unidade PX:

A primeira versão do Drive PX é baseada em dois SoCs Tegra X1, e foi uma plataforma inicial de desenvolvimento voltada para (semi-)carros de condução autônomos.

### *Baseado em Pascal*

As plataformas Drive PX baseadas na microarquitetura pascal GPU foram anunciadas pela primeira vez na CES 2016. Desta vez, apenas uma nova versão do Drive PX foi anunciada, mas em várias configurações.

### *Unidade PX 2:*

O Nvidia Drive PX 2 é baseado em um ou dois SoCs Tegra X2 onde cada SoC contém 2 núcleos Denver, 4 núcleos ARM A57 e uma GPU da geração Pascal. Existem duas configurações de placa do mundo real:

para AutoCruise:  $1 \times$  Tegra X2 + 1 GPU Pascal  
para AutoChauffeur:  $2 \times$  Tegra X2 + 2 GPU Pascal  
Há ainda a proposta da Nvidia para uma condução totalmente autônoma por meio da combinação de vários itens da variante da placa AutoChauffeur e da conexão dessas placas usando, por exemplo, UART, CAN, LIN, FlexRay,

USB, 1 Gbit Ethernet ou 10 Gbit Ethernet. Para qualquer design de PCB personalizado derivado, a opção de vincular os processadores Tegra X2 através de alguma ponte de ônibus PCIe está disponível ainda mais, de acordo com diagramas de blocos de placa que podem ser encontrados na web.

Todos os veículos da Tesla Motors fabricados a partir de meados de outubro de 2016 incluem um Drive PX 2, que será usado para processamento de rede neural para permitir o piloto automático aprimorado e a funcionalidade completa de condução autônoma. Outras aplicações são o Roborace. Desmontando a unidade de controle baseada na Nvidia de um carro recente da Tesla mostrou que um Tesla estava usando um Drive PX 2 AutoCruise modificado, com uma GPU GP106 adicionada como um Módulo MXM. As marcas de chip deram fortes dicas para o Tegra X2 Parker como o SOC da CPU.

### *Volta baseado*

Sistemas baseados na microarquitetura volta GPU foram anunciados pela primeira vez na CES 2017

### *Unidade PX Xavier*

O primeiro sistema Drive PX baseado em Volta foi anunciado na CES 2017 como o Xavier AI Car Supercomputer. Foi reapresentado na CES 2018 como Drive PX Xavier. Relatórios iniciais do SoC Xavier sugeriram um único chip com poder de processamento semelhante ao sistema Drive PX 2 Autochauffeur. No entanto, em 2017, o desempenho do sistema baseado em Xavier foi posteriormente revisado para cima, para 50% maior que o sistema Drive PX 2 Autochauffeur. Drive PX Xavier deve entregar 30 TOPS INT8 de desempenho enquanto consome apenas 30 watts de potência. Isso se espalha por duas unidades distintas, a iGPU com 20 TOPS INT8 conforme publicado mais cedo e o DLA recém-introduzido, recém-introduzido, que forneceu um adicional de 10 TOPS INT8.

### *Unidade PX Pegasus*

Em outubro de 2017, a Nvidia e empresas parceiras de desenvolvimento anunciaram o sistema Drive PX Pegasus, baseado em dois dispositivos Xavier CPU/GPU e duas GPUs de geração pós-Volta (Turing). As empresas afirmaram que o sistema Drive PX de terceira geração seria capaz de condução autônoma nível 5, com um total de 320 TOPS INT8 de potência computacional de IA e um TDP de 500 Watts.

## 1.15 Nvidia Jetson

Nvidia Jetson é uma série de placas de computação embarcadas da Nvidia. Os modelos Jetson TK1, TX1 e TX2 carregam um processador Tegra (ou SoC) da Nvidia que integra uma unidade central de processamento de arquitetura ARM (CPU). Jetson é um sistema de baixa potência e foi projetado para acelerar aplicações de aprendizado de máquina.

Hardware:

A família Jetson inclui as seguintes placas:

No final de abril de 2014, a Nvidia enviou a placa de desenvolvimento Nvidia Jetson TK1 contendo um SoC Tegra K1 na variante T124 e executando o Ubuntu Linux.

A placa de desenvolvimento Nvidia Jetson TX1 possui um Tegra X1 do modelo T210.

A placa Nvidia Jetson TX2 possui um Tegra X2 de microarquitetura GP10B (SoC tipo T186 ou muito semelhante). Esta placa e a plataforma de desenvolvimento associada foi anunciada em março de 2017 como um design de placa compacta para cenários de baixa potência, por exemplo, para o uso em drones de câmera menor. Uma matriz descrevendo um conjunto de modos de desempenho foi fornecida pela mídia junto

com isso. Mais uma variante TX2i, considerada robusta e adequada para casos de uso industrial, é mencionada.

O Nvidia Jetson Xavier foi anunciado como um kit de desenvolvimento no final de agosto de 2018. Indicações foram dadas de que uma aceleração de 20x para certos casos de aplicação em comparação com dispositivos antecessores deve ser esperada, e que a eficiência de energia do aplicativo é 10x melhorada.

O Nvidia Jetson Nano foi anunciado como um sistema de desenvolvimento em meados de março de 2019. O mercado pretendido é para robótica hobbyist devido ao baixo preço. As especificações finais expõem a placa sendo uma espécie de versão otimizada e despojada de energia do que um sistema Tegra X1 completo significaria. Comparando com mais detalhes apenas metade dos núcleos de CPU (apenas 4x A57 @ 1,43 GHz) e GPU (128 núcleos de geração Maxwell @ 921 MHz) estão presentes e apenas metade da RAM máxima possível está anexada (4 GB LP DDR4 @ 64 bit + 1,6 GHz = 25,6 GB/s) enquanto o interfacing disponível ou utilizável é determinado pelo design da placa base e é mais objeto de decisões de implementação e especificidades em um design específico do usuário final para um caso de aplicativo.

## Software

Vários sistemas operacionais e software podem ser capazes de executar na série jetson board.

### Linux

JetPack é um Kit de Desenvolvimento de Software (SDK) da Nvidia para sua série de placas Jetson. Ele inclui o sistema operacional Linux for Tegra (L4T) e outras ferramentas. A página oficial de download da Nvidia tem uma entrada para o JetPack 3.2 (carregado lá em 2018-03-08) que afirma:

JetPack 3.2 adiciona suporte para a imagem Linux para Tegra r28.2 para o Jetson OS. Ele é embalado com versões mais recentes do Tegra System Profiler, TensorRT e cuDNN da última versão. RedHawk Linux é um RTOS de alto desempenho disponível para a plataforma Jetson, juntamente com ferramentas de desenvolvimento em tempo real associadas ao NightStar, aprimoramentos cuda/gpu e uma estrutura para simulações de hardware-em-loop e homem-no-loop.

### QNX

O sistema operacional QNX também está disponível para a plataforma Jetson, embora não seja amplamente anunciado. Há relatos de sucesso de instalação e execução de pacotes QNX específicos em certas variantes de placa Nvidia

Jetson. Ou seja, o pacote qnx-V3Q-23.16.01 que está aparentemente em partes baseadas na distribuição Vibrante Linux da Nvidia é relatado para ser executado na placa Jetson TK1 Pro.



## 1.16 ODROID

O ODROID é uma série de computadores de bordo único e tablets criados pela Hardkernel Co., Ltd., localizada na Coreia do Sul. Mesmo que o nome ODROID seja um portmanteau de open + Android, o hardware não está realmente aberto porque algumas partes do design são retidas pela empresa. Muitos sistemas ODROID são capazes de executar não apenas android, mas também distribuições Linux regulares.

### Hardware

Vários modelos de ODROID's foram lançados pela Hardkernel. A primeira geração foi lançada em 2009, seguida por modelos de maior especificação.

Os modelos C apresentam um sistema Amlogic em um chip (SoC), enquanto os modelos XU possuem um SoC Samsung Exynos. Ambos incluem uma cpu (Central processing uniting uniting) arm e uma unidade de processamento gráfico (GPU) em chips. As arquiteturas da CPU incluem ARMv7-A e ARMv8-A, uma memória de placa varia de 1 GB de RAM a 4 RAM GiB. Secure Digital Os cartões SD são usados para armazenar o sistema operacional e programar memória nos

tamanhos SDHC ou MicroSDHC. A maioria das placas tem entre três e cinco slots USB 2.0 ou 3.0 mistos, saída HDMI e uma tomada de 3,5 mm. A saída de nível mais baixo é fornecida por uma série de pinos de entrada/saída (GPIO) de uso geral que suportam protocolos comuns como I<sup>2</sup>C. Os modelos atuais possuem porta Gigabit Ethernet (8P8C) e soquete de módulo eMMC.

## 1.17 OLinuXino

OLinuXino é um computador de placa única de hardware aberto capaz de executar Android ou Linux projetado pela OLIMEX Ltd na Bulgária. O objetivo do projeto era projetar o quadro Linux de nível industrial diy amigável que todos podem reproduzir em casa. Ele aproveita componentes de solda manual amplamente disponíveis que são razoáveis para comprar em quantidades baixas, alojados em pacotes TQFP. Os arquivos CAD do projeto estão hospedados no GitHub, permitindo que todos os estudem e personalizem de acordo com suas necessidades. Inicialmente OLinuXino foi projetado com EAGLE. Em março de 2016, as primeiras placas projetadas com a KiCad ficaram disponíveis quando a OLIMEX Ltd anunciou planos para mudar o desenvolvimento para ferramentas CAD de código aberto.

### -iMX233

Linha do tempo de desenvolvimento iMX233-OLinuXino

Início do desenvolvimento 7 de março de 2012

Roteamento PCB completo 23 de março de 2012

Primeiros 10 protótipos disponíveis 17 de abril de 2012

### -A13

A empresa chinesa Allwinner lançou em abril de 2012 o SoC Cortex-A8 no pacote TQFP, isso foi detectado imediatamente pelos desenvolvedores da OLinuXino e eles começam a trabalhar na placa OLinuXino com base no A13 Três placas OLinuXino com processador A13 foram lançadas:

Variantes A13-OLinuXino

A13...      OLinuXino-MICRO      OLinuXino

OLinuXino-WIFI

CPU Allwinner A13 SoC com Cortex-A8 @ 1GHz

Allwinner A13 SoC com Cortex-A8 @ 1GHz

Allwinner A13 SoC com Cortex-A8 @ 1GHz

Gpu Mali-400    Mali-400    Mali-400

carneiro    256 MiB (128 Mbit x 16)    512 MiB (2  
x 256Mbit x 8)    512 MiB (2 x 256Mbit x 8)

### -A10S

Em novembro de 2012, a Allwinner lançou um novo processador A10S com processador HDMI e Ethernet e dual-core A20. O A13 não tem capacidade nativa de Ethernet, então o processador A10S foi escolhido para novas placas OLinuXino.

Variantes A10S-OLinuXino

Nome da placa    A10S-OLinuXino-MICRO / A10S-  
OLinuXino-MICRO-4GB

CPU Processador Cortex-A8 A10S @ 1GHz  
Gpu Mali-400, NEON  
carneiro 512 MB  
armazenamento MicroSD SD/MMC  
Versão MICRO-4GB tem memória NAND Flash de  
4 GB  
Saída de vídeo HDMI com protetores ESD  
Conector LCD compatível com módulos LCD  
Olimex 4.3, 7.0, 10.1" Saída de TV composta no  
conector (não povoado)

-A20

A20-OLinuxino Variants

A20-OLinuxino-	Micro	MICRO-4GB
lima	LIMÃO-4GB	LIME2 LIME2-
n4GB	LIME2-n8GB	LIME2-e4GB

CPU Allwinner A20 arm de dois núcleos Cortex-A7 @ 1GHz

Gpu GPU Mali 400 dual-core

carneiro 1 GB DDR3 512 MB DDR3 1 GB  
DDR3

A64

A64-OLinuxino Variants

A64-Olinuxino-	1G0G	1G4GW	2G16G-IND
----------------	------	-------	-----------

CPU Allwinner A64 - 1,2 GHz Quad-Core ARM

Cortex-A53 64 bits Allwinner A64 - 1,2 GHz

Quad-Core ARM Cortex-A53 64 bits Allwinner

A64 - 1,2 GHz Quad-Core ARM -Cortex-A53 64  
bits

Gpu	Mali400 MP2	Mali400 MP2	Mali400 MP2
carneiro	1GB DDR3L @ 672Mhz	1GB DDR3L @ 672Mhz	2GB DDR3L @ 672Mhz
armazenamento	Conector de cartão MicroSD para cartões de até 32GB		
	Conector de cartão MicroSD para cartões de até 32GB Memória eMMC de 4 GB		
	Conector de cartão MicroSD para cartões de até 32GB Memória eMMC de 16 GB		

Sistemas operacionais

Suporte oficial:

Debian

andróide

terceiros:

Armbian

Arch Linux ARM

## 1.18 PandaBoard

O PandaBoard foi uma plataforma de desenvolvimento de computador de placa única de baixa potência baseada no sistema Texas Instruments OMAP4430 em um chip (SoC). O conselho está disponível ao público pelo preço subsidiado de US\$174 desde 27 de outubro de 2010. É uma plataforma de desenvolvimento apoiada pela comunidade. O PandaBoard ES é uma versão mais recente baseada no SoC OMAP4460, com a CPU e a GPU funcionando a taxas de relógio mais altas. Assim como seu antecessor, é uma plataforma de desenvolvimento apoiada pela comunidade.

### Recursos:

O SoC OMAP4430 no PandaBoard possui uma CPU ARM Cortex-A9 MPCore de 1 GHz dual-core de 1 GHz, uma GPU PowerVR SGX540 de 304 MHz, acelerador de hardware multimídia IVA3 com um DSP programável e 1 GiB de SDRAM DDR2. O PandaBoard ES usa um SoC mais novo, com uma CPU dual-core de 1,2 GHz e GPU de 384 MHz. O armazenamento persistente primário é através de um slot de cartão SD permitindo que cartões SDHC de até 32 GB sejam usados. A placa inclui ethernet 10/100 com fio, bem como conectividade Ethernet e Bluetooth sem fio. Seu

tamanho é ligeiramente maior que o fator de forma etx/XTX computer em 4 em  $\times$  4,5 em (100 mm  $\times$  110 mm). A placa pode produzir sinais de vídeo através de interfaces DVI e HDMI. Ele também tem conectores de áudio de 3,5 mm. Possui duas portas usb host e uma porta USB On-The-Go, suportando USB 2.0.

### *Sistemas operacionais*

O dispositivo executa o kernel Linux, com distribuições tradicionais ou o ambiente de usuário Android ou Mozilla Firefox OS. Versões otimizadas do Android e Ubuntu estão disponíveis na Fundação Linaro. Linaro selecionou o PandaBoard para ser uma das plataformas de hardware que eles suportam com imagens de compilação mensais.

OpenBSD suporta PandaBoard. FreeBSD adicionou suporte ao PandaBoard em agosto de 2012.

O Genode Operating System Framework adicionou suporte na versão 12.05 (maio de 2012). Uma versão do RISC OS 5 é desenvolvida ativamente.

QNX Neutrino 6.5.0 SP1 e 6.6.0 possuem Pacotes de Suporte de Placa para o PandaBoard e PandaBoard ES.



## *Gráficos*

O PandaBoard tem um processador gráfico SGX540 integrado e fornece saída HDMI de 1080p. Esta GPU suporta OpenGL ES 2.0, OpenGL ES 1.1, OpenVG 1.1 e EGL 1.3.

A situação para linux - x11 utilizando bibliotecas de pontos flutuantes de hardware é que o hardware da GPU SGX540 do PowerVR é inutilizável sem um driver de GPU. Além disso, o PowerVR não liberará a documentação para que um driver de código aberto possa ser produzido. Tudo isso se soma ao hardware da GPU estar indisponível, de modo que os recursos acima mencionados, é claro, não funcionarão. Para ser perfeitamente claro, um Pandaboard es não vai reproduzir nenhum vídeo de baixa qualidade, então a saída de 1080p através do HDMI é certamente e comprovadamente não possível.

Devido ao PowerVR tornar o motorista indisponível, e reter a documentação no hardware da GPU, a única alternativa é o difícil e ineficiente método de engenharia reversa para desenvolver um driver de GPU. Um esforço foi iniciado em julho de 2012, mas a partir de junho de 2013 não há progresso visível.

O projeto Linaro Linux tinha um driver de GPU de ponto flutuante do software Linux x11 disponível, mas todos os esforços atuais com arm Linux parecem estar utilizando as bibliotecas de

pontos flutuantes de hardware. Os sistemas de ponto flutuante macio/duro não são compatíveis.

### Relógio:

O PandaBoard tem um relógio em tempo real, mas não tem uma bateria para economizar tempo quando a energia é removida. Como alternativa, um relógio de software pode definir o tempo de relógio na inicialização com base no tempo da última modificação no sistema de arquivos para que os tempos armazenados em arquivos sejam mais razoáveis. O NTP pode definir a data e a hora corretas se o PandaBoard tiver acesso à rede de um servidor NTP.

### Produtos similares:

Raspberry Pi é um Computador de placa única usando um núcleo ARM11 mais antigo com uma GPU mais poderosa com hardware acelerado de 1080p decodificação de vídeo acelerada de H.264, significativamente mais barato.

Cotton Candy é um computador de prancha única na vara. Placa Falcão SBC OMAP de baixa potência com SATA & VGA fora.

Os COMs Gumstix Overo usam o OMAP3503 ou o OMAP3530 para fornecer uma linha completa de produtos compatíveis com BeagleBoard para uso hobbista, robótico e comercial.

CuBox - Computador de desktop/nettop Marvell de baixa potência.

BeagleBoard - Semelhante ao PandaBoard, mas usando OMAP3530 ou OMAP3730, conector JTAG e um dos conectores de expansão é o mesmo.

BeagleBone - Um conselho de desenvolvimento baseado em Sitara.

Placas de expansão

Kit de exibição LCD BeadaFrame 7"

Tela LCD TFT de 7" 800x480

Controle de backlight pwm

Tela de toque resistiva

Goleiro do tempo RTC

Estrutura plástica

## 1.19 Pine64

Pine64 é uma organização que projeta, fabrica e vende computadores de placa única, notebooks e smartphones.

### História

Pine64 inicialmente operava como Pine Microsystems Inc. (Fremont, Califórnia), fundada pela TL Lim, a inventora da série popbox e pipoca hour de players de mídia vendidos sob as marcas Syabas e Cloud Media.

Em 2015, a Pine Microsystems ofereceu seu primeiro produto, o Pine A64, um computador de placa única projetado para competir com o popular Raspberry Pi tanto em potência quanto em preço. O A64 foi financiado pela primeira vez através de uma unidade de crowdfunding do Kickstarter em dezembro de 2015, que arrecadou mais de US\$ 1,7 milhão. O projeto Kickstarter foi ofuscado por atrasos e problemas de envio. A página original do Kickstarter referia-se à Pine64 Inc. com sede em Delaware, mas todos os dispositivos para a campanha kickstarter foram fabricados e vendidos pela Pine Microsystems Inc. com sede em Fremont, Califórnia.

Em janeiro de 2020, a Pine Microsystems Inc. foi dissolvida enquanto a Pine Store Limited foi incorporada em 5 de dezembro de 2019 em Hong

Kong. A partir do final de 2020, o contrato de forma padrão de pine64.com vincula todas as encomendas às leis da Malásia, enquanto os produtos são enviados de armazéns em Hong Kong e Shenzhen, RPC.

### *Dispositivos*

Depois que as encomendas iniciais do Kickstarter para os computadores de placa única Pine A64 foram satisfeitas, a empresa passou a criar vários sucessores e, mais tarde, também adicionou notebooks e um smartphone à família "Pine".

### *Computadores de placa única*

As placas originais do Pine A64 lançadas em 2016 são alimentadas por um sistema Allwinner A64. Possui um processador Cúbico De 1,2 GHz Quad-Core ARM Cortex-A53 de 64 Bits, uma unidade de processador gráfico ARM Mali de 400 MP2, uma porta HDMI 1.4a, um slot MicroSD, duas portas USB 2.0 e uma porta Ethernet de 100 Megabit. A placa A64 tem apenas 512 megabytes de RAM, as versões de 1 GB e 2 GB são rotuladas como "Pine A64+". Enquanto o modelo de 512 MB só funciona com distribuições Arch Linux e Debian GNU/Linux como Armbian, o A64+ com mais memória também pode executar outros sistemas operacionais, incluindo Android, Remix

OS, Windows 10, FreeBSD, e Ubuntu. Os módulos de armazenamento eMMC opcionais podem ser conectados a cabeçalhos especiais na placa.

Um módulo de computação chamado SOPINE A64 foi introduzido em janeiro de 2017. Ele possui o mesmo sistema-on-chip que o Pine A64, mas montado em uma placa fator de forma SODIMM DDR3 sem os conectores USB/HDMI/Ethernet. Compete com os Módulos de Computação Raspberry Pi. Pine64 vende um "Clusterboard" com um interruptor Gigabit Ethernet de 8 portas embutido que pode ser usado para construir um sistema de cluster de até sete módulos SOPINE. Uma revisão da Hackaday observou problemas com qualidade de produção, software e suporte ao usuário.

2017 também viu a adição de uma versão "Oferta de Longo Prazo" (LTS) das placas Pine A64/A64+ chamada "Pine A64/A64(+)- LTS". As versões LTS são idênticas ao A64/A64+, mas são garantidas para estar disponíveis até o ano de 2022 a um custo ligeiramente maior.

Em julho de 2017, a empresa adicionou uma nova linha de computadores de placa única baseados em SoCs Rockchip. O ROCK64 possui um processador Desativo Arm Arquequia RK3328

Quad-Core A53 de 64 bits, uma GPU Mali-450MP2 capaz de reproduzir vídeos 4K HDR, 1/2/4 Gigabytes de RAM, duas portas USB 2.0 e uma USB 3.0, uma porta HDMI 2.0, uma porta Gigabit Ethernet, um slot MicroSD e várias outras portas periféricas.

Seu irmão maior, o ROCKPro64, é baseado em um Rockchip RK3399 Hexa-Core (duplo ARM Cortex-A72 e quad ARM Cortex A53) processador de 64 Bits. Possui uma GPU Quad-Core Mali T-860 e, além das portas USB/Ethernet/HDMI/MicroSD padrão, também possui uma interface eDP e um slot PCI Express x4 aberto. Um PCI Express opcional para adaptador Dual SATA-II e um módulo Wi-Fi opcional são oferecidos por Pine64.

Em 2019, uma nova diretoria baseada em Allwinner foi adicionada como concorrente direta ao Raspberry Pi 3 Model B+. O Pine H64 é baseado no processador Allwinner H6 Quad-Core ARM Cortex A53 de 64 Bits. Possui uma GPU Mali T-722, dois ou três Gigabytes de RAM, duas portas USB 2.0 e uma USB 3.0, uma porta HDMI 2.0, a bordo de Wi-Fi 802.11n, uma porta Gigabit Ethernet, um slot MicroSD e várias outras portas periféricas.

## *Notebooks*



Em novembro de 2016, foi anunciado o Pinebook, um netbook construído em torno de um Allwinner A64 SoC com 2 GB de RAM e um módulo eMMC de 16 GB. Os comentários de pré-lançamento no Make escreveram que o analógico mais próximo do A64 era duas a três vezes o preço do A64, e que o A64 continuou a tendência do Raspberry Pi de quebrar barreiras para os engenheiros. A produção começou em abril de 2017. O Pinebook só pode ser obtido através de um sistema de construção por encomenda, potenciais compradores têm que esperar semanas ou até meses por um código de pedido que, em seguida, tem que ser resgatado dentro de 72 horas. O hardware tem preço de 99 US-\$, mas devido a uma taxa de envio de US\$ 30 e impostos de importação dependentes do país, o preço final é mais alto.

O Pinebook foi notavelmente usado pela equipe do KDE para melhorar o plasma em desktops ARM. Em uma revisão do hardware final por Linux.com, o revisor ficou surpreso com sua capacidade de ter o ambiente de desktop Mate completo, embora lento, a preço do A64. Os benchmarks da Phoronix indicaram desempenho semelhante da CPU a um Raspberry Pi 3.

Em julho de 2019, a empresa anunciou o PineBook Pro, um netbook baseado em torno do



Rockchip RK3399 SoC que também é usado no ROCKPro64. O sistema de pré-encomenda entrou em operação em 25 de julho de 2019. O dispositivo tem preço de 199 US-\$, embora o preço final após o envio e os impostos de importação seja maior. Em 15 de março de 2020, foi anunciado que o PineBook Pro será enviado com o Arch Linux baseado no Manjaro Linux como o sistema operacional padrão.

### *Smartphone*

A partir de 2019, Pine64 está trabalhando em um smartphone Linux, PinePhone, usando um sistema arm cortex-a53 de 64 bits quad-core em um chip (SoC). O objetivo é que o telefone seja compatível com qualquer kernel Linux principal e "suporte projetos Linux-on-Phone existentes e bem estabelecidos", como um smartphone desenvolvido pela comunidade. Após um lançamento inicial do BraveHeart para adotantes iniciais em fevereiro de 2020, a empresa continuou lançando Community Editions que melhoram gradualmente o design. O suporte da comunidade tem sido muito bom, com 17 SO diferentes já lançados para o dispositivo.

### Smartwatch

Artigo principal: PineTime

Em setembro de 2019, a Pine64 anunciou o smartwatch PineTime. É destinado como uma plataforma de smartwatch de desenvolvimento de software orientada para a comunidade e posicionado como um dispositivo complementar ao PinePhone.

## Tablet

Artigo principal: PineTab

Em maio de 2020, pine64 anunciou o tablet PineTab, com teclado retroiluminado destacável opcional. É um tablet de 10" baseado na mesma tecnologia do PinePhone, mas sem o modem e kill switches desse modelo.

## Adapteva

Adapteva é uma empresa de semicondutores fabless com foco em baixo poder muitos projetos de microprocessadores principais. A empresa foi a segunda empresa a anunciar um design com 1.000 núcleos de processamento especializados em um único circuito integrado.

A Adapteva foi fundada em 2008 com o objetivo de trazer um avanço de dez vezes no desempenho de ponto flutuante por watt para o mercado de dispositivos móveis. Os produtos são baseados em sua instrução múltipla Epiphany, arquitetura de múltiplos dados (MIMD) e seu projeto Parallella Kickstarter promovendo "um

supercomputador para todos" em setembro de 2012. O nome da empresa é uma combinação de "adaptar" e a palavra hebraica "Teva" que significa natureza.

### *História*

Adapteva foi fundada em março de 2008, por Andreas Olofsson. A empresa foi fundada com o objetivo de trazer um avanço de 10× na eficiência energética de processamento de pontos flutuantes para o mercado de dispositivos móveis. Em maio de 2009, Olofsson tinha um protótipo de um novo tipo de arquitetura de computador multi-core massivamente paralela. O protótipo inicial foi implementado em 65 nm e tinha 16 núcleos de microprocessadores independentes. Os protótipos iniciais permitiram que a Adapteva garantisse US\$ 1,5 milhão em financiamento da série A da BittWare, uma empresa de Concord, New Hampshire, em outubro de 2009.

O primeiro produto de chip comercial da Adapteva começou a ser amostrado para os clientes no início de maio de 2011 e logo em seguida anunciou a capacidade de colocar até 4.096 núcleos em um único chip.

A Epifania III, foi anunciada em outubro de 2011 utilizando processos de fabricação de 28 nm e 65 nm.

## Produtos

A principal família de produtos da Adapteva é a arquitetura mimd multi-core escalável epifania. A arquitetura Epifania poderia acomodar chips com até 4.096 microprocessadores fora de ordem RISC, todos compartilhando um único espaço de memória plana de 32 bits. Cada processador RISC na arquitetura Epifania é superscalar com  $64\times$  arquivo de registro unificado de 32 bits (inteiro ou de precisão única) operando até 1 GHz e capaz de 2 GFLOPS (de precisão única). Os processadores RISC da Epiphany usam uma arquitetura de conjunto de instruções personalizada (ISA) otimizada para ponto flutuante de precisão única, mas são programáveis em alto nível ANSI C usando uma cadeia de ferramentas GNU-GCC padrão. Cada processador RISC (em implementações atuais; não fixado na arquitetura) tem 32 KB de memória local. Código (possivelmente duplicado em cada núcleo) e espaço empilhilha deve estar nessa memória local; além disso (a maioria) dados temporários devem caber lá para a velocidade máxima. Os dados também podem ser usados a partir de outros núcleos de processador memória

local em uma penalidade de velocidade, ou RAM off-chip com penalidade de velocidade muito maior.

A arquitetura de memória não emprega hierarquia explícita de caches de hardware, semelhante ao processador Sony/Toshiba/IBM Cell, mas com o benefício adicional de cargas e lojas off-chip e inter-core sendo suportadas (o que simplifica o software de portabilidade para a arquitetura). É uma implementação de hardware do espaço de endereço global particionado.

Isso eliminou a necessidade de hardware complexo de coerência de cache, o que coloca um limite prático no número de núcleos em um sistema multicore tradicional. O design permite que o programador aproveite um maior conhecimento de padrões independentes de acesso a dados para evitar o custo de execução de descobrir isso. Todos os nós do processador são conectados através de uma rede no chip, permitindo uma passagem de mensagem eficiente.

## Escalabilidade

A arquitetura foi projetada para escalar quase indefinidamente, com 4 e-links permitindo que vários chips sejam combinados em uma topologia de grade, permitindo sistemas com milhares de núcleos.

## Coprocessadores multi-núcleo

Em 19 de agosto de 2012, a Adapteva publicou algumas especificações e informações sobre coprocessadores multi-core da Epiphany.

### -Especificações Técnicas

	E16G301	E64G401
Núcleos	16	64
Núcleo MHz	1000	800
Núcleo GFLOPS	2	1.6
"Soma GHz"	16	51.2
Soma GFLOPS	32	102
mm <sup>2</sup>	8.96	8.2
Nm	65	28
W def.	0.9	1.4
W max.	2	2

Em setembro de 2012, uma versão de 16 núcleos, a Epifania-III (E16G301), foi produzida utilizando 65 nm (11,5 mm<sup>2</sup>, chip de 500 MHz) e amostras de engenharia de Epifania-IV de 64 núcleos (E64G401) foram produzidas utilizando o processo GlobalFoundries de 28 nm (800 MHz).

Os principais mercados para a arquitetura multi-core da Epifania incluem:

Aplicações para smartphones como reconhecimento facial em tempo real, reconhecimento de fala, tradução e realidade aumentada.

Supercomputadores de próxima geração que requerem eficiência energética drasticamente melhor para permitir que os sistemas dimensionem para níveis de computação exaflop.

Aceleração de ponto flutuante em sistemas embarcados com base em arquiteturas programáveis de porta.

## 1.20 Parallella:

Em setembro de 2012, a Adapteva iniciou o projeto Parallella on Kickstarter, que foi comercializado como "Um Supercomputador para todos". Manuais de referência de arquitetura para a plataforma foram publicados como parte da campanha para chamar a atenção para o projeto. A meta de financiamento de US\$ 750.000 foi alcançada em um mês, com uma contribuição mínima de US\$ 99 para obter um dispositivo; embora o prazo inicial tenha sido estabelecido para maio de 2013, os primeiros computadores de placa única com chip Epiphany de 16 núcleos foram finalmente enviados em dezembro de 2013. O tamanho da placa é planejado para 86 mm × 53 mm (3,4 em × 2,1 in).

A campanha do Kickstarter arrecadou US\$ 898.921. A criação de US\$ 3 milhões de meta não foi bem sucedida, de modo que nenhuma versão de 64 núcleos da Parallella será produzida em massa. Os usuários do Kickstarter que doaram mais de US\$ 750 receberão a variante "parallelola-64" com coprocessador de 64 núcleos (feito a partir da fabricação inicial de protótipos com 50 chips de rendimento por wafer).



## **-Especificações Técnicas**

Servidor Micro Parallella-16.

Computador de mesa Parallella-16.

Plataforma incorporada Parallella-16.

Servidor sem cabeça conectado à Ethernet, um computador pessoal e sistemas embarcados de borda principal.

Processador: Cortex-A9 ARM de 32 bits dual-core com NEON a 1 GHz (parte do chip Zynq Z7010 da Xilinx)      Cortex-A9 ARM de 32 bits dual-core com NEON a 1 GHz (parte do chip Zynq Z7020 da Xilinx)

Coprocessador Acelerador multi-core Epiphany III de 16 núcleos (E16)

memória 1 GB de RAM DDR3L

Ethernet 10/100/1000

USB N/A 2× USB 2.0 (USB 2.0 HS e USB OTG)

exposição N/A HDMI

armazenamento MicroSD de 16 GB

expansão N/A 2 eLinks + 24 GPIO 2 eLinks + 24 GPIO

FPGA Células lógicas

programáveis 28K 80 fatias de DSP programáveis  
80K células lógicas

programáveis 220 fatias de DSP programáveis

peso 36 g (1,3 oz) 38 g (1,3 oz)

tamanho 3,5 em × 2,1 em × 0,625 em (88,9 mm × 53,3 mm × 15,9 mm)

Sku P1600-DK-xx P1601-DK-xx P1602-DK-xx

Código HTS 8471.41.0150

poder Alimentado por USB (2,5 W) ou DC de 5 V ( $\approx 5$  W)

Epifania V

Em 2016, a empresa havia gravado uma variante de 1024 núcleos de 64 bits de sua arquitetura Epifania que apresentava: lojas locais maiores (64 KB), endereçamento de 64 bits, aritmética de ponto flutuante de dupla precisão ou simd de precisão única, e instruções de inteiros de 64 bits, implementadas no node de processo de 16 nm.

Este projeto incluiu aprimoramentos de conjuntos de instruções destinados a aplicações de aprendizagem profunda e criptografia. Em julho de 2017, o fundador da Adapteva tornou-se gerente de programas da DARPA MTO e anunciou que a Epiphany V era "improvável" de se tornar disponível como um produto comercial.

### *Desempenho*

Joel Hruska, da ExtremeTech, tinha a seguinte opinião sobre o projeto Parallella de 64 núcleos, antes do projeto de 1024 núcleos: "Adapteva está vendendo drasticamente o que a Epifania IV pode realmente entregar. 16-64 núcleos minúsculos com pequenas quantidades de memória, sem caches locais e uma velocidade de relógio

relativamente baixa ainda podem ser úteis em certas cargas de trabalho, mas os contribuintes não estão comprando um supercomputador, eles estão comprando o equivalente real a um parafuso de haste auto-vedação."

A crítica que os chips Epifania não podem fornecer em qualquer lugar perto do desempenho dos supercomputadores modernos é, no entanto, correta: na verdade, chips epifania com 16 núcleos ou 64 núcleos e c. 25 ou 100 GFLOPs em única precisão, respectivamente, nem sequer correspondem ao desempenho de ponto flutuante dos modernos processadores de PC desktop (Core i7-4770K (Haswell), 4× núcleos @ 3,5 GHz AVX2: 177 GFLOPS, de dupla precisão) – fato que é reconhecido pela Adapteva.

No entanto, as mais recentes placas Parallella com chips E16 Epiphany podem ser comparadas com muitos supercomputadores históricos em termos de desempenho bruto (apenas como exemplo, o Cray 1 – o primeiro supercomputador em si – teve um desempenho máximo de 80 MFLOPS em 1976, e seu sucessor o Cray 2 teve um desempenho máximo de 1,9 GFLOPS em 1985), e certamente pode ser usado para desenvolvimento de código paralelo. As semelhanças arquitetônicas com supercomputadores (passagem de mensagens e

NUMA) fazem do Parallella um sistema de desenvolvimento potencialmente útil, em comparação com as máquinas tradicionais de SMP.

A questão é que para um envelope de potência de 5 W e em termos de GFLOPS/mm<sup>2</sup> de espaço de morte de chip, os chips Atuais E16 Epiphany fornecem muito mais desempenho do que qualquer outra coisa disponível até hoje, com uma arquitetura projetada para escalar, e aplicável a mais do que apenas tarefas de GPU paralelamente. (por exemplo, seria capaz de executar o modelo ator com muitos estados simultâneos, totalmente independentes). Também é adequado para tarefas semelhantes ao DSP onde os dados poderiam ser alimentados diretamente em chip (de um FPGA ou outro ASIC) sem ter que criar buffers em memória temporária como para uma GPU, tornando-o ideal para aplicações de robótica e outros sensores inteligentes. A arquitetura também permite que placas paralelas sejam combinadas em um cluster com uma interconexão rápida entre -chip 'eMesh', ampliando a grade lógica de núcleos.

A Parallella de 16 núcleos tem cerca de 5,0 GFLOPs/W, e o sistema epifania-IV de 64 núcleos feito com 28 nm estimados como 50 GFLOPs/W (precisão única), e sistema de 32 placas com base neles tem 15 GFLOPS/W. Para comparação, as

GPUs superiores da AMD e Nvidia atingiram 10 GFLOPs/W para precisão única em 2009-2011.

## 1.21 Rascal

Rascal é um computador de uma única placa. É projetado por Brandon Stafford e vendido pela Rascal Micro LLC em Somerville, Massachusetts. O Rascal executa o Linux. Seu design de placa é compatível com escudos Arduino. Ele inclui software de servidor web e é destinado a ser programado em Python.

O servidor web do Rascal inclui um editor que permite que os usuários editem os programas Python em execução no Rascal a partir de qualquer navegador da Web, sem precisar revoar nada. A maioria dos escudos Arduino são compatíveis com os cabeçalhos padrão no Rascal.

Os arquivos de design do Rascal foram lançados como Open Hardware sob a licença Creative Commons CC BY-SA. Esses arquivos de design foram postados no github.

## 1.22 Raspberry Pi

É uma série de pequenos computadores de placa única desenvolvidos no Reino Unido pela Raspberry Pi Foundation em associação com a Broadcom. O projeto Raspberry Pi originalmente se inclinou para a promoção do ensino básico da ciência da computação nas escolas e nos países em desenvolvimento. O modelo original tornou-se mais popular do que o previsto, vendendo fora de seu mercado-alvo para usos como robótica. É amplamente utilizado em muitas áreas, como para monitoramento meteorológico, por causa de seu baixo custo, modularidade e design aberto. É normalmente usado por hobistas de computador e eletrônicos, devido à sua adoção de dispositivos HDMI e USB.

Após o lançamento do segundo tipo de conselho, a Fundação Raspberry Pi criou uma nova entidade, chamada Raspberry Pi Trading, e instalou Eben Upton como CEO, com a responsabilidade de desenvolver tecnologia. A Fundação foi rededicada como uma instituição de caridade educacional para promover o ensino da

ciência da computação básica nas escolas e países em desenvolvimento.

O Raspberry Pi é um dos computadores britânicos mais vendidos. Em dezembro de 2019, mais de trinta milhões de placas foram vendidas. A maioria dos Pis são feitos em uma fábrica da Sony em Pencoed, País de Gales, enquanto outros são feitos na China e Japão.

### *Tipos de Placa:*

Várias gerações de Raspberry Pis foram liberadas. Os SBCs Raspberry Pi possuem um sistema Broadcom em um chip (SoC) com uma CPU (Central Processing Unit (CPU) integrada compatível com ARM e uma unidade de processamento gráfico (GPU) compatível com o Chip, enquanto o Raspberry Pi Pico tem um sistema RP2040 no chip com uma unidade de processamento central (CPU) integrada compatível com ARM.

A primeira geração (Raspberry Pi Model B) foi lançada em fevereiro de 2012, seguida pelo modelo A mais simples e mais barato. Em 2014, a Fundação lançou um conselho com um design melhorado, Raspberry Pi Model B+. Essas placas de primeira geração possuem processadores ARM11, são aproximadamente do tamanho de cartão de crédito e representam o fator de forma



principal padrão. Modelos A+ e B+ melhorados foram lançados um ano depois.

Um "Módulo computacional" foi lançado em abril de 2014 para aplicações incorporadas.

O *Raspberry Pi 2* foi lançado em fevereiro de 2015 e inicialmente apresentava um processador ARM Cortex-A7 quad-core de 900 MHz de 32 bits com 1 GB de RAM. As versões posteriores apresentavam um processador ARM Cortex-A53 quad-core de 1,2 GHz de 64 bits.

Um *Raspberry Pi Zero* com tamanho menor e menor input/output (I/O) e recursos de entrada/saída (GPIO) de uso geral foi lançado em novembro de 2015 por US\$ 5. Em 28 de fevereiro de 2017, foi lançado o Raspberry Pi Zero W, uma versão do Zero com recursos Wi-Fi e Bluetooth, por US\$ 10. Em 12 de janeiro de 2018, foi lançado o Raspberry Pi Zero WH, uma versão do Zero W com cabeçalhos GPIO pré-soldados.

O *Raspberry Pi 3* Modelo B foi lançado em fevereiro de 2016 com um processador ARM Cortex-A53 quad core de 1,2 GHz de 64 bits, recursos de wi-fi bordo 802.11n, Bluetooth e inicialização USB. No Pi Day 2018, o Raspberry Pi 3 Model B+ foi lançado com um processador de 1,4 GHz mais rápido, um Gigabit Ethernet três vezes mais rápido (throughput limitado a cerca de 300 Mbit/s pela conexão USB 2.0 interna), e

Wi-Fi de banda dupla de 2,4 / 5 GHz (100 Mbit/s). Outros recursos são Power over Ethernet (PoE) (com o add-on PoE HAT), inicialização USB e inicialização de rede (um cartão SD não é mais necessário).

**Raspberry Pi 4** Modelo B foi lançado em junho de 2019 com um processador ARM Cortex-A72 de 1,5 GHz de 64 bits, A bordo 802.11ac Wi-Fi, Bluetooth 5, Full Gigabit Ethernet (throughput não limitado), duas portas USB 2.0, duas portas USB 3.0 e suporte a monitor duplo através de um par de portas micro HDMI(HDMI Tipo D) para resolução de até 4K. O Pi 4 também é alimentado através de uma porta USB-C, permitindo que energia adicional seja fornecida aos periféricos a jusante, quando usado com uma UPA apropriada. A placa Inicial Raspberry Pi 4 tem uma falha de design onde cabos USB marcados por e-marked de terceiros, como os usados em MacBooks da Apple, identificam-no incorretamente e se recusam a fornecer energia. Tom's Hardware testou 14 cabos diferentes e descobriu que 11 deles ligados e alimentado o Pi sem problemas. A falha de projeto foi corrigida na revisão 1.2 do conselho, lançada no final de 2019.

**Raspberry Pi 400** foi lançado em novembro de 2020. Possui uma placa personalizada derivada do Raspberry Pi 4 existente, especificamente

remodelado com um teclado conectado. Uma solução de resfriamento robusta semelhante à encontrada em um Commodore 64 permite que o processador Broadcom BCM2711C0 do Raspberry Pi 400 seja cronometrado a 1,8 GHz, que é ligeiramente maior do que o Raspberry Pi 4 em que se baseia. O teclado-computador possui 4 GB de RAM LPDDR4.

***Raspberry Pi Pico*** foi lançado em janeiro de 2021 com preço de varejo de US\$ 4. Foi a primeira placa da Raspberry Pi baseada em um único chip microcontrolador; o RP2040, que foi projetado por Raspberry Pi no Reino Unido. O Pico tem 264 KB de RAM e 2 MB de memória flash. É programável em MicroPython, CircuitPython e C. Fez parceria com a Adafruit, Pimoroni, Arduino e Sparkfun para construir acessórios para Raspberry Pi Pico e variedade de outras placas usando a Plataforma RP2040 Silicon. Em vez de desempenhar o papel de computador de propósito geral (como os outros na gama) ele é projetado para computação física, semelhante em conceito a um Arduino.

### *Hardware:*

O hardware Raspberry Pi evoluiu através de várias versões que apresentam variações no tipo da unidade central de processamento, capacidade

de memória, suporte à rede e suporte a dispositivos periféricos.

### *Raspberrypi block function v01.svg*

Este diagrama de bloco descreve os modelos B, B+, A e A+. Os modelos Pi Zero são semelhantes, mas faltam os componentes Ethernet e USB hub. O adaptador Ethernet está conectado internamente a uma porta USB adicional. Nos modelos A, A+ e no Pi Zero, a porta USB é conectada diretamente ao sistema em um chip (SoC). Nos modelos Pi 1 Modelo B+ e posteriores, o chip USB/Ethernet contém um hub USB de cinco portas, dos quais quatro portas estão disponíveis, enquanto o Pi 1 Model B fornece apenas duas. No Pi Zero, a porta USB também está conectada diretamente ao SoC, mas usa uma porta micro USB (OTG). Ao contrário de todos os outros modelos Pi, o conector GPIO de 40 pinos é omitido no Pi Zero, com furos de solda apenas nos locais dos pinos. O Pi Zero WH resolve isso.

A velocidade do processador varia de 700 MHz a 1,4 GHz para o Pi 3 Modelo B+ ou 1,5 GHz para o Pi 4; A memória a bordo varia de 256 MB a 1 GB de memória de acesso aleatório (RAM), com até 8 GB disponíveis no Pi 4. Os cartões Secure Digital (SD) no fator de forma MicroSDHC (SDHC em modelos iniciais) são usados para armazenar o

sistema operacional e a memória do programa. As placas têm de uma a cinco portas USB. Para saída de vídeo, HDMI e vídeo composto são suportados, com uma tomada padrão de manga de anel de ponta de 3,5 mm para saída de áudio. A saída de nível inferior é fornecida por uma série de pinos GPIO, que suportam protocolos comuns como I<sup>2</sup>C. Os modelos B têm uma porta Ethernet 8P8C e os Pi 3, Pi 4 e Pi Zero W têm Wi-Fi 802.11n a bordo e Bluetooth.

### Processador:

O SoC Broadcom BCM2835 usado na primeira geração Raspberry Pi inclui um processador ARM1176JZF-S de 700 MHz, unidade de processamento gráfico VideoCore IV (GPU), e RAM. Ele tem um cache nível 1 (L1) de 16 KB e um cache nível 2 (L2) de 128 KB. O cache nível 2 é usado principalmente pela GPU. O SoC está empilhado sob o chip RAM, de modo que apenas sua borda é visível. O ARM1176JZ(F)-S é a mesma CPU usada no iPhone original, embora com uma taxa de relógio mais alta, e acasalado com uma GPU muito mais rápida.

O modelo anterior V1.1 do Raspberry Pi 2 usava um SoC Broadcom BCM2836 com um processador ARM Cortex-A7 de 900 MHz de 32 bits, quad-core, com cache L2 compartilhado de 256 KB. O Raspberry Pi 2 V1.2 foi atualizado para

um SoC Broadcom BCM2837 com um processador ARM Cortex-A53 de 1,2 GHz de 64 bits quad-core, o mesmo SoC que é usado no Raspberry Pi 3, mas subclocked (por padrão) para a mesma velocidade do relógio cpu de 900 MHz que o V1.1. O SoC BCM2836 não está mais em produção até o final de 2016.

O Raspberry Pi 3 Model B usa um SoC Broadcom BCM2837 com um processador ARM Cortex-A53 de 1,2 GHz de 64 bits quad-core, com cache L2 compartilhado de 512 KB. Os modelos A+ e B+ são de 1,4 GHz.

O Raspberry Pi 4 usa um SoC Broadcom BCM2711 com um processador ARM Cortex-A72 de 1,5 GHz de 64 bits, com cache L2 compartilhado de 1 MB. Ao contrário dos modelos anteriores, que todos usaram um controlador de interrupção personalizado mal adequado para a virtualização, o controlador de interrupção neste SoC é compatível com a arquitetura ARM Generic Interrupt Controller (GIC), fornecendo suporte de hardware para distribuição de interrupção ao usar recursos de virtualização ARM.

O Raspberry Pi Zero e o Zero W usam o mesmo Broadcom BCM2835 SoC da primeira geração Raspberry Pi, embora agora rodando a velocidade do relógio de CPU de 1 GHz.



O Raspberry Pi Pico usa o RP2040 rodando a 133 MHz.

### *Desempenho*

Enquanto operava a 700 MHz por padrão, a primeira geração Raspberry Pi proporcionou um desempenho real aproximadamente equivalente a 0,041 GFLOPS. No nível da CPU, o desempenho é semelhante a um Pentium II de 300 MHz de 1997-99. A GPU fornece 1 Gpixel/s ou 1,5 Gtexel/s de processamento gráfico ou 24 GFLOPS de desempenho de computação de propósito geral. As capacidades gráficas do Raspberry Pi são aproximadamente equivalentes ao desempenho do Xbox de 2001.

Raspberry Pi 2 V1.1 incluiu uma CPU Cortex-A7 quad-core rodando a 900 MHz e 1 GB de RAM. Foi descrito como 4-6 vezes mais poderoso do que seu antecessor. A GPU era idêntica à original. Em benchmarks paralelos, o Raspberry Pi 2 V1.1 poderia ser até 14 vezes mais rápido que um Raspberry Pi 1 Modelo B+.

O Raspberry Pi 3, com um processador ARM Cortex-A53 quad-core, é descrito como tendo dez vezes o desempenho de um Raspberry Pi 1. Os benchmarks mostraram que o Raspberry Pi 3 é

aproximadamente 80% mais rápido que o Raspberry Pi 2 em tarefas paralelas.

O Raspberry Pi 4, com um processador ARM Cortex-A72 quad-core, é descrito como tendo três vezes o desempenho de um Raspberry Pi 3.

### Overclocking

A maioria dos sistemas Raspberry Pi no chip pode ser overclocked para 800 MHz, e alguns a 1000 MHz. Há relatos de que o Raspberry Pi 2 pode ser igualmente overclocked, em casos extremos, até 1500 MHz (descartando todos os recursos de segurança e limitações de sobre-tensão). No distro Raspbian Linux, as opções de overclocking no boot podem ser feitas por um comando de software executando "sudo raspi-config" sem anular a garantia. Nesses casos, o Pi desliga automaticamente o overclocking se a temperatura do chip atingir 85 °C (185 °F), mas é possível anular as configurações automáticas de sobre-tensão e overclocking (anulando a garantia); um dissipador de calor de tamanho apropriado é necessário para proteger o chip de um superaquecimento grave .

As versões mais recentes do firmware contêm a opção de escolher entre cinco predefinições overclock ("turbo") que, quando utilizadas, tentam maximizar o desempenho do SoC sem



prejudicar a vida útil da placa. Isso é feito monitorando a temperatura do núcleo do chip e a carga da CPU, e ajustando dinamicamente as velocidades do relógio e a tensão do núcleo. Quando a demanda é baixa na CPU ou está correndo muito quente, o desempenho é acelerado, mas se a CPU tem muito a fazer e a temperatura do chip é aceitável, o desempenho é temporariamente aumentado com velocidades de relógio de até 1 GHz, dependendo da versão da placa e em qual das configurações turbo é usada.

Os modos de overclocking são:

nenhum; ARM de 700 MHz, núcleo de 250 MHz, SDRAM de 400 MHz, 0 supervolting,

modesto; ARM de 800 MHz, núcleo de 250 MHz, SDRAM de 400 MHz, 0 supervolting,

meio; ARM de 900 MHz, núcleo de 250 MHz, SDRAM de 450 MHz, 2 supervolting,

alta; ARM de 950 MHz, núcleo de 250 MHz, SDRAM de 450 MHz, 6 supervolting,

turbo; ARM de 1000 MHz, núcleo de 500 MHz, SDRAM de 600 MHz, 6 supervolting,

Pi 2; ARM de 1000 MHz, núcleo de 500 MHz, SDRAM de 500 MHz, 2 supervolting,

Pi 3; ARM de 1100 MHz, núcleo de 550 MHz, SDRAM de 500 MHz, 6 supervolting.

Nas informações do sistema, a velocidade da CPU aparece como 1200 MHz. Ao oi, a velocidade diminui para 600 MHz.

No modo mais alto(turbo)a velocidade do relógio SDRAM era originalmente de 500 MHz, mas isso foi posteriormente alterado para 600 MHz por causa da corrupção ocasional do cartão SD.

Simultaneamente, no modo alto, a velocidade do relógio principal foi reduzida de 450 para 250 MHz, e no modo médio de 333 para 250 MHz.

A CPU da primeira e segunda geração do raspberry pi não exigia resfriamento com um dissipador de calor ou ventilador, mesmo quando overclocked, mas o Raspberry Pi 3 pode gerar mais calor quando sobrefusado.

## ***RAM***

Os primeiros desenhos das placas Raspberry Pi Model A e B incluíam apenas 256 MB de memória de acesso aleatório (RAM). Destes, as primeiras placas beta do Modelo B alocaram 128 MB para a GPU por padrão, restando apenas 128 MB para a

CPU. Os primeiros 256 MB de lançamentos dos modelos A e B, três divisões diferentes foram possíveis. A divisão padrão foi de 192 MB para a CPU, o que deve ser suficiente para decodificação de vídeo autônoma de 1080p, ou para processamento 3D simples. 224 MB era apenas para processamento linux, com apenas um framebuffer de 1080p, e era provável que falhasse para qualquer vídeo ou 3D. 128 MB era para processamento 3D pesado, possivelmente também com decodificação de vídeo. Em comparação, o Nokia 701 usa 128 MB para o Broadcom VideoCore IV.

O modelo B posterior com 512 MB de RAM, foi lançado em 15 de outubro de 2012 e foi inicialmente lançado com novos arquivos de divisão de memória padrão (arm256\_start.elf, arm384\_start.elf, arm496\_start.elf) com 256 MB, 384 MB e 496 MB de RAM de CPU, e com 256 MB, 128 MB e RAM de vídeo de 16 MB, respectivamente. Mas cerca de uma semana depois, a fundação lançou uma nova versão do start.elf que poderia ler uma nova entrada em config.txt e poderia atribuir dinamicamente uma quantidade de RAM (de 16 a 256 MB em passos de 8 MB) para a GPU, utilizando o método mais antigo de divisão de memória, e um único start.elf funcionou o mesmo para 256 MB e 512 MB Raspberry Pi.

- O Raspberry Pi 2 tem 1 GB de RAM.
- O Raspberry Pi 3 tem 1 GB de RAM nos modelos B e B+ e 512 MB de RAM no modelo A+.
- O Raspberry Pi Zero e Zero W têm 512 MB de RAM.
- O Raspberry Pi 4 está disponível com 2, 4 ou 8 GB de RAM. Um modelo de 1 GB estava originalmente disponível no lançamento em junho de 2019, mas foi descontinuado em março de 2020, e o modelo de 8 GB foi introduzido em maio de 2020.

### Networking

Os modelos A, A+ e Pi Zero não possuem circuitos Ethernet e são comumente conectados a uma rede usando um adaptador USB Ethernet ou Wi-Fi fornecido pelo usuário externo. Nos modelos B e B+ a porta Ethernet é fornecida por um adaptador USB Ethernet embutido usando o chip SMSC LAN9514. O Raspberry Pi 3 e Pi Zero W (sem fio) são equipados com WiFi 802,11n (150 Mbit/s) e Bluetooth 4.1 (24 Mbit/s)) baseado no chip Broadcom BCM43438 FullMAC sem suporte oficial para o modo monitor (embora tenha sido implementado através de patches de firmware não oficiais) e o Pi 3 também tem uma porta Ethernet de 10/100 Mbit/s. O Raspberry Pi 3B+ possui wi-fi de banda

dupla IEEE 802.11b/g/n/ac, Bluetooth 4.2 e Gigabit Ethernet (limitado a aproximadamente 300 Mbit/s pelo barramento USB 2.0 entre ele e o SoC). O Raspberry Pi 4 tem ethernet gigabit completo (o throughput não é limitado, pois não é funnelled através do chip USB.)

### *Recursos de uso especial:*

O RPi Zero, RPi1A, RPi3A+ e RPi4 podem ser usados como um dispositivo USB ou "dispositivo USB", conectado a outro computador através de uma porta USB em outra máquina. Ele pode ser configurado de várias maneiras, por exemplo, para aparecer como um dispositivo serial ou um dispositivo ethernet. Embora originalmente exigindo patches de software, isso foi adicionado na distribuição raspbian principal em maio de 2016.

Os modelos Raspberry Pi com um chipset mais recente podem inicializar a partir do armazenamento em massa USB, como a partir de uma unidade flash. O booting de armazenamento em massa USB não está disponível nos modelos originais raspberry Pi, o Raspberry Pi Zero, o Raspberry Pi Pico, o Raspberry Pi 2 A modelos e nos modelos Raspberry Pi 2 B com uma versão inferior a 1.2.

### *Periféricos:*

Embora muitas vezes pré-configurado para operar como um computador sem cabeça, o Raspberry Pi também pode ser operado opcionalmente com qualquer teclado e mouse genérico de computador USB. Também pode ser usado com armazenamento USB, conversores USB para MIDI e praticamente qualquer outro dispositivo/componente com recursos USB, dependendo dos drivers de dispositivo instalados no sistema operacional subjacente. Outros periféricos podem ser anexados através dos vários pinos e conectores na superfície do Raspberry Pi.

### *Vídeo:*

O controlador de vídeo pode gerar resoluções de TV modernas padrão, como HD e Full HD, e resoluções de monitor mais altas ou inferiores, bem como resoluções de TV crt padrão NTSC ou PAL mais antigas. Conforme enviado (ou seja, sem overclocking personalizado) pode suportar as seguintes resoluções: 640×350 EGA; 640×480 VGA; 800×600 SVGA; 1024×768 XGA; 1280×720 720p HDTV; Variante WXGA 1280×768; Variante WXGA de 1280×800; 1280×1024 SXGA; Variante WXGA 1366×768; 1400×1050 SXGA+; 1600×1200 UXGA; 1680×1050 WXGA+; 1920×1080 1080p HDTV; 1920×1200 WUXGA.

Resoluções mais altas, até  $2048 \times 1152$ , podem funcionar ou até  $3840 \times 2160$  a 15 Hz (taxa de quadros muito baixa para vídeo convincente). Permitir as resoluções mais altas não implica que a GPU possa decodificar formatos de vídeo nessas resoluções; na verdade, o Raspberry Pi 3 é conhecido por não funcionar de forma confiável para H.265 (nessas altas resoluções), comumente usado para resoluções muito altas (no entanto, os formatos mais comuns até Full HD funcionam).

Embora o Raspberry Pi 3 não tenha hardware de decodificação H.265, a CPU é mais poderosa que seus antecessores, potencialmente rápida o suficiente para permitir a decodificação de vídeos codificados por H.265 em software. A GPU no Raspberry Pi 3 funciona com frequências de relógio mais altas de 300 MHz ou 400 MHz, em comparação com as versões anteriores que rodavam a 250 MHz.

O Raspberry Pi 3 também pode gerar sinais de vídeo compostos 576i e 480i, como usado em telas de TV à moda antiga (CRT) e monitores mais baratos através de conectores padrão – ou RCA ou conector de 3,5 mm phono, dependendo do modelo. Os padrões de sinal de televisão suportados são PAL-B/G/H/I/D, PAL-M, PAL-N, NTSC e NTSC-J.



## *Relógio em tempo real*

Ao inicializar, o tempo padrão é definido na rede usando o NTP (Network Time Protocol, protocolo de tempo de rede). A fonte de informações de tempo pode ser outro computador na rede local que tem um relógio em tempo real, ou para um servidor NTP na internet. Se nenhuma conexão de rede estiver disponível, o tempo pode ser definido manualmente ou configurado para assumir que nenhum tempo passou durante o desligamento. Neste último caso, o tempo é monótono (arquivos salvos mais tarde no tempo sempre têm datas de tempo posteriores), mas podem ser consideravelmente mais cedo do que o tempo real. Para sistemas que requerem um relógio embutido em tempo real, uma série de pequenas placas adicionais de baixo custo com relógios em tempo real estão disponíveis.

O microcontrolador RP2040 tem um relógio embutido em tempo real, mas isso não pode ser definido automaticamente sem que alguma forma de entrada do usuário ou facilidade de rede seja adicionada. Conector gpio de saída de entrada de uso geral

Raspberry Pi 1 Os modelos A+ e B+, Pi 2 Modelo B, Pi 3 Modelos A+, B e B+, Pi 4, e Pi Zero, Zero W e Zero WH GPIO J8 têm um pinout de 40



pinos. Raspberry Pi 1 Os modelos A e B têm apenas os primeiros 26 pinos.

No Pi Zero e Zero W, os 40 pinos GPIO não são povoados, tendo os buracos expostos para soldar, o Zero WH (Wireless + Header) tem os pinos de cabeçalho pré-instalados.

O modelo B rev. 2 também tem um pad (chamado P5 na placa e P6 nos esquemas) de 8 pinos que oferecem acesso a 4 conexões GPIO adicionais. Esses pinos GPIO foram liberados quando os quatro links de identificação da versão da placa presentes na revisão 1.0 foram removidos.

## **Software**

### *Sistemas operacionais*

A Raspberry Pi Foundation fornece raspberry Pi OS (anteriormente chamado Raspbian), uma distribuição Linux baseada em Debian(32 bits) para download, bem como Ubuntu, Windows 10 IoT Core, RISC OSe LibreELEC (distribuição especializada do media center). Promove Python e Scratch como as principais linguagens de programação, com suporte para muitas outras línguas. O firmware padrão é de código fechado, enquanto o código aberto não oficial está disponível. Muitos outros sistemas operacionais também podem funcionar no Raspberry Pi. Os sistemas operacionais de terceiros disponíveis

através do site oficial incluem O Ubuntu MATE, Windows 10 IoT Core, RISC OS e distribuições especializadas para o centro de mídia Kodi e gerenciamento de sala de aula. O microkernel seL4 formalmente verificado também é suportado.

### *Outros sistemas operacionais que não se baseia com Linux*

Broadcom VCOS – Sistema operacional proprietário que inclui uma camada de abstração projetada para se integrar com os núcleos existentes, como o ThreadX (que é usado no processador VideoCore4), fornecendo drivers e middleware para o desenvolvimento de aplicativos. No caso do Raspberry Pi, isso inclui um aplicativo para iniciar o processador ARM(s) e fornecer a API documentada publicamente sobre uma interface de caixa de correio, servindo como seu firmware. Uma fonte incompleta de uma porta Linux de VCOS está disponível como parte do driver gráfico de referência publicado pela Broadcom.

SISTEMA OPERACIONAL RISC Pi (uma versão especial de corte RISC OS Pico, para cartões de 16 MB e maior para todos os modelos de Pi 1 e 2, também foi disponibilizada.)

FreeBSD

NetBSD

OpenBSD (apenas em plataformas de 64 bits, como Raspberry Pi 3)

Plano 9 de Bell Labs

Windows 10 IoT Core – uma edição de preço zero do Windows 10 oferecida pela Microsoft que é executada nativamente no Raspberry Pi 2.

Haiku - Um clone BeOS de código aberto que foi compilado para o Raspberry Pi e várias outras placas ARM. As obras no Pi 1 começaram em 2011, mas apenas o Pi 2 será apoiado.

HelenOS – Um sistema operacional multiserver portátil baseado em microrregião; tem suporte básico raspberry Pi desde a versão 0.6.0  
Outros sistemas operacionais (baseados em Linux)

Android Things – uma versão incorporada do sistema operacional Android projetado para o desenvolvimento de dispositivos IoT.

Arch Linux ARM – uma porta do Arch Linux para processadores ARM.

emteria. OS – uma versão incorporada e gerenciada do sistema operacional Android para gerenciamento profissional de frotas

openSUSE

SUSE Linux Enterprise Servidor 12 SP2

SUSE Linux Enterprise Servidor 12 SP3 (suporte comercial)

Gentoo Linux

Lubuntu

Xubuntu

Devuan

CentOS para Raspberry Pi 2 e depois  
RedSleeve (uma porta RHEL) para Raspberry Pi 1

Slackware ARM – versão 13.37 e posterior funciona no Raspberry Pi sem modificação. Os 128-496 MB de memória disponível no Raspberry Pi é pelo menos o dobro do requisito mínimo de

64 MB necessário para executar o Slackware Linux em um sistema ARM ou i386. (Enquanto a maioria dos sistemas Linux inicializa em uma interface gráfica de usuário, o ambiente de usuário padrão do Slackware é a interface textual shell / linha de comando.) O gerenciador de janelas Fluxbox em execução sob o Sistema de Janela X requer um adicional de 48 MB de RAM.

Kali Linux – um distro derivado do Debian projetado para testes de perícia digital e penetração.

SolydXK - um distro leve derivado do Debian com Xfce.

Ark OS – projetado para hospedagem de sites e e-mails.

Sailfish OS com Raspberry Pi 2 (devido ao uso da CPU ARM Cortex-A7; Raspberry Pi 1 usa arquitetura ARMv6 diferente e o Sailfish requer ARMv7.)

Tiny Core Linux – um sistema operacional Linux mínimo focado em fornecer um sistema base usando BusyBox e FLTK. Projetado para funcionar principalmente em RAM.

Alpine Linux – uma distribuição Linux baseada em musl e BusyBox, projetada principalmente para "usuários de energia que apreciam segurança, simplicidade e eficiência de recursos".

postmarketOS - distribuição baseada no Alpine Linux, desenvolvida principalmente para smartphones.

Void Linux – uma distribuição Linux de versão em rolo que foi projetada e implementada do zero, fornece imagens baseadas em musl ou glibc.

Fedora – suporta Pi 2 e mais tarde desde Fedora 25 (Pi 1 é suportado por alguns derivados não oficiais).

OpenWrt – uma distribuição Linux altamente extensível para dispositivos incorporados (roteadores tipicamente sem fio). Suporta Pi 1, 2, 3, 4 e Zero W.

RetroPie - um desdobramento do Raspbian OS que usa Emulation Station como frontend para RetroArch e outros emuladores como Mupen64 para jogos retrô.

## APIs do driver

Raspberry Pi pode usar uma GPU VideoCore IV através de uma bolha binária, que é carregada na GPU na hora da inicialização do cartão SD, e software adicional, que inicialmente foi de origem fechada. Esta parte do código do motorista foi mais tarde liberada. No entanto, grande parte do trabalho real do motorista é feito usando o código de GPU de código fechado. O software de aplicativo faz chamadas para bibliotecas de tempo de execução de código de código fechado (OpenMax, OpenGL ES ou OpenVG), que por sua vez chamam um driver de código aberto dentro do kernel Linux, que então chama o código de driver gpu de código fechado VideoCore IV. A API do driver do kernel é específica para essas bibliotecas fechadas. Os aplicativos de vídeo usam OpenMAX, aplicativos 3D usam opengl e aplicativos 2D usam OpenVG, que por sua vez usam EGL. OpenMAX e EGL usam o driver de kernel de código aberto por sua vez.

### *Motorista vulkan:*

A Fundação Raspberry Pi anunciou pela primeira vez que estava trabalhando em um motorista Vulkan em fevereiro de 2020. Um motorista vulkan em funcionamento executando Quake 3 a 100 quadros por segundo em um 3B+

foi revelado por um engenheiro gráfico que estava trabalhando nele como um projeto de hobby em 20 de junho.

### Firmware:

O firmware oficial é uma bolha binária livremente redistributível, que é um software proprietário. Um firmware de código aberto de prova mínima de conceito também está disponível, destinado principalmente à inicialização e inicialização dos núcleos ARM, bem como a realização de uma inicialização mínima que é necessária no lado ARM. Ele também é capaz de inicializar um kernel Linux muito mínimo, com patches para remover a dependência da interface da caixa de correio sendo responsiva. É conhecido por trabalhar em Raspberry Pi 1, 2 e 3, bem como algumas variantes de Raspberry Pi Zero.

### *Software de aplicativo de terceiros:*

AstroPrint – O software de impressão 3D sem fio da AstroPrint pode ser executado no Pi 2.

C/C++ Intérprete Ch – Lançado em 3 de janeiro de 2017, o intérprete C/C++ Ch e Embedded Ch são lançados gratuitamente para uso não comercial para Raspberry Pi, o ChIDE também está incluído para os iniciantes aprenderem C/C++.



Minecraft – Lançado em 11 de fevereiro de 2013, uma versão modificada que permite aos jogadores alterar diretamente o mundo com código de computador.

RealVNC – Desde 28 de setembro de 2016, o Raspbian inclui o servidor de acesso remoto e o software de visualização do RealVNC. Isso inclui uma nova tecnologia de captura que permite que conteúdo renderizado diretamente (por exemplo, Minecraft, visualização de câmera e omxplayer) bem como aplicativos não-X11 sejam visualizados e controlados remotamente.

Filtro web do UserGate – Em 20 de setembro de 2013, o fornecedor de segurança Entensys, com sede na Flórida, anunciou a portabilidade do UserGate Web Filter para a plataforma Raspberry Pi.

Steam Link – Em 13 de dezembro de 2018, a Valve lançou o cliente oficial de streaming de jogos Steam Link para o Raspberry Pi 3 e 3 B+.

*Ferramentas de desenvolvimento de software:*

Arduino IDE – para programação de um Arduino.

Algoid – para ensinar programação para crianças e iniciantes.

BlueJ – para ensinar Java a iniciantes.

Pé Verde – O Pé Verde ensina orientação de objetos com Java. Crie 'atores' que vivem em 'mundos' para construir jogos, simulações e outros programas gráficos.

Julia – uma linguagem/ambiente de programação interativo e multiplataforma, que funciona no Pi 1 e posteriormente. IDEs para Julia, como Visual Studio Code, estão disponíveis. Veja também o repositório do Github específico do Pi, JuliaBerry.

Lazarus – um IDE Livre Pascal RAD

LiveCode – um RAD IDE educacional descendente do HyperCard usando linguagem inglesa para escrever manipuladores de eventos para widgets WYSIWYG runnable nas plataformas desktop, mobile e Raspberry Pi.

Ninja-IDE – um ambiente de desenvolvimento integrado multiplataforma (IDE) para Python.

Processamento – um IDE construído para as comunidades de artes eletrônicas, novas mídias e design visual com o objetivo de ensinar os fundamentos da programação computacional em um contexto visual.

Scratch – um IDE de ensino multiplataforma usando blocos visuais que se acumulam como lego, originalmente desenvolvido pelo grupo Life Long Kindergarten do MIT. A versão Pi é muito fortemente otimizada para os recursos limitados de computador disponíveis e é implementada no

sistema Squeak Smalltalk. A versão mais recente compatível com o 2 B é 1.6.

Guincho Smalltalk – um Smalltalk aberto em larga escala.

TensorFlow – uma estrutura de inteligência artificial desenvolvida pelo Google. A Fundação Raspberry Pi trabalhou com o Google para simplificar o processo de instalação por meio de binários pré-construídos.

Thonny - um IDE Python para iniciantes.

V-Play Game Engine – uma estrutura de desenvolvimento multiplataforma que suporta o desenvolvimento de jogos e aplicativos móveis com o V-Play Game Engine, aplicativos V-Play e plugins V-Play.

Xojo – uma ferramenta RAD multiplataforma que pode criar aplicativos para desktop, web e console para Pi 2 e Pi 3.

C-STEM Studio – uma plataforma para aprendizado integrado prático de computação, ciência, tecnologia, engenharia e matemática (C-STEM) com robótica.

Erlang – uma linguagem funcional para a construção de sistemas simultâneos com processos leves e passagem de mensagens.

LabVIEW Community Edition – uma plataforma de design de sistema e ambiente de desenvolvimento para uma linguagem de programação visual da National Instruments.

## **Acessórios:**

Gertboard – Um dispositivo sancionado pela Raspberry Pi Foundation, projetado para fins educacionais, que expande os pinos GPIO do Raspberry Pi para permitir interface e controle de LEDs, interruptores, sinais analógicos, sensores e outros dispositivos. Ele também inclui um controlador opcional compatível com Arduino para interagir com o Pi.

Câmera – Em 14 de maio de 2013, a fundação e os distribuidores RS Components & Premier Farnell/Element 14 lançaram a placa de câmera Raspberry Pi ao lado de uma atualização de firmware para acomodá-lo. A placa de câmera é enviada com um cabo plano flexível que se conecta ao conector CSI que está localizado entre as portas Ethernet e HDMI. No Raspbian, o usuário deve habilitar o uso da placa de câmera executando Raspi-config e selecionando a opção de câmera. O módulo de câmera custava €20 na Europa durante 9 de setembro de 2013. Ele usa o sensor de imagem OmniVision OV5647 e pode produzir vídeos 1080p, 720p e 640x480p. As dimensões são 25 mm × 20 mm × 9 mm. Em maio de 2016, v2 da câmera saiu, e é uma câmera de 8 megapixels usando um Sony IMX219.

Câmera infravermelha – Em outubro de 2013, a fundação anunciou que começaria a produzir um

módulo de câmera sem um filtro infravermelho, chamado Pi NoIR.

Exposição Oficial – Em 8 de setembro de 2015, a fundação e os distribuidores RS Components & Premier Farnell/Element 14 lançaram o Raspberry Pi Touch Display.

Placas de expansão HAT (Hardware Attached on Top) – Juntamente com o modelo B+, inspirado nas placas de escudo Arduino, a interface para placas HAT foi elaborada pela Fundação Raspberry Pi. Cada placa hat carrega um pequeno EEPROM (tipicamente um CAT24C32WI-GT3) contendo os detalhes relevantes da placa, para que o OS do Raspberry Pi seja informado do HAT, e os detalhes técnicos dele, relevantes para o SO usando o HAT. Detalhes mecânicos de uma placa HAT, que usa os quatro orifícios de montagem em sua formação retangular, estão disponíveis online.

Câmera de alta qualidade - Em maio de 2020, o módulo de câmera do sensor Sony IMXZ477 de 12,3 megapixels foi lançado com suporte para lentes de montagem C e CS. A unidade inicialmente foi vendida por US\$ 50 com lentes intercambiáveis a partir de US\$ 25.

Câmera de alta qualidade - Em novembro de 2020, o módulo de câmera do sensor SEMIcondutor AR1335 de 13 megapixels foi

lançado com suporte para lentes de montagem S. A unidade foi inicialmente vendida por US\$ 99.

### *Vulnerabilidade a flashes de luz:*

Em fevereiro de 2015, um chip de alimentação comutada, designado U16, da versão 1.1 Raspberry Pi 2 Modelo B (a versão inicialmente lançada) foi encontrado vulnerável a flashes de luz, particularmente a luz de flashes de câmera xenônio e ponteiros verdes e laser vermelho . No entanto, outras luzes brilhantes, particularmente as que estão acesas continuamente, não tiveram efeito.

O sintoma era o Raspberry Pi 2 reiniciando ou desligando espontaneamente quando essas luzes foram piscadas no chip. Inicialmente, alguns usuários e comentaristas suspeitavam que o pulso eletromagnético (EMP) do tubo de flash de xenônio estava causando o problema interferindo nos circuitos digitais do computador, mas isso foi descartado por testes onde a luz foi bloqueada por um cartão ou apontada para o outro lado do Raspberry Pi 2, ambos não causaram problema. O problema foi reduzido ao chip U16 cobrindo primeiro o sistema em um chip (processador principal) e depois U16 com Blu-Tack (um composto de montagem de pôsteres opacos). A luz sendo o único culpado, em vez de PEM, foi ainda confirmada pelos testes de ponteiro laser,



onde também foi encontrada que uma cobertura menos opaca era necessária para proteger contra os ponteiros laser do que para proteger contra os flashes de xenônio.

O chip U16 parece ser silício nu sem uma tampa plástica (ou seja, um pacote em escala de chip ou pacote de nível de wafer), o que, se presente, bloquearia a luz. Soluções alternativas não oficiais incluem cobrir o U16 com material opaco (como fita elétrica, laca, composto de montagem de pôsteres, ou mesmo pão com bolada ),colocar o Raspberry Pi 2 em um estojo, e evitar tirar fotos do lado superior da placa com um flash de xenônio. Este problema não foi descoberto antes do lançamento do Raspberry Pi 2 porque não é prática padrão ou comum testar a suscetibilidade à interferência óptica, enquanto dispositivos eletrônicos comerciais são rotineiramente submetidos a testes de suscetibilidade à interferência de rádio.

### *Recepção e uso*

A escritora de tecnologia Glyn Moody descreveu o projeto em maio de 2011 como um "potencial BBC Micro 2.0", não substituindo máquinas compatíveis com PC, mas complementando-as. Em março de 2012, Stephen Pritchard ecoou o sentimento sucessor da BBC Micro no ITPRO. Alex Hope, coautor do relatório Next Gen, está

esperançoso de que o computador envolverá as crianças com a emoção da programação. O coautor Ian Livingstone sugeriu que a BBC poderia estar envolvida na construção de suporte para o dispositivo, possivelmente marcando-o como a BBC Nano. O Centro de História da Computação apoia fortemente o projeto Raspberry Pi, sentindo que poderia "inaugurar uma nova era". Antes do lançamento, o conselho foi apresentado pelo CEO da ARM, Warren East, em um evento em Cambridge delineando as ideias do Google para melhorar a educação científica e tecnológica no Reino Unido.

Harry Fairhead, no entanto, sugere que mais ênfase deve ser colocada na melhoria do software educacional disponível no hardware existente, usando ferramentas como o Google App Inventor para retornar a programação às escolas, em vez de adicionar novas opções de hardware. Simon Rockman, escrevendo em um blog da ZDNet, foi da opinião de que os adolescentes terão "coisas melhores para fazer", apesar do que aconteceu na década de 1980.

Em outubro de 2012, o Raspberry Pi ganhou o prêmio de Inovação do Ano da T3, e o futurista Mark Pesce citou um Raspberry Pi (emprestado) como a inspiração para seu projeto de dispositivo ambiente MooresCloud. Em outubro de 2012, a



Sociedade Britânica de Computação reagiu ao anúncio de especificações aprimoradas, afirmando: "é definitivamente algo em que vamos querer afundar nossos dentes".

Em junho de 2017, Raspberry Pi ganhou o Prêmio MacRobert da Academia Real de Engenharia. A citação do prêmio ao Raspberry Pi disse que era "por seus microcomputadores baratos do tamanho de cartões de crédito, que estão redefinindo como as pessoas se envolvem com a computação, inspirando os alunos a aprender codificação e ciência da computação e fornecendo soluções inovadoras de controle para a indústria", Grupos de centenas de Raspberry Pis têm sido usados para testar programas destinados a supercomputadores.

### *Comunidade*

A comunidade Raspberry Pi foi descrita por Jamie Ayre da empresa de software FLOSS AdaCore como uma das partes mais emocionantes do projeto. O blogueiro da comunidade Russell Davis disse que a força da comunidade permite que a Fundação se concentre na documentação e no ensino. A comunidade desenvolveu um fanzine em torno da plataforma chamada MagPi que, em 2015, foi entregue à Fundação Raspberry Pi por seus

voluntários para continuar internamente. Uma série de eventos comunitários do Raspberry Jam foram realizados em todo o Reino Unido e em todo o mundo.

### *Educação*

A partir de janeiro de 2012, foram recebidas consultas sobre o conselho no Reino Unido de escolas do estado e da iniciativa privada, com cerca de cinco vezes mais interesse deste último. Espera-se que as empresas patrocinem compras para escolas menos favorecidas. O CEO do Primeiro-Ministro Farnell disse que o governo de um país no Oriente Médio manifestou interesse em fornecer um conselho a todas as alunas, para melhorar suas perspectivas de emprego.

Em 2014, a Fundação Raspberry Pi contratou vários membros de sua comunidade, incluindo ex-professores e desenvolvedores de software, para lançar um conjunto de recursos de aprendizagem gratuitos para seu site. A Fundação também iniciou um curso de formação de professores chamado Picademy com o objetivo de ajudar os professores a se prepararem para ensinar o novo currículo de computação usando o Raspberry Pi em sala de aula.

Em 2018, a NASA lançou o JPL Open Source Rover Project, que é uma versão em escala do rover Curiosity e usa um Raspberry Pi como

módulo de controle, para incentivar estudantes e hobistas a se envolverem em engenharia mecânica, software, eletrônica e robótica.

### *Automação residencial*

Há uma série de desenvolvedores e aplicativos que estão usando o Raspberry Pi para automação residencial. Esses programadores estão fazendo um esforço para modificar o Raspberry Pi em uma solução acessível em monitoramento de energia e consumo de energia. Devido ao custo relativamente baixo do Raspberry Pi, esta se tornou uma alternativa popular e econômica às soluções comerciais mais caras.

### *Automação industrial*

Em junho de 2014, o fabricante polonês de automação industrial TECHBASE lançou o ModBerry, um computador industrial baseado no Módulo De computação Raspberry Pi. O dispositivo possui uma série de interfaces, mais notavelmente portas seriais RS-485/232, entradas/saídas digitais e analógicas, CAN e ônibus econômicos de 1-Wire, todos amplamente utilizados no setor de automação. O projeto permite o uso do Módulo computacional em ambientes industriais severos, levando à conclusão de que o Raspberry Pi não se limita mais a projetos de casa e ciência, mas pode ser

amplamente utilizado como solução de IoT industrial e atingir metas da Indústria 4.0.

Em março de 2018, a SUSE anunciou suporte comercial para o SUSE Linux Enterprise no Raspberry Pi 3 Model B para suportar uma série de clientes não revelados implementando monitoramento industrial com o Raspberry Pi.

Em janeiro de 2021, a TECHBASE anunciou um cluster Raspberry Pi Compute Module 4 para o acelerador de IA, roteamento e uso de servidor de arquivos. O dispositivo contém um ou mais padrão Raspberry Pi Compute Module 4s em uma carcaça ferroviária DIN industrial, com algumas versões contendo uma ou mais unidades de processamento tensor Coral Edge.

### *Produtos comerciais*

O Organela é um sintetizador portátil, um sampler, um sequenciador e um processador de efeitos projetado e montado pela Critter & Guitari. Ele incorpora um módulo de computador Raspberry Pi rodando o Linux.

OTTO é uma câmera digital criada pela Next Thing Co. Ele incorpora um Módulo de Computação Raspberry Pi. Foi financiado com sucesso em uma campanha do Kickstarter em maio de 2014.

Slice é um player de mídia digital que também usa um Módulo computacional como seu coração. Foi financiado pela multidão em uma campanha do Kickstarter em agosto de 2014. O software em execução no Slice é baseado no Kodi.

### *Pandemia COVID-19*

No primeiro trimestre de 2020, durante a pandemia do coronavírus, os computadores Raspberry Pi viram um grande aumento na demanda principalmente devido ao aumento do trabalho em casa, mas também pelo uso de muitos Raspberry Pi Zeros em ventiladores para pacientes COVID-19 em países como a Colômbia, que foram usados para combater a tensão no sistema de saúde. Em março de 2020, as vendas da Raspberry Pi atingiram 640 mil unidades, o segundo maior mês de vendas da história da empresa.

### *Astro Pi e Proxima:*

Um projeto foi lançado em dezembro de 2014 em um evento realizado pela Agência Espacial do Reino Unido. O Astro Pi era um Raspberry Pi aumentado que incluía um chapéu de sensor com uma luz visível ou câmera infravermelha. A competição Astro Pi, chamada Principia, foi oficialmente aberta em janeiro e foi aberta para todas as crianças em idade escolar primária e

secundária que eram residentes no Reino Unido. Durante sua missão, o astronauta britânico da ESA Tim Peake implantou os computadores a bordo da Estação Espacial Internacional. Ele carregou o código vencedor enquanto estava em órbita, coletou os dados gerados e depois enviou isso para a Terra, onde foi distribuído para as equipes vencedoras. Os temas abordados durante a competição incluíram sensores de espaçonaves, imagens de satélite, medições espaciais, fusão de dados e radiação espacial.

As organizações envolvidas na competição Astro Pi incluem a Agência Espacial do Reino Unido, UKspace, Raspberry Pi, ESERO-UK e ESA.

Em 2017, a Agência Espacial Europeia realizou outra competição aberta a todos os estudantes da União Europeia chamada Proxima. Os programas vencedores foram exibidos na ISS por Thomas Pesquet, um astronauta francês.

### *História*

Em 2006, os primeiros conceitos do Raspberry Pi foram baseados no microcontrolador Atmel ATmega644. Seus esquemas e layout pcb estão disponíveis publicamente. O curador da fundação Eben Upton reuniu um grupo de professores, acadêmicos e entusiastas da computação para criar um computador para inspirar as crianças. O computador é inspirado na BBC Micro de 1981 da



Acorn. Os nomes modelo A, Modelo B e Modelo B+ são referências aos modelos originais do computador educacional britânico BBC Micro, desenvolvido pela Acorn Computers. A primeira versão protótipo ARM do computador foi montada em um pacote do mesmo tamanho de um cartão de memória USB. Tinha uma porta USB em uma extremidade e uma porta HDMI na outra.

O objetivo da Fundação era oferecer duas versões, com preços de US\$ 25 e US\$ 35. Eles começaram a aceitar pedidos para o Modelo B com preços mais altos em 29 de fevereiro de 2012, o modelo A de menor custo em 4 de fevereiro de 2013. E o custo ainda menor (US\$ 20) A+ em 10 de novembro de 2014. Em 26 de novembro de 2015, o Raspberry Pi mais barato até agora, o Raspberry Pi Zero, foi lançado por US\$ 5 ou £4. De acordo com Upton, o nome "Raspberry Pi" foi escolhido com "Raspberry" como uma ode a uma tradição de nomear as primeiras empresas de computador após frutas, e "Pi" como referência à linguagem de programação Python.

### *Pré-lançamento*

julho de 2011: O administrador Eben Upton procurou publicamente a comunidade RISC OS Open em julho de 2011 para investigar a assistência a um porto. Adrian Lees, da

Broadcom, trabalhou desde então no porto, com seu trabalho sendo citado em uma discussão sobre os drivers gráficos. Esta porta está agora incluída no NOOBS.

Agosto de 2011 - 50 placas alfa são fabricadas. Essas placas eram funcionalmente idênticas ao modelo B planejado, mas eram fisicamente maiores para acomodar cabeçalhos de depuração. Demonstrações da placa mostraram-no executando o desktop LXDE no Debian, Quake 3 em 1080p, e vídeo MPEG-4 Full HD sobre HDMI.

Outubro de 2011 – Uma versão do RISC OS 5 foi demonstrada em público, e após um ano de desenvolvimento o porto foi lançado para consumo geral em novembro de 2012.

Dezembro de 2011 - Vinte e cinco placas Beta modelo B foram montadas e testadas a partir de cem PCBs não povoados. O layout de componentes das placas Beta foi o mesmo que nas placas de produção. Um único erro foi descoberto no desenho da placa onde alguns pinos na CPU não foram mantidos altos; foi fixado para a primeira produção. As placas Beta foram demonstradas inicializando o Linux, reproduzindo um trailer de filme 1080p e o benchmark Rightware Samurai OpenGL ES.



Início de 2012 – Durante a primeira semana do ano, os primeiros 10 conselhos foram colocados em leilão no eBay. Um deles foi comprado anonimamente e doado ao museu do The Centre for Computing History, em Cambridge, Inglaterra. As dez placas (com um preço total de varejo de £220) juntos arrecadaram mais de £ 16.000, com o último a ser leiloado, número de série nº 01, levantando £ 3.500. Antes do lançamento antecipado no final de fevereiro de 2012, os servidores da Fundação lutaram para lidar com a carga colocada pelos observadores repetidamente atualizando seus navegadores.

### *Lançamento*

19 de fevereiro de 2012 – A primeira prova de conceito de imagem do cartão SD que poderia ser carregada em um cartão SD para produzir um sistema operacional preliminar é lançada. A imagem foi baseada no Debian 6.0 (Squeeze), com o desktop LXDE e o navegador Midori, além de várias ferramentas de programação. A imagem também é executada no QEMU permitindo que o Raspberry Pi seja emulado em várias outras plataformas.

29 de fevereiro de 2012 - As vendas iniciais começam em 29 de fevereiro de 2012 às 06:00 UTC;. Ao mesmo tempo, foi anunciado que o modelo A, originalmente com 128 MB de RAM,

deveria ser atualizado para 256 MB antes do lançamento. O site da Fundação também anunciou: "Seis anos após o início do projeto, estamos quase no final de nossa primeira temporada de desenvolvimento – embora seja apenas o começo da história do Raspberry Pi." As lojas web dos dois fabricantes licenciados que vendem Raspberry Pi's dentro do Reino Unido, Premier Farnell e RS Components, tiveram seus sites paralisados pelo tráfego pesado da Web imediatamente após o lançamento (RS Components caiu completamente). Relatórios não confirmados sugeriram que havia mais de dois milhões de manifestações de interesse ou pré-encomendas. A conta oficial do Raspberry Pi no Twitter informou que o Premier Farnell esgotou poucos minutos após o lançamento inicial, enquanto a RS Components tomou mais de 100.000 pré-encomendas no primeiro dia. Os fabricantes foram relatados em março de 2012 para tomar um "número saudável" de pré-encomendas.

Março de 2012 - Atrasos no envio do primeiro lote foram anunciados em março de 2012, como resultado da instalação de uma porta Ethernet incorreta, mas a Fundação esperava que as quantidades de fabricação de lotes futuros pudessem ser aumentadas com pouca dificuldade, se necessário. "Garantimos que

podemos obtê-los (os conectores Ethernet com magnéticos) em grande número e os Componentes Premier Farnell e RS (os dois distribuidores) foram fantásticos em ajudar a fornecer componentes", disse Upton. O primeiro lote de 10.000 placas foi fabricado em Taiwan e na China.

8 de março de 2012 - Lançamento Raspberry Pi Fedora Remix, a distribuição linux recomendada, desenvolvida no Seneca College, no Canadá.

Março de 2012 - O porto de Debian é iniciado por Mike Thompson, ex-CTO da Atomz. O esforço foi em grande parte realizado por Thompson e Peter Green, um desenvolvedor voluntário do Debian, com algum apoio da Fundação, que testou os binários resultantes que os dois produziram durante os estágios iniciais (nem Thompson nem Green tinham acesso físico ao hardware, já que as placas não eram amplamente acessíveis na época devido à demanda). Embora a prova preliminar de imagem conceitual distribuída pela Fundação antes do lançamento também fosse baseada em Debian, ela difere do esforço raspiano de Thompson e Green de algumas maneiras. A imagem POC foi baseada no então estável Debian Squeeze, enquanto Raspbian tinha como objetivo rastrear os pacotes de Debian Wheezy. Além dos pacotes atualizados que viriam com a nova versão, Wheezy também foi definido para

introduzir a arquitetura armhf, que se tornou a razão de ser para o esforço raspbian. A imagem POC baseada no Squeeze estava limitada à arquitetura armel, que era, na época do lançamento do Squeeze, a mais recente tentativa do projeto Debian de fazer com que o Debian fosse executado na mais nova interface binária de aplicativos embarcados ARM (EABI). A arquitetura armhf em Wheezy pretendia fazer o Debian funcionar na unidade de ponto flutuante de hardware ARM VFP, enquanto o armel estava limitado a imitar operações de ponto flutuante em software. Uma vez que o Raspberry Pi incluiu um VFP, ser capaz de fazer uso da unidade de hardware resultaria em ganhos de desempenho e redução do uso de energia para operações de ponto flutuante. O esforço armhf na mainline Debian, no entanto, foi ortogonal ao trabalho em torno do Pi e apenas pretendia permitir que o Debian funcionasse no ARMv7 no mínimo, o que significaria que o Pi, um dispositivo ARMv6, não se beneficiaria. Como resultado, Thompson e Green começaram a construir os 19.000 pacotes Debian para o dispositivo usando um cluster de compilação personalizado.

Pós-lançamento

16 de abril de 2012 – Aparecem relatórios dos primeiros compradores que receberam seu Raspberry Pi.

20 de abril de 2012 – São lançados os esquemas dos modelos A e Modelo B.

18 de maio de 2012 - A Fundação informou em seu blog sobre um protótipo de módulo de câmera que havia testado. O protótipo usou um módulo de 14megapixels.

22 de maio de 2012 – Mais de 20 mil unidades foram enviadas.

Julho de 2012 - Lançamento de Raspbian.

16 de julho de 2012 – Foi anunciado que 4.000 unidades estavam sendo fabricadas por dia, permitindo que o Raspberry Pi fosse comprado a granel.

24 de agosto de 2012 – A codificação de vídeo acelerado de hardware(H.264) torna-se disponível depois que se soube que a licença existente também cobria a codificação.

Anteriormente, pensava-se que a codificação seria adicionada com o lançamento do módulo de câmera anunciado. No entanto, não existe nenhum software estável para codificação H.264 de hardware. Ao mesmo tempo, a Fundação lançou dois codecs adicionais que podem ser comprados separadamente, o MPEG-2 e o VC-1 da Microsoft . Também foi anunciado que o Pi implementará o CEC, permitindo que ele seja controlado com o controle remoto da televisão.

5 de setembro de 2012 – A Fundação anunciou uma segunda revisão do Raspberry Pi Model

B.Uma placa de revisão 2.0 é anunciada, com uma série de pequenas correções e melhorias.

6 de setembro de 2012 - Anúncio de que, no futuro, a maior parte das unidades Raspberry Pi seria fabricada no Reino Unido, na fábrica da Sonyem Pencoed,País de Gales. A Fundação estimou que a fábrica produziria 30 mil unidades por mês, e criaria cerca de 30 novos empregos.

15 de outubro de 2012 – É anunciado que os novos Raspberry Pi Model B devem ser equipados com 512 MB em vez de 256 MB de RAM.

24 de outubro de 2012 – A Fundação anuncia que "todo o código de motorista do VideoCore que é executado no ARM" havia sido lançado como software livre sob uma licença no estilo BSD,tornando-o "o primeiro SoC multimídia baseado em ARM com drivers totalmente funcionais e de código reverso)totalmente abertos", embora essa alegação não tenha sido universalmente aceita. Em 28 de fevereiro de 2014, eles também anunciaram o lançamento da documentação completa para o núcleo gráfico VideoCore IV, e uma versão completa da pilha de gráficos sob uma licença BSD de 3 cláusulas.

Outubro de 2012 – Foi relatado que alguns clientes de uma das duas principais distribuidoras estavam esperando há mais de seis meses por seus pedidos. Isso foi relatado devido a



dificuldades na aquisição da CPU e à previsão de vendas conservadoras por este distribuidor.

17 de dezembro de 2012 – A Fundação, em colaboração com a IndieCity e a Velocix, abre a Pi Store, como uma "loja única para todas as suas necessidades de Raspberry Pi (software)".

Usando um aplicativo incluído no Raspbian, os usuários podem navegar por várias categorias e baixar o que quiserem. O software também pode ser carregado para moderação e lançamento.

3 de junho de 2013 – Introduz-se o "New Out of Box Software" ou NOOBS. Isso torna o Raspberry Pi mais fácil de usar simplificando a instalação de um sistema operacional. Em vez de usar um software específico para preparar um cartão SD, um arquivo é descompactado e o conteúdo copiado para um cartão SD formatado de FAT (4 GB ou maior). Esse cartão pode então ser inicializado no Raspberry Pi e uma escolha de seis sistemas operacionais é apresentada para instalação no cartão. O sistema também contém uma partição de recuperação que permite a restauração rápida do SO instalado, ferramentas para modificar o .txt e um botão de ajuda on-line e navegador web que direciona para os Fóruns Raspberry Pi.

Outubro de 2013 – A Fundação anuncia que o milionésimo Pi havia sido fabricado no Reino Unido.

Novembro de 2013: eles anunciam que os dois milionésimos Pi enviados entre 24 e 31 de outubro.

28 de fevereiro de 2014 – No dia do segundo aniversário do Raspberry Pi, a Broadcom, juntamente com a fundação Raspberry Pi, anunciou o lançamento da documentação completa para o núcleo gráfico VideoCore IV, e uma liberação completa da pilha de gráficos sob uma licença BSD de 3 cláusulas.

7 de abril de 2014 – O blog oficial Raspberry Pi anunciou o Raspberry Pi Compute Module, um dispositivo em um módulo de memória configurado DDR2 SO-DIMM de 200 pinos (embora não de forma alguma compatível com tal RAM), destinado a designers de eletrônicos de consumo para usar como o núcleo de seus próprios produtos.

Junho de 2014 - O blog oficial raspberry pi mencionou que o três milionésimo Pi enviado no início de maio de 2014.

14 de julho de 2014 – O blog oficial Raspberry Pi anunciou o Raspberry Pi Model B+, "a evolução final do Raspberry Pi original. Pelo mesmo preço do raspberry pi original modelo B, mas incorporando inúmeras pequenas melhorias que as pessoas têm pedido".

10 de novembro de 2014 – O blog oficial Raspberry Pi anunciou o Raspberry Pi Model A+.



É o menor e mais barato (US\$ 20) Raspberry Pi até agora e tem o mesmo processador e RAM que o Modelo A. Assim como o A, ele não tem porta Ethernet, e apenas uma porta USB, mas tem as outras inovações do B+, como menor potência, slot de cartão micro-SD e GPIO compatível com HAT de 40 pinos.

2 de fevereiro de 2015 - O blog oficial Raspberry Pi anunciou o Raspberry Pi 2. Parecendo um modelo B+, ele tem uma CPU ARMv7 Cortex-A7 quad-core de 900 MHz, o dobro da memória (para um total de 1 GB) e compatibilidade completa com a geração original do Raspberry Pis.

14 de maio de 2015 – O preço do Modelo B+ caiu de US\$ 35 para US\$ 25, supostamente como um "efeito colateral das otimizações de produção" do desenvolvimento do Pi 2. Observadores da indústria observaram com ceticismo, no entanto, que a queda de preços parecia ser uma resposta direta ao CHIP, um concorrente de menor preço descontinuado em abril de 2017.

26 de novembro de 2015 – A Fundação Raspberry Pi lançou o Raspberry Pi Zero, o menor e mais barato membro da família Raspberry Pi até agora, com 65 mm × 30 mm e US\$ 5. O Zero é semelhante ao modelo A+ sem câmera e conectores LCD, enquanto menor e usa menos energia. Foi dado com a revista Raspberry Pi Magpi No. 40 que foi distribuída no Reino Unido e

nos EUA naquele dia – o MagPi foi vendido em quase todos os varejistas internacionais devido ao brinde.

29 de fevereiro de 2016 – Raspberry Pi 3 com um processador quad BCM2837 de 1,2 GHz de 64 bits baseado no ARMv8 Cortex-A53, com Wi-Fi embutido BCM43438 802,11n 2,4 GHz e Bluetooth 4.1 Low Energy (BLE). Começando com uma versão Raspbian de 32 bits, com uma versão de 64 bits mais tarde para vir se "houver valor em mover-se para o modo de 64 bits". No mesmo anúncio, foi dito que um novo Módulo de Computação baseado em BCM2837 era esperado para ser introduzido alguns meses depois.

Fevereiro 2016 – A Raspberry Pi Foundation anuncia que vendeu oito milhões de dispositivos (para todos os modelos combinados), tornando-o o computador pessoal britânico mais vendido, à frente do Amstrad PCW. As vendas atingiram dez milhões em setembro de 2016.

25 de abril de 2016 – Raspberry Pi Camera v2.1 anunciado com 8 Mpixels, nas versões normal e NoIR (pode receber IR). A câmera usa o chip Sony IMX219 com resolução de  $3280 \times 2464$ . Para fazer uso da nova resolução o software precisa ser atualizado.

10 de outubro de 2016 – A NEC Display Solutions anuncia que modelos selecionados de displays comerciais a serem lançados no início de 2017

incorporarão um Módulo de Computação Raspberry Pi 3.

14 de outubro de 2016 – A Raspberry Pi Foundation anuncia sua cooperação com a NEC Display Solutions. Eles esperam que o Módulo de Computação Raspberry Pi 3 esteja disponível para o público em geral até o final de 2016.

25 de novembro de 2016 – 11 milhões de unidades vendidas.

16 de janeiro de 2017 – Módulo computacional 3 e Módulo computacional 3 Lite são lançados.

28 de fevereiro de 2017 – Raspberry Pi Zero W com WiFi e Bluetooth através de antenas em escala de chip lançadas.

14 de março de 2018 – No Pi Day, a Raspberry Pi Foundation introduziu o Raspberry Pi 3 Model B+ com melhorias no desempenho dos computadores Raspberry PI 3B, versão atualizada do processador de aplicativos Broadcom, melhor desempenho wi-fi sem fio e Bluetooth e adição da banda de 5 GHz.

15 de novembro de 2018 – Raspberry Pi 3 Modelo A+ lançado.

28 de janeiro de 2019 – Módulo computacional 3+ (CM3+/Lite, CM3+/8 GB, CM3+/16 GB e CM3+/32 GB) lançados.

24 de junho de 2019 – Raspberry Pi 4 Modelo B lançado.

10 de dezembro de 2019 – 30 milhões de unidades vendidas; as vendas são de cerca de 6 milhões por ano.

28 de maio de 2020 – 8GB Raspberry Pi 4 anunciado por US\$ 75. O sistema operacional não é mais chamado de "Raspbian", mas "Raspberry Pi OS", e uma versão oficial de 64 bits já está disponível em versão beta.

19 de outubro de 2020 – Lançamento do Módulo Compute 4.

2 de novembro de 2020 – Raspberry Pi 400 lançado. É um teclado que incorpora Raspberry Pi 4 nele. Os pinos GPIO do Raspberry Pi 4 são acessíveis.

21 de janeiro de 2021 – Lançamento do Raspberry Pi Pico. É o primeiro produto de classe microcontrolador da Raspberry Pi. É baseado no RP2040 Microcontroller desenvolvido pela Raspberry Pi.

### *Vendas*

De acordo com a Raspberry Pi Foundation, mais de 5 milhões de Raspberry Pis foram vendidos até fevereiro de 2015, tornando-se o computador britânico mais vendido. Em novembro de 2016, eles tinham vendido 11 milhões de unidades, e 12,5 milhões até março de 2017, tornando-se o terceiro "computador de propósito geral" mais vendido. Em julho de 2017,

as vendas atingiram quase 15 milhões, subindo para 19 milhões em março de 2018. Até dezembro de 2019, um total de 30 milhões de dispositivos haviam sido vendidos.

## 1.23 Snowball

O Snowball é um computador de placa única Nano-ITX-fator deforma usando o NovaThor A9500.

O sistema operacional móvel baseado em Linux Tizen foi portado para a Bola de Neve no início de 2012.

O Snowball tinha um site de apoio público em [igloocommunity.org](http://igloocommunity.org), mas desde que o suporte para o conselho foi retirado, as ferramentas são arquivadas no GitHub:

Uma das muitas construções lançadas por Linaro está localizada aqui Esta é a construção: 13.05 (maio de 2013). No link estão os binários que foram construídos, as instruções para usar os binários e instruções para construir tudo desde a origem.

## 1.24 UD00

UD00 é uma família de Mini PC de código aberto compatível com Windows, Android e qualquer Linux Distro.

Você pode explorar tanto como sistemas incorporados para projetos de eletrônica DIY quanto como baixo consumo de energia, computadores sem ventilador para uso diário.

A linha de produtos envolve cinco computadores de placa única: UD00 QUAD/DUAL (2013), UD00 NEO (2015), UD00 X86 (2016), UD00 BOLT (2019) e UD00 BOLT GEAR (2020).

### Modelos do UD00

Existem seis tipos de modelos, entre eles estão:

-UD00 BOLT GEAR

4 núcleos, até 3,6 GHz de potência

2X DDR4 Tomadas de 64 bits de 2X DDR4 com suporte a Ecc até 32gb 2400 Mt/s

2X USB-C A BORDO, para transferência de dados, carregamento e saída de vídeo

AMD RADEON™ VEGA GRAPHICS para renderização 3D perfeita

VÍDEOS DE 4K 60FPS EM 4 TELAS para uma experiência de visualização realista

ARDUINO E TONELADAS DE I/OS

para construir robôs e hackear o mundo

#### -UD00 BOLT

CPU AMD RYZEN Incorporado V1605B Quad Core/Oito Thread @2GHZ (3.6 Boost)

Gpu AMD Radeon VEGA 8 Gráficos (8 GPU CU)

carneiro Slot 2X SO-DIMM Dual Channel 64-BIT DDR4 2400 MT/S com suporte a ECC de até 32GB

Armazenamento em massa

32GB EMMC 5.0 High Speed Drive SSD SATA module slot M.2 Soquete key B 2260 (destaque também PCI-E X2) NVME module slot M.2

Soquete key M 2280 (PCI-E X4 Gen 3 Interface)

SATA 3.0 6 GBit/S Standard Connector

multimídia

DirectX® 12, OpenCL™, OpenGL®, the Vulkan® API H.265 Decode & Encode (8-BIT), VP9 Decode Rede

Gigabit Ethernet (RJ-45) Realtek RTL8111G

WIFI/BT Combo Module slot M.2 soquete 1 tecla E 2230

USB

2x USB 3.0

Tipo-A USB 2x USB

Tipo-C

USB 3.1 Gen 2 DisplayPort Modo Alternativo Usb Power Delivery (USB-PD) 3.0

Interface de vídeo



2x HDMI 1.4 / 2.0A  
(CEC) 2x DP Modo Alternativo em USB Tipo-C  
SO "Windows e Linux"

-UD00 X86 II

existem dois tipos (Ultra, AVANÇADO PLUS)  
CPU

Intel Pentium

N3710

Até 2,56 GHZ

Intel Celeron

N3160

Até 2,24 GHZ

Gpu

Intel HD Graphics 405

Até 700 Mhz

Intel HD Graphics 400 Até 640 Mhz

carneiro

CANAL DUPLO DDR3L DE 8 GB

CANAL DUPLO DDR3L DE 4 GB

Armazenamento em massa

disco eMMC até 32 GB soldado

a bordo

Padrão SATA conector M.2 Key B Slot de cartão

Micro SD

multimídia

HW Video decode: H.265/HEVC,

H264, MPEG2, MVC, VC-1, WMV9, JPEG, VP8;

HW Video encode: H.264, MVC, JPEG

Rede

Slot do conector

Gigabit Ethernet M.2 Key E para módulos sem fio  
opcionais

USB

3 x tomadas USB 3.0 tipo A

Interface de vídeo

1x conectores HDMI

2x miniDP++

Interface de áudio

Microfone + Conector

do conector do fone de ouvido Combo saída

S/PDIF de cabeçalho

interno

Outras Interfaces

Interface

IR LPC – 2 x I2C

– GPIOs

– Sinais de gerenciamento de tela de toque no

conector de expansão RTC Battery + Conector

Incluído

Arduino

Arduino Leonardo compatível e compatível com a  
maioria dos Escudos Arduino compatíveis com  
5V.

E/S

Pinos

de I/O Digital Até 23 x I/O

digital (7PWM) Pinos analógicos de I/O 12 x  
entrada analógica  
SO (Windows,Linux e android)

-UDOO NEO

Existem três(cheiro, prolongado e básico)

CPU

NXP® i.MX processador de aplicações 6SoloX  
com um núcleo ARM Cortex-A9 incorporado e um  
Núcleo Cortex-M4

Gpu

Controlador gráfico integrado 2d/3d  
carneiro

1GB de RAM

1GB de RAM

RAM de 512MB

Rede

WI-FI BLUETOOTH 4.0 ETHERNET RÁPIDO DE  
BAIXA ENERGIA                      WI-FI BLUETOOTH 4.0  
BAIXA ENERGIA                      ETHERNET RÁPIDO

Armazenamento em massa

Slot de cartão MicroSD a bordo  
de interface SDIO de 8 bits\*

USB

1x portas USB 2.0 Tipo A

1x USB OTG (conector micro-AB)

Interface de vídeo

Interface Micro HDMI - Interface LVDS +  
toque (sinais I2C)

Conexão de câmera analógica suportando interface de câmera paralela NTSC e PAL de 8 bits  
Interface de áudio  
Transmissor de áudio HDMI S/PIDF & I2S\*  
Outras Interfaces  
8x SINAIS PWM\*  
interface 3x I2C\* interface  
1x SPI\* 6x sinais multiplexáveis\*  
Arduino  
Arduino-Compatível através do layout padrão  
Arduino Pins e compatível com escudos Arduino.  
SO ("Ubuntu e andróide")  
Poder Em 1x DC Micro USB 5V 1x DC Power Jack 6-15V 1x CONECTOR DE bateria RTC

-UD00 QUAD/DUAL

CPU

CPU Cortex™-MX6 ARM Cortex-A9 Cúrxo 1GHz

Atmel SAM3X8E ARM Cortex-M3 CPU (mesmo que Arduino Due)

NXP™ i.MX6 ARM Cortex-A9 CPU Dual core 1GHz

(CPU Dual Core é versão Dual Lite, com apenas uma Unidade de Processamento de Imagem (IPU) e sem a interface SATA) CpU Arm Atmel

SAM3X8E Cortex-M3 (mesmo que Arduino Due)

Gpu Vivante GC 2000 + Vivante GC 355 + Vivante GC 320  
Vivante GC 880 + Vivante GC 320

carneiro Baixa Tensão 1GB DDR3

E/S

Pinos de I/O digitais 76 GPIOs totalmente disponíveis

12 pinos de entrada analógicos pinos digitais I/O

pinos 2 pinos de saída analógicos (DAC)

SO ("Linux e andróide")

Poder Em

DC IN Jack 12V 2A

### -UDOO BRICKS

UDOO BRICKS são módulos que você pode usar para aumentar seus quadros UDOO e torná-los mais versáteis. Conecte-os no conector de snap-in I2C com o cabo relacionado. O UDOO BRICKS trabalha ao longo de uma configuração em cascata, para que você possa anexá-los todos juntos sem desperdiçar espaço de uma maneira verdadeiramente intuitiva. Graças a essa configuração, você pode usar cabos de até 3,5 m de comprimento para conectar UDOO BRICKS uns aos outros.

Tipos:

TEMPERATURE: A temperatura bricseasure a temperatura. É baseado em TMP75b

BAROMETER: O BARÔMETRO, ALTÍMETRO, TEMP BRICK mede a pressão atmosférica, a temperatura e a altitude. É baseado em MPL3115.

**GESTURE:** O GESTURE BRICK permite aplicativos de reconhecimento de gestos. É baseado no PAJ7620U2

**LIGHT:** O LIGHT BRICK é um sensor de luz. É baseado no TSL2561T.

**HUMIDITY:** O TIJOLO DE UMIDADE sente a umidade. É baseado no SI7006-A20.

# Capitulo

## 2

SoCs

SoCs "System on a chip" é um circuito integrado (também conhecido como "chip") que integra todos ou a maioria dos componentes de um computador ou outro sistema eletrônico. Esses componentes quase sempre incluem uma unidade central de processamento (CPU), memória, portas de entrada/saída e armazenamento secundário, muitas vezes ao lado de outros componentes, como modems de rádio e uma unidade de processamento gráfico (GPU) – tudo em um único substrato ou microchip. Pode conter funções digitais, analógicas, de sinal misto e, muitas vezes, de processamento de sinal de radiofrequência (caso contrário, é considerado apenas um processador de aplicativo).

Os SoCs de maior desempenho são frequentemente emparelhados com chips de memória e armazenamento secundário dedicados e fisicamente separados (quase sempre LPDDR e eUFS ou eMMC, respectivamente), que podem ser colocados em camadas em cima do SoC no que é conhecido como uma configuração de pacote no pacote (PoP) ou serem colocados perto do SoC. Além disso, os SoCs podem usar modems sem fio separados.

Os SoCs contrastam com a arquitetura comum de PC baseada em placa-mãe tradicional, que separa componentes baseados na função e os conecta através de uma placa de circuito central



de interface. Considerando que uma placa-mãe abriga e conecta componentes destacáveis ou substituíveis, os SoCs integram todos esses componentes em um único circuito integrado. Um SoC normalmente integrará uma CPU, gráficas e interfaces de memória, conectividade de disco rígido e USB, memórias de acesso aleatório e leitura somente e armazenamento secundário e/ou seus controladores em um único circuito morrem, enquanto uma placa-mãe conectaria esses módulos como componentes discretos ou placas de expansão.

Um SoC integra um microcontrolador, microprocessador ou talvez vários núcleos de processador com periféricos como uma GPU, modems de rádio wi-fi e de rede celular e/ou um ou mais coprocessadores. Semelhante à forma como um microcontrolador integra um microprocessador com circuitos periféricos e memória, um SoC pode ser visto como integrando um microcontrolador com periféricos ainda mais avançados. Para obter uma visão geral da integração dos componentes do sistema, consulte a integração do sistema.

Projetos de sistema de computador mais bem integrados melhoram o desempenho e reduzem o consumo de energia, bem como a área de morte de semicondutores do que os designs de vários

chips com funcionalidade equivalente. Isso vem ao custo de redução da substituição dos componentes. Por definição, os projetos SoC estão totalmente ou quase totalmente integrados em diferentes módulos de componentes. Por essas razões, tem havido uma tendência geral de uma integração mais rigorosa dos componentes na indústria de hardware de computadores, em parte devido à influência dos SoCs e lições aprendidas nos mercados de computação móvel e embarcada. Os SoCs podem ser vistos como parte de uma tendência maior para a computação embarcada e aceleração de hardware.

SoCs são muito comuns na computação móvel (como em smartphones e tablets) e nos mercados de edge computing. Eles também são comumente usados em sistemas incorporados, como roteadores WiFi e internet das coisas.

### *Tipos:*

Em geral, existem quatro tipos distintos de SoCs:

- SoCs construídos em torno de um microcontrolador
- SoCs construídos em torno de um microprocessador, muitas vezes encontrados em telefones celulares;
- SoCs de circuito integrado específico de aplicativos especializados projetados para

aplicações específicas que não se encaixam nas duas categorias acima e

- SoCs programáveis (PSoC), onde a maioria das funcionalidades é fixa, mas algumas funcionalidades são reprogramáveis de forma análoga a um conjunto de portão programável em campo.

### *Estrutura:*

Um SoC consiste em unidades funcionais de hardware, incluindo microprocessadores que executam código de software, bem como um subsistema de comunicações para conectar, controlar, dirigir e interagir entre esses módulos funcionais.

### Componentes funcionais:

#### -Núcleos de processador

Um SoC deve ter pelo menos um núcleo de processador, mas normalmente um SoC tem mais de um núcleo. Os núcleos do processador podem ser um microcontrolador, microprocessador ( $\mu P$ ), processador de sinal digital (DSP) ou núcleo de processador de conjunto de instruções específico para aplicativos (ASIP). ASIPs possuem conjuntos de instruções personalizados para um domínio de aplicativo e projetados para serem mais eficientes do que instruções de uso geral para um tipo específico de carga de trabalho. Os

SoCs multiprocessadores têm mais de um núcleo de processador por definição.

Sejam núcleos únicos, multi-core ou manycore, os núcleos do processador SoC normalmente usam arquiteturas de conjunto de instruções RISC. As arquiteturas RISC são vantajosas em relação aos processadores CISC para SoCs porque requerem menos lógica digital e, portanto, menos energia e área a bordo, e nos mercados de computação embarcada e móvel, área e energia são muitas vezes altamente restritas. Em particular, os núcleos do processador SoC geralmente usam a arquitetura ARM porque é um processador macio especificado como um núcleo IP e é mais eficiente em termos de energia do que x86.

#### -Memória

Os SoCs devem ter blocos de memória semicondutores para realizar sua computação, assim como microcontroladores e outros sistemas embarcados. Dependendo do aplicativo, a memória SoC pode formar uma hierarquia de memória e hierarquia de cache. No mercado de computação móvel, isso é comum, mas em muitos microcontroladores embarcados de baixa potência, isso não é necessário. As tecnologias de memória para SoCs incluem memória somente leitura (ROM), memória de acesso aleatório

(RAM), ROM programável eletricamente apagada(EEPROM)e memória flash. Como em outros sistemas de computador, a RAM pode ser subdividida em RAM estática relativamente mais rápida, mas mais cara (SRAM) e a RAM dinâmica mais lenta, mas mais barata (DRAM). Quando um SoC tem uma hierarquia de cache, o SRAM geralmente será usado para implementar registros de processadores e caches L1 dos núcleos, enquanto o DRAM será usado para níveis mais baixos da hierarquia de cache, incluindo a memória principal. "Memória principal" pode ser específica para um único processador (que pode ser multi-core) quando o SoC tem vários processadores, nesse caso é memória distribuída e deve ser enviado via § Intermodule comunicação on-chip para ser acessado por um processador diferente. Para mais discussão sobre problemas de memória de vários processamentos, consulte coerência de cache e latência de memória.

### -Interfaces

Os SoCs incluem interfaces externas, normalmente para protocolos de comunicação. Estes são frequentemente baseados em padrões do setor como USB, FireWire,

Ethernet, USOT, SPI, HDMI, I<sup>2</sup>C, etc. Essas interfaces diferem de acordo com o aplicativo pretendido. Protocolos de rede sem fio como Wi-Fi, Bluetooth, 6LoWPAN e comunicação de campo próximo também podem ser suportados.

Quando necessário, os SoCs incluem interfaces analógicas, incluindo conversores analógicos e digitais-analógicos, muitas vezes para processamento de sinais. Estes podem ser capazes de interagir com diferentes tipos de sensores ou atuadores, incluindo transdutores inteligentes. Eles podem interagir com módulos ou escudos específicos do aplicativo. Podem ser internos para o SoC, como se um sensor analógico for incorporado ao SoC e suas leituras devem ser convertidas em sinais digitais para processamento matemático.

#### *-Processadores de sinal digital*

Núcleos DSP (Digital signal processor, processador de sinal digital) são frequentemente incluídos em SoCs. Realizam operações de processamento de sinais em SoCs para sensores, atuadores, coleta de dados, análise de dados e processamento multimídia. Os núcleos DSP normalmente apresentam palavras de instrução muito longas (VLIW) e instrução única, arquiteturas de conjunto de instruções de vários dados (SIMD) e, portanto, são altamente



favoráveis à exploração do paralelismo em nível de instrução através do processamento paralelo e execução superescalar. Núcleos DSP geralmente apresentam instruções específicas do aplicativo e, como tal, são normalmente processadores de conjunto de instruções específicos para aplicativos (ASIP). Tais instruções específicas do aplicativo correspondem a unidades funcionais de hardware dedicadas que computam essas instruções. As instruções típicas de DSP incluem multiplicar-acumulação, transformação De Fourier Rápida, multiplicação fundida e convoluções.

#### -Comunicação intermódulo

Os SOC's compreendem muitas unidades de execução. Essas unidades devem muitas vezes enviar dados e instruções para frente e para trás. Por causa disso, todos, menos os SoCs mais triviais, exigem subsistemas de comunicação. Originalmente, como em outras tecnologias de microcomputadores, as arquiteturas de data bus foram usadas, mas recentemente projetos baseados em redes de intercomunicação esparsas conhecidas como redes-on-chip (NoC) ganharam destaque e estão previstos para ultrapassar arquiteturas de ônibus para design soc em um futuro próximo.

-Comunicação baseada em ônibus

Historicamente, um ônibus de computador global compartilhado tipicamente conectava os diferentes componentes, também chamados de "blocos" do SoC. Um barramento muito comum para comunicações SoC é o padrão AMBA (Advanced Microcontroller Bus Architecture, arquitetura avançada de ônibus) livre de royalties da ARM.

Os controladores de acesso à memória direta roteiam os dados diretamente entre interfaces externas e memória SoC, ignorando a CPU ou a unidade de controle, aumentando assim o throughput de dados do SoC. Isso é semelhante a alguns drivers de dispositivos de periféricos em arquiteturas de PC de módulo multi-chip baseadas em componentes.

Os ônibus de computador são limitados em escalabilidade, suportando apenas até dezenas de núcleos (multicore) em um único chip. O atraso do fio não é escalável devido à miniaturização contínua, o desempenho do sistema não se dimensiona com o número de núcleos conectados, a frequência de operação do SoC deve diminuir a cada núcleo adicional ligado para que a energia seja sustentável, e os fios longos consomem grandes quantidades de energia elétrica. Esses desafios são proibitivos para apoiar sistemas de muitoscore em chip.



### *-Rede em um chip*

No final da década de 2010, surgiu uma tendência dos SoCs de implementar subsistemas de comunicação em termos de uma topologia em vez de protocolos baseados em ônibus. Uma tendência para mais núcleos de processadores em SoCs fez com que a eficiência de comunicação on-chip se tornasse um dos fatores-chave para determinar o desempenho e o custo geral do sistema. Isso levou ao surgimento de redes de interconexão com a troca de pacotes baseada em roteador conhecida como "redes no chip" (NoCs) para superar os gargalos das redes baseadas em ônibus.

As redes no chip têm vantagens, incluindo roteamento específico para destino e aplicativos, maior eficiência energética e redução da possibilidade de contenção de barramentos. As arquiteturas de rede em chip se inspiram em protocolos de comunicação como o TCP e o conjunto de protocolos da Internet para comunicação no chip, embora normalmente tenham menos camadas de rede. As arquiteturas de rede de rede de rede em chips ideais são uma área contínua de muito interesse de pesquisa. As arquiteturas NoC variam de topologias tradicionais de rede de computação distribuída, como torus, hipercube, redes de malhas e redes

de árvores, até o agendamento de algoritmos genéticos a algoritmos randomizados, como caminhadas aleatórias com ramificações e tempo randomizado para viver (TTL).

Muitos pesquisadores do SoC consideram as arquiteturas NoC como o futuro do design SoC porque elas têm sido demonstradas para atender eficientemente às necessidades de energia e throughput dos projetos soC. As arquiteturas NoC atuais são bidimensionais. O design de IC 2D tem opções limitadas de planejamento de piso à medida que o número de núcleos em SoCs aumenta, de modo que, à medida que circuitos integrados tridimensionais (3DICs) emergem, os projetistas do SoC estão olhando para a construção de redes tridimensionais on-chip conhecidas como 3DNoCs.

### *-Fluxo de design*

Um sistema em um chip consiste tanto no hardware, quanto no software que controla os núcleos de microcontrolador, microprocessador ou processador de sinal digital, periféricos e interfaces. O fluxo de design de um SoC visa desenvolver este hardware e software ao mesmo tempo, também conhecido como co-design arquitetônico.

A maioria dos SoCs são desenvolvidos a partir de especificações do núcleo IP do componente de

hardware pré-qualificado para os elementos de hardware e unidades de execução, coletivamente "blocos", descritos acima, juntamente com drivers de dispositivos de software que podem controlar sua operação. De particular importância são as pilhas de protocolo que impulsionam interfaces padrão do setor como USB. Os blocos de hardware são montados usando ferramentas de design auxiliadas por computador, especificamente ferramentas eletrônicas de automação de design; os módulos de software são integrados usando um ambiente de desenvolvimento integrado que inclui o software.

Os componentes soCs também são frequentemente projetados em linguagens de programação de alto nível, como C++, MATLAB ou SystemC e convertidos em projetos de RTL através de ferramentas de síntese de alto nível (HLS), como C a HDL ou fluxo para HDL. Os produtos HLS chamados "síntese algorítmica" permitem que os designers usem C++ para modelar e sintetizar níveis de sistema, circuito, software e verificação, todos em uma linguagem de alto nível comumente conhecida pelos engenheiros de computação de uma maneira independente das escalas de tempo, que são tipicamente especificadas em HDL. Outros componentes podem permanecer em software e

serem compilados e incorporados em processadores soft-core incluídos no SoC como módulos em HDL como núcleos IP.

Uma vez definida a arquitetura do SoC, quaisquer novos elementos de hardware são escritos em uma linguagem de descrição de hardware abstrata denominada RTL (Register Transfer Level, nível de transferência de registro) que define o comportamento do circuito ou sintetizada em RTL a partir de uma linguagem de alto nível através de síntese de alto nível. Esses elementos estão conectados em uma linguagem de descrição de hardware para criar o design soc completo. A lógica especificada para conectar esses componentes e converter entre interfaces possivelmente diferentes fornecidas por diferentes fornecedores é chamada de "lógica de cola".

#### *- Verificação de design*

Os chips são verificados para correção de validação antes de serem enviados para uma fundição de semicondutores. Esse processo é chamado de verificação funcional e é responsável por uma parcela significativa do tempo e energia gasta no ciclo de vida do design do chip, muitas vezes citado como 70%. Com a crescente complexidade dos chips, linguagens de verificação de hardware como SystemVerilog,

SystemC, e e estão sendo usadas. Os bugs encontrados na fase de verificação são reportados ao designer.

Tradicionalmente, os engenheiros empregam aceleração de simulação, emulação ou prototipagem em hardware reprogramável para verificar e depurar hardware e software para projetos soC antes da finalização do design, conhecido como tape-out. Os conjuntos de portais programáveis em campo (FPGAs) são favorecidos para prototipar SoCs porque os protótipos FPGA são reprogramáveis, permitem depuração e são mais flexíveis do que os circuitos integrados específicos de aplicativos (ASICs).

Com alta capacidade e tempo de compilação rápido, a aceleração e a emulação de simulação são tecnologias poderosas que proporcionam ampla visibilidade nos sistemas. Ambas as tecnologias, no entanto, operam lentamente, na ordem dos MHz, que podem ser significativamente mais lentos "até 100 vezes mais lentos " do que a frequência operacional do SoC. As caixas de aceleração e emulação também são muito grandes e caras em mais de US\$ 1 milhão.

Paralelamente, os elementos de hardware são agrupados e passados por um processo de síntese lógica, durante o qual são aplicadas restrições de desempenho, como frequência operacional e

atrasos de sinal esperados. Isso gera uma saída conhecida como netlist descrevendo o design como um circuito físico e suas interconexões. Esses netlists são combinados com a lógica de cola que conecta os componentes para produzir a descrição esquemática do SoC como um circuito que pode ser impresso em um chip. Este processo é conhecido como local e rota e precede a fita-out no caso de os SoCs serem produzidos como circuitos integrados específicos de aplicação (ASIC).

#### -Fabricação

Os chips SoC são tipicamente fabricados usando a tecnologia MOS (metal-óxido-semicondutor). Os netlists descritos acima são usados como base para o fluxo de design físico (local e rota) para converter a intenção dos designers no design do SoC. Durante este processo de conversão, o design é analisado com modelagem de tempo estático, simulação e outras ferramentas para garantir que ele atenda aos parâmetros operacionais especificados, como frequência, consumo e dissipação de energia, integridade funcional (conforme descrito no código de nível de transferência de registro) e integridade elétrica.

Quando todos os bugs conhecidos foram corrigidos e estes foram re-verificados e todas as



verificações de design físico são feitas, os arquivos de design físico descrevendo cada camada do chip são enviados para a loja de máscaras da fundição onde um conjunto completo de máscaras litográficas de vidro será gravado. Estes são enviados para uma fábrica de wafer para criar os dados SoC antes de empacotar e testar.

Os SoCs podem ser fabricados por várias tecnologias, incluindo:

*Todo o costume Asic*

*Célula padrão Asic*

*Matriz de portão programável em campo (FPGA)*

ASICs consomem menos energia e são mais rápidos que os FPGAs, mas não podem ser reprogramados e são caros de fabricação. Os projetos FPGA são mais adequados para designs de volume mais baixo, mas depois de unidades suficientes de produção ASICs reduzem o custo total de propriedade.

Os projetos soC consomem menos energia e têm um custo menor e maior confiabilidade do que os sistemas multi-chip que eles substituem. Com menos pacotes no sistema, os custos de montagem também são reduzidos.

Quando não é viável construir um SoC para um determinado aplicativo, uma alternativa é um

sistema em pacote (SiP) que compreende uma série de chips em um único pacote. Quando produzido em grandes volumes, o SoC é mais econômico que o SiP porque sua embalagem é mais simples. Outra razão pela qual o SiP pode ser preferido é que o calor do lixo pode ser muito alto em um SoC para um determinado propósito, porque os componentes funcionais estão muito próximos, e em um SiP o calor se dissipará melhor de diferentes módulos funcionais, uma vez que eles estão fisicamente mais distantes.

Entre alguns tipos de SoCs nós temos:

**ARM**

**MIPS**

**x86/x86-64**



## 2.1 ARM

ARM é uma família de arquiteturas de computador reduzida (RISC) para processadores de computador, configuradas para vários ambientes. A Arm Ltd. desenvolve a arquitetura e licencia-a para outras empresas, que projetam seus próprios produtos que implementam uma dessas arquiteturas — incluindo sistemas-on-chips (SoC) e sistemas-on-modules (SoM) que incorporam diferentes componentes, como memória, interfaces e rádios. Ele também projeta núcleos que implementam este conjunto de instruções e licencia esses projetos para uma série de empresas que incorporam esses designs principais em seus próprios produtos.

Houve várias gerações do projeto ARM. O ARM1 original usava uma estrutura interna de 32 bits, mas tinha um espaço de endereço de 26 bits que o limitava a 64 MB de memória principal. Essa limitação foi removida na série ARMv3, que tem um espaço de endereço de 32 bits, e várias gerações adicionais até ARMv7 permaneceram 32 bits. Lançada em 2011, a arquitetura ARMv8-A adicionou suporte para um espaço de endereço de 64 bits e aritmética de 64 bits com seu novo conjunto de instruções de comprimento fixo de 32 bits. A Arm Ltd. também lançou uma série de

conjuntos de instruções adicionais para regras diferentes; a extensão "Polegar" adiciona instruções de 32 e 16 bits para uma melhor densidade de código, enquanto Jazelle adicionou instruções para manusear diretamente os bytecodes javae, mais recentemente, JavaScript. Mudanças mais recentes incluem a adição de multithreading simultâneo (SMT) para melhor desempenho ou tolerância a falhas.

Devido aos seus baixos custos, consumo mínimo de energia e menor geração de calor do que seus concorrentes, os processadores ARM são desejáveis para dispositivos leves, portáteis e movidos a bateria — incluindo smartphones, laptops e tablets, bem como outros sistemas embarcados. No entanto, os processadores ARM também são usados para desktops e servidores, incluindo o supercomputador mais rápido do mundo. Com mais de 180 bilhões de chips ARM produzidos, a partir de 2021, ARM é a arquitetura de conjunto de instruções mais utilizada (ISA) e o ISA produzido na maior quantidade. Atualmente, os núcleos cortex amplamente utilizados, núcleos "clássicos" mais antigos e variantes de núcleos SecurCore especializados estão disponíveis para cada um deles incluir ou excluir recursos opcionais.

A Acorn escolheu a Tecnologia VLSI como "parceira de silício", pois eram uma fonte de

ROMs e chips personalizados para a Acorn. A Acorn forneceu o design e o VLSI forneceu o layout e a produção. As primeiras amostras de silício ARM funcionaram corretamente quando foram recebidas e testadas pela primeira vez em 26 de abril de 1985. Conhecido como ARM1, essas versões foram ran a 6 MHz.

O primeiro aplicativo ARM foi como um segundo processador para a BBC Micro, onde ajudou no desenvolvimento de software de simulação para concluir o desenvolvimento dos chips de suporte (VIDC, IOC, MEMC), e acelerou o software CAD usado no desenvolvimento arm2. Wilson posteriormente reescreveu BBC BASIC na linguagem de montagem arm. O conhecimento aprofundado obtido com a concepção do conjunto de instruções permitiu que o código fosse muito denso, tornando a ARM BBC BASIC um teste extremamente bom para qualquer emulador ARM.

O resultado das simulações nas placas ARM1 levou à introdução final de 1986 do design ARM2 rodando a 8 MHz, e a versão de 1987 em velocidade de 10 a 12 MHz. Uma mudança significativa na arquitetura subjacente foi a adição de um multiplicador de Booth, enquanto anteriormente a multiplicação tinha que ser realizada em software. Além disso, um novo modo de recarga fast interrupt, FIQ para abreviar,

permitiu que os registros de 8 a 14 fossem substituídos como parte da própria interrupção. Isso significava que as solicitações fiq não tinham que salvar seus registros, interrupções de excesso de velocidade.

O ARM2 foi cerca de sete vezes o desempenho de um sistema típico baseado em 7 MHz 68000 baseado como o Comodoro Amiga ou Macintosh SE. Foi duas vezes mais rápido que um Intel 80386 rodando a 16 MHz, e quase a mesma velocidade de um multi-processador VAX-11/784 supermini. Os únicos sistemas que o venceram foram as estações de trabalho baseadas em SUN SPARC e MIPS R2000 RISC. Além disso, como a CPU foi projetada para I/O de alta velocidade, ela dispensou muitos dos chips de suporte vistos nessas máquinas, notadamente, não tinha nenhum controlador dedicado de acesso à memória direta (DMA) que era frequentemente encontrado em estações de trabalho. O sistema gráfico também foi simplificado com base no mesmo conjunto de suposições subjacentes sobre memória e tempo. O resultado foi um design dramaticamente simplificado, oferecendo desempenho em par com estações de trabalho caras, mas a um preço semelhante aos desktops contemporâneos.

O ARM2 apresentava um barramento de dados de 32 bits, espaço de endereço de 26 bits e

registros de 27 bits de 32 bits. O ARM2 tinha uma contagem de transistores de apenas 30.000, em comparação com o modelo 68000 mais velho da Motorola com cerca de 40.000. Grande parte dessa simplicidade veio da falta de microcódigo (que representa cerca de um quarto a um terço dos 68000) e de (como a maioria das CPUs do dia) não incluir qualquer cache. Essa simplicidade possibilitou baixo consumo de energia, mas melhor desempenho que o Intel 80286.

Um sucessor, ARM3, foi produzido com um cache de 4 KB, o que melhorou ainda mais o desempenho. O barramento de endereços foi estendido para 32 bits no ARM6, mas o código do programa ainda tinha que estar dentro dos primeiros 64 MB de memória no modo de compatibilidade de 26 bits, devido aos bits reservados para as bandeiras de status.

Entre os tipos de empresas e fabricas de tecnologias que estão relacionado com o ARM são:

-*Actions*: é uma empresa chinesa de semicondutores fabless fundada em 2000 e sediada em Zhuhai, província de Guangdong. A empresa tem cerca de 600 funcionários e projeta SoCs para tablets, reproduzores de áudio digital, espectadores de fotos e produtos relacionados.

## *Adoção*

Os jogadores S1 MP3 usam chipsets projetados por Actions. Em 2012, a Actions Semiconductor produziu o ATM7029, que é um SoC baseado em ARM Cortex-A5quad-core usando GPU Vivante Corporations GC1000. Este SoC tem sido usado no tablet Ainol NOVO10 Hero II e outros tablets low-end.

Para o segundo trimestre de 2014, a Actions foi declarada a quarta maior fornecedora de processadores de tablets para o mercado chinês. Em certo momento, as ações foram processadas pela SigmaTel com a SigmaTel prevalecendo. Os achados foram de que as ações infringiram a SigmaTel copiando diretamente as ASICs projetadas pela SigmaTel, que já foi líder mundial no mercado ASIC MP3. SigmaTel mais tarde foi vendido para Freescale Semiconductor.

*-Allwinner:* É uma empresa de semicondutores fabless que projeta sistemas de sinal misto em um chip (SoC). A empresa está sediada em Zhuhai, Guangdong, China. Possui um escritório de vendas e suporte técnico em Shenzhen, Guangdong, e operações logísticas em Hong Kong.

Desde sua fundação, em 2007, a Allwinner lançou mais de quinze processadores SoC para



uso em tablets baseados no Android, bem como em smartphones, caixas OTT no ar, sistemas de câmeras de vídeo, DVRs de carros e players de mídia de carros.

Em 2012 e 2013, allwinner foi o fornecedor número um em termos de envios unitários de processadores de aplicativos para tablets Android em todo o mundo. De acordo com a DigiTimes, no quarto trimestre de 2013, a Allwinner perdeu sua posição número um em termos de embarques de unidades para o mercado chinês para Rockchip. Para o 2º trimestre de 2014, a Allwinner foi relatada pela DigiTimes como a terceira maior fornecedora para o mercado chinês, depois da Rockchip e da MediaTek. A DigiTimes também projetou que a Allwinner cairá para a posição número quatro no quarto trimestre de 2014, sendo aprovada pela Intel, à medida que os embarques

-*Ax*: comercializados coletivamente pela Apple como silício da Apple, são sistema em um chip (SoC) e processadores de um pacote (SiP) projetados pela Apple Inc., usando principalmente a arquitetura ARM. Eles são a base das plataformas apple iPhone, iPad e Apple Watch, e de produtos como o HomePod, iPod touch, Apple TV e AirPods.

A partir de 2021, a Apple está em processo de se afastar dos processadores Intel para processadores projetados pela Apple para sua linha de computadores Macintosh. Este switch foi anunciado na WWDC 2020 em 22 de junho de 2020, e o primeiro dos Macs baseados em ARM, usando o processador Apple M1, foram revelados em 10 de novembro de 2020.

A Apple terceiriza a fabricação dos chips, mas controla totalmente sua integração com o hardware e software da empresa. Johnny Srouji é o responsável pelo design de silício da Apple. A Apple usou pela primeira vez SoCs nas primeiras versões do iPhone e iPod touch. Eles combinam em um pacote um único núcleo de processamento baseado em ARM (CPU), uma unidade de processamento gráfico (GPU) e outros eletrônicos necessários para a computação móvel.

O sistema APL0098 (também 8900B ou S5L8900) é um sistema de pacote em pacote (PoP) em um chip (SoC) que foi introduzido em 29 de junho de 2007, no lançamento do iPhone original. Ele inclui uma CPU ARM11 de 412 MHz single-core e uma GPU PowerVR MBX Lite. Foi fabricado pela Samsung em um processo de 90 nm. O iPhone 3G e o iPod touch de primeira geração também o usam.

O APL0278 (também S5L8720) é um PoP SoC introduzido em 9 de setembro de 2008, no



lançamento do iPod touch de segunda geração. Ele inclui uma CPU ARM11 de 533 MHz single-core e uma GPU PowerVR MBX Lite. Foi fabricado pela Samsung em um processo de 65 nm.

O APL0298 (também S5L8920) é um PoP SoC introduzido em 8 de junho de 2009, no lançamento do iPhone 3GS. Ele inclui uma CPU Cortex-A8 de 600 MHz de núcleo único e uma GPU PowerVR SGX535. Foi fabricado pela Samsung em um processo de 65 nm.

O APL2298 (também S5L8922) é uma versão de 45 nm die shrunk do iPhone 3GS SoC e foi introduzido em 9 de setembro de 2009, no lançamento da terceira geração do iPod touch. A série "A" da Apple é uma família de SoCs usados em certos modelos do iPhone, iPad, iPod touch e do player de mídia digital Apple TV. Eles integram um ou mais núcleos de processamento baseados em ARM (CPU), uma unidade de processamento gráfico (GPU), memória de cache e outros eletrônicos necessários para fornecer funções de computação móvel dentro de um único pacote físico.

### *Apple A4*

O Apple A4 é um PoP SoC fabricado pela Samsung, o primeiro SoC Apple projetado internamente. Combina uma CPU ARM Cortex-A8 – também usada no SoC S5PC110A01 da Samsung

– e um processador gráfico PowerVR SGX 535 (GPU), tudo construído no processo de fabricação de chips de silício de 45 nanômetros da Samsung. O projeto enfatiza a eficiência energética. O A4 estreou comercialmente em 2010, no tablet iPad da Apple, e mais tarde foi usado no smartphone iPhone 4, o iPod touch de 4ª geração e a Apple TV de 2ª geração.

O núcleo Cortex-A8 usado no A4, apelidado de "Beija-Flor", é pensado para usar melhorias de desempenho desenvolvidas pela Samsung em colaboração com o designer de chips Intrinsity, que foi posteriormente adquirido pela Apple, ele pode funcionar a taxas de relógio muito mais altas do que outros designs Cortex-A8, mas permanece totalmente compatível com o design fornecido pela ARM. O A4 roda em velocidades diferentes em diferentes produtos: 1 GHz nos primeiros iPads, 800 MHz no iPhone 4 e 4ª geração do iPod touch, e uma velocidade não revelada na Apple TV de 2ª geração.

A GPU SGX535 do A4 poderia teoricamente empurrar 35 milhões de polígonos por segundo e 500 milhões de pixels por segundo, embora o desempenho no mundo real possa ser consideravelmente menor. Outras melhorias de desempenho incluem cache L2 adicional.

O pacote do processador A4 não contém RAM, mas suporta a instalação do PoP. O iPad de

1ª geração, o iPod touch de 4ª geração e o Apple TV de 2ª geração têm um A4 montado com dois chips SDRAM DDR de baixa potência de 128 MB (totalizando 256 MB), enquanto o iPhone 4 tem dois pacotes de 256 MB para um total de 512 MB. A RAM está conectada ao processador usando o barramento AMBA 3 AXI de 64 bits de largura da ARM. Para dar largura de banda gráfica alta ao iPad, a largura do barramento de dados RAM é o dobro do usado em dispositivos Apple baseados em ARM11 e ARM9 anteriores.

### *Apple A5*

O Apple A5 é um SoC fabricado pela Samsung que substituiu o A4. O chip estreou comercialmente com o lançamento do tablet iPad 2 da Apple em março de 2011, seguido pelo seu lançamento no smartphone iPhone 4S no final daquele ano. Em comparação com o A4, a CPU A5 "pode fazer o dobro do trabalho" e a GPU tem "até nove vezes o desempenho gráfico", de acordo com a Apple.

O A5 contém uma CPU ARM Cortex-A9 dual-core com a extensão AVANÇADA SIMD da ARM, comercializada como NEON, e uma GPU PowerVR SGX543MP2 dual core. Esta GPU pode empurrar entre 70 e 80 milhões de polígonos/segundo e tem uma taxa de preenchimento de pixels de 2 bilhões de pixels/segundo. A página de

especificações técnicas do iPad 2 diz que o A5 é cronometrado a 1 GHz, embora possa ajustar sua frequência para economizar a vida útil da bateria. A velocidade do relógio do aparelho usado no iPhone 4S é de 800 MHz. Como o A4, o tamanho do processo A5 é de 45 nm.

Uma versão atualizada de 32 nm do processador A5 foi usada na Apple TV de terceira geração, no iPod touch (5ª geração), no iPad Mini e na nova versão do iPad 2 (versão iPad2,4). O chip na Apple TV tem um núcleo bloqueado. Marcas no pacote quadrado indicam que ele se chama APL2498, e em software, o chip é chamado S5L8942. A variante de 32 nm do A5 oferece cerca de 15% melhor duração de bateria durante a navegação na Web, 30% melhor ao jogar jogos 3D e cerca de 20% melhor duração da bateria durante a reprodução de vídeo.

Em março de 2013, a Apple lançou uma versão atualizada da Apple TV de terceira geração (Rev A, modelo A1469) contendo uma versão menor e single-core do processador A5. Ao contrário das outras variantes A5, esta versão do A5 não é um PoP, sem memória RAM empilhada. O chip é muito pequeno, apenas 6,1×6,2 mm, mas como a diminuição do tamanho não se deve a uma diminuição no tamanho do recurso (ainda está em um processo de fabricação de 32 nm), isso indica que esta revisão A5 é de um novo design.

As marcas dizem que ele se chama APL7498, e no software, o chip é chamado S5L8947.

### *Apple A5X*

O Apple A5X é um SoC anunciado em 7 de março de 2012, no lançamento da terceira geração do iPad. É uma variante de alto desempenho do Apple A5; A Apple afirma que tem o dobro do desempenho gráfico do A5. Ele foi substituído no iPad de quarta geração pelo processador Apple A6X.

O A5X tem uma unidade gráfica quad-core (PowerVR SGX543MP4) em vez do dual-core anterior, bem como um controlador de memória quad-channel que fornece uma largura de banda de memória de 12,8 GB/s, aproximadamente três vezes mais do que no A5. Os núcleos gráficos adicionados e canais extras de memória somam um tamanho de die muito grande de 165 mm<sup>2</sup>, por exemplo, o dobro do tamanho do Nvidia Tegra 3. Isso se deve principalmente à grande GPU PowerVR SGX543MP4. A frequência de relógio dos núcleos arm cortex-A9 duplos mostrou-se operar na mesma frequência de 1 GHz que em A5. A RAM em A5X é separada do pacote principal da CPU.

## Apple A6

O Apple A6 é um PoP SoC introduzido em 12 de setembro de 2012, no lançamento do iPhone 5, então um ano depois foi herdado por seu sucessor menor o iPhone 5C. A Apple afirma que é até duas vezes mais rápida e tem até o dobro da potência gráfica em comparação com seu antecessor, o Apple A5. É 22% menor e atrai menos potência do que os 45 nm A5.

Diz-se que o A6 usa uma CPU armv7 personalizada de 1,3 GHz personalizada baseada na Apple, chamada Swift, em vez de uma CPU licenciada da ARM, como nos designs anteriores, e uma unidade de processamento gráfico (GPU) de 266 MHz de três núcleos. O núcleo Swift no A6 usa um novo conjunto de instruções ajustado, ARMv7s, apresentando alguns elementos do ARM Cortex-A15, como suporte para o Advanced SIMD v2e VFPv4. O A6 é fabricado pela Samsung em um processo de 32 nm de portão metálico de alta  $\kappa$  (HKMG).

## *Apple A6X*

O Apple A6X é um SoC introduzido no lançamento do iPad de quarta geração em 23 de outubro de 2012. É uma variante de alto desempenho do Apple A6. A Apple afirma que o A6X tem o dobro



do desempenho da CPU e até o dobro do desempenho gráfico de seu antecessor, o Apple A5X.

Assim como o A6, este SoC continua a usar a CPU Swift dual-core, mas tem uma nova GPU quad core, memória quad channel e uma taxa de clock de CPU de 1,4 GHz ligeiramente maior. Ele usa uma unidade de processamento gráfico (GPU) de quad-core integrada PowerVR SGX 554MP4 em execução a 300 MHz e um subsistema de memória quad-channel. Em comparação com o A6 o A6X é 30% maior, mas continua a ser fabricado pela Samsung em um processo de 32 nm de portão de metal de 32 nm.

## Apple A7

O Apple A7 é um PoP SoC de 64 bits cuja primeira aparição foi no iPhone 5S, que foi introduzido em 10 de setembro de 2013. O chip também seria usado no iPad Air, iPad Mini 2 e iPad Mini 3. A Apple afirma que é até duas vezes mais rápido e tem até o dobro da potência gráfica em comparação com seu antecessor, o Apple A6. O chip Apple A7 é o primeiro chip de 64 bits a ser usado em um smartphone.

O A7 possui uma CPU de 1.3 com design apple 64bits 64 bits ARMv8-A dual-core CPU, chamada Cyclone, e uma GPU PowerVR G6430 integrada em uma configuração de quatro clusters. A

arquitetura ARMv8-A dobra o número de registros do A7 em comparação com o A6. Agora tem 31 registros de uso geral que têm cada um 64 bits de largura e 32 registros de ponto flutuante/NEON que têm cada um 128 bits de largura. O A7 é fabricado pela Samsung em um processo de 28 nm de portão de metal de alta  $\kappa$  (HKMG) e o chip inclui mais de 1 bilhão de transistores em um die 102 mm<sup>2</sup> de tamanho.

### Apple A8

O Apple A8 é um PoP SoC de 64 bits fabricado pela TSMC. Sua primeira aparição foi no iPhone 6 e iPhone 6 Plus, que foram introduzidos em 9 de setembro de 2014. Um ano depois, ele iria dirigir o iPad Mini 4. A Apple afirma que tem 25% mais desempenho de CPU e 50% mais desempenho gráfico, enquanto atrai apenas 50% da potência em relação ao seu antecessor, o Apple A7. Em 9 de fevereiro de 2018, a Apple lançou o HomePod, que é alimentado por um Apple A8 com 1 GB de RAM.

O A8 possui uma CPU de 1.4 GHz de 64bits ARMv8-A de dois núcleos e uma GPU PowerVR GX6450 personalizada integrada em uma configuração de quatro clusters. A GPU possui núcleos e compilador personalizados. O A8 é fabricado em um processo de 20 nm pela TSMC, que substituiu a Samsung como a fabricante dos



processadores de dispositivos móveis da Apple. Contém 2 bilhões de transistores. Apesar de ser o dobro do número de transistores em relação ao A7, seu tamanho físico foi reduzido em 13% para 89 mm<sup>2</sup> (consistente apenas com um encolhimento, não conhecido por ser uma nova microarquitetura).

### Apple A8X

O Apple A8X é um SoC de 64 bits introduzido no lançamento do iPad Air 2 em 16 de outubro de 2014. É uma variante de alto desempenho do Apple A8. A Apple afirma que tem 40% mais desempenho de CPU e 2,5 vezes o desempenho gráfico de seu antecessor, o Apple A7.

Ao contrário do A8, este SoC usa uma CPU de núcleo triplo, uma nova GPU octa-core, memória de canal duplo e uma taxa de clock de CPU de 1,5 GHz ligeiramente maior. Ele usa uma unidade de processamento gráfico (GPU) personalizada e personalizada integrada de processamento de gráficos PowerVR GXA6850 em execução a 450 MHz e um subsistema de memória de dois canais. É fabricado pela TSMC em seu processo de fabricação de 20 nm, e consiste em 3 bilhões de transistores.

### Apple A9

O Apple A9 é um SoC baseado em ARM de 64 bits que apareceu pela primeira vez no iPhone 6S e 6S Plus, que foram introduzidos em 9 de setembro de 2015. A Apple afirma que tem 70% mais desempenho de CPU e 90% mais desempenho gráfico em relação ao seu antecessor, o Apple A8. É de origem dupla, um primeiro para um Apple SoC; é fabricado pela Samsung em seu processo FinFET LPE de 14 nm e pela TSMC em seu processo FinFET de 16 nm. Posteriormente, foi incluído no iPhone SE de primeira geração e no iPad (2017). O Apple A9 foi a última CPU que a Apple fabricou através de um contrato com a Samsung, já que todos os chips da série A depois são fabricados pela TSMC.

### Apple A9X

O Apple A9X é um SoC de 64 bits que foi anunciado em 9 de setembro de 2015, e lançado em 11 de novembro de 2015, e apareceu pela primeira vez no iPad Pro. Oferece 80% mais desempenho de CPU e duas vezes o desempenho da GPU de seu antecessor, o Apple A8X. É fabricado pela TSMC usando um processo FinFET de 16 nm.

### Apple A10 Fusion

O Apple A10 Fusion é um SoC baseado em ARM de 64 bits que apareceu pela primeira vez no

iPhone 7 e 7 Plus, que foram introduzidos em 7 de setembro de 2016. O A10 também é destaque no iPad 2018, iPad 2019 e iPod Touch de 7ª geração. Tem um novo ARM grande. Design little quad core com dois núcleos de alto desempenho, e dois núcleos menores e altamente eficientes. É 40% mais rápido que o A9, com gráficos 50% mais rápidos. É fabricado pela TSMC em seu processo FinFET de 16 nm.

### Apple A10X Fusion

O Apple A10X Fusion é um SoC baseado em ARM de 64 bits que apareceu pela primeira vez no iPad Pro de 10,5" e na segunda geração do iPad Pro de 12,9", que foram anunciados em 5 de junho de 2017. É uma variante do A10 e a Apple afirma que tem desempenho de CPU 30% mais rápido e desempenho de GPU 40% mais rápido que seu antecessor, o A9X. Em 12 de setembro de 2017, a Apple anunciou que o Apple TV 4K seria alimentado por um chip A10X. É feito pela TSMC em seu processo FinFET de 10 nm.

### Apple A11 Bionic

O Apple A11 Bionic é um SoC baseado em ARM de 64 bits que apareceu pela primeira vez no iPhone 8, iPhone 8 Plus e iPhone X, que foram introduzidos em 12 de setembro de 2017. Possui dois núcleos de alto desempenho, que são 25%

mais rápidos que o A10 Fusion, e quatro núcleos de alta eficiência, que são 70% mais rápidos que os núcleos eficientes em energia no A10. É também o primeiro chip da série A a apresentar o "Neural Engine" da Apple, que melhora os processos de inteligência artificial e aprendizado de máquina.

### Apple A12 Bionic

O Apple A12 Bionic é um SoC baseado em ARM de 64 bits que apareceu pela primeira vez no iPhone XS, XS Max e XR, que foram introduzidos em 12 de setembro de 2018. Também está dentro dos modelos 2019 do iPad Air e iPad Mini. Possui dois núcleos de alto desempenho, que são 15% mais rápidos que o A11 Bionic, e quatro núcleos de alta eficiência, que têm 50% menos uso de energia do que os núcleos eficientes em energia no A11 Bionic. A12 é fabricado pela TSMC usando um processo FinFET de 7 nm, o primeiro a ser enviado em um smartphone. Também é usado na 6ª geração da Apple TV.

### Apple A12X Bionic

O Apple A12X Bionic é um SoC baseado em ARM de 64 bits que apareceu pela primeira vez no iPad Pro de 11,0" e na terceira geração do iPad Pro de 12,9", que foram anunciados em 30 de outubro de 2018. Ele oferece 35% mais rápido single-core e

90% mais rápido desempenho de CPU multi-core do que seu antecessor, o A10X. Possui quatro núcleos de alto desempenho e quatro núcleos de alta eficiência. O A12X é fabricado pela TSMC usando um processo FinFET de 7 nm.

### Apple A12Z Bionic

O Apple A12Z Bionic é um SoC baseado em ARM de 64 bits baseado no A12X que apareceu pela primeira vez na quarta geração do iPad Pro, que foi anunciado em 18 de março de 2020. O A12Z também é usado no protótipo do Developer Transition Kit que ajuda os desenvolvedores a preparar seu software para Macs com base no silício da Apple.

### Apple A13 Bionic

O Apple A13 Bionic é um SoC baseado em ARM de 64 bits que apareceu pela primeira vez no iPhone 11, 11 Pro e 11 Pro Max, que foram introduzidos em 10 de setembro de 2019. Ele também é destaque no iPhone SE de segunda geração, que foi introduzido em 15 de abril de 2020.

Todo o SoC A13 Bionic possui um total de 18 núcleos – uma CPU de seis núcleos, GPU de quatro núcleos e um processador Neural Engine de oito núcleos, que é dedicado a lidar com processos de aprendizado de máquina a bordo; quatro dos seis núcleos da CPU são núcleos de

baixa potência que se dedicam a lidar com operações menos intensivas em CPU, como chamadas de voz, navegação na Web e envio de mensagens, enquanto dois núcleos de maior desempenho são usados apenas para processos mais intensivos em CPU, como gravar vídeo 4K ou reproduzir um videogame.

### Apple A14 Bionic

O Apple A14 Bionic é um SoC baseado em ARM de 64 bits que apareceu pela primeira vez no iPad Air e iPhone 12 de 2020, lançado em 23 de outubro de 2020. É o primeiro chipset de 5 nm comercialmente disponível e contém 11,8 bilhões de transistores e um processador de IA de 16 núcleos. Inclui o Samsung LPDDR4X DRAM, uma CPU de 6 núcleos e GPU de 4 Núcleos com recursos de aprendizado de máquina em tempo real.

-Exynos: é uma série de chips baseados em ARM, desenvolvido pela divisão IDS System LSI da Samsung Electronicse fabricado pela divisão Foundry da Samsung Electronics. É uma continuação da linha anterior S3C, S5L e S5P de SoCs da Samsung.

Exynos é diferente dos "SoCs qualcomm" concorrentes, mas compartilha semelhanças com outros SoCs oferecidos pela MediaTek e HiSilicon (Huawei), particularmente observando sua



configuração idêntica de CPU e GPU para a maioria dos modelos recentes.

Em 2010, a Samsung lançou o Hummingbird S5PC110 (agora Exynos 3 Single) em seu smartphone Samsung Galaxy S, que apresentava uma CPU ARM Cortex-A8 licenciada. Este ARM Cortex-A8 foi codinome Beija-Flor. Foi desenvolvido em parceria com a Intrinsity usando sua tecnologia FastCore e Fast14.

No início de 2011, a Samsung lançou pela primeira vez o SoC Exynos 4210 em seu smartphonemóvel Samsung Galaxy S II . O código de driver para o Exynos 4210 foi disponibilizado no kernel Linux e o suporte foi adicionado na versão 3.2 em novembro de 2011.

Em 29 de setembro de 2011, a Samsung apresentou o Exynos 4212 como sucessor do 4210; ele apresenta uma frequência de relógio mais alta e "desempenho gráfico 3D 3D 50% maior em relação à geração anterior do processador". Construído com um processo de baixa potência de 32 nm de alta potência metálica (HKMG); ele promete um "nível de energia 30% menor em relação à geração de processos anterior".

Em 30 de novembro de 2011, a Samsung divulgou informações sobre seu próximo SoC com uma CPU ARM Cortex-A15 dual-core, que foi inicialmente chamada de "Exynos 5250" e mais

tarde foi renomeada para Exynos 5 Dual. Este SoC tem uma interface de memória que fornece 12,8 GB/s de largura de banda de memória, suporte para USB 3.0 e SATA 3, pode decodificar vídeo completo de 1080p a 60 fps, juntamente com exibição simultânea de resolução WQXGA(2560 × 1600) em um display móvel, bem como 1080p sobre HDMI. Samsung Exynos 5 Dual foi usado em um protótipo de supercomputador de 2015, enquanto o produto final usará um chip destinado a servidores de outro fornecedor.

Em 26 de abril de 2012, a Samsung lançou o Exynos 4 Quad, que alimenta o Samsung Galaxy S III e Samsung Galaxy Note II. O Exynos 4 Quad SoC usa 20% menos potência que o SoC no Samsung Galaxy S II. A Samsung também mudou o nome de vários SoCs, Exynos 3110 para Exynos 3 Single, Exynos 4210 e 4212 para Exynos 4 Dual 45 nm, e Exynos 4 Dual 32 nm e Exynos 5250 para Exynos 5 Dual.

Em 2010, a Samsung fundou um centro de design em Austin chamado Austin P&D Center (SARC) da Samsung. A Samsung contratou muitos ex-AMD, ex-Intel, ex-ARM e vários outros veteranos do setor. O SARC desenvolve arquiteturas e projetos de CPU e IP de sistema complexos de alto desempenho, de baixa potência e de sistema (controlador de memória coerente e controlador de memória). Em 2012, a Samsung



iniciou o desenvolvimento de GPU IP chamada "S-GPU". Após um ciclo de design de três anos, o primeiro núcleo de CPU personalizado da SARC chamado M1 foi lançado no Exynos 8890 em 2016. Em 2017, o San Jose Advanced Computing Lab (ACL) foi aberto para continuar o desenvolvimento personalizado de GPU IP. Os núcleos personalizados de CPU da Samsung foram nomeados Mongoose por quatro gerações, chamados M1 através M4, e Os SoCs Exynos com esses núcleos nunca estiveram em par em eficiência de energia ou desempenho com seus equivalentes Qualcomm Snapdragon.

#### *-i.MX:*

i.MX é uma família de microcontroladores proprietários Freescale Semiconductor (agora parte da NXP) para aplicações multimídia baseadas na arquitetura ARM e focadas no consumo de baixa potência. Os processadores de aplicativos i.MX são SoCs (System-on-Chip) que integram muitas unidades de processamento em um dado, como a CPU principal, uma unidade de processamento de vídeo e uma unidade de processamento gráfico, por exemplo. Os produtos i.MX são qualificados para os mercados automotivo, industrial e consumidor. A maioria deles é garantida por uma vida útil de 10 a 15 anos.

Muitos dispositivos usam processadores i.MX, como Ford Sync, Kobo eReader, Amazon Kindle, Zune (exceto por Zune HD), Sony Reader, Onyx Boox leitores/tablets, SolidRun SOM's (incluindo CuBox), Purism's Librem 5, alguns controles remotos Logitech Harmony e Squeeze radiobox, alguns jogadores Toshiba Gigabeat mp4. A gama i.MX era anteriormente conhecida como a família "DragonBall MX", a quinta geração de microcontroladores DragonBall. i.MX originalmente representava "eXtension multimídia inovadora". Os i.MX produtos consistem em hardware (processadores e placas de desenvolvimento) e software otimizado para o processador.

*-HiSiliconK3V3:*

Microprocessador DragonBall MX-1 (Pacote BGA). A série foi mais tarde renomeada para i.MX. Lançada em 2001/2002, a série i.MX / MX-1 é baseada na arquitetura ARM920T.

i.MX1 = 200 MHz ARM920T

i.MXS = 100 MHz ARM920T

i.MXL = 150-200 MHz ARM920T

i.MX série 2

A série i.MX2x é uma família de processadores baseados na arquitetura ARM9 (ARM926EJ-S), projetada no processo CMOS 90 nm.

#### i.MX 21 família

A família i.MX21 foi projetada para dispositivos portáteis de baixa potência. Foi lançado em 2003.

i.MX21 = plataforma ARM9 de 266 MHz + CIF VPU (decodificado/codificado) + segurança

i.MX21S = plataforma ARM9 de 266 MHz + segurança

#### i.MX 27 família

A família i.MX27 foi projetada para videotelefonia e videomonitoramento. Foi lançado em 2007.

i.MX27 = plataforma ARM9 de 400 MHz + D1 VPU (decodificado/codificado) + IPU + segurança

i.MX27L = plataforma ARM9 de 400 MHz + IPU + segurança

#### i.MX 25 família

A família i.MX25 foi lançada em 2009. Ele integra especialmente os principais recursos de segurança no hardware. O membro high-end da família, i.MX258, integra uma plataforma de CPU ARM9 de 400 MHz + controlador LCDC (LCD) + bloco de segurança e suporta mDDR-SDRAM a 133 MHz.

i.MX258 (industrial) = plataforma ARM9 de 400 MHz + LCDC (com suporte à tela sensível ao toque) + segurança

i.MX257 (consumidor/industrial) = plataforma ARM9 de 400 MHz + LCDC (com suporte à tela sensível ao toque)

i.MX253 (consumidor/industrial) = plataforma ARM9 de 400 MHz + LCDC + segurança (sem toque)

i.MX255 (automotivo) = plataforma ARM9 de 400 MHz + LCDC (com suporte à tela sensível ao toque) + segurança

i.MX251 (automotivo) = plataforma ARM9 de 400 MHz + segurança

i.MX 23 família

O processador i.MX233 (anteriormente conhecido como SigmaTel STMP3780 da família STMP37xx), lançado em 2009, integra uma Unidade de Gerenciamento de Energia (PMU) e um codec de áudio estéreo dentro do silício, removendo assim a necessidade de chip de gerenciamento de energia externo e chip codec de áudio.

i.MX233 (consumidor) = plataforma ARM9 de 454 MHz + Controlador LCD (com suporte à tela sensível ao toque) + Pixel Pipeline + segurança + Unidade de Gerenciamento de Energia + codec

de áudio. Fornecido em pacotes 128LQFP ou 169 BGA.

#### i.MX 28 família

A família i.MX28 foi lançada em 2010. Ele integra especialmente os principais recursos de segurança no hardware, uma ADC e na unidade de gerenciamento de energia. Suporta mDDR, LV-DDR2, DDR2-SDRAM a 200 MHz.

i.MX287 (industrial) = plataforma ARM9 de 454 MHz + LCDC (com suporte à tela sensível ao toque) + segurança + gerenciamento de energia + interface CAN dupla + dupla Ethernet + L2 Switch

i.MX286 (industrial) = plataforma ARM9 de 454 MHz + LCDC (com suporte à tela sensível ao toque) + segurança + gerenciamento de energia + interface CAN dupla + ethernet único

i.MX285 (automotivo) = plataforma ARM9 de 454 MHz + LCDC (com suporte à tela sensível ao toque) + segurança + gerenciamento de energia + interface CAN dupla

i.MX283 (consumidor/industrial) = plataforma ARM9 de 454 MHz + LCDC (com suporte à tela sensível ao toque) + segurança + gerenciamento de energia + Ethernet único

i.MX281 (automotivo) = plataforma ARM9 de 454 MHz + segurança + gerenciamento de energia + interface CAN dupla + ethernet único

i.MX280 (consumidor/industrial) = plataforma ARM9 de 454 MHz + segurança + gerenciamento de energia + Ethernet único

i.MX série 3

A série i.MX3x é uma família de processadores baseados na arquitetura ARM11 (ARM1136J(F)-S principalmente), projetada no processo CMOS 90 nm.

i.MX 31 família

O i.MX31 foi lançado em 2005. Ele integra uma plataforma de CPU ARM1136JF-S de 532 MHz (com unidade de ponto flutuante vetorial, caches L1 e caches L2 de 128KB) + Unidade de Processamento de Vídeo (VPU) + GPU 3D(OpenGL ES 1.1) + bloco de segurança IPU +. Suporta mDDR-SDRAM a 133 MHz. A aceleração 3D e VPU é fornecida pelo PowerVR MBX Lite.

i.MX31 (consumidor/industrial/automotivo) = plataforma ARM1136 de 532 MHz + VPU + GPU 3D + IPU + segurança

i.MX31L (consumidor/industrial/automotivo) = plataforma ARM1136 de 532 MHz + VPU + IPU + segurança

i.MX 37 família

O processador i.MX37 foi projetado para jogadores de mídia portáteis. Foi lançado em 2008.

i.MX 37 (consumidor) = 532 MHz plataforma de CPU ARM1176 + D1 VPU (multiformat D1 decode) + IPU + bloco de segurança  
Suporta mDDR-SDRAM a 133 MHz.

i.MX 35 família

A família i.MX35 é a substituta do i.MX31. Foi lançado em 2009. O membro high-end da família, i.MX357, integra uma plataforma de CPU ARM1136J(F)-S de 532 MHz (com unidade Vector Floating Point, cache S L1 e cache 128KB L2) + GPU 2.5D(OpenVG 1.1) + bloco de segurança IPU +. Suporta DDR2-SDRAM a 133 MHz.

i.MX357 (consumidor/industrial) = 532 MHz  
PLATAFORMA DE CPU ARM1136J(F)-S + GPU 2,5D + IPU + segurança

i.MX353 (consumidor/industrial) = 532 MHz  
PLATAFORMA DE CPU ARM1136J(F)-S + IPU + segurança

i.MX356 (automotivo) = 532 MHz ARM1136J(F)-S CPU plataforma + GPU 2.5D + IPU + segurança

i.MX355 (automotivo) = 532 MHz ARM1136J(F)-S CPU plataforma + IPU + segurança

i.MX351 (automotivo) = i.MX355 sem interface LCD

i.MX série 5



A série i.MX5x é baseada no núcleo ARM Cortex A8. É composto por duas famílias: a família i.MX51 (dispositivos multimídia high-end como smartbook ou infotainment automotivo) e a família i.MX50(eReaders). É projetado no processo CMOS 65 nm. A tecnologia Imageon licenciada pela Freescale em 2007, e alguns modelos i.MX5 incluem uma GPU Imageon z460.

#### i.MX 51 família

O membro high-end da família, i.MX515, integra uma plataforma de CPU ARM Cortex A8 de 800 MHz (com coprocessador NEON, Vetor Floating Point Unit, L1 caches e 256KB L2 cache) + multi-formato HD 720p decode / D1 codificam codecs de hardware (VPU, Video Processing Unit) + Imageon 3D GPU (OpenGL ES 2.0) + GPU 2.5D (OpenVG 1.1) + bloco de segurança IPU +. Ele suporta especialmente DDR2 SDRAM a 200 MHz. A família imx51 foi lançada em 2009.

i.MX515 (consumidor/industrial) = 800 MHz  
ARM Cortex A8 plataforma (600 MHz para industrial) + HD VPU + GPU 3D + GPU 2,5D + IPU + segurança

i.MX513 (consumidor/industrial) = 800 MHz  
ARM Cortex A8 plataforma (600 MHz para industrial) + HD VPU + IPU

i.MX512 (consumidor/industrial) = 800 MHz ARM Cortex A8 plataforma (600 MHz para industrial) + IPU  
i.MX516 (automotivo) = 600 MHz ARM Cortex A8 plataforma + HD VPU + GPU 3D + GPU 2.5D + IPU + bloco de segurança  
i.MX514 (automotivo) = 600 MHz ARM Cortex A8 plataforma + GPU 3D + GPU 2.5D + IPU + bloco de segurança  
i.MX 50 família

Escala livre MCIMX507CVM8B

O processador i.MX508 é o resultado da colaboração freescale com a E Ink. É dedicado para eReaders. Lançado em 2010, integra o controlador de tela E Ink dentro do silício para economizar tanto o custo e o espaço da BOM no PCB. Ele suporta especialmente LP-DDR2 SDRAM a 400 MHz.

i.MX507 (consumidor) = ARM Cortex A8 plataforma + E Ink controlador de tela. Baseia-se no i.MX508.

i.MX508 (consumidor) = 800 MHz ARM Cortex Plataforma A8 + GPU 2.5D + Pixel Pipeline + E Ink controlador de tela.

i.MX 53 família

I.MX535 foi anunciado em junho de 2010.

Enviado desde o primeiro trimestre de 2011.

i.MX537 (industrial) = 800 MHz ARM Cortex A8  
plataforma + Full HD VPU (1080p decode) + GPU  
3D + GPU 2.5D + IPU + segurança + IEEE1588  
i.MX535 (consumidor) = 1 GHz ARM Cortex A8  
plataforma + Full HD VPU (1080p decode) + GPU  
3D + GPU 2.5D + IPU + segurança  
i.MX536 (automotivo) = 800 MHz ARM Cortex A8  
plataforma + Full HD VPU (decodificar 1080p) +  
GPU 3D + GPU 2.5D + IPU + segurança  
i.MX534 (automotivo) = 800 MHz ARM Cortex A8  
plataforma + GPU 3D + GPU 2.5D + IPU +  
segurança

Além dessas series existem muitas outras mais modernas.

-*MediaTek*: MediaTek era originalmente uma unidade da empresa taiwanesa, United Microelectronics Corporation (UMC), encarregada de projetar chipsets para produtos de entretenimento doméstico. Em 28 de maio de 1997, a unidade foi desligada e incorporada. MediaTek Inc. foi listada na Bolsa de Valores de Taiwan (TSEC) sob o código "2454" em 23 de julho de 2001.

A empresa começou a projetar chipsets para unidades ópticas e, posteriormente, expandiu-se em chips para leitores de DVD, TVs digitais, celulares, smartphones e tablets. Em geral, a MediaTek teve um forte recorde de ganhar

participação de mercado e deslocar concorrentes depois de entrar em novos mercados.

A empresa lançou uma divisão para projetar produtos para dispositivos móveis em 2004. Sete anos depois, ele estava recebendo pedidos para mais de 500 milhões de unidades de sistema móvel por ano, que incluíam produtos para telefones e dispositivos inteligentes. Ao fornecer uma ampla assistência de engenharia de sistemas, a empresa permitiu que muitas empresas menores e novos entrantes entrassem em um mercado de telefonia móvel que anteriormente tinha sido dominado por grandes corporações, muitas vezes verticalmente integradas, que há muito estavam amplamente entrenchadas no setor de telecomunicações. O mercado de chips móveis rapidamente se tornou o principal impulsionador de crescimento da empresa.

No Mobile World Congress 2014, a MediaTek apresentou sua nova marca "Everyday Genius", apelidada de "Mercado Super médio", com a visão e com o objetivo de tornar os smartphones mais acessíveis ao mercado.

Em novembro de 2014, mais de 1500 modelos móveis responsáveis por 700 milhões de unidades foram enviados globalmente em 2014, usando chips MediaTek, e a empresa registrou receita de US\$ 5,3 bilhões no primeiro semestre

de 2014, quase tanto quanto em todo o ano de 2013. O crescimento da receita foi, no entanto, em parte devido ao reconhecimento de receita da aquisição da MStar, que entrou em vigor no início de 2014.

### *Módulos GNSS*

Módulos de satélite de navegação global (GNSS).

MT6628(GPS) WLAN 802.11b/g/n, WIFI Direct, Bluetooth 4.0 LE, GPS/QZSS, FM

MT6620 (GPS)

MT3339 (2011) (GPS, QZSS, SBAS)

MT337 (GPS)

MT3336 (GPS)

MT3333/MT3332 (2013)

GPS/GLONASS/GALILEU/BEIDOU/QZSS, é o primeiro multi-GNSS de cinco em um do mundo que suporta o sistema de satélite de navegação Beidou.

MT3329 (GPS)

MT3328 (GPS)

MT3318 (GPS)

### *IEEE 802.11*

Como resultado da fusão com a Ralink, a MediaTek adicionou controladores de interface de rede sem fio para os padrões IEEE 802.11 e

SoCs com CPUs MIPS ao seu portfólio de produtos.

O RT3883 inclui uma CPU MIPS 74KEc e um WNIC conformante IEEE 802.11n.

O RT6856 inclui uma CPU MIPS 34KEc e um WNIC conformante IEEE 802.11ac.

-*Nomadik*: é uma família de microprocessadores para aplicações multimídia da STMicroelectronics. É baseado na arquitetura ARM9 ARM e foi projetado especificamente para dispositivos móveis.

Em 12 de dezembro de 2002, a STMicroelectronics e a Texas Instruments anunciaram conjuntamente uma iniciativa para o Open Mobile Application Processor Interfaces (OMAPI) destinado a ser usado com celulares 2.5 e 3G, que seriam produzidos durante 2003. (Isso foi posteriormente fundido em uma iniciativa maior e renomeado para aliança MIPI.) O Nomadik foi a implementação deste padrão da STMicroelectronics. Nomadik foi apresentado pela primeira vez em 7 de outubro de 2003 no ceatec show em Tóquio, e mais tarde naquele ano o Nomadik ganhou o Microprocessor Report Analysts' Choice Award para processadores de aplicativos.

A família era voltada para celulares 2.5G/3G, assistentes digitais pessoais e outros produtos sem fio portáteis com capacidade multimídia. Além disso, era adequado para aplicações multimídia automotivas. O dispositivo mais conhecido usando o processador Nomadik foi o Nokia N96 que usou a versão STn8815 do chip. Quando o N96 estreou em 2008, a ausência de uma GPU foi notada.

### *Família do processador*

STn8800 (primeira versão), apresentado em 2003. Foi baseado em ARM926EJ-S tinha um núcleo de CPU de 350Mhz.

STn8810 Baseado em ARM926EJ-S, lançado em 2005 de acordo com PDADB.net este processador foi usado na Samsung Telecommunications GT-C6625, GT-C6620, SGH-i200 (todos rodando Windows Mobile 6.1) e LG Electronics LG KS10 (executando Symbian). Foi fabricado em processo de silício de 130 nanômetros e suportava gráficos do tipo VGA e câmeras de 2-4 megapixels.

STn8811 Baseado em ARM926EJ-S, lançado em 2007

STn8815 Baseado em ARM926EJ-S, lançado em 2008 com caches de dados e instruções 16KiB e cache 128KiB nível 2, cronometrado em 334 MHz. Este SoC foi usado em Nokia 6788 e N96, bem



como em Samsung SGH-L870. Foi fabricado em tecnologia de silício de 90 nanômetros.

STn8820 Com base no ARM11, lançado em 2008 com dados e caches de instrução 32KiB e cache 256KiB nível 2, cronometrado a 528 MHz. Foi fabricado em tecnologia de silício de 65 nanômetros.

O STn8830 foi evidentemente planejado para 45 nanômetros de tecnologia de silício, mas parece ter sido cancelado.

*-NovaThor:* A NovaThor foi uma plataforma composta por Sistema integrado em Chips (SoC) e modems para smartphones e tablets desenvolvidos pela ST-Ericsson, uma joint venture 50/50 da Ericsson e STMicroelectronics estabelecida em 3 de fevereiro de 2009. A ST-Ericsson também vendeu os SoCs (Nova) e os modems (Thor) separadamente. A parte do processador de aplicativos do sistema foi o sucessor da linha Nomadik anterior da STMicroelectronics.

No início de 2009, quando o desenvolvimento já havia começado em um Nomadik SoC chamado STn8500, foi substituído pela família NovaThor da ST-Ericsson e renomeado U8500 como a divisão ST-NXP Wireless foi fundida na joint venture ST-Ericsson.

Em 2 de novembro de 2011, a Nokia anunciou que os SoCs NovaThor alimentarão os futuros smartphones baseados em Windows Phone da Nokia, fazendo um desvio do uso padrão dos SoCs Qualcomm Snapdragon em Celulares Windows.

Em 28 de fevereiro de 2012, a ST-Ericsson anunciou que mudaria para transistores de silício totalmente esgotados (FD-SOI) para os próximos produtos para reduzir o consumo de energia. Como exemplo, eles afirmaram que o SoC L8540 com transistores FD-SOI consumiria 35% menos energia.

Em 23 de abril de 2012, a empresa anunciou que o desenvolvimento de processadores de aplicativos (como a NovaThor) seria transferido de volta para a STMicroelectronics.

Em 21 de novembro de 2012, foi anunciado que a ST-Ericsson havia se juntado à Sailfish Alliance, portanto, a plataforma NovaThor ModAp suportaria os smartphones de Jolla e o Sailfish OS.

Em 10 de dezembro de 2012, a ST-Ericsson anunciou que a STMicroelectronics deixará a joint venture após um período de transição tornando a Ericsson a proprietária total da Companhia.

Em 20 de dezembro de 2012, a Ericsson anunciou que não comprará a participação restante de 50% que a STMicroelectronics detinha. O futuro da empresa, portanto, permaneceu incerto.

Em 30 de janeiro de 2013, a ST-Ericsson anunciou como parte de seu resultado trimestral que havia enviado 10,7 milhões de unidades U8500 NovaThor no quarto trimestre de 2012.

Em 28 de maio de 2013, a ST-Ericsson anunciou que venderia os ativos e os direitos de propriedade intelectual para sua conectividade móvel Global Navigation Satellite System (GNSS) para a Intel por US\$ 90 milhões.

Em 5 de agosto de 2013, a Ericsson e a STMicroelectronics completaram a divisão da ST-Ericsson e a NovaThor desde um produto STMicroelectronics.

#### *-OMAP:*

Desenvolvida pela Texas Instruments, foi uma série de processadores de imagem/vídeo. São sistemas proprietários em chips (SoCs) para aplicações multimídia portáteis e móveis. Os dispositivos OMAP geralmente incluem um núcleo de processador de arquitetura ARM de uso geral, além de um ou mais coprocessadores especializados. As variantes anteriores do OMAP comumente apresentavam uma variante do processador de sinal digital da série TMS320 do Texas Instruments.

A plataforma foi criada após 12 de dezembro de 2002, quando a STMicroelectronics e a Texas Instruments anunciaram conjuntamente uma

iniciativa para interfaces de processador de aplicativos móveis abertos (OMAPI) destinadas a ser usadas com celulares 2.5 e 3G, que seriam produzidos durante 2003. (Isso foi posteriormente fundido em uma iniciativa maior e renomeado para MIPI Alliance.) O OMAP foi a implementação deste padrão pela Texas Instruments. (A implementação da STMicroelectronics foi chamada de Nomadik.)

A OMAP teve algum sucesso no mercado de smartphones e tablets até 2011, quando perdeu terreno para o Qualcomm Snapdragon. Em 26 de setembro de 2012, a Texas Instruments anunciou que encerraria suas operações em chips orientados a smartphones e tablets e, em vez disso, se concentraria em plataformas embarcadas. Em 14 de novembro de 2012, a Texas Instruments anunciou que cortaria 1.700 empregos devido à sua mudança de plataformas móveis para embarcadas. Os últimos chips OMAP5 foram lançados no segundo trimestre de 2013.

A família OMAP consiste em três grupos de produtos classificados por desempenho e aplicação pretendida:

*Processadores de aplicativos de alto desempenho*  
*processadores de aplicações multimídia básicas*  
*processadores de modem e aplicativos integrados*

Além disso, existem dois canais principais de distribuição, e nem todas as peças estão disponíveis em ambos os canais. A gênese da linha de produtos OMAP é de parceria com fornecedores de celulares, e o principal canal de distribuição envolve vendas diretamente para esses fornecedores de aparelhos sem fio. As peças desenvolvidas para atender às necessidades de celular em evolução são flexíveis e poderosas o suficiente para suportar as vendas através de canais de catálogo menos especializados; algumas peças OMAP 1, e muitas peças OMAP 3, têm versões de catálogo com diferentes modelos de vendas e suporte. Peças obsoletas do ponto de vista dos fornecedores de aparelhos ainda podem ser necessárias para suportar produtos desenvolvidos usando peças de catálogo e gerenciamento de estoque baseado em distribuidores.

-Rockchip: é uma empresa chinesa de semicondutores com sede em Fuzhou, província de Fujian. A Rockchip fornece produtos SoC para tablets e PCs, caixas de TV de mídia de streaming, áudio e visão de IA, hardware de IoT desde 2001. Tem escritórios em Xangai, Pequim, Shenzhen, Hangzhou e Hong Kong. Projeta o sistema em produtos de chip (SoC), usando a arquitetura

ARM licenciada da ARM Holdings para a maioria de seus projetos.

A Rockchip foi classificada como uma das TOP50 Fabless Company IC Suppliers Worldwide. A empresa estabeleceu cooperação com o Google, Microsoft, Intel. Em 27 de maio de 2014, a Intel anunciou um acordo com a Rockchip para adotar a arquitetura Intel para tablets de nível básico.

A Rockchip é fornecedora de SoCs para fabricantes chinesas de tablets de caixa branca bem como fornecedores de OEMs como Asus, HP, Samsung e Toshiba.

### *Produtos*

Tronsmart MK908, um "mini PC" quad-core baseado em Rockchip, com um cartão microSD ao lado dele para uma comparação de tamanho.

-Produtos em destaque

RK3399

O RK3399 é o principal SoC da Rockchip, Dual Cortex-A72 e Quad Cortex-A53 e GPU Mali-T860MP4, fornecendo alto desempenho computacional e multi-mídia, interfaces ricas e periféricos. E o software suporta várias APIs: OpenGL ES 3.2, Vulkan 1.0, OpenCL 1.1/1.2, OpenVX 1.0, interfaces de IA suportam TensorFlow Lite/AndroidNN API.

Os documentos de código de código e hardware do RK3399 Linux estão no github e no site da Wiki opensource.

### *RK3566*

O RK3566 é um sucessor do RK3288 e supera-o significativamente, com CPUs Arm A55 quad core e uma GPU Arm Mali G52. Espera-se que as placas com base nela estejam à venda no início de 2021 de fabricantes como pine64.

### *RK3288*

O RK3288 é uma plataforma de IoT de alto desempenho, CPU Quad-core Cortex-A17 e GPU Mali-T760MP4, decodificação de vídeo 4K e exibição em 4K. É aplicado a produtos de várias indústrias, incluindo Vending Machine, Commercial Display, Medical Equipment, Gaming, Intelligent POS, Interactive Printer, Robot e Industrial Computer.

### *RK3326 e PX30*

O RK3326 e PX30 são anunciados recentemente em 2018, projetados para soluções smart de IA. PX30 é uma variante do mercado de IoT RK3326, suportando VOP duplo. Eles estão com a nova geração da Arm de CPU Cortex-A35 e GPU G31.



### *RK3308*

O RK3308 é outro chipset recém-lançado visando soluções smart de IA. É um chipset de nível básico voltado para dispositivos tradicionais. O chip tem várias interfaces de entrada de áudio e maior eficiência energética, com um VAD incorporado (Detecção de Ativação de Voz).

### *RV1108*

O anúncio do RV1108 indicou os movimentos de Rockchip para o território de visão de IA/computador. Com o CEVA DSP incorporado, o RV1108 alimenta câmeras inteligentes, incluindo câmera de vídeo 360°, IPC, Drone, Car Camcoder, Sport DV, VR, etc. Também foi implantado para novos aplicativos de varejo e marketing inteligente com algoritmos integrados.

- *Qualcomm Snapdragon*: Snapdragon é um conjunto de produtos semicondutores de chip (SoC) para dispositivos móveis projetados e comercializados pela Qualcomm Technologies Inc. A cpu (Central Processing Unit, unidade de processamento central Snapdragon) usa a arquitetura ARM. Um único SoC pode incluir vários núcleos de CPU, uma unidade de processamento gráfico Adreno (GPU), um modem sem fio Snapdragon, um processador de sinal

digital Hexagon (DSP), um processador de sinal de imagem Qualcomm Spectra (ISP) e outros softwares e hardwares para suportar o sistema de posicionamento global de um smartphone (GPS), câmera, vídeo, áudio, reconhecimento de gestos e aceleração de IA. Como tal, a Qualcomm muitas vezes se refere ao Snapdragon como uma "plataforma móvel" (por exemplo, Snapdragon 865 5G Mobile Platform). Os semicondutores Snapdragon estão incorporados em dispositivos de vários sistemas, incluindo Android, Windows Phone e netbooks. Eles também são usados em carros, dispositivos vestíveis e outros dispositivos. Além dos processadores, a linha Snapdragon inclui modems, chips Wi-Fi e produtos de carregamento móvel.

O Snapdragon QSD8250 foi lançado em dezembro de 2007. Ele incluiu o primeiro processador de 1 GHz para celulares. A Qualcomm introduziu sua microarquitetura "Krait" na segunda geração de Snapdragon SoCs em 2011, permitindo que cada núcleo do processador ajustasse sua velocidade com base nas necessidades do dispositivo. No Consumer Electronics Show de 2013, a Qualcomm apresentou o primeiro da série Snapdragon 800 e renomeou modelos anteriores como as séries 200, 400 e 600. Várias novas iterações foram introduzidas desde então, como o Snapdragon

805, 810, 615 e 410. A Qualcomm reecotado seus produtos de modem sob o nome Snapdragon em fevereiro de 2015. A partir de 2018, Asus, HP e Lenovo começaram a vender laptops com CPUs baseadas em Snapdragon rodando o Windows 10 sob o nome de "PCs Sempre Conectados", marcando uma entrada no mercado de PCs para a Qualcomm e a arquitetura ARM.

O sistema Snapdragon em produtos de chip normalmente inclui uma unidade de processamento gráfico (GPU), um sistema de posicionamento global (GPS) e um modem celular integrado em um único pacote. Tem software incluído que opera gráficos, vídeos e tomadas de imagens. Existem 23 processadores Snapdragon diferentes sob os 200, 400, 600, 700, e as 800 famílias de produtos que abrangem de baixo a high-end, respectivamente, bem como produtos de carregamento wi-fi e móvel. Alguns de seus componentes incluem o processamento gráfico Adreno, o Qualcomm Hexagon DSP e processadores usando a arquitetura do processador S4 da Qualcomm. Além dos smartphones, a série 400 é usada em relógios inteligentes e o 602A é destinado a eletrônicos em carros.

O atual esquema de nomeação Snapdragon foi implementado depois que a família Snapdragon 800 foi anunciada no Consumer Electronics

Showde 2013; modelos anteriores foram renomeados para as séries 200, 400 ou 600. Um novo Snapdragon 600 também foi lançado, que em meados do ano foi incorporado na maioria dos novos dispositivos Android. A família 400 é de nível básico, a 600 é de mercado em massa ou média, e 800 família é para telefones high-end ou flagship.

O Snapdragon 805 foi lançado em novembro de 2013. O 410, destinado a telefones de baixo custo em nações em desenvolvimento, foi anunciado no mês seguinte. Em janeiro de 2014, a Qualcomm introduziu uma versão modificada do Snapdragon 600 chamado 602A que é destinado a telas de infotainment no carro, câmeras de backup e outros produtos de assistência ao motorista. Os snapdragons 610 quad-core e 615 de oito núcleos foram anunciados em fevereiro de 2014. Os Snapdragon 808 e 810 foram anunciados em abril de 2014. O Snapdragon 835, anunciado em novembro de 2017, é o primeiro Qualcomm SOC que é construído em uma arquitetura de 10 nm. O novo chip principal da Qualcomm para 2018, o 845, foi anunciado em dezembro de 2017. Segundo a Qualcomm, o 845 é 25-30% mais rápido que o 835.

Em fevereiro de 2015, a Qualcomm reecotado seus produtos de modem autônomo sob o nome

Snapdragon; eles foram distinguidos dos SoCs usando a designação "x", como o modem X7 ou X12. O primeiro modem Snapdragon para redes 5G, o X50, foi anunciado em outubro de 2016. Este foi seguido pelo modem 2GBs X24 em um processo de fabricação de 7 nanômetros que foi anunciado em fevereiro de 2018.

De acordo com a CNET, os telefones Windows estavam crescendo em participação de mercado nos EUA e foram altamente classificados em avaliações CNET devido à sua capacidade de resposta. Snapdragon SoCs também são usados na maioria dos telefones Windows e a maioria dos telefones entrando no mercado em meados de 2013. O LG G2 foi o primeiro telefone a ser comercializado usando o Snapdragon 800 em agosto de 2013.

Em 2017, os 660 e 630 substituíram os modelos 653 e 626 de gama média e vários chips da família de 400 produtos foram revved. Em fevereiro de 2017, a Qualcomm apresentou o Snapdragon X20, destinado a redes de celulares 5G, e dois novos chips para redes wi-fi comerciais 802.11ax. Isso foi seguido pela adição da família de 636 a 600 produtos naquele mês de outubro, que a Qualcomm disse que seria 40% mais rápido que os 630.

Em agosto de 2018, foram lançados os Snapdragon 632, 439 e 429. O novo SoC é voltado

para dispositivos intermediários como o Moto G6 Play, Huawei Honor 7A e Nokia 5.

Em dezembro de 2018, a Qualcomm anunciou o 8cx em seu Snapdragon Tech Summit 2018. O 8cx é o primeiro SoC da Qualcomm projetado especificamente para a plataforma, ALWAYS Connected PC (ACPC). Ao contrário dos SoCs ACPC passados da Qualcomm, que eram apenas seus respectivos SoCs móveis em TDP mais alto. A Qualcomm também apresentou seu modem Snapdragon X50 5G, Snapdragon 855 e QTM052 mmWave Antenna Module.

Em fevereiro de 2019, a Qualcomm anunciou seu modem Snapdragon X55 5G, módulo de antena QTM525 mmWave, rastreador de envelope QET6100 e o novo sintonizador de impedância da antena QAT3555.

Em julho de 2019, a Qualcomm anunciou uma atualização do Snapdragon 855, o Snapdragon 855+, que é essencialmente uma versão overclocked do 855 com desempenho mais rápido de CPU e GPU.

Em dezembro de 2019, a Qualcomm anunciou o modem Snapdragon X52 5G ao lado do Snapdragon 765 e Snapdragon 865.

Em maio de 2020, a Qualcomm anunciou a plataforma móvel Snapdragon 768G, que é um sucessor direto do Snapdragon 765G e possui a



mesma arquitetura com algumas melhorias de desempenho importantes.

- *Tegra*: Tegra é um sistema da série de chips (SoC) desenvolvido pela Nvidia para dispositivos móveis como smartphones, assistentes digitais pessoais e dispositivos móveis de Internet. O Tegra integra uma unidade central de processamento de arquitetura ARM (CPU), unidade de processamento gráfico (GPU), northbridge, southbridge e controlador de memória em um pacote. Os primeiros SoCs Tegra são projetados como processadores multimídia eficientes, enquanto modelos mais recentes enfatizam o desempenho para aplicações de jogos e aprendizado de máquina, sem sacrificar a eficiência energética.

O Tegra APX 2500 foi anunciado em 12 de fevereiro de 2008. A linha de produtos Tegra 6xx foi revelada em 2 de junho de 2008, e a APX 2600 foi anunciada em fevereiro de 2009. Os chips APX foram projetados para smartphones, enquanto os chips Tegra 600 e 650 foram destinados a smartbooks e dispositivos móveis de Internet (MID).

O primeiro produto a usar o Tegra foi o Zune HD media player da Microsoft em setembro de 2009, seguido pelo Samsung M1. O Kin da Microsoft foi o primeiro telefone celular a usar o



Tegra; no entanto, o telefone não tinha uma loja de aplicativos, então a energia do Tegra não proporcionou muita vantagem. Em setembro de 2008, a Nvidia e a Opera Software anunciaram que produziram uma versão do navegador Opera 9.5 otimizada para o Tegra no Windows Mobile e Windows CE. No Mobile World Congress 2009, a Nvidia apresentou sua porta do Android do Google ao Tegra.

Em 7 de janeiro de 2010, a Nvidia anunciou oficialmente e demonstrou sua próxima geração do sistema Tegra on a chip, o Nvidia Tegra 250, no Consumer Electronics Show 2010. A Nvidia suporta principalmente o Android no Tegra 2, mas inicializar outros sistemas operacionais com suporte a ARM é possível em dispositivos onde o bootloader é acessível. O suporte ao Tegra 2 para a distribuição Ubuntu Linux também foi anunciado no fórum de desenvolvedores da Nvidia.

A Nvidia anunciou o primeiro SoC quad-core no evento Mobile World Congress de fevereiro de 2011 em Barcelona. Embora o chip tenha o codinome Kal-El, agora está marcado como Tegra 3. Os primeiros resultados de benchmark mostram ganhos impressionantes sobre o Tegra 2, e o chip foi usado em muitos dos tablets lançados no segundo semestre de 2011.

Em janeiro de 2012, a Nvidia anunciou que a Audi havia selecionado o processador Tegra 3 para seus sistemas de infotainment in-vehicle e exibição de instrumentos digitais. O processador será integrado em toda a linha de veículos da Audi em todo o mundo, a partir de 2013. O processo é certificado pela ISO 26262.

No verão de 2012, a Tesla Motors começou a enviar o Modelo S todo elétrico, sedã de alto desempenho, que contém dois Módulos de Computação Visual NVIDIA Tegra 3D (VCM). Um VCM alimenta o sistema de infotainment touchscreen de 17 polegadas, e um dirige o cluster de instrumentos digitais de 12,3 polegadas.

."

Em março de 2015, a Nvidia anunciou o Tegra X1, o primeiro SoC a ter um desempenho gráfico de 1 teraflop. No evento de anúncio, a Nvidia mostrou a demonstração "Elemental" da Epic Games, em um Tegra X1.

Em 20 de outubro de 2016, a Nvidia anunciou que o console de jogos híbridos Nintendo Switch será alimentado pelo hardware Tegra. Em 15 de março de 2017, o TechInsights revelou que o Nintendo Switch é alimentado por um Tegra X1 personalizado (modelo T210), com velocidades de relógio mais baixas.

-WonderMedia: WonderMedia é uma empresa de SoC lendária com sede em Taipei, Taiwan. É uma subsidiária da VIA Technologies. É notável por criar os processadores de baixo custo usados em muitos dispositivos chineses baseados em Android e Windows CE. Os projetos soC são chamados coletivamente de plataforma WonderMedia PRIZM e são baseados nas implementações de referência fornecidas pela ARM Holdings.

## 2.2 MIPS

É uma arquitetura de conjunto de instruções reduzida (RISC) (ISA) desenvolvida pela MIPS Computer Systems, agora MIPS Technologies, com sede nos Estados Unidos.

Existem várias versões de MIPS: incluindo MIPS I, II, III, IV e V; bem como cinco lançamentos de MIPS32/64 (para implementações de 32 e 64 bits, respectivamente). As primeiras arquiteturas MIPS eram apenas de 32 bits; Versões de 64 bits foram desenvolvidas mais tarde. A partir de abril de 2017, a versão atual do MIPS é MIPS32/64 Versão 6. MIPS32/64 difere principalmente do MIPS I-V, definindo o coprocessador de controle do sistema do modo de kernel privilegiado, além da arquitetura do modo usuário.

A arquitetura MIPS tem várias extensões opcionais. MIPS-3D, que é um conjunto simples de instruções SIMD de ponto flutuante dedicadas a tarefas 3D comuns, MDMX (MaDMaX) que é um conjunto de instruções simd mais extenso usando os registros de ponto flutuante de 64 bits, MIPS16e que adiciona compressão ao fluxo de instruções para fazer com que os programas

tomem menos espaço, e MIPS MT, que adiciona capacidade de multithreading.

Cursos de arquitetura computacional em universidades e escolas técnicas frequentemente estudam a arquitetura MIPS. A arquitetura influenciou muito as arquiteturas RISC posteriores, como a Alpha. Em março de 2021, a MIPS anunciou que o desenvolvimento da arquitetura MIPS havia terminado, pois a empresa está fazendo a transição para o RISC-V. A primeira versão da arquitetura MIPS foi projetada pela MIPS Computer Systems para seu microprocessador R2000, a primeira implementação MIPS. Tanto o MIPS quanto o R2000 foram introduzidos juntos em 1985. Quando o MIPS II foi introduzido, o MIPS foi renomeado MIPS I para distingui-lo da nova versão.

O microprocessador R6000 (1989) da MIPS Computer Systems foi a primeira implementação do MIPS II. Projetado para servidores, o R6000 foi fabricado e vendido pela Bipolar Integrated Technology, mas foi uma falha comercial. Durante meados da década de 1990, muitos novos processadores MIPS de 32 bits para sistemas embarcados foram implementações MIPS II porque a introdução da arquitetura MIPS III de

64 bits em 1991 deixou o MIPS II como a mais nova arquitetura MIPS de 32 bits até que o MIPS32 foi introduzido em 1999.

O microprocessador R4000 (1991) da MIPS Computer Systems foi a primeira implementação do MIPS III. Foi projetado para uso em computadores pessoais, estações de trabalho e servidores. A MIPS Computer Systems promoveu agressivamente a arquitetura MIPS e a R4000, estabelecendo o consórcio Advanced Computing Environment (ACE) para avançar seu padrão avançado de computação RISC (ARC), que visava estabelecer o MIPS como a plataforma dominante de computação pessoal. A ARC encontrou pouco sucesso em computadores pessoais, mas o R4000 (e o derivado R4400) foram amplamente utilizados em computadores de estação de trabalho e servidores, especialmente pelo seu maior usuário, o Silicon Graphics. Outros usos do R4000 incluíam sistemas embarcados high-end e supercomputadores. O MIPS III foi eventualmente implementado por uma série de microprocessadores incorporados. O R4600 (1993) do Quantum Effect Designe seus derivados foram amplamente utilizados em sistemas embarcados high-end e estações de trabalho e servidores low-end. O R4200 (1994) da MIPS Technologies foi projetado para sistemas embarcados, laptop e computadores pessoais. Um

derivado, o R4300i, fabricado pela NEC Electronics, foi usado no console de jogos Nintendo 64. O Nintendo 64, juntamente com o PlayStation, estavam entre os usuários de maior volume de processadores de arquitetura MIPS em meados da década de 1990.

A primeira implementação do MIPS IV foi o chipset microprocessador MIPS Technologies R8000 (1994). O design do R8000 começou na Silicon Graphics, Inc. e só foi usado em estações de trabalho e servidores high-end para aplicações científicas e técnicas onde o alto desempenho em grandes cargas de trabalho de pontos flutuantes era importante. Posteriormente, foram as TECNOLOGIAS MIPS R10000 (1996) e os Dispositivos de Efeito Quântico R5000 (1996) e RM7000 (1998). O R10000, fabricado e vendido pela NEC Electronics e Toshiba, e seus derivados foram usados pela NEC, Pyramid Technology, Silicon Graphics, Inc., e Tandem Computers (entre outros) em estações de trabalho, servidores e supercomputadores. Os R5000 e R7000 encontraram uso em sistemas embarcados high-end, computadores pessoais e estações de trabalho e servidores low-end. Um derivado do R5000 da Toshiba, o R5900, foi usado no Motor de Emoções da Sony Computer Entertainment, que alimentava seu console playstation 2.



Anunciado em 21 de outubro de 1996 no Microprocessor Forum 1996 ao lado da extensão MIPS Digital Media Extensions (MDMX), o MIPS V foi projetado para melhorar o desempenho das transformações gráficas 3D. Em meados da década de 1990, um grande uso de microprocessadores MIPS não incorporados foram estações de trabalho gráficas do SGI. O MIPS V foi concluído pela extensão MDMX somente de inteiro para fornecer um sistema completo para melhorar o desempenho de aplicações gráficas 3D. As implementações do MIPS V nunca foram introduzidas. Em 12 de maio de 1997, a SGI anunciou os microprocessadores "H1" ("Besta") e "H2" ("Capitan"). A primeira deveria ter sido a primeira implementação do MIPS V, e deveria ser introduzida no primeiro semestre de 1999. Os projetos "H1" e "H2" foram mais tarde combinados e foram eventualmente cancelados em 1998. Embora não tenha havido nenhuma implementação MIPS V, o MIPS64 Release 1 (1999) foi baseado no MIPS V e mantém todos os seus recursos como um recurso opcional coprocessor 1 (FPU) chamado Paired-Single.

Quando a MIPS Technologies foi desligada da Silicon Graphics em 1998, ela se concentrou novamente no mercado embarcado. Até o MIPS V, cada versão sucessiva era um superconjunto

rigoroso da versão anterior, mas esta propriedade foi considerada um problema, e a definição de arquitetura foi alterada para definir uma arquitetura de 32 bits e 64 bits: MIPS32 e MIPS64, ambos foram introduzidos em 1999. O MIPS32 é baseado em MIPS II com alguns recursos adicionais de MIPS III, MIPS IV e MIPS V; O MIPS64 é baseado no MIPS V. NEC, Toshiba e SiByte (posteriormente adquiridos pela Broadcom) obtiveram licenças para MIPS64 assim que foi anunciado. Philips, LSI Logic, IDT, Raza Microelectronics, Inc., Cavium, Loongson Technology e Ingenic Semiconductor se juntaram a eles desde então. Mips32/MIPS64 A versão 5 foi anunciada em 6 de dezembro de 2012. O lançamento 4 foi ignorado porque o número quatro é visto como azar em muitas culturas asiáticas.

Em dezembro de 2018, a Wave Computing, a nova proprietária da arquitetura MIPS, anunciou que o MIPS ISA seria de código aberto em um programa apelidado de iniciativa MIPS Open. O programa tinha como objetivo abrir o acesso às versões mais recentes dos projetos de 32 bits e 64 bits, tornando-os disponíveis sem qualquer taxa de licenciamento ou royalties, bem como concedendo aos participantes licenças para patentes MIPS existentes.

Em março de 2019, uma versão da arquitetura foi disponibilizada sob uma licença livre de royalties, mas mais tarde naquele ano o programa foi encerrado novamente.

Em março de 2021, a Wave Computing anunciou que o desenvolvimento da arquitetura MIPS cessou. A empresa aderiu à fundação RISC-V e os futuros projetos de processadores serão baseados na arquitetura RISC-V.

### *Design*

MIPS é uma arquitetura modular que suporta até quatro coprocessadores (CP0/1/2/3). Na terminologia MIPS, CP0 é o Coprocessador de Controle do Sistema (uma parte essencial do processador que é definido em implementação em MIPS I-V), CP1 é uma unidade de ponto flutuante opcional (FPU) e CP2/3 são coprocessadores opcionais definidos para implementação (MIPS III removeu CP3 e reusificou seus opcodes para outros fins). Por exemplo, no console de videogame PlayStation, CP2 é o Geometry Transformation Engine (GTE), que acelera o processamento da geometria em computação gráfica 3D.

### Versões

#### MIPS I

MIPS é uma arquitetura de carga/loja (também conhecida como arquitetura de registro de registro); exceto pelas instruções de carga/armazenamento usadas para acessar a memória, todas as instruções operam nos registros.

## Registros

O MIPS I tem 32 registros de uso geral de 32 bits (GPR). O registro de \$0 é ligado a zero e os escritos são descartados. Cada \$31 é o link registrado. Para multiplicação de inteiros e instruções de divisão, que são executadas assincronicamente a partir de outras instruções, um par de registros de 32 bits, HI e LO, são fornecidos. Há um pequeno conjunto de instruções para copiar dados entre os registros de uso geral e os registros HI/LO.

O contador do programa tem 32 bits. Os dois bits de baixa ordem sempre contêm zero, uma vez que as instruções DO MIPS I têm 32 bits de comprimento e estão alinhadas aos seus limites naturais de palavras.

## MIPS II

O MIPS II removeu o slot de atraso de carga e adicionou vários conjuntos de instruções. Para multiprocessamento de memória compartilhada,

foram adicionadas as instruções Sincronizar memória compartilhada, Palavra Vinculada de Carga e Palavra Condicional da Loja. Um conjunto de instruções de Armadilha em Condição foram adicionados. Estas instruções causaram uma exceção se a condição avaliada for verdadeira. Todas as instruções de ramificação existentes receberam versões prováveis de ramificação que executaram a instrução no slot de atraso do ramo somente se o ramo for levado. Estas instruções melhoram o desempenho em certos casos, permitindo instruções úteis para preencher o slot de atraso do ramo. Foram adicionadas instruções de carga e armazenamento duplo para COP1-3. Consistente com outras instruções de acesso à memória, essas cargas e lojas exigiam que a palavra dupla fosse alinhada naturalmente.

O conjunto de instruções para o coprocessador de ponto flutuante também teve várias instruções adicionadas a ele. Foi adicionada uma instrução de raiz quadrada de ponto flutuante compatível com IEEE 754. Suportava operands de precisão única e dupla. Um conjunto de instruções que converteram números de ponto flutuante de precisão única e dupla para palavras de 32 bits foram adicionados. Estes complementaram as instruções de conversão existentes, permitindo que o modo de arredondamento IEEE fosse especificado pela

instrução em vez do Registro de Ponto Flutuante e Registro de Status.

### MIPS III

MIPS III é uma extensão retrocompatível do MIPS II que adicionou suporte para endereçamento de memória de 64 bits e operações de inteiros. O tipo de dados de 64 bits é chamado de doubleword, e o MIPS III estendeu os registros de uso geral, registros HI/LO e contador de programas para 64 bits para apoiá-lo. Novas instruções foram adicionadas para carregar e armazenar palavras duplas, para realizar adição de inteiros, subtração, multiplicação, divisão e operações de turno sobre elas, e para mover palavras duplas entre os registros gprs e HI/LO. As instruções existentes originalmente definidas para operar em palavras de 32 bits foram redefinidas, quando necessário, para estender os resultados de 32 bits para permitir que palavras e palavras duplas sejam tratadas de forma idêntica pela maioria das instruções. Entre essas instruções redefinidas estava o Word-Carga. No MIPS III, ele estende as palavras para 64 bits. Para complementar o Load Word, foi adicionada uma versão que zero-extends.



A incapacidade do formato de instrução R de especificar a distância de turno total para turnos de 64 bits (seu campo de quantidade de turno de 5 bits é muito estreito para especificar a distância de turno para palavras duplas) exigiu que o MIPS III fornecesse três versões de 64 bits de cada instrução de mudança DO MIPS I. A primeira versão é uma versão de 64 bits das instruções de mudança originais, usada para especificar distâncias constantes de mudança de 0 a 31 bits. A segunda versão é semelhante à primeira, mas adiciona 3210 o valor do campo de quantidade de turno para que distâncias constantes de turno de 32-64 bits possam ser especificadas. A terceira versão obtém a distância de turno dos seis bits de baixa ordem de um GPR.

O MIPS III adicionou um nível de privilégio de supervisor entre os níveis de privilégio do kernel existente e do usuário. Esse recurso só afetou o Processador de Controle do Sistema (Coprocessor 0) definido pela implementação.

O MIPS III removeu as instruções de suporte do Coprocessor 3 (CP3) e reumificou seus opcodes para as novas instruções de duas palavras. Os coprocessadores restantes obtiveram instruções para mover palavras duplas entre os registros do coprocessador e os GPRs. Os registros gerais



flutuantes (FGRs) foram estendidos para 64 bits e a exigência de instruções para uso de registro numerado uniforme foi removida apenas. Isso é incompatível com versões anteriores da arquitetura; um pouco no registro de controle/status de ponto flutuante é usado para operar a unidade de ponto flutuante MIPS III (FPU) em um modo compatível com MIPS I e II. Os registros de controle de ponto flutuante não foram prorrogados para compatibilidade. As únicas novas instruções de ponto flutuante adicionadas foram aquelas para copiar palavras duplas entre a CPU e a FPU converter números de ponto flutuante de precisão única e dupla em inteiros de palavras duplas e vice-versa.

## MIPS IV

MIPS IV é a quarta versão da arquitetura. É um superconjunto de MIPS III e é compatível com todas as versões existentes do MIPS. O MIPS IV foi projetado para melhorar principalmente o desempenho do ponto flutuante (FP). Para melhorar o acesso aos operandos, foi adicionado um modo de endereçamento indexado (base + índice, ambos originários de GPRs) para cargas e armazenamentos FP, assim como instruções de pré-visualização para a realização de pré-visualização de memória e especificação de dicas

de cache (estas suportavam os modos de base + offset e base + de endereçamento de índice).

O MIPS IV adicionou vários recursos para melhorar o paralelismo no nível de instrução. Para aliviar o gargalo causado por um único bit de condição, sete bits de código de condição foram adicionados ao controle de ponto flutuante e registro de status, elevando o total para oito. A comparação fp e as instruções de ramificação foram redefinidas para que pudessem especificar qual condição o bit foi escrito ou lido (respectivamente); e o slot de atraso entre uma filial FP que lê a condição bit escrita por uma comparação fp anterior foi removido. O suporte para a predileção parcial foi adicionado na forma de instruções de movimento condicional para GPRs e FPRs; e uma implementação poderia escolher entre ter exceções precisas ou imprecisas para armadilhas IEEE 754.

O MIPS IV adicionou várias novas instruções aritméticas FP para FPNs de precisão única e dupla: agregado ou subtraído, recíproco e raiz quadrada recíproca. As instruções de adicionar ou subtrair fp de multiplicação de FP executam um ou dois roundings (é definido pela implementação), para exceder ou atender aos requisitos de precisão do IEEE 754 (respectivamente). As instruções recíprocas e recíprocas de raiz quadrada fp não estão em

conformidade com os requisitos de precisão do IEEE 754 e produzem resultados que diferem da precisão necessária por uma ou duas unidades de último lugar (está definido a implementação). Estas instruções servem aplicativos onde a latência de instruções é mais importante do que a precisão.

## MIPS V

O MIPS V adicionou um novo tipo de dados, o Pared Single (PS), que consistia de dois números de ponto flutuante de precisão única (32 bits) armazenados nos registros de ponto flutuante de 64 bits existentes. Variantes das instruções de ponto flutuante existentes para aritmética, comparação e movimento condicional foram adicionadas para operar neste tipo de dados de forma SIMD. Novas instruções foram adicionadas para carregar, reorganizar e converter dados PS. Foi a primeira instrução definida para explorar o SIMD de ponto flutuante com os recursos existentes.

## MIPS32/MIPS64

A primeira versão do MIPS32, baseado no MIPS II, adicionou movimentos condicionais, instruções de pré-lançamento e outros recursos das famílias R4000 e R5000 de processadores de 64 bits. A primeira versão do MIPS64 adiciona

um modo MIPS32 para executar o código de 32 bits. As instruções MUL e MADD(multiply-add), anteriormente disponíveis em algumas implementações, foram adicionadas às especificações MIPS32 e MIPS64, assim como as instruções de controle de cache.

Versão MIPS32/MIPS64 6 em 2014 acrescentou o seguinte uma nova família de filiais sem slot de atraso:

ramos incondicionais (BC) e branch-and-link (BALC) com um deslocamento de 26 bits, ramo condicional em zero/não-zero com um deslocamento de 21 bits, conjunto completo de ramos condicional assinados e não assinados se compara entre dois registros (por exemplo, BGTUC) ou um registro contra zero (por exemplo, BGTZC), conjunto completo de ramificação e link que comparam um registro contra zero (por exemplo, BGTZALC).

instruções de salto de índice sem slot de atraso projetado para suportar grandes endereços absolutos.

instruções para carregar imediatos de 16 bits na posição de bit 16, 32 ou 48, permitindo gerar facilmente grandes constantes.

Instruções de carga relativas ao PC, bem como geração de endereços com grandes compensações (relativas ao PC).

instruções de inversão de bits e alinhamento de byte (anteriormente disponível apenas com a extensão DSP).

multiplicar e dividir instruções redefinidas para que eles usem um único registro para o seu resultado).

instruções que geram valores de verdade agora geram todos os zeros ou todos os de todos os, em vez de apenas limpar/definir o 0-bit,

instruções usando um valor de verdade agora apenas interpretar todos os zeros como falsos em vez de apenas olhar para o 0-bit.

## microMIPS

As arquiteturas microMIPS32/64 são supersets das arquiteturas MIPS32 e MIPS64

(respectivamente) projetadas para substituir o ASE MIPS16e. Uma desvantagem do MIPS16e é que ele requer um interruptor de modo antes que qualquer uma de suas instruções de 16 bits possa ser processada. o microMIPS adiciona versões das instruções de 32 bits mais usadas que são codificadas como instruções de 16 bits. Isso permite que os programas intermixem instruções de 16 e 32 bits sem ter que mudar os modos. o microMIPS foi introduzido juntamente com a Versão 3 MIPS32/64, e cada versão subsequente do MIPS32/64 tem uma versão microMIPS32/64 correspondente. Um processador pode

implementar microMIPS32/64 ou microMIPS32/64 e seu subconjunto MIPS32/64 correspondente. Começando com a versão 6 do MIPS32/64, o suporte para MIPS16e terminou, e o microMIPS é a única forma de compactação de código em MIPS.

Aonde são usados

Os processadores MIPS são usados em sistemas incorporados, como gateways residenciais e roteadores. Originalmente, o MIPS foi projetado para computação de uso geral. Durante as décadas de 1980 e 1990, os processadores MIPS para computadores pessoais, estações de trabalho e servidores foram usados por muitas empresas como Digital Equipment Corporation, MIPS Computer Systems, NEC, Pyramid Technology, SiCortex, Siemens Nixdorf, Silicon Graphic e Tandem Computers.

Historicamente, consoles de videogame como o Nintendo 64, Sony PlayStation, PlayStation 2 e PlayStation Portable usavam processadores MIPS. Os processadores MIPS também costumavam ser populares em supercomputadores durante a década de 1990, mas todos esses sistemas caíram da lista TOP500. Esses usos foram complementados por aplicativos incorporados no início, mas durante a década de 1990, o MIPS tornou-se uma presença



importante no mercado de processadores embarcados, e nos anos 2000, a maioria dos processadores MIPS eram para essas aplicações.

Em meados da década de 1990, estima-se que um em cada três microprocessadores RISC produzidos era um processador MIPS.

No final da década de 2010, as máquinas MIPS ainda eram comumente utilizadas em mercados embarcados, incluindo roteador automotivo, sem fio, modems LTE (principalmente via MediaTek) e microcontroladores (por exemplo, o PIC32M). A maioria deles desapareceu do espaço pessoal, servidor e de aplicativos.

Uma empresa que utiliza a arquitetura MIPS é a Ingenic Semiconductor, a Ingenic Semiconductor é uma empresa chinesa de semicondutores com sede em Pequim, China fundada em 2005. Eles compraram licenças para os conjuntos de instruções de arquitetura MIPS em 2009 e projetam CPU-microarquitecturas baseadas neles. Eles também projetam sistema em produtos de chip, incluindo suas CPUs e blocos de propriedade intelectual semicondutores licenciados de terceiros, como a Vivante Corporation, comissionam a fabricação de circuitos integrados em fábricas de fabricação de semicondutores e os vendem.



## 2.3 x86/x86-64

Na década de 1980 e início dos anos 1990, quando os 8088 e 80286 ainda estavam em uso comum, o termo x86 geralmente representava qualquer CPU compatível com 8086. Hoje, no entanto, o x86 geralmente implica uma compatibilidade binária também com o conjunto de instruções de 32 bits do 80386. Isso se deve ao fato de que este conjunto de instruções tornou-se uma espécie de menor denominador comum para muitos sistemas operacionais modernos e provavelmente também porque o termo se tornou comum após a introdução do 80386 em 1985.

Alguns anos após a introdução do 8086 e 8088, a Intel adicionou alguma complexidade ao seu esquema de nomeação e terminologia como o "iAPX" do ambicioso, mas malfadado processador Intel iAPX 432, que foi testado na mais bem sucedida família de chips 8086, aplicada como uma espécie de prefixo de nível de sistema. Um sistema 8086, incluindo coprocessadores como 8087 e 8089, e chips de sistema mais simples específicos da Intel, foi assim descrito como um sistema iAPX 86. Havia também os termos iRMX (para sistemas operacionais), iSBC (para computadores de placa única) e iSBX (para placas

multimodulos baseadas na arquitetura 8086), todos juntos sob a posição Microsystem 80. No entanto, este esquema de nomeação foi bastante temporário, durando alguns anos durante o início da década de 1980.

Embora o 8086 tenha sido desenvolvido principalmente para sistemas embarcados e pequenos computadores multiusuários ou de usuário único, em grande parte como resposta ao bem sucedido Zilog Z80, com 8080, a linha x86 logo cresceu em recursos e poder de processamento. Hoje, o x86 é onipresente em computadores pessoais estacionários e portáteis, e também é usado em computadores de médio alcance, estações de trabalho, servidores e a maioria dos novos clusters de supercomputador da lista TOP500. Uma grande quantidade de software, incluindo uma grande lista de sistemas operacionais x86 estão usando hardware baseado em x86.

O x86 moderno é relativamente incomum em sistemas embarcados, no entanto, e pequenas aplicações de baixa potência (usando baterias minúsculas) e mercados de microprocessadores de baixo custo, como eletrodomésticos e brinquedos, carecem de presença significativa x86. Arquiteturas simples baseadas em 8 e 16 bits são comuns aqui, embora as tecnologias compatíveis com x86 VIA C7, VIA Nano,

GEODEDA AMD, Athlon Neo e Intel Atom sejam exemplos de designs de 32 e 64 bits usados em alguns segmentos relativamente de baixa potência e baixo custo.

Houve várias tentativas, inclusive pela Intel, de acabar com o domínio de mercado da arquitetura x86 "deselegante" projetada diretamente dos primeiros microprocessadores simples de 8 bits. Exemplos disso são o iAPX 432 (um projeto originalmente chamado intel 8800), o Intel 960, Intel 860 e a arquitetura Intel/Hewlett-Packard Itanium. No entanto, o refinamento contínuo das microarquiteturas x86, circuitos e fabricação de semicondutores dificultaria a substituição do x86 em muitos segmentos. A extensão de 64 bits da AMD de x86 (que a Intel eventualmente respondeu com um design compatível) e a escalabilidade de chips x86 na forma de CPUs multi-core modernas, está sublinhando o x86 como um exemplo de como o refinamento contínuo dos padrões estabelecidos do setor pode resistir à concorrência de arquiteturas completamente novas.

Durante a execução, os processadores x86 atuais empregam algumas etapas extras de decodificação para dividir a maioria das instruções em peças menores chamadas micro-operações. Estes são então entregues a uma unidade de controle que buffers e agenda-os em

conformidade com x86-semântica para que possam ser executados, em parte em paralelo, por uma das várias unidades de execução (mais ou menos especializadas). Esses projetos modernos x86 são, portanto, em pipelined, superscalares, e também capazes de execução fora de ordem e especulativa (via previsão de ramificação, renomeação de registro e previsão de dependência de memória), o que significa que eles podem executar múltiplas instruções x86 (parciais ou completas) simultaneamente, e não necessariamente na mesma ordem que dado no fluxo de instruções. Algumas CPUs Intel (Xeon Foster MP, algumas Pentium 4, e alguns processadores Nehalem e posteriormente Intel Core) e CPUs AMD (a partir de Zen) também são capazes de multi-leitura simultânea com dois threads por núcleo (Xeon Phi tem quatro threads por núcleo). Algumas CPUs Intel suportam memória transacional (TSX).

English

Version

## Summary

# **Chapter 1 - Microcontrollers and Single Board Computers**

1.1 Arduino .....	336
1.2 Arndale Board .....	371
1.3 Asus Tinker Board .....	372
1.4 Banana Pi .....	374
1.5 BeagleBoard .....	412
1.6 Cotton Candy .....	422
1.7 CHIP.....	424
1.8 Cubieboard .....	431

1.9 Edison .....	436
1.10 Galileo .....	440
1.11 Gumstix .....	446
1.12 Hawkboard .....	447
1.13 EPv2 .....	448
1.14 Nvidia Drive .....	450
1.15 Nvidia Jetson .....	454
1.16 ODROID .....	457
1.17 OLinuXino .....	459
1.18 PandaBoard .....	463
1.19 Pine64 .....	468
1.20 Parallella .....	479



1.21 Rascal .....	484
1.22 Raspberry Pi .....	485
1.23 Snowball .....	535
1.24 UD00 .....	536

## **Chapter 2 - Socs**

2.1 ARM .....	557
2.2 MIPS .....	607
2.3 x86 / x86-64 .....	623

# Chapter

# 1

## Microcontrollers and Single Board Computers

In current times we live in a technological environment where it is extremely important to always update on its development, so that we do not become technological illiterates we must seek knowledge about technology on a frequent basis. A big step would be to understand the functioning of microcontrollers and single board computers, this book aims to improve your knowledge on the subject of technology that involve several examples and types of microcontrollers and single board computers here, but the question is "What is a microcontroller and a single board computer "

Microcontrollers are used in automated products and devices, such as automobile control systems, implantable medical devices, remote controls, office machines, appliances, power tools, toys and other embedded systems. By reducing size and cost compared to a design that uses a microprocessed device, microcontrollers become economical for digitally controlling devices and processes. Mixed signal microcontrollers are common, integrating analog components needed to control non-digital electronic systems.

Unlike programming for microprocessors, which generally have an operating system and a

BIOS, the programmer or designer who develops systems with microcontrollers generally creates every program that will be run by the system or can use an operating system suitable for microcontrollers called of RTOS.

Its energy consumption is relatively low, usually in the milliwatt household and has the ability to enter standby mode (Sleep or Wait) waiting for an interruption or external event, such as the pressing of a key, or a signal that arrives via a data interface. The consumption of these microcontrollers in standby mode can reach nanowatts, making them ideal for applications where the requirement of low energy consumption is a decisive factor for the success of the project.

The first microprocessor was the 4-bit Intel 4004 launched in 1971. Over time, more efficient microprocessors like the Intel 8008 and others were created. However, both chips needed external components to function, making the total cost of the system high, making it impossible, economically, to computerize devices.

The Smithsonian Institution, with product credits for Texas Instruments engineers Gary Boone and Michael Cochran created the first

commercial microcontroller in 1971. The result of their work was the TMS 1000, which became commercially available in 1974. It combined memory only for reading, read / write memory, processor and clock on a single chip and targeted embedded systems.

Microcontrollers are generally used in automation and control of products and peripherals, such as automotive engine control systems, remote controls, office and residential machines, toys, supervision systems, etc. By reducing the size, cost and energy consumption, and compared to the way of using conventional microprocessors, combined with the ease of application design, together with its low cost, microcontrollers are an efficient alternative to control many processes and applications.

About 50% of the microcontrollers sold are "simple" controllers, another 20% are more specialized digital signal processors (DSPs). Microcontrollers can be found in practically all digital electronic devices that surround us: computer keyboard, inside the monitor, hard disk, wristwatch, clock radio, washing machines, microwave oven, telephone, etc. You are certainly surrounded by dozens of them now. Certainly they were as or more important to the electronics

revolution than computers. They allowed the evolution of equipment that had not evolved in years, such as combustion engines, which now with the new electronic control can work with biofuel and less polluting systems and cameras, which migrated from chemical / mechanical processes to circuits with microcontrollers + Digital Sensors + Memory.

Microcontrollers are usually programmed by computers or memory disks. There are then some tools that create a data transfer bridge between the device used and the microcontroller, the Arduino, for example.

Some of the microcontroller manufacturers:

*AMCC*

*Atmel*

*Cypress Microsystems*

*Espressif Systems*

*Fujitsu*

*Holtek*

*Intel acquired in 2015 the company Altera*

*Microchip technology*

*MIPS Technologies*

*NXP Semiconductors purchased a Freescale Semiconductor in 2015*

*NEC*

*Parallax, Inc.*

*Renesas Tech. Corp. acquired Synaptics in 2014*

*STMicroelectronics*

*Silicon Laboratories*

*Texas Instruments acquired a National Semiconductor in 2011*

*Western Design Center*

*ZiLOG*

The single-board computer is a computer where all the electronic components used for its operation are located on a single "printed circuit" board. These computers are generally used in control systems, alarms, measurement systems, among others.

Desktop and even laptop personal computers (PCs) usually have separate components connected to a central circuit board via cables or buses. A single board computer packages all of its



included components, including the microprocessor, memory and storage, on a single circuit board. Many SBCs are designed to be PC compatible and use the same standards, memory and graphics chips as standard PCs. Other units include different types of hardware and include a microcontroller, a specialized processor with integrated input / output functions. Some SBCs are expandable or partially reconfigurable, while others are stuck with what was shipped. Single board computers can be incorporated into devices like robotics.

The size of a single-board computer can vary widely, but most are much smaller than a typical PC. The first devices, introduced in the late 1970s and early 1980s, were generally found on educational or development computers and were quite large. Since then, the trend has been for smaller SBCs, ranging from slightly less than the size of a credit card to the size of a Blu-Ray® player. They can come in standard and non-standard sizes and some are even built to be the same size as a regular PC expansion card or memory module.

## 1.1 Arduino

Arduino is an open source software and hardware company, project company and user community that designs and manufactures single-plate microcontrollers and microcontroller kits for the construction of digital devices. was created in 2005 by a group of 5 researchers: Massimo Banzi, David Cuartielles, Tom Igoe, Gianluca Martino and David Mellis. The objective was to design a device that was both inexpensive, functional and easy to program, thus being accessible to students and amateur designers. In addition, the concept of free hardware was adopted, which means that anyone can assemble, modify, improve and customize the Arduino, starting from the same basic hardware.

Thus, it was created a board composed by an Atmel microcontroller, input / output circuits and that can be easily connected to a computer and programmed via IDE (Integrated Development Environment, or Integrated Development Environment) using a language based on C / C ++, without the need for extra equipment in addition to a USB cable. Once programmed, the microcontroller can be used independently, that

is, you can put it to control a robot, a trash can, a fan, the lights in your house, the temperature of the air conditioner, you can use it as a measuring device or any other project that comes to mind.

### #How an Arduino program structure works

Writing a program in Arduino is very simple. All you need is to connect it to the computer using a USB cable and use a programming environment called IDE, where you type the program, do the tests to find any errors and transfer the program to the device, the Arduino is composed of two parts, or two blocks:

setup () - It is in this part of the program that you configure the initial options of your program: the initial values of a variable, whether a port will be used as an input or output, messages for the user, etc.

loop () - This part of the program repeats a command structure continuously or until a "stop" command is sent to Arduino.

A very simple example that we can give is connecting a Led with the Arduino, the line of code can be presented from the following way.

```
1  void setup()
2  {
3    pinMode(13, OUTPUT);
4  }
5
6  void loop()
7  {
8    digitalWrite(13, HIGH);
9    delay(1000); // Wait for 1000
millisecond(s)
10   digitalWrite(13, LOW);
11   delay(1000); // Wait for 1000
millisecond(s)
12 }
```

## The Hardware of Arduino Uno:

The hardware of the Arduino Uno, like most models, is simple, yet very efficient.

We will analyze from that moment the hardware of the Arduino UNO. It consists of the following blocks:

### Microcontroller:

Microcontroller is the brain of the Arduino. An entire computer inside a small chip. This is the

programmable device that runs the code that we send to the board.

There are several options of brands and models of microcontrollers, on these boards Microchip microcontrollers were adopted, which were measured by Atmel, but specifically an ATmega line. The UNO model, for example, uses the ATmega328 microcontroller.

### USB connector:

Connect the card to the computer. This is where the computer and the Arduino communicate with the aid of a USB cable, in addition to being an option for powering the board.

### Input and Output Pins:

Pins that can be programmed to act as inputs or to process, causing the Arduino to interact with the external environment. The UNO R3 has 14 digital ports (I / O), 6 pins of analog input and 6 analog (PWM).

### Power Pins:

They provide several voltage values that can be used to energize the components of your project. They must be used with care, so that they are not forced to supply current values higher than that supported by the board.

#### Reset button:

Button that resets a card.

#### Serial-USB converter and TX / RX LEDs:

For the computer and the microcontroller to talk, it is necessary that there is a chip that translates according to information coming from one to the other. The TX and RX LEDs light up when the Arduino is transmitting and receiving data through the serial port, respectively.

#### Power Connector:

Responsible for receiving external power, which can have a voltage of at least 7 Volts and a maximum of 20 Volts and a minimum current of 300mA. We recommend 9V, with a 2.1mm round pin and positive center. If the card is also being

powered by the USB cable, it will prefer the external source automatically.

#### Power LED:

Indicates whether a card is powered.

#### Internal LED:

LED connected to digital pin 13.

#### Types of Arduino:

In 2016, 16 versions of the Arduino hardware were produced commercially.

#### -Arduino RS232:

RS-232 was created around the 1960s by the EIA (Electronic Industries Association). The RS prefix comes from English, the recommended standard. It is a standard that defines electrical and physical characteristics, such as hardware connections, pinouts and signal nomenclature.

RS-232 is used point to point and can work in full duplex. Each point is given a name, one side is called DTE (Data Terminal Equipment) and the



other is DCE (Data Communication Equipment). This nomenclature refers to the connection between the PC and the modem, each transmitter sends data varying the voltage on the line. A voltage greater than 3 V is considered the binary value zero, while a voltage less than - 3 V is considered binary value one. Among these tensions, the value is undefined. To guarantee the sending and receiving of data, the transmitter must operate with +/- 12V and the receiver identifies values of +/- (3V to 15V). The shielding used in this article features the RS-232 and RS-485 standards with easy connection to the Arduino. You can easily convert UART to one of these standards. The shield has a DB9 connector (female) for connection to standard RS-232 devices. For RS-485 communication, a terminal is available. In addition, it has an area for prototyping.

#### -Arduino Diecimila:

Arduino Diecimila is a microcontrolled board based on ATmega168 (technical sheet). It has 14 digital input / output pins (6 of which can be used as PWM outputs), 6 analog inputs, a 16 MHz crystal oscillator, a USB connection, an electrical

outlet, an ICSP connector and a reset button . It contains everything needed to support the microcontroller; just connect it to a computer with a USB cable or connect it to an AC to DC adapter or battery to get started.

"Diecimila" means 10,000 in Italian and was named that way to mark the fact that more than 10,000 Arduino boards were made. Diecimila is the latest in a series of Arduino USB cards; for comparison with previous versions, refer to the Arduino board index.

-Arduino Duemilanove  
(rev 2009b):

Arduino Diecimila is a microcontroller board based on ATmega168 (datasheet). It has 14 digital input / output pins (6 of which can be used as PWM outputs), 6 analog inputs, a 16 MHz crystal oscillator, a USB connection, a power outlet, an ICSP header and a reset button. It contains everything needed to support the microcontroller; just connect it to a computer with a USB cable or connect it with an ac-to-DC adapter or battery to get started.

## -Technical specifications

ATmega168 Microcontroller

Voltage 5V

Recommended voltage) 7-12 V

Input voltage (limits) 6-20 V

Digital I / O pins 14 (of which 6 provide PWM output)

Analog input pins 6

DC Current per 40 mA I / O Pin

DC current for 3.3V 50 mA pin

16 KB flash memory (of which 2 KB used by the bootloader)

1 KB SRAM

Eeprom 512 bytes

Clock speed 16 MHz

## **Power**

The Arduino Diecimila can be powered via the USB connection or with an external power supply. The power supply is selected by the

PWR\_SEL jumper: to power the board from the USB connection, place it on the two pins closest to the USB connector, for an external power supply, the two pins closest to the external power socket.

External (non-USB) power can come from an AC-to-DC adapter (wall-wart) or battery. The adapter can be connected by connecting a positive 2.1 mm center plug to the board's power outlet. The cables of a battery can be inserted into the Gnd and Vin pin headers of the POWER connector. A low leakage regulator provides better energy efficiency.

The board can operate with an external supply of 6 to 20 volts. If supplied with less than 7V, however, the 5V pin can deliver less than five volts and the card can be unstable. If you use more than 12V, the voltage regulator can overheat and damage the board. The recommended range is 7 to 12 volts.

LED: 13. There is a built-in LED connected to digital pin 13. When the pin has a high value, the LED is on, when the pin is LOW, it is on.

Diecimila has 6 analog inputs, each providing 10 bits of resolution (that is, 1024 different values). By default, they measure from the ground to 5

volts, although it is possible to change the top end of your range using the AREF pin and some low level code. In addition, some pins have special features:

I2C: 4 (SDA) and 5 (SCL). I2C communication support (TWI) using a Wire library (Documents on the Wiring website).

There are a couple of other pins on the board:

AREF. Reference voltage for analog inputs. Used with Analog Reference ().

Restart. Bring this LOW line to reset the microcontroller. Usually used to add a reset button to the shields that block or the plate.

See also the mapping between Arduino pins and ATmega168 ports.

## Communication

The Arduino Diecimila has a series of facilities to communicate with a computer, another Arduino, or other microcontrollers. The ATmega168 serial communication UART TTL (5V), which is available on digital pins 0 (RX) and 1 (TX). An

FTDI FT232RL on the board channels this serial communication via USB and the FTDI drivers (included in the Arduino software) provide a virtual com port for software on the computer. The Arduino software includes a serial monitor that allows simple textual data to be sent to and from an Arduino board. The RX and TX LEDs on the board will flash when data is being transmitted via the FTDI chip and USB connection to the computer (but not for serial communication on pins 0 and 1).

A softwareSerial library allows serial communication on any of Diecimila's digital pins.

ATmega168 also supports I2C (TWI) and SPI communication. The Arduino software includes a wire library to simplify the use of the I2C bus; refer to Documents on the Wiring website for details. To use SPI communication, refer to the ATmega168 data sheet.

## Schedule

The Arduino Diecimila can be programmed with the Arduino software (download). For more details, see references and tutorials.

The ATmega168 on the Arduino Diecimila comes pre-burned with a bootloader that allows you to load a new code for it without the use of an external hardware programmer. It communicates using the original STK500 protocol (reference, C header files).

You can also bypass the bootloader and program the ATmega168 through the ICSP (In-Circuit Serial Programming) header; see these instructions for details.

### Automatic reset (software)

Instead, requiring a physical press of the reset button before an upload, the Arduino Diecimila is designed in a way that allows it to be restarted by software running on a connected computer.

One of the FT232RL's hardware flow control (DTR) lines is connected to the ATmega168 reset line via a 100 nanofarad capacitor. When this line is affirmed (taken below), a reset line falls off the



time needed to restart the chip. Version 0009 of the Arduino software uses this feature to allow you to upload the code simply by pressing the upload button in the Arduino environment. This means that the bootloader may have a shorter timeout, as the reduction in DTR can be well coordinated with the start of the upload.

This configuration has other standards. When Diecimila is connected to a computer made on Mac OS X or Linux, it resets each time a connection is made from software (via USB). For the next second, the bootloader is running on Diecimila. Although it is programmed to ignore malformed data (that is, anything other than uploading new code), it will intercept the first bytes of data sent to the card after opening a connection. If a sketch running on the board receives a unique configuration or other data when it starts, it turns out that the software with which it communicates waits a second after opening the connection and before sending that data.

### *USB overcurrent protection*

The Arduino Diecimila has a redefined polifuse that protects your computer's USB ports against

shorts and chains. Although most computers provide their own internal protection, the fuse provides an extra layer of protection. If more than 500 mA more important in the USB port, the fuse will automatically break the connection until the short or overload is built.

#### -Arduino Uno R2:

It is a microcontroller board based on the ATmega328P (datasheet). It has 14 digital input / output pins (6 of which can be used as PWM outputs), 6 analog inputs, a 16 MHz quartz crystal, a USB connection, a power outlet, an ICSP header and a reset button. It contains everything needed to support the microcontroller; just connect it to a computer with a USB cable or connect it with an ac-to-dc adapter or battery to get started. You can mess with your UNO without talking too much about doing something wrong, in the worst case you can replace the chip for a few dollars and start over.

"Uno" means one in Italian and was chosen to mark the launch of Arduino Software (IDE) 1.0. The Uno board and version 1.0 of the Arduino Software (IDE) were the reference versions of the Arduino, now evolved into newer versions. The

Uno board is the first in a series of Arduino USB boards, and the reference model for the Arduino platform; for an extensive list of current, past or outdated boards, see the [Arduino Board Index](#).

## -Technical specifications

ATmega328P Microcontroller

Voltage 5V

Input voltage (recommended) 7-12V

Input voltage (limit) 6-20V

Digital I / O pins 14 (of which 6 provide PWM output)

Digital PWM 6 I / O pins

Analog input pins 6

DC Current per 20 mA I / O Pin

DC current for 3.3V 50 mA pin

Flash memory 32 KB (ATmega328P)

of which 0.5 KB used by the bootloader

2 KB SRAM (ATmega328P)

Eeprom 1 KB (ATmega328P)

Clock speed 16 MHz

LED\_BUILTIN 13

length 68.6 mm

Width 53.4 mm

weight 24 F

-Arduino Uno SMD R3:

The Arduino Uno Rev3 SMD is a microcontroller board based on the ATmega328. It has 14 digital input / output pins (6 of which can be used as PWM outputs), 6 analog inputs, a 16 MHz ceramic resonator (CSTCE16M0V53-R0), a USB connection, a power outlet, an ICSP header and an reset button. It contains everything needed to support the microcontroller; just connect it to a computer with a USB cable or connect it with an ac-to-DC adapter or battery to get started.

-Technical specifications

ATmega328P Microcontroller

Voltage 5V

Input voltage (recommended) 7-12V

Input voltage (limit) 6-20V

Digital I / O pins 14 (of which 6 provide PWM output)

Digital PWM 6 I / O pins

Analog input pins 6

DC Current per 20 mA I / O Pin

DC current for 3.3 V 50 mA pin

Flash memory 32 KB (ATmega328P) of which 0.5 KB used by the bootloader

2 KB SRAM (ATmega328P)

Eeprom 1 KB (ATmega328P)

Clock speed 16 MHz

LED\_BUILTIN 13

length 68.6 mm

Width 53.4 mm

weight 25 g

-Arduino Leonardo:

The Arduino Leonardo is a microcontroller board based on ATmega32u4 (datasheet). It has 20 digital input / output pins (of which 7 can be

used as PWM processes and 12 as analog inputs), a 16 MHz crystal oscillator, a micro USB connection, a power outlet, an ICSP header and a Reset button. It contains everything needed for the microcontroller; just connect to a computer with a USB cable or connect it with an ac-to-dc adapter or battery to get started. Leonardo differs from all previous cards, as the ATmega32u4 has built-in USB communication, eliminating the need for a secondary processor. This allows Leonardo to appear on a computer connected as a mouse and keyboard, in addition to a virtual serial / COM (CDC) port. It also has other rules for the behavior of the board; these are detailed on [Getting Started with Arduino Leonardo](#)

## -Technical specifications

ATmega32u4 microcontroller

Voltage 5V

Input voltage (Recommended) 7-12V

Input voltage (limits) 6-20V

Digital I / O pins 20

PWM Channels 7

Analog input channels 12

DC Current per 40 mA I / O Pin

DC current for 3.3 V 50 mA pin

Flash memory 32 KB (ATmega32u4) of which 4 KB used by the bootloader

SRAM 2.5 KB (ATmega32u4)

Eeprom 1 KB (ATmega32u4)

Clock speed 16 MHz

Length 68.6 mm

Width 53.3 mm

weight 20 g

-Arduino micro (AtMega 32U4):

The Arduino Micro is a microcontroller board based on ATmega32U4 (datasheet), developed in conjunction with an Adafruit. It has 20 digital inputs (of which 7 can be used as PWM processes and 12 as analog), a 16MHz oscillating crystal, a micro USB connection, an ICSP connection and a reset button. It contains everything needed to support the microcontroller. The Arduino Micro is similar to the Arduino Leonardo in that it already has direct USB communication with the

ATmega32U4, eliminating the need for a secondary processor.

## -Technical specifications

ATmega32u4 microcontroller

Operating voltage

5V

Input voltage (recommended)

7 to 12V

Input voltage (limits)

6 to 20V

Digital I / O pins 20

PWM Channels

7

Analog input channels 12

direct current per I / O pin

40mA

direct current per 3.3V 50mA pin

Flash memory



32 KB (ATmega32u4) of which 4 KB are used by the bootloader

SRAM 2.5 KB (ATmega32u4)

1 KB EEPROM (ATmega32u4)

Clock speed 16 MHz

-Arduino pro micro (AtMega32U4):

The Arduino Pro Micro is a small prototyping platform based on the ATmega32U4 microcontroller, created for use in small electronic projects, allowing easy installation on protoboards and taking up minimal space. It has 12 pins of digital input, among which 5 can be used as a PWM resource and 4 analog inputs. Unlike other versions, the Arduino Pro Micro already has an integrated USB connector, working at 16MHz and 5V, its functionality resembles its bigger brothers, however in a much smaller size. Internally the Arduino Pro Micro has a voltage regulator, accepting input power of up to 12 VDC. If you are supplying unregulated power, be sure to plug in the "RAW" pin and not the VCC.

-Technical specifications

Microcontroller: ATmega32U4;

Operating voltage: 5V;

Input voltage: 5-12V;

Maximum output current: 150mA;

Digital I / O pins: 12 (of which 5 PWM output);

Analog input pins: 4;

Flash memory: 32 KB (of which 2 KB is used by the boot loader);

SRAM: 2 KB;

EEPROM: 1 KB;

Clock speed: 16 MHz;

Dimensions (LxWxH): 33x18x3mm; (without the pins).

-Arduino Mega:

The Mega stands out mainly for its number of ports, and greater memory space in relation to previous models which allows it to be used in projects with several peripherals and that run more busy programs, it has vast documentation and great compatibility with libraries and modules / shields, having some customized

especially for him. Its negative point is the size, it has 101.52 x 53.3mm which makes it unfeasible in several projects due to its large dimensions.

### -Technical specifications

Microcontroller: ATmega2560 (8-bit AVR architecture).

Clock: 16 MHz.

Flash memory: 256 KB (of which 8 KB is used by the boot loader).

SRAM: 8 KB.

EEPROM: 4 KB.

Operating voltage: 5V.

Input voltage (recommended) 7-12V.

Input voltage (limit): 6-20V.

54 Digital I / O pins.

16 Analog input pins.

4 serial ports.

6 pins for external interruption.

-Arduino Nano

(DIP-30 footprint):

The Arduino Nano is a small, complete, and breadboard-friendly board based on the ATmega328P launched in 2008. It offers the same connectivity and specifications as the Arduino Uno board in a smaller form factor.

-Technical specifications

Microcontroller: Microchip ATmega328P

Operating voltage: 5 Volts

Input voltage: 6 to 20 Volts

Digital I / O pins: 14 (plus 6 6-can PWM output pins)

Analog input pins: 8

DC Current per I / O Pin: 40 mA

DC current for 3.3 V pin: 50 mA

Flash memory: 32 KB of which 0.5 KB used by bootloader

SRAM: 2 KB

EEPROM: 1 KB

Clock speed: 16 MHz

Length: 45 mm

Width: 18 mm

Weight: 7 g

-Arduino LilyPad 00

(rev 2007) (Without USB):

According to the inventor of this card, Leah Buechley, the Lilypad was created to be sewn on any fabric, and in this way be programmed to interact with the user's movements or with the environment around them. Undoubtedly, this circular shape allows easy connection to sensors, lights and other devices using conductive sewing thread.

-Technical specifications

Processor: ATmega328P (technical sheet)

Operating voltage: 2.7 to 5.5V

Digital ports: 14 (6 can be used as advertised PWM)

Analog inputs: 6

Current per pin: 40 mA

Memory: 16K (2K used by the bootloader)

Clock: 8 MHz

#### -Arduino Robot:

The Arduino Robot is the first official Arduino on wheels. The robot has two projected plates, one on each of its two plates. The Motor Board controls the motors, and the Control Board reads sensors and decides how to operate. Each board is a fully programmable Arduino board using the Arduino IDE.

#### Technical specifications:

ATmega32u4 microcontroller

Voltage 5V

Input voltage 5V via flat cable

Digital I / O pins 5

PWM Channels 6

Analog input channels 4 (from Digital I / O pins)

Analog input channels (multiplexed) 8

DC Current per 40 mA I / O Pin

Flash memory 32 KB (ATmega32u4) of which 4 KB used by bootloader

SRAM 2.5 KB (ATmega32u4)

EEPROM (internal) 1 KB (ATmega32u4)

EEPROM (external) 512 Kbit (I2C)

Clock speed 16 MHz

5-key numeric keypad

potencialiometer button connected to the analog pin

Full color LCD over SPI communication

SD card reader for FAT16 formatted cards

8 ohm speaker

Digital Compass Geographical North Deviation in Degrees

Welding doors I2C 3

Prototyping areas 4

radius 185 mm

Height 85 mm

-Arduino Esplora:

The Arduino Esplora is an “all in one” board. It is suitable for people who want to know the characteristics of the Arduino without the need to get too involved with the electronics of the projects.

The Arduino Esplora has the following sensors built into the board:

Temperature sensor

RGB led

Accelerometer

4 buttons

LDR (light sensor)

Bell

Analog joystick with central button

MIC

Sliding potentiometer

Connector for TFT LCD (LCD sold)

-Technical specifications:

Microcontroller: ATmega32u4;



Operation voltage: 5V;

Flash memory: 32KB of which 4KB is used by the bootloader;

SRAM: 2.5 KB;

EEPROM: 1 KB;

Clock Speed: 16 MHz

-Arduino Ethernet

(AVR + W5100):

The Ethernet Shield W5100 is a card that allows the Arduino to connect to a local network or the internet. It has the Wiznet W5100 chip and supports up to four socket connections simultaneously. The shield has a memory card slot (micro SD), where it is possible to store files that can be sent over the local network / internet, and also has libraries to be used by Arduino.

When inserting the Arduino on the internet, you can access it from anywhere in the world, whether with a computer, smartphone or tablet and obtain information or request actions to be performed. For projects that involve integration between Arduino and Android or iOS

applications, the Ethernet Shield W5100 becomes an important member of the project.

## -Technical specifications

Controller: W5100

Operating voltage: 3.3V - 5VDC

Connection speed: 10 / 100Mb

Supported Protocols: TCP / IP, UDP, ICMP, ARP  
IPv4, IGMP, PPPoE, Ethernet

Support (Full-duplex and half-duplex)

ADSL connection support (PPPoE with PAP /  
CHAP in authentication mode)

Support for 4 independent connections  
simultaneously

Internal Memory: 16Kb for Tx / Rx buffers

Connection with Arduino through SPI

-Arduino Yún

(AVR + AR9331):

The Arduino Yún is a microcontroller board based on ATmega32u4 and Atheros AR9331. The Atheros processor supports a Linux distribution based on OpenWrt called Linino OS. The card has integrated support for Ethernet and WiFi, USB-A port, micro-SD card slot, 20 digital input / output pins (7 of them can be used as PWM outputs and 12 as analog inputs), a crystal oscillator of 16 MHz, a micro USB connection, an ICSP header and 3 reset buttons. NB: In some countries, it is prohibited to sell WiFi enabled devices without government approval. Pending proper certification, some local distributors are disabling WiFi functionality. Yún has two processors (AVR Arduino Microcontroller, Arduino Microprocessor)

-Technical specifications:

"AVR Arduino Microcontroller"

ATmega32U4 microcontroller

Voltage 5V

Input voltage 5 V

Digital I / O pins 20

PWM Output 7

Analog I / O pins 12

DC current per I / O pin 40 mA in I / O pins; 50 mA at 3.3 Pins

32 KB flash memory (of which 4 KB used by the bootloader)

2.5 KB SRAM

Eeprom 1 KB

Clock speed 16 MHz

"Arduino microprocessor"

Atheros AR9331 processor

Mips architecture

Voltage 3.3V

10 / 100Mbit / s 802.3 Ethernet

WiFi 802.11b / g / n 2.4 GHz

Type USB 2.0 Host

Micro-SD Card Reader

64 MB DDR2 ram

Flash memory 16 MB

2.5 KB SRAM

Eeprom 1 KB

Clock speed 400 MHz

-Arduino Due

(ARM Cortex-M3 core):

Arduino Due is the first Arduino board based on a 32-bit arm core microcontroller. With 54 digital input / output pins, 12 analog inputs, 2 DAC and 2 CAN is a perfect board for larger scale Arduino projects.

Technical specifications:

84 MHz clock

54 digital inputs / outputs, 12 of which can be used as a PWM output

12 analog inputs

4 UARTS (serial interfaces)

512 Kb of memory

Reset button

“Delete” button, which deletes the program present in the card's memory

2 TWI (two-wire interface / 2-wire interface), which is nothing more than an I2C interface

Shields:

Arduino and Arduino compatible boards use printed circuit expansion boards called shields, which connect to the normally supplied Arduino pin headers. The shields can provide motor controls for 3D printing and other applications, GNSS (satellite navigation), Ethernet, liquid crystal display (LCD) or breadboarding (prototyping). Several shields can also be made to make it yourself (DIY).

## 1.2 Arndale Board

The Arndale Board is a high-powered single-board computer with the ARM Cortex-A15 MPCore developed in South Korea, its release date was in November 2012

### overview

The Arndale Board consists of four parts: cpu board, base board, sound board, and connectivity board.

### -Technical Specifications

SoC: Exynos 5250

CPU: 1.7 GHz dual-core ARM Cortex-A15

GPU: ARM Mali-T604

Display module: MIPI- DSI 4 Lane and eDP interface support, 7-inch TFT LCD, 1024 × 600 resolution, Capacitive touch screen

WiFi+BT+GPS module: Samsung SWB-A51H (Wi-Fi, BT) + CSR GPS(G05t)

Camera module: SUPPORT INTERFACE MIPI-CSI and ITU601, 5 mp camera

Accessories: AC adapter (5V 5A), SATA SSD 120 GB or 240 GB (Sata To USB 3.0 cable or SATA+ power cable), HDMI, Serial,USB, cable, SD card, etc.

Size: 140 mm × 195 mm × 20 mm

Weight: 166 g

S/W: U-boot 1.3.4, Linux kernel: 3.0.15, Android

Version: Jelly Bean



## 1.3 Asus Tinker Board

O ASUS Tinker Board é um computador de placa única lançado pela ASUS no início de 2017. Seu tamanho físico e pinout GPIO são projetados para serem compatíveis com os modelos Raspberry Pi de segunda e terceira geração. A primeira placa lançada possui vídeo 4K, 2GB de RAM a bordo, gigabit Ethernet e um processador Rockchip RK3288 rodando a 1,8 GHz.

ASUS' intention to launch a single board computer was leaked just after CES 2017 on SlideShare. ASUS originally planned a late February 2017 release, but a British vendor broke the embargo and began advertising and selling boards starting February 13, 2017, before ASUS's marketing department was ready. ASUS subsequently pulled the release; the Amazon sales page was changed to show a release date of March 13, 2017, but was later removed entirely. However, as of March 24, 2017, the Tinker Board became available again on Amazon. ASUS has assured review sites that the board is now in full production.

In January 2017, tests showed that the Tinker Board has approximately twice the processing power of the Raspberry Pi Model 3 when the Pi 3 is run in 32-bit mode. Since the Pi 3 has not yet

released a 64-bit operating system, no comparisons are available against a Pi 3 running in 64-bit mode.

In March 2017, benchmark tests found that while WLAN performance is only about 30Mbit/s, gigabit ethernet offers full 950Mbit/s throughput. RAM access tested using the mbw benchmark is 25% faster than the Pi 3. SD card (microSD) access is about twice as fast at 37MiB/s for buffered reads (compared to typically about 18MiB/s for the Pi 3) due to the Tinker Board's SDIO 3.0 interface, while cached reads can reach speeds of up to 770MiB/s.

## 1.4 Banana Pi

BananaPi is a line of low-cost single board computers produced by the Chinese company Shenzhen SINOVOIP Co., Ltd. (Chinese:深圳市源创通有限公司) and its spin-off Guangdong BiPai Technology Co., Ltd. (Chinese:广东比科科有限公司). The hardware design of Banana Pi computers was influenced by the Raspberry Pi.

Banana Pi is compatible with Raspberry Pi boards. Banana Pi can also run NetBSD, Android, Ubuntu, Debian, Arch Linux, Raspbian operating systems, although the CPU conforms to the Debian port requirements. It uses the Allwinner SoC (system on chip) and as such is primarily covered by the linux-sunxi port.

Banana Pi Types:

-Banana Pi BPI-M1

The Banana Pi BPI-M1 is a business card-sized, low-power single board computer with a high-performance 1GHz Allwinner SoC, 1GB of DDR3 SDRAM, Gigabit Ethernet, SATA, USB and HDMI, and 3.7V Li-ion battery charging circuitry. It can run a variety of operating systems, including Android, Lubuntu, Ubuntu, Debian, and Raspbian.

## -Technical Specifications

1.0 GHz Dual-core Allwinner A20 CPU

Mali-400 MP2 with Open GL ES 2.0/1.1.

1 GB DDR3 memory.

1x SATA interface.

1x Gigabit LAN

1x USB otg and 2x USB 2.0

1X MIC

Composite video

HDMI out

IR

CSI camera interface

DSI Display Interface

26-PIN GPIO

Banana Pi BPI-M1

Dual-Core ARM Cortex-A7 A20 CPU

Gpu ARM Mali 400 MP2; OpenGL ES 2.0/1.1  
compliant

1GB DDR3 memory

10/100/1000 Ethernet 8P8C (1000BASE-T)  
networking

Video input A CSI input connector enables the  
connection of an engineered camera module

HDMI, CVBS, LVDS/RGB video outputs

Audio outputs 3.5 mm jack and HDMI

5 volt DC power supply via Micro USB or GPIO

USB 2.0 2 ports (direct from Allwinner A20 chip)

GPIO GPIO, UART, I2C BUS, SPI BUS, WITH TWO  
CHIP SELECTS, CAN bus, ADC, PWM, +3.3V, +5V,  
GND

LED Power Switch and 8P8C

SATA 2.0 storage,

Official Banana Pi BPI-M1 Wiki Page

Neither Banana Pi nor Shenzhen SINOVOIP Co., Ltd. have a direct relationship with the Raspberry Pi Foundation, although their similarities are clear. "Linux User & Developer" doesn't consider it a "direct clone, but a considerable evolution", while linux.com sees it as a clone with better performance. The board layout is very similar to the raspberry pi, although it is about 10% larger and the relative spacing of some connectors varies. Not all Raspberry Pi accessories will fit as a result.

-Banana Pi BPI-M1+

The Banana BPI-M1+ is a credit card sized, low power, single board computer.

Banana Pi BPI-M1+

Dual-Core ARM Cortex-A7 A20 CPU

Gpu ARM Mali-400 MP2 Compliant OpenGL ES  
2.0/1.1

1 GB DDR3 memory

10/100/1000 Ethernet network  
wireless Wi-Fi and Bluetooth 4.0  
Video input A CSI input connector allows the  
connection of an engineered camera module  
HDMI, CVBS, LVDS/RGB video outputs  
Audio outputs 3.5mm jack and HDMI  
5V/2A power supply via Micro USB (DC ONLY)  
and/or Micro USB OTG  
USB 2.0 2 ports (direct from Allwinner A20 chip)  
GPIO GPIO, UART, I2C BUS, SPI BUS, WITH TWO  
CHIP SELECTS, CAN bus, ADC, PWM, +3.3V, +5V,  
GND  
LED Power Switch and 8P8C  
SATA 2.0 storage  
OS Android 4.4, Android 4.2, Raspbian, Ubuntu,  
Open Suse, Debian

#### -Banana Pi BPI-M2+(BPI-M2 Plus)

The Banana PI BPI-M2+ was released in April 2016. It features an Allwinner H3 SoC with a quad-core CPU and an on-board Wi-Fi module.

It runs Android, Debian, Ubuntu and Raspbian images for the Raspberry Pi. Banana Pi PBI-M2 hardware: 1Ghz ARM7 quad-core processor, 1GB DDR3 SDRAM, 8GB on-board eMMC flash, and on-board SDIO Wi-Fi module.

#### Banana Pi BPI-M2+ (BPI-M2 Plus)

Quad-core H.265/HEVC 4K Cortex CPU  
Gpu GPU Mali400MP2 @600 MHz, supports  
OpenGL ES 2.0  
1GB DDR3 memory (shared with GPU)  
Onboard 10/100/1000 Ethernet network  
Onboard Wi-Fi SDIO AP6212 (optional AP6181  
AP6335)  
Video input One CSI input connector camera:1  
Supports 8-bit CMOS YUV422 sensor interface, 2  
supports CCIR656 protocol for NTSC and PAL, 3  
supports SM pixel camera sensor, 4 supports  
video capture solution up to 1080p@30fps  
Video outputs Supports HDMI output with HDCP,  
supports HDMI CEC, supports HDMI 30 function,  
Integrated CVBS, Supports simultaneous output  
of HDMI and CVBS  
HDMI audio output  
Power supply DC input can supply power, but  
USB OTG input does not supply power  
USB 2.0 ports two USB 2.0 HOST, one USB 2.0  
OTG  
GPIO 40-pin header, compatible with Raspberry  
Pi B+  
Power LED and LED and status LED  
IR Onboard IR Input  
Android OS, Ubuntu, Debian, Raspberry Pi Image

-Banana Pi BPI-M2 Zero

The Banana Pi BPI-M2 Zero is a low-power single board computer with a high performance Allwinner quad-core SoC at 1.2 GHz, 512MB of DDR3 SDRAM, USB, Wi-Fi, Bluetooth and mini HDMI.

The BPI-M2 Zero is the same size as the Raspberry Pi Zero W, so you can use a Raspberry Pi Zero W case.

#### -Technical specifications

CPU: Allwinner H2+, Quad-core Cortex-A7.

512MB DDR3 SDRAM.

Wi-Fi (AP6212) and Bluetooth on board.

Mini HDMI.

40 PIN GPIO, includes UART, SPI, I2C, IO etc.

Banana pi BPI-M2 Zero HardWare Specification

Cortex-A7 H2+ CPU

ARM Mali 400 MP2 gpu; OpenGL ES 2.0/1.1 compliant

512MB DDR3 memory

Wi-Fi 802.11b/g/n networking, 10/100 Ethernet

HDMI video outputs

HDMI audio outputs

5 volt DC power supply via Micro USB or GPIO

USB 2.0 ports 1 (direct from Allwinner H2+ chip)



GPIO GPIO, UART, I2C BUS, SPI BUS, WITH TWO  
CHIP SELECTS, CAN bus, ADC, PWM, +3.3V, +5V,  
GND

LED Power Switch and 8P8C

SD Slot storage

The Banana Pi has the same GPIO headers as the  
Raspberry Pi 1 Model A & B, as seen below.

#### -Banana Pi BPI-P2 Zero

The Banana Pi BPI-P2 Zero is a low power  
single board computer with a high performance  
quad-core Allwinner SoC at 1.2 GHz, 512 MB of  
DDR3 SDRAM, USB, Wi-Fi, Bluetooth and mini  
HDMI.

#### -Technical Specifications

CPU: Allwinner H2+, Quad-core Cortex-A7.

512 MB DDR3 SDRAM.

Wi-Fi (AP6212) and Bluetooth on board.

Mini HDMI.

40 PIN GPIO, including UART, SPI, I2C, IO etc.

10/100 Ethernet

Support for IEEE 802.3af PoE module standard

8 GB on-board eMMC Flash.

There are only 3 differences from the BPI-M2  
Zero. The rest of the hardware design is the same  
as the BPI-M2 Zero, so all the software is the  
same.

Added 8 GB eMMC flash memory on board, which can be used as an IoT gateway.

BPI-P2 Zero with 10/100 Ethernet interface, BPI-M2 Zero with PIN set to 10/100 Ethernet, usage is the same.

On-board PoE function support.

### Banana Pi BPI-P2 Zero Hardware Specifications

Allwinner H2+ ARM Cortex-A7 quad-core CPU

(Option H3/H5)

Gpu ARM Mali 400 MP2; OpenGL ES 2.0/1.1 compliant

512 MB DDR3 memory

8 GB eMMC Flash 5.1

Wi-Fi 802.11b/g/n, 10/100 Ethernet

Bt BT4.0

10/100 Ethernet network

PoE IEEE 802.3af PoE module

HDMI video outputs

HDMI audio outputs

5 volt DC power supply via Micro USB or GPIO

USB 2.0 ports 1 (direct from Allwinner H2+ chip)

GPIO GPIO, UART, I2C BUS, SPI BUS, WITH TWO CHIP SELECTS, CAN bus, ADC, PWM, +3.3V, +5V, GND

LED Power Switch and 8P8C

SD storage Slots

## Banana Pi BPI-M2 Ultra

Banana PI BPI-M2 Ultra (BPI-M2U) is an open source hardware platform, uses the Allwinner R40 on-chip system, supports on-board Wi-Fi+BT and supports on-board SATA interface.

Banana PI BPI-M2 Ultra hardware: Quad Core ARM Cortex-A7, ARMv7 CPU, 2GB DDR3 SDRAM, 8GB on-board eMMC flash, Gigabit Ethernet port, built-in 3.7V Li-ion battery charging circuit.

It can run Android smoothly, supports 1080P video, and the 40-pin GPIO header is pin-compatible with Raspberry Pi.

## Banana pi BPI-M2 Ultra HardWare Specification Soc Allwinner R40/V40

Quad-core cortex CPU -A7, the most energy efficient CPU core ever developed

Dual-core MALI-400 MP2 gpu and runs at 500 MHz, capable of 1.1 Gpixel/s throughput. The graphics capabilities are slightly higher than the performance level of the original Xbox. The GPU provides OpenGL ES 2.0, hardware-accelerated OpenVG, 1080p45 H.264 encoding and high-profile decoding.

2 GB DDR3 SDRAM with 733 MHz(shared with GPU)

Sata suppoort interface

GPIO 40-pin header, 28 GPIO, some of which can be used for specific functions, including UART, I2C, SPI, PWM, I2S.

Onboard Ethernet Network /s 10/1000/s  
1000Mbit /s(Realtek RTL8211E/D)

802.11b/g/n Wifi module (AP6212 module on board)

Bluetooth BT4.0

Onboard storage MicroSD card \ (TF), 8GB eMMC onboard

display 4-lane MIPI DSI display, or RGB panel or LVDS panel, TV-out on HDMI V1.4

multiform FHD video decoding, including MPEG1/2, MPEG4, H.263, H.264, etc. H.264 decodes up to 1080@60fps, supports video encoding:H.264 high-definition video encoder is up to 1080P@45fps

HDMI audio outputs, analog audio (via 3.5mm TRRS jack)

Camera One CSI input connector camera: supports YUV422 8-bit CMOS sensor interface, supports CCIR656 protocol for NTSC and PAL, supports 5M pixel camera sensor, supports video capture solution up to 1080p@30fps

Audio input Onboard microphone

USB 2 USB 2.0 host, 1 USB 2.0 OTG

Buttons Reset button, power button, boot button  
U

Power Status LEDs Led and RJ45 Led

On board IR receiver  
DC 5V/2A power with micro USB port  
Battery Support 3.7V lithium battery  
Size 85mmX56mm, same size as raspberry pi 3  
weight 40g

#### -Banana Pi BPI-M2 Berry

Banana PI BPI-M2 Berry (BPI-M2B) is an open source hardware platform, uses the Allwinner V40 on-chip system and supports on-board Wi-Fi and Bluetooth.

Banana PI M2 Berry hardware: 32 Bit Quad Core ARM Cortex-A7 CPU 1.2 GHz, 1GB DDR3 SDRAM, No eMMC, gigabit Ethernet port.

The Banana PI M2 Berry series can run Android, Debian, Ubuntu, Raspbian and other OS. It can run Android smoothly when the resolution is under HD or GPU is not needed.

Since the R40 and V40 chips are pin compatible, they can be swapped into the BPI-M2 Ultra and BPI-M2 Berry versions, resulting in two hybrid products.

Banana pi BPI-M2 Berry HardWare Specification  
Soc Allwinner R40/V40

Quad-core Cortex-A7 CPU, the most efficient ARM CPU core development

Gpu dual-core Mali-400 MP2 and runs at 500 MHz, capable of 1.1 Gpixel/s throughput. The graphics capabilities are slightly higher than the performance level of the original Xbox. The GPU provides OpenGL ES 2.0, hardware-accelerated OpenVG, 1080p@45 code and high-profile H.264 decoding.

1GB DDR3 SDRAM with 733 MHz (shared with GPU)

Sata interface supports

GPIO 40-pin header, 28 GPIO, some of which can be used for specific functions, including UART, I2C, SPI, PWM, I2S.

Onboard 10/1000Mbit/s Ethernet Network (Realtek RTL8211E/D)

802.11b/g/n Wi-Fi Wifi module (AP6212 module on board)

Bluetooth BT4.0

Onboard storage MicroSD (TF) card, No eMMC on board

display 4-track MIPI DSI display, or RGB panel or LVDS panel, TV-out on HDMI V1.4

multiform FHD video decoding, including Mpeg1/2, Mpeg4, H.263, H.264, etc. H.264 decodes up to 1080p@60fps, supports video encoding: H.264 video code 1080P@45fps

HDMI audio outputs, analog audio (via 3.5mm TRRS jack), I2S audio (also potentially for audio input)

Camera One CSI input connector camera: supports YUV422 8-bit CMOS sensor interface, supports CCIR656 protocol for NTSC and PAL, supports 5M pixel camera sensor, supports video capture solution up to 1080p@30fps

Audio input Onboard microphone

USB 4 USB 2.0 host, 1 USB 2.0 OTG

Buttons Reset button, power button, boot button

U

Power Status LEDs Led and RJ45 Led

IR No IR receiver on board

DC 5V/2A power with micro USB port

Battery No 3.7V lithium battery support

Size 85mmX56mm, same size as raspberry pi 3  
weight 40g

-Banana Pi BPI-M2 Magic

Banana PI BPI-M2 Magic (BPI-M2M) is a single board computer designed for internet of things applications, it uses Allwinner R16 System on a Chip, also can use Allwinner A33 chip on board, can be used for home entertainment, home automation and high performance wireless, etc.

-Banana Pi M2 Magic

Allwinner R16 ARM Cortex-A7 Quad-Core CPU

Gpu PowerVR SGX544MP1 OpenGL ES 2.0  
compliant OpenCL 1x, DX9\_3  
512MB LPDDR3 memory (shared with GPU)  
On-board 8GB eMMC Flash storage, micro SD-  
Card slot  
networking Wi-Fi 802.11b/g/n (AP6212) +  
Bluetooth BT4.0  
Video inputs One CSI input connector allows the  
connection of one designed camera module  
Video output(s) MIPI serial display interface  
(DSI) for raw LCD panel  
Audio inputs Onboard microphone  
Audio Output(s) 3.5 mm jack  
USB ports USB 2.0 port (x1), USB OTG (x1)  
Remote No IR receiver  
GPIO 40-pin header: GPIO (x28) and Power (+5V,  
+3.3V and GND). Some of the I/O pins can be  
used for specific functions like UART, I2C, SPI or  
PWM  
Reset, Power, and Initialization U Switches  
Power Status LED and 8P8C  
Power supply @2A 5 volts via DC Power and/or  
Micro USB (OTG)  
Size and weight 51x51mm, 48g  
Android and Linux OS

-Banana Pi BPI-M3

Banana Pi M3 is an open source hardware  
platform, it is an octa-core version of Banana Pi,



supports on-board Wi-Fi and SATA Port. Banana Pi M3 is capable of running Android 5.1.1, Debian, Ubuntu, Raspberry Pi and other OS.

Banana PI M3 hardware: octa-core 2Ghz ARM7 processor, 2GB LPDDR3 SDRAM, Gigabit ethernet port and the GPIO is compatible with Raspberry Pi B+.

#### -Banana Pi M3

Allwinner A83T ARM Cortex-A7 Octa-Core 1.8 GHz CPU, 512KB L1 cache and 1MB L2 cache

Gpu PowerVR SGX544MP1 OpenGL ES 2.0 compliant OpenCL 1x, DX9\_3

2GB LPDDR3 memory (shared with GPU)

On-board 8GB eMMC Flash storage, micro SD-Card slot, SATA 2.0 port (USB-to-SATA bridge)

Ethernet 10/1000 Mbit/s networking (Realtek RTL8211E/D) + Wi-Fi 802.11b/g/n (AP6212) + Bluetooth BT4.0

Video inputs A CSI input connector allows the connection of an engineered camera module

Video output(s) HDMI 1.4 (Type A Full), MIPI Display Serial Interface (DSI) to raw LCD panel

Audio Inputs Onboard microphone

Audio Output(s) 3.5 mm jack and HDMI

USB 2.0 PORT (x2), USB OTG (x1)

IR Receiver remote (x1)

GPIO 40-pin header: GPIO (x28) and Power (+5V, +3.3V and GND). Some of the I/O pins can be

used for specific functions like UART, I2C, SPI or PWM

Reset, Power, and Initialization U Switches

Power Status LED and 8P8C

Power supply @2A 5 volts via DC Power and/or Micro USB (OTG)

Size and weight 92x60mm, 48g

Android and Linux OS

-Banana Pi BPI-M4

Banana Pi BPI-M4 uses the Realtek RTD1395 System on a chip. It has 1GB of RAM and 8GB of eMMC. It also has on-board Wi-Fi for 802.11b/g/n/ac and BT 4.2. On the ports side, the BPI-M4 has 4 USB 2.0 ports, 1 USB Type-C port, 1 HDMI port, 1 audio jack. It supports M.2 Key AND PCIE 2.0 interface.

The RTD1395 is equipped with a high performance quad-core CPU, Arm Cortex-A53, with built-in 512K L2 cache. the RTD1395 also integrates ARM Mali-470 Graphics Processing Unit (GPU) to accelerate 2D and 3D graphics processing. For acceleration of this OSD and 2K user interface, the RTD1395's integrated streaming engine provides commonly used drawing functions. the CPU is dedicated to applications, while most of the RTD1395's functions are dedicated to handling, decoding

video streams in various formats.e.g. 4Kx2K  
H.265 decoding, Full HD  
MPEG1/2/4/H.264/H.264/H.264 MVC, AVC/VC-1, VP8, VP9, AVS, AVS plus, HD JPEG, etc. The video DSP can also handle up to Full HD encoding with H.264 format. Video decoding and encoding can be performed simultaneously.

Banana pi BPI-M4 HardWare Specification  
Realtek RTD1395 ARM Cortex-A53 Quad-Core 64 Bit CPU

Gpu Mali 470 MP4 GPU OpenGL ES 1.1/2.0

1 GB DDR4 memory (2 GB option)

storage MicroSD slot with support for expansion up to 256GB and 8 GB eMMC flash with support up to 64GB

networking Ethernet 10/100 Mbit/s + Wi-Fi 802.11b/g/n/AC + Bluetooth 4.2

Video Output(s) HDMI port capable of 1080p and multi-channel audio output (NO H./X.265 capabilities)

Audio Output(s) 3.5 mm jack and HDMI

Pcie Slot M.2 Key E PCIE 2.0 and USB 2.0

USB Ports USB 2.0 Port (x4), USB 2.0 TYPE C(x1)

GPIO 40-pin header: GPIO (x28) and Power (+5V, +3.3V and GND). GPIO pins can be used for UART, I2C, SPI or PWM

Reset, Power, and Initialization U switches

Power Status and Activity Status LEDs

5 volt @2A power supply via Micro USB (TYPE C)  
or PoE support

Size and weight 92x60mm, 48g

Android and Linux OS

-Banana Pi BPI-M64

Hardware specification of Banana pi BPI-M64

1.2 GHz Allwinner 64 Bit Quad Core ARM CPU

Dual core Mali 400 MP2 GPU

2GB LPDDR3 memory (shared with GPU)

storage MicroSD slot with support for expansion  
up to 256GB and 8GB eMMC flash with support  
up to 64GB

10/100/1000 Mbit/s Ethernet + Wi-Fi

802.11b/g/n + Bluetooth 4.0

Video Inputs A CSI input connector allows the  
connection of an engineered camera module

Video output(s) HDMI port capable of 1080p and  
multichannel audio output (NO H./X.265  
capabilities)

Audio Inputs Onboard microphone

Audio Output(s) 3.5 mm jack and HDMI

USB 2.0 PORT (x2), USB OTG (x1)

Remote IR Receiver

GPIO 40-pin header: GPIO (x28) and Power (+5V,  
+3.3V and GND). GPIO pins can be used for  
UART, I2C, SPI or PWM

Reset, Power, and Initialization U switches

Power Status LED and 8P8C

Power supply @2A 5 volts via DC Power and/or Micro USB (OTG)

Size and weight 92x60mm, 48g

Android and Linux OS

-Banana Pi BPI-F2

Banana Pi BPI-F2 uses Freescale i.MX6 System on a Chip. i.MX6 with ARM Cortex-A9 MPCore 4×CPU processor (with TrustZone), this is the first Banana Pi board design with a freescale SoC.

Banana pi BPI-F2 HardWare Specification

Freescale Soc I.MX6

CPU ARM Cortex-A9 MPCore 4xCPU processor (with TrustZone)

Gpu OpenGL ES 3D graphics accelerator with rushes, 2D graphics accelerator and dedicated OpenVG 1.1 accelerator

2GB DDR3 SDRAM

Pcie 1 mini PCIE interface

CAN bus interface 1 CAN bus interface

Sata supports 1\*SATA interface

GPIO 40-pin header, 28×GPIO, some of which can be used for specific functions, including UART, I2C, SPI, PWM, I2S.

Onboard 10/1000 Mbit/s Ethernet Network

Wifi Module N/A

Bluetooth N/A

Onboard Storage MicroSD card\ (TF\), 8 GB  
onboard eMMC card (8-64G option)  
display HDMI out, LVDS out  
HDMI video out, LVDS out  
Audio Outputs 1 \* 3.5 headphone jack  
Camera 1 \* DVP camera interface and 1 \* MIP  
camera interface  
Audio Input N/A  
USB 2 \* USB 2.0 1 \* USB Otg  
Power and reset buttons  
3\* RGB LEDs  
IR N/A  
DC Power 12V/2A with DC port  
Battery No 3.7V lithium battery support  
Sizes  
weight 80g

-Banana Pi BPI-S64 core

The Banana Pi BPI-S64 core uses the S700 Stocks System on a Chip. S700 SoC with Quad-Core ARM Cortex-A53 CPU, Mali450 MP4 GPU. BPI-S64 core with 2GB LPDDR3 and 8GB eMMC flash on board.

The BPI-S64 core modules are small enough to fit in all kinds of hardware. In addition, the S64 core also provides I/O boards with GPIO ports, as well as USB, Micro USB, CSI, DSI, HDMI and MicroSD and many other interfaces.

Banana Pi BPI-S64 core  
System on a Chip S700 Stocks  
Quad core ARM Cortex-A53 CPU  
Dual core Mali 450 MP4 GPU  
2GB LPDDR3 memory (shared with GPU)  
8GB eMMC Flash  
SODIMM-DDR3.204 PIN interfaces, full GPIO  
S700 support  
size 67.5 x 30 mm  
BPI-S64 core development kit specification  
Banana pi BPI-S64 core kit hardware  
specification  
Stocks SOC S700,ARM Cortex-A53 Quad-Core  
CPU, GPU Mali450 MP4  
Gpu GPU Mali450 MP4, OpenGL ES2.0/1.1  
OpenVG 1.1 EGL 1.5  
2GB LPDDR3 memory  
8GB eMMC storage  
12V @ 2A power via DC power  
Low-level peripherals 26-pin header, 28×GPIO,  
some of which can be used for specific functions,  
including UART, I2C, SPI, PWM, I2S.  
On-board Network 1 x 10/100/1000 Mbit/s  
Ethernet  
Wi-Fi/Bluetooth AP6212 and BT 4.0  
Onboard storage MicroSD card\ (TF\); 8 GB  
eMMC; SIM card slot  
Display HDMI output (Type A) with HDCP 1.4,  
resolutions up to 1920x1200; MIPI DP; LVDS

video decoder/encoder supports real-time video decoding of the most popular video formats, such as MPEG-4, H.264, H.265. Supports video encoder for H.264 baseline

Audio supports two audio devices, HDMI and headphone, also supports audio in/out through GPIO Supports one microphone input

HDMI Out/In 1\* HDMI 1.4

HDMI audio out/in, I2S audio, micro out audio

4G LTE standard USB interface

USB 3.0 1x USB 3.0 host

USB 2.0 1x USB 2.0 OTG, 1 x USB port

display 1\* Mini DP, 1\* LVDS lcd,

1 x DVP camera interface, 1 x MIPI interface

RTC battery Power interface

battery 3.7V battery interface.

Buttons Reset button, power button, ADC button

Red, Green, Blue LEDs

other Receiver go

Sizes

power DC 5V/2A

weight 150g

-Banana Pi BPI-R1

The Banana Pi R1 is a 300Mbit/s 802.11n wireless router with both wired and wireless network connections, designed specifically for smart home network use. With 2T2R MIMO technology and two detachable antennas, the R1



is a dual-core system that runs smoothly with Android 4.2.2 and has a gigabit ethernet port, SATA socket, supports gaming and 1080p high-definition video output.

### Banana Pi R1

Dual-Core ARM Cortex-A7 A20 CPU

Gpu ARM Mali400MP2 Complies with OpenGL ES 2.0/1.1

1GB DDR3 memory

10/100/1000 Ethernet 8P8C networking, Wi-Fi

video input A CSI input connector allows the connection of an engineered camera module

HDMI, CVBS, LVDS/RGB video outputs

Audio outputs 3.5mm jack and HDMI

5-volt power supply via Micro USB (DC only) and/or Micro USB OTG

USB 2.0 ports 2 (direct from Allwinner A20 chip)

GPIO GPIO, UART, I2C BUS, SPI BUS, WITH TWO CHIP SELECTS, CAN bus, ADC, PWM, +3.3V, +5V, GND

LED Power Switch and 8P8C

SATA 2.0 storage

OS Android 4.4, Android 4.2, Raspbian, Ubuntu, Open Suse, Debian

### -Banana Pi BPI-R2

Banana PI BPI-R2 is a highly integrated multimedia network router; it can be used for

high performance wireless, home entertainment, home automation, etc. The BPI-R2 integrates a quad-core ARM Cortex-A7 MPcore operating up to 1.3 GHz, the Router also includes a variety of peripherals, including HDMI TX, MIPI DSI, PCIe2.0, USB2.0 OTG, USB3.0 port, SATA port, 5 Gbit/s port Gigabit Ethernet port, 802.11a/b/g/n Wi-Fi & BT4.1 on board, also supports 802.11ac/n WLAN connection through mini PCI-e port BPI-R2 can run Android 5.1 without problems, while as of the time of this entry this board does not work correctly with any known linux distribution. The size of the Banana Pi BPI-R2 same as BPI-R1, it can easily run with games as it supports 1080p high definition video output.

-Banana Pi R2

MediaTek MT7623N CPU, quad-core ARM Cortex-A7

Mali 450 MP4 GPU

2G DDR3 SDRAM memory

On-board storage 8GB eMMC Flash, micro SD-Card slot, Two SATA 2.0 Ports (USB-to-SATA bridge)

Networking 10/100/1000 Mbit/s Ethernet

(MT7530) + Wi-Fi 802.11b/g/n 2.4G/5G

(MT6625L) + Bluetooth BT4.1 with MTK6625L chip

Display(s) HDMI output (Type A) with HDCP 1.4, resolutions up to 1920x1200; MIPI Display Serial Interface (4 data strips)

Video decoder(s) Multi-format FHD video decoding, including Mpeg1/2, Mpeg4, H.263, H.264, etc. H.264 1080p@60fps high profile, HEVC/H.265 1080P@60fps

Audio output(s) HDMI and I2S

USB 3.0 PORT (x2), USB OTG (x1)

Pcie 1 pcie interface and 1 pcie pin set interface  
remote IR receiver (x1)

GPIO 40-pin header: GPIO (x28) and Power (+5V, +3.3V and GND). Some of the I/O pins can be used for specific functions like UART, I2C, SPI or PWM

Switches Reset button, power button, startup button U

Power status LED and 8P8C

Power supply @2A 5 volts via DC Power and/or Micro USB (OTG)

Size and weight 148mm × 100.5mm 100g

OS OpenWRT, Debian, Ubuntu, Raspbian and other OS

## -Banana Pi BPI-R64

Banana PI BPI-R64 is a highly integrated multimedia network router; it can be used for high performance wireless, home entertainment, home automation, etc. The Banana Pi R64 is a

router-based development board, which can run on a variety of open source operating systems, including OpenWRT and Linux. It has 4 Gigabit LAN ports, 1 Gigabit WAN port, and AC Wi-Fi AP function.

## Key Features

MediaTek MT7622, 1.35GHZ 64 bit dual-core  
ARM Cortex-A53

1GB DDR3 SDRAM

Mini PCIE interface supports 4G module  
embedded 4x4n 802.11n/Bluetooth 5.0 system-  
on-chip

MediaTek MTK7615 Wi-Fi 4x4ac on-board  
supports 1 SATA interface

MicroSD slot supports expansion up to 256GB  
8GB eMMC flash (16/32/64G option)

5 port 10/100/1000 Mb Ethernet port  
(1) USB 3.0

Slow I/O:ADC, Audio Amplifier, GPIO, I2C, I2S, IR,  
PMIC I/F, PWM, RTC, SPI, UART

POE function support

Banana pi BPI-R64 HardWare Specification

MediaTek MT7622,1.35GHZ 64 bit dual-core  
ARM Cortex-A53 CPU

SDRAM 1 GB DDR3

Sata supports 1 SATA interface

GPIO 40-pin header, 28×GPIO, some of which can be used for specific functions including UART, I2C, SPI, PWM, I2S.

Onboard Network 5 10/100/1000Mbit/s Ethernet

Built-in 4x4n 802.11n (800Mbit/s) system-on-chip and MediaTek MTK7615 4x4ac (1733Mbit/s) onboard Wi-Fi module

Bluetooth Bluetooth 5.0 system-on-chip

Onboard storage MicroSD card\ (TF\), 8 GB eMMC card onboard

mini PCIE 1 pcie mini interface for 4G

USB 1 USB 3.0 host

Buttons Reset button

Power Status LEDs Led and RJ45 Led

On board IR receiver

Power DC 5V/2A with DC in

Poe supports POE module interface, can add POE module

Sizes 148mm×100.5mm

weight 100g

-Banana Pi BPI-W2

The Banana PI BPI-W2 is a highly integrated multimedia network router; it can be used for high performance wireless, home entertainment, home automation, etc.

The BPI-W2 integrates a quad-core Cortex-A53 MPcore operating up to 1.5 GHz. The Router also includes a variety of peripherals, including HDMI RX/TX, Mini DP, PCIe2.0, PCIe1.1 and SDIO, M.2 interface, USB2.0, USB3.0 port, SATA port, 2 Gbit/s Gigabit Ethernet port; it also supports an 802.11ac/n WLAN connection through a PCI-e port.

The BPI-W2 can run Android 6.0 without problems, and can also run OpenWRT, Debian, Raspbian and other OSes. The size of the Banana Pi BPI-W2 is the same as the BPI-R2, and it can easily run 1080P high-definition video output. The GPIO is compatible with the Raspberry Pi 3.

Hardware specifications for Banana Pi BPI-W2  
Soc Realtek RTD1296 quad-core ARM A53  
Mali T820 MP3 GPU  
2GB DDR4 SDRAM (shared with GPU)  
12V @ 2A power via DC power  
Low-level peripherals 40-pin header, 28×GPIO, some of which can be used for specific functions, including UART, I2C, SPI, PWM, I2S.  
On-board networking 2× 10/100/1000Mbit/s Ethernet  
Wi-fi/Bluetooth Option, on-board Wi-Fi and Bluetooth not supported  
RGMII 1 RGMII interface with PIN

Onboard Storage MicroSD (TF) card; 2 native SATA 3 6Gbit/s; eMMC; SIM card slot  
Display HDMI output (Type A) with HDCP 1.4, resolutions up to 1920x1200; MIPI DP  
Video decoding/encoding The RTD1296's Video DSP is dedicated to handling, decoding and encoding video streams in various formats, e.g. 4K2K H.265 decoding, Full HD MPEG1/2/4/H.264/H.264 MVC, AVC/VC-1, VP8, AVS, AVS Plus, HD jpeg, etc. Video decoding and encoding can be performed simultaneously. Supports 3D de-interlacing, video scaling up to 4K2K and so on.

Audio decoding Audio decoding is performed by an audio DSP capable of decoding a range of audio formats, including Dolby Digital Plus, TrueHD and other popular formats. The audio DSP also performs audio post processing  
Audio input/output supports two HDMI audio devices and headphones, also supports audio in/out via GPIO. Supports two microphone inputs  
HDMI out/in 1× hdmi 2.0a out port and 1× HDMI 2.0a in port

HDMI audio out/in, I2S audio, micro audio out, pin set audio out/in

M.2 E:PCIe 2.0/USB 2.0 switch 1 PCIe 2.0 interface

M.2 E:PCIe 1.1 / SDIO / USB 2.0 switch 1 PCIe 1.1 and SDIO interface

USB 3.0 1× USB 3.0 host  
USB 2.0 2× USB 2.0 OTG, 1 with standard USB  
port, 1 set with PIN  
M.2 Key B 1× M.2 USB 2.0 interface for 4G with  
Micro SIM card slot  
1× Mini DP  
Type C Interface 1 type C  
RTC battery power interface  
Buttons Reset button, power button, start button  
U  
LEDs Red, green, blue  
other Receiver ir  
Sizes 148mm × 100.5mm  
weight 100g

#### -Banana Pi BPI-D1

The BPI-D1 is one of the smallest open source development boards currently on the market, with a built-in mini HD camera. At 36mm x36mm and weighing 10g, it is claimed to be much smaller than other boards with comparable features. The board is especially suited for mini-cam applications, providing high-resolution image quality: both video and capture in 1280x720p with a video capture rate of 30 fps.

The Banana Pi-D1 is designed to provide a multimedia toolkit in a small package that can be run from an external battery source.



Features of the D1 include: HD mini-cam, audio sensor, microphone, CPU, GPIO, and Wi-Fi.

#### -Banana Pi BPI-G1

Banana Pi-G1 is an IEEE integrated 802.11 b/g/n ( wirelessWi-Fi network), IEEE 802.15.4 (Zigbee), IEEE 802.11-2007 Standard(Bluetooth Low Energy 4.0). All three wireless protocols can be used together, you can exchange any different transport protocols, and each wireless protocol is supported by its own unique chip SOC, which can facilitate Internet of Things (IoT) projects.

The Wi-Fi uses the TI CC3200, which is a high-performance ARM Cortex-M4 wireless SOC, internally integrated into the TCP/IP protocol stack. This allows a simple connection to the Internet using the BSD socket.

Zigbee uses the TI CC2530, which integrates wireless capabilities and the enhanced 8051 core SOC. After years of improvement, it is quite mature and stable. TI's Z stack has achieved Zigbee 2007/Pro, you can use the short address of 16, you can use 64-bit long address communication, cope with large local interconnection systems, providing advanced security encryption and support for mesh network structure.

Bluetooth 4.0 (BLE) uses TI CC2540/1, an integrated BLE stack and 8051 core enhanced, low power wireless SOC. Currently, most cell phones have support for Bluetooth 4.0, both as a wearable device and mobile interactive accessories, CC2540 can be easily completed. Meanwhile, the BPI G1 also incorporates a high-performance STM32 ARM Cortex-M3 microcontroller, which helps to handle time-consuming data or traffic, coordinated by the wireless SOC.

Therefore, the Banana Pi G1 supports a wide range of wireless Internet of Things DIY projects.

Banana Pi G1

BananaPi-G1.jpg

Banana Pi single board computer

Banana Pi developer

Single board computer type

Release date April 2015

FreeRTOS, TI-OS, Coutom-OS operating system

System-on-a-chip STM32F103

Dimensions 95 mm × 56 mm

19 g mass

Banana Pi G1

ARM STM32F103CB™ -M3 32-bit RISC core MCU

Cortex

Wi-Fi Integrated ARM 3200 MCU DO TI CC3200 with Wi-Fi network cc 3200 is a high-performance integrated ARM MCU with a Wi-Fi network processor subsystem (This subsystem includes 802.11b/g/n radio, baseband, network protocol stack, a powerful MAC encryption engine, supports 256-bit encryption to achieve a fast and secure Internet connection). This device contains a variety of peripherals, including a fast parallel camera interface, I2S, Secure Digital/MultiMediaCard, UART, SPI, I2C and four-channel analog-to-digital converter (ADC).

Bluetooth The TI CC2540 device is a low-cost, low-power, true on-chip system (SoC) for Bluetooth low-power applications. It allows you to build a strong BLE master or slave node with low total BOM cost.

ZigBee IEEE802.15.4 via TI CC2530 (SoC) for IEEE 802.15.4, Zigbee RF4CE applications and solutions. CC2530 combines an excellent RF transceiver, industry-standard enhanced 8051 mcu, programmable flash memory in the system, 8 KB RAM, outstanding performance, and many other powerful features.

5V DC power supply

Reset buttons

Bluetooth ZigBee Wi-Fi LED

OLED display (128 \* 64)

Free-RTOS Ti-OS Custom-OS

## -Banana Pi BPI-M2

The Banana Pi M2 (BPI-M2) is a credit card-sized, low-powered single board computer. It is a quad core version of the Banana Pi, and supports on-board Wi-Fi. The Banana Pi M2 series runs Android, Debian, Ubuntu, Raspberry Pi and other images.

Banana PI M2 hardware: quad-core 1Ghz ARM7 processor, 1GB DDR3 SDRAM, Gigabit ethernet port.

The Banana PI M2 is the same size as the Banana Pi M1. It supports 1080p video output, and the GPIO is compatible with Raspberry Pi B+.

## Banana Pi M2

CPU A31S ARM Cortex-A7 Quad-Core, 256K

Cache B L1 1MB L2 cache

Gpu PowerVR SGX544MP2 OpenGL ES 2.0

compliant OpenCL 1x, DX9\_3

1GB DDR3 memory (shared with GPU)

10/100/1000 Ethernet 8P8C networking, Wi-Fi

Video input A CSI input connector allows the connection of an engineered camera module

HDMI, LVDS/RGB video outputs

Audio outputs 3.5mm jack and HDMI

5 volt power supply via Micro USB (DC only)  
and/or Micro USB OTG  
USB 2.0 ports 4 USB Ports  
GPIO GPIO, UART, I2C BUS, SPI BUS, WITH TWO  
CHIP SELECTS, ADC, PWM, +3.3V, +5V, GND  
LED Power Switch and 8P8C  
Android and Linux OS etc.  
Notice:

As of June 2017, the BPI-M2 is the first product to stop production in the Banana PI series. The Allwinner A31S chip has stopped production since 2016, and the company has run out of stock of the chip.

#### -Banana Pi Pro

The Banana Pi Pro is a low-level single board computer developed in China by the LeMaker Team, with the goal of promoting STEM (science, technology, engineering, and math) education in schools.

Like its smaller brother, the Banana Pi, the Pro concept is heavily influenced by the Raspberry Pi, however the Banana Pro provides several enhancements over previous designs.

The Banana Pro features an Allwinner A20 system-on-a-chip (SoC), which includes a 1 GHz

Dual-core ARM Cortex-A7(ARMv7-A), Mali-400 MP2 GPU and 1GB DDR3 SDRAM.

The Banana Pro uses a microSD card to boot an OS, but also includes a SATA 2.0 interface to allow the connection of a hard drive for additional storage, however you cannot boot from the hard drive.

Other differences from the Banana Pi include on-board Wi-Fi 802.11b/g/n AP6181, composite video and audio output integrated into a 3.5mm TRRS jack. This makes room for a 40-pin extension header.

#### Specifications:

Soc Allwinner A20(CPU, GPU, SATA 2.0, 3 USB ports)

1 GHz ARM Cortex-A7 Dual-core CPU (ARMv7 instruction set)

Gpu Mali-400 MP2 - complies with OpenGL ES 2.0/1.1 (hardware acceleration support)

1GB DDR3 DRAM memory (SDRAM) (shared with GPU)

5 V @ 2 A power via micro-USB (DC ONLY) and/or micro-USB (OTG)

Pmu AXP209

USB 2 USB 2.0 host, 1 USB 2.0 OTG (all direct from A20 chip)

Low-level peripherals 40-pin GPIO headers, 28 GPIO, some of which can be used for specific functions, including UART, I2C, SPI, PWM,CAN, I2S,SPDIF

On-board storage SATA 2.0 MicroSD card (with a separate power connector)

On-board network 10/100/1000 Ethernet

8P8C,65 Mbit/s Wi-Fi 802.11b/g/n AP6212

Optional Bluetooth

Display Supports multi-channel HD display:HDMI 1.4 (Type A - full), composite video (PAL and NTSC) (via 3.5mm TRRS jack shared with audio out), LVDS/RGB/CPU (DSI) display interface for raw LCD panels. 11 HDMI resolutions from 640×480 to 1920×1080 plus various PAL and NTSC standards

HD H.264 2160p video decoding. Multiform FHD video decoding, including MPEG1/2, MPEG4, H.263, H.264, etc. H.264 high profile

1080p@30fps or 720p@60fps encoding

8-bit parallel camera interface

HDMI audio outputs, analog audio (via 3.5mm TRRS jack shared with composite video out), I2S audio

Onboard microphone audio input

On-board mounted power, reset and startup switches

Power status LED (red), Ethernet status LED (blue), user-defined LED (green)

another on-board IR receiver

Dimensions 92 mm × 60 mm

Weight 48g



## 1.5 BeagleBoard

The BeagleBoard is a low-power single board computer produced by Texas Instruments in association with Digi-Key Element and Newark<sup>14</sup>. The BeagleBoard was also designed with open source software development in mind, and as a way to demonstrate Texas Instrument's OMAP3530 system on a chip. The board was developed by a small team of engineers as an educational board that could be used in colleges around the world to teach open source hardware and software features. It is also sold to the public under the creative commons share-alike license. The board was designed using Cadence OrCAD for schematics and Cadence Allegro for PCB fabrication; no simulation software was used.

The BeagleBoard measures approximately 75 by 75 mm and has all the functionality of a basic computer. The OMAP3530 includes an ARM Cortex-A8 CPU (which can run Linux, Minix, FreeBSD, OpenBSD, RIS OSC, or Symbian; there are several unofficial Android ports), a TMS320C64x+ DSP for accelerated video and audio decoding, and a PowerVR SGX530 GPU from Imagination Technologies to provide accelerated 2D and 3D rendering that supports OpenGL ES 2.0. Video is provided via separate S-Video and HDMI connections. A single SD/MMC

card slot supporting SDIO, a USB On-The-Go port, an RS-232 serial connection, a JTAG connection, and two 3.5mm stereo jacks for audio input/output are provided.

Built-in storage and memory are provided via a PoP chip that includes 256 MB of NAND flash memory and 256 MB of RAM (128 MB on previous models).

The board uses up to 2 W of power and can be powered from the USB connector, or a separate 5 V power supply.

#### Rev C4 Specifications:

Package on Package (PoP) soC/chip memory.

TI OMAP3530 SoC processor - 720 MHz ARM Cortex-A8 core

"HD capable" TMS320C64x+ core (520 MHz up to 720p @30 fps):3

PowerVR SGX 2D/3D graphics processor from Imagination Technologies supports dual independent displays

256 MB RAM LPDDR:3

256 MB NAND FLASH memory:3

Peripheral connections:4

DVI-D (HDMI connector chosen for size - maximum resolution is 1280 × 1024 - and does not produce digital audio)

S-Video

USB OTG (mini AB)

1 USB port  
SD/MMC card slot  
Stereo in/out jacks  
RS-232 port  
JTAG connector  
Socket (5 V barrel connector type)  
Development:9  
Boot code stored in ROM  
Boot from NAND, SD/MMC, USB, or serial  
memory  
Alternative boot source button.  
It has been demonstrated using Android,  
Angstrom Linux, Fedora, Ubuntu, Gentoo, Arch  
Linux ARM, openSUSE for ARM and Maemo Linux  
distributions, VxWorks, FreeBSD, the Windows  
CE operating system, Symbian, QNX, and a  
version of RISC OS 5 made available by RISC OS  
Open.

Board Types:

-BeagleBoard-xM:

A modified version of the BeagleBoard called the BeagleBoard-xM began shipping on August 27, 2010. The BeagleBoard-xM measures in at 82.55 by 82.55 mm and has a faster CPU core (clocked at 1 GHz compared to the BeagleBoard's 720 MHz), more RAM (512 MB compared to 256 MB), on-board Ethernet jack and 4-port USB hub. The BeagleBoard-xM does not have NAND on board

and therefore requires the OS and other data to be stored on a microSD card. The addition of the Camera port to the -xM provides a simple way to import video through leopard board cameras.

## Specifications

CPU/Memory chip package DO POP package.

Processor TI DM3730 - 1 GHz ARM Cortex-A8 core

TMS320C64x+ 'HD capable' core (800 MHz up to 720p @30 fps):3

PowerVR SGX 2D/3D graphics processor from Imagination Technologies supports dual independent displays

512 MB RAM LPDDR:3

4 GB microSD card supplied with BeagleBoard-xM and loaded with Angstrom distribution

Peripheral connections:4

DVI-D (HDMI connector chosen for size - maximum resolution is 1400 x 1050)

S-Video

USB OTG (mini AB)

4 USB ports

Ethernet

MicroSD/MMC card

Stereo in and out jacks

RS-232 port

JTAG connector

Socket (5 V barrel type connector)

Camera port

Expansion port

Development:9

Boot code stored on uSD card

Boot from uSD/MMC only

Alternative boot source button.

It has been demonstrated using Android distributions, Angstrom Linux, Fedora, Ubuntu, Gentoo, Arch Linux ARM and Maemo Linux distributions, FreeBSD, the Windows CE operating system, and RISC OS.

-BeagleBone:

Announced in late October 2011, The BeagleBone is a barebones development board with a Sitara ARM Cortex-A8 processor running at 720 MHz, 256 MB of RAM, two 46-pin expansion connectors, on-chip ethernet, a microSD slot, and a USB host port and multi-purpose device port that includes low-level serial control and JTAG hardware debug connections, so no JTAG emulator is required. The BeagleBone was initially priced at \$89.

Several BeagleBone "Capes" have been released recently. These capes are expansion boards that can be stacked on the BeagleBone Board (up to four at once). BeagleBone covers include, but are not limited to:

LCD touchscreen covers (7" and 3.5")

DVI-D cover

Breakout cover

Bread cover

CAN bus cover

RS-232 cover

Battery cover

### -BeagleBone Black

Released on April 23, 2013 at a price of \$45. Among other differences, it increases the RAM MEMORY to 512 MB, the processor clock to 1 GHz, and adds HDMI and 2 GB of eMMC flash memory. The BeagleBone Black also ships with the Linux 3.8 kernel, updated from the original BeagleBone 3.2 Linux kernel, allowing the BeagleBone Black to take advantage of Direct Rendering Manager (DRM).

BeagleBone Black Revision C (released in 2014) has increased the flash memory size to 4 GB. This allows it to be shipped with Debian GNU/Linux installed. Previous revisions shipped with Ångström Linux.

### -BeagleBoard-X15

The BeagleBoard-X15 is based on the TI Sitara AM5728 processor with two ARM Cortex-A15 cores running at 1.5 GHz, two ARM Cortex-M4

cores running at 212 MHz and two TI C66x DSP cores running at 700 MHz. The processor provides USB 3.0 support and has a dual-core PowerVR SGX544 GPU running at 532 MHz.

#### -PocketBeagle

Released in September 2017, PocketBeagle offers identical computational performance to BeagleBone Black in a physical form factor that offers over 50% reduction in size and 75% reduction in weight, along with over 40% cheaper purchase price (December 2018 MSRP \$25 versus \$45 for BeagleBone Black). The miniaturization was made possible using the Octavo Systems OSD3358-SM that shrinks all of BeagleBone Black's major subsystems into a single connected ceramic package using the ball grid array. The advantages of miniaturization come at the cost of removing all built-in connectors except for a single micro USB port, the removal of on-board eMMC flash storage, and a reduction of header pins from 92 to 72 due to space constraints, which means that most covers won't work at all or need heavy modification to work with the PocketBeagle. Just as the printed circuit board (PCB) of the BeagleBone Black is cut to fit ugly in an Altoids mint can, the PCB of the PocketBeagle is cut to fit ugly in an Altoids Smalls mint can. Recommended use cases for the



PocketBeagle include embedded devices where size and weight considerations are most critical, such as quadcopter drones and other miniaturized robotics, along with portable gaming applications.

### Optional Expansion Boards

BeagleBoard Zippy - Feature-expanding daughter card for BeagleBoard

BeagleBoard Zippy2 - Second generation Zippy (UART, EEPROM, 100BASE-T, SD-Slot, RTC, I<sup>2</sup>C (5 V))

BeagleTouch Display - 4.3" OLED panel touchscreen display and drivers for Angstrom Linux built by Liquidware

BeagleLCD2 expansion board - 4.3" wide aspect LCD panel + touch screen with interface board. Developed by HY Research.

BeagleJuice - Li-ion battery for portability developed and built by Liquidware.

WLAN Adapter - This additional expansion board enables wireless connectivity functionality for the BeagleBoard.

BeadFrame - 7" TFT LCD display kit includes touch panel and a plastic bezel, from NAXING Electronics.

4DLCD CAPE - 4.3", 480x272 resolution LCD cover with resistive or non-touch touch and seven push buttons



Vifff-024 - a very sensitive camera that allows video stream capture at quarter moon illumination. Developed by ViSensi.org.

## 1.6 Cotton Candy

O Cotton Candy é um computador de placa única muito pequeno e sem fã em um stick, colocando todas as funções de um computador pessoal em um dispositivo do tamanho de um cartão de memória USB, fabricado pela empresa norueguesa de hardware e software com fins lucrativos FXI Technologies (também referida apenas como "FXI Tech").

Cotton Candy é um computador baseado em CPU de arquitetura ARM de baixa potência que usa processadores dual-core, como o Exynos 4210 de 1,2 GHz dual-core (45 nm ARM Cortex-A9 com cache L2 de 1MB) (Sistema em um chip) da Samsung, com um quad-core de 200 MHz ARM Mali-400 MP GPU OpenGL ES 2.0 capaz de unidade de processamento gráfico 2D/3D, um motor de hardware de decodificador de áudio e vídeo e coprocessador Do Mecnismo Criptográfico e Acelerador de Segurança (CESA) do TrustZone (Security Extensions). Diz-se que a plataforma é capaz de transmitir e decodificar o conteúdo H.264 1080p, e ser capaz de usar interfaces de classe desktop, como KDE ou GNOME no Linux.

A FXI Technologies afirma que executará tanto o Android 4.0 (Ice Cream Sandwich) quanto os mais recentes sistemas operacionais Ubuntu Desktop Linux, aproveitando as compilações do Linaro e as otimizações do kernel Linux.

Em 13 de setembro de 2012, a FXI começou a enviar para aqueles que pré-encomendados dispositivos. No momento da escrita (novembro de 2013), o Algodão Doce está geralmente disponível. FXI também disponibilizou uma imagem Beta android ICS e Beta Linux para download.

Em janeiro de 2012, o Cotton Candy chegou ao top-10 finalista na nova competição de tecnologia "Last Gadget Standing" na CES 2012. Também no CES 2012, LaptopMag.com fez cotton candy um top-10 finalista para o prêmio "Readers' Choice for Best of CES 2012". EFYTimes News Network também nomeou FXI Technologies Cotton Candy a "Top 10 Gadgets Launched @ CES 2012".

## 1.7 CHIP

CHIP is a single board computer funded by the defunct Next Thing Co. (NTC), released as open source hardware running open source software. It was advertised as "the world's first \$9 computer". CHIP and related products are discontinued. NTC became insolvent.

Next Thing Co. was a start-up company located in Oakland, California, founded in 2013 by Dave Rauchwerk, Gustavo Huber and Thomas Deckert. NTC initially launched the CHIP computer through a successful Kickstarter campaign in May 2015. The campaign started with a goal of \$50,000, and ended with 39,560 backers pledging \$2,071,927.

Next Thing began shipping alpha boards to backers of "Kernel Hacker" on September 25, 2015. The first customer shipment (to Kickstarter backers) began on May 31, 2016. Pre-order open until December 2015. Pre-order for the original CHIP had stopped on April 4, 2017, when the line was discontinued.

Next Thing Co. Insolvency

By March 2018, Next Thing Co. had gone into insolvency. Many customers had not yet received their pre-orders.

## Models:

CHIP- CHIP was the original board, mostly targeting hobbyists. The system is built around the Allwinner R8 SoC processor, which integrates an ARM Cortex-A8 CPU (based on ARM V7-A architecture) and peripherals, such as Graphics Engine, UART, SPI,USB ports, CIR,CMOS Sensor Interface and LCD controller. The CPU is also accompanied by a NEON SIMD coprocessor and has RCT JAVA-Accelerations for just-in-time (JIT) optimization and dynamic adaptive compilation (DAC). There is also a Mali-400 ARM GPU, and a hardware x263,x264 and vp8 video decoder in the R8.

The CHIP was updated in April 2017, anticipating the CHIP Pro to "share a large number of the same components."

## Features implemented in this model:

Built-in Wi-Fi 802.11b/g/n, Bluetooth 4.0

One USB host with Type A receptacle, one USB

On-The-Go port

Composite video and stereo audio port via mini TRRS

Optional TRRS composite to RCA audio-video cable

Optional VGA adapter and HDMI adapter (see hardware extensions below)  
Open source hardware and open source software  
Up to 45 GPIO ports  
Supports 1-wire and I2C protocols, PWM output  
Serial console and Ethernet via USB for fast headless operation  
Power options include 5V via USB OTG, 5V via CHN pin and per 3.7 battery  
On-board NAND storage, 4-8GB, Linux operating system pre-installed(Debian)  
Web-based firmware upgrade  
The CHIP is 60mm × 40mm in size.

## CHIP Pro

Chip Pro is similar to the original chip, but uses the latest GR8 version of the chip. It is a system in package (SiP) made by Next Thing Co. It features a 1 GHz Cortex-A8 Allwinner R8 ARMv7 processor with NEON SIMD extensions and a GPUMali-400 . 256 MB of Nanya Technology DDR3 SDRAM is combined with the R8 SoC in a 14 mm × 14 mm, 0.8 mm field 252 ball FBGA package, simplifying connection routing. Instead of having two 40-pin dual line sockets as in the CHIP, it implements castellated edges where the pin holes are designed and optimized to incorporate the other board with SMT. Most of

the hardware features of CHIP are also included in this model.

### CHIP "v2" (unreleased)

Few details were available regarding the successor or successor to the CHIP, except that it would have used Next Thing's SiP GR8 instead of Allwinner's original R8. In addition to sharing resources with CHIP Pro, the company wanted to "leverage CHIP Pro's much more stable supply chain" to address unease in its user base about the future of the product. In responding to user concerns, Next Thing also disclosed that more than one successor product line was in the works.

As Next Thing Co. has gone into insolvency with its assets and intellectual properties being sold, release of "v2" is unlikely.

### HardWare Extensions

In addition to open source hardware and software, Next Thing also published an HPI and API for users to develop add-on boards called "DIP" The company produced several DIPs, including the Pocket CHIP.

### Pocket CHIP and Pockulus:

Pocket CHIP include a CHIP, a case with a 4.3-inch 480×272 pixel resistive touchscreen, a clickable

keyboard, GPIO headers on the top of the device, and GPIO solder pads inside the die-cast case. A 5-hour battery is included. Following the DIP specifications, the CHIP fits into the case without "screws or glue" creating a portable computer. In the lower right corner of the Pocket CHIP is a hexagonal hole that takes a #2 pencil patternHB . Inserting the pencil creates a stand that allows the Pocket CHIP to stand upright on a table. Similarly, on the bottom left is a circular hole for a pen.

PocketCHIP comes loaded with a special edition of CHIP OS that includes the DIP driver and some additional applications, including a special version of the Pico-8 video game console virtual machine, a fully functional Linux terminal, a file browser, a terminal-based web browser called surf, and Sunvox modular synthesizer.

The Pockulus is a virtual reality setup that incorporates a CH.I.P. pocket that requires some 3D printing.

Other Next Thing DIPs:

For users who didn't want to use the small screen on the Pocket CHIP and also didn't want to use the built-in composite TV output, Next Thing sold a VGA DIP and an HDMI DIP. Unlike the Pocket



CHIP, the physical dimensions of these DIPs are similar to the CHIP, so the broken assembly looks like a thicker CHIP.

Media coverage and user community:

CHIP has received favorable reviews and constant comparisons to Raspberry Pi. NPR's Laura Sydell asked if the device could "spark a new wave of tinkering and innovation," noting that it was also open source hardware. Marco della Cava of USA Today said the device "represents opportunities to close the technology gap in both developing and developed countries, while encouraging children to learn coding because of its affordable design."

Reviewers also noted its low price. Bo Moore of PC Gamer said that the price of the CHIP "Raspberry Pi 2 in shame," and Ian Paul of PCWorld said that it made "the Raspberry Pi price look luxurious." Within days of its Kickstarter launch, US national media like The Washington Post and Time followed with glowing coverage. Even Fortune joined the chorus with the headline "This \$9 computer could change the economics of building hardware."

Since its Alpha transport, CHIP has attracted an enthusiastic user base, communicating primarily

on the NTC bulletin board system (BBS). At the time of NTC's demise, the BBS had over 10,000 users, with hundreds of active users and hundreds of posts each month, for a total of over 100,000.

Despite the enthusiasm of reviewers and users, Next Thing Co. declared bankruptcy in March 2018, leaving many pre-sale customers with undelivered orders.

Archives and ongoing support:

Although NTC has published many of its hardware and software repositories on GitHub, the surviving CHIPsters (as CHIP users call themselves) have also launched an effort to preserve useful documents, software, and other artifacts by leveraging the Internet Archive ([archive.org](https://archive.org)). One effort is led by a user who never received his pre-order CHIP. Another user has created a standalone site focusing on binary packages and a Git repository.

## 1.8 Cubieboard

Cubieboard is a single board computer, made in Zhuhai, Guangdong, China. The first short-lived prototype board was sold internationally in September 2012, and the production version started selling in October 2012. It can run Android 4 ICS, Ubuntu 12.04 desktop, Fedora 19 ARM Remix desktop, Armbian, Arch Linux ARM, a Cuban distribution based on Debian, FreeBSD, or OpenBSD.

It uses the AllWinner A10 SoC, popular in cheap tablets, phones, and media PCs. This SoC is used by developers of the file driver, an open source driver for the ARM Mali GPU. In the 2013 fosdem demo it ran ioquake 3 at 47 fps in 1024×600.

The Cubieboard team was able to run an Apache Hadoop computer cluster using the Lubuntu Linux distribution.

Models:

-Cubieboard1

The small motherboard uses the allWinner A10 capabilities

SoC: AllWinner A10

CPU: C cpu cortex-a8 @ 1 GHz,  
Mali-400 MP GPU  
video acceleration: CedarX capable of decoding  
2160p video  
display controller: unknown,supports HDMI  
1080p  
512 MiB (beta) or 1GiB (final) DDR3  
Built-in 4GB NAND Flash, 1x microSD slot, 1x  
SATA port  
10/100 Ethernet connector  
2x USB host, 1x USB OTG,1x CIR.  
96 extension pin including I<sup>2</sup>C, SPI, LVDS  
Dimensions: 10 cm × 6 cm

#### -Cubieboard2

The second version, sold since June 2013, improves the board mainly by replacing the Allwinner A10 SoC with an Allwinner A20 that contains 2 ARM Cortex-A7 MPCore CPUs and a dual fragment Mali-400 GPU (Mali-400MP2). This board is used by Fedora to test and develop the distribution's Allwinner SoC port. There is also a version available with two microSD card slots.

#### -Cubietruck (Cubieboard3)

The third version has a new, larger pcb layout and features the following hardware:

SoC: Allwinner A20

CPU: ARM Cortex-A7 @ 1 GHz dual-core

GPU: Mali-400 MP2

Display Controller: Mali-400 GPU, supports HDMI 1080p, no LVDS support

2 GiB DDR3 @ 480 MHz

8 GB FLASH EMBED, 1x microSD slot, 1x SATA 2.0 port (2.5" HDD)

10/100/1000 RTL8211E Gigabit Ethernet

2x USB host, 1x USB OTG, 1x CIR

Audio S/PDIF, headphone, VGA and HDMI out, microphone and line-in via extended pins

On-board Wi-Fi and Bluetooth with PCB antenna (Broadcom BCM4329/BCM40181)

54 extended pins, including I<sup>2</sup>C, SPI

Dimensions: 11 cm × 8 cm

LVDS is no longer supported. The RTL8211E NIC allows transfer rates of up to 630-638 Mbit/s (sending while 5-10% idle) and 850-860 Mbit/s (receiving while 0-2% idle) when simultaneous TCP connections are established (the test was done using iperf with three clients against Cubietruck running Ubuntu)

To connect a 3.5" HDD the required 12 V power can be provided by a 3.5" HDD add-on pack that can be used to power the Cubietruck itself as well. Also new is the option to power the Cubietruck from LiPo batteries.

## -Cubieboard 4

On May 4, 2014 CubieTech announced the Cubieboard 4, the board is also known as the CC-A80. It is based on an Allwinner A80 SoC (quad Cortex-A15, quad Cortex-A7 large. LITTLE), thus replacing the Mali GPU with a PowerVR GPU. The board was officially launched on March 10, 2015.

SoC: Allwinner A80

CPU: 4x Cortex-A15 and 4x Cortex-A7

implementing large ARM. FEW

GPU: PowerVR G6230 (Rogue)

video acceleration: A new generation display engine that supports H.265,4K resolution codec and simultaneous output of 3 screens

display controller: unknown,supports:

microUSB 3.0 OTG

## -Cubietruck Plus (Cubieboard 5)

The fifth version has the same PCB layout and almost the same features as CubieTruck.

SoC: Allwinner H8

CPU: ARM Cortex-A7 @ 2 GHz octa-core

GPU: PowerVR SGX544 @ 700 MHz

Display Controller: Toshiba TC358777XBG, supports HDMI 1.4 1080p and DisplayPort,no LVDS support

2 GiB DDR3

8 GB EMMC built-in flash, 1x microSD slot, 1x  
SATA 2.0 port (2.5" HDD) via USB bridge  
10/100/1000M RJ45 Gigabit Ethernet  
2x USB host, 1x USB OTG, 1x CIR  
Audio S/PDIF, headphone and HDMI, microphone  
and line-in via 3.5 mm jack and on-board  
microphone.  
Wi-Fi (2.4 and 5 GHz dual radio) and Bluetooth  
on board with PCB antenna  
70 extended pins including I<sup>2</sup>C, SPI  
Dimensions: 11 cm × 8 cm

## 1.9 Intel Edison

The Intel Edison is a computer-on-module that was offered by Intel as a development system for wearable devices and Internet of Things devices. The system was initially advertised as being the same size and shape as an SD card and containing a dual-core 400 MHz Intel Quark x86 CPU communicating via Bluetooth and Wi-Fi. A later announcement changed the CPU to a 500 MHz dual-core Intel Atom CPU, and in September 2014 a second version of Edison was shown at IDF, which was larger and thicker than a standard SD card.

The board was discontinued on June 19, 2017. Its release was announced at CES in January 2014. Intel CEO Brian Krzanich showed a demonstration of a baby monitoring system (Nursery2.0) that was created using Intel Edison. He also announced that Wolfram Language and Math will be available on the Intel Edison and that the device will be able to run Linux.

In March 2014, Intel announced changes to the Intel Edison project and the second version of the board was introduced in September 2014. Its dimensions are 35.5 x 25 x 3.9 mm, with components on both sides. The main SoC of the board is a 22 nm Intel Atom "Tangier" (Z34XX)



that includes two Atom Silvermont cores running at 500 MHz and one Intel Quark core at 100 MHz (to run OIS ViperOS). The SoC has 1 GB of RAM built into the package. There is also 4 GB of eMMC flash on board, Wi-Fi, Bluetooth 4 and USB controllers. The board has dense 70-pin connector(Hirose DF40) with USB, SD, UARTs, GPIOs. The price of the device is about 50 USD. [14] It runs Yocto Linux with development support for Arduino IDE, Eclipse (C, C++, Python)and Intel XDK(NodeJS, HTML5).

### Interface Connector

The Intel Edison connector is a 70-pin DF40 series "header" connector (hirose part number: DF40C-70DP-0.4V(51)). It exports many signals (USB, GPIOs, SPI, I<sup>2</sup>C, PWM, etc.).

The mating Hirose connector on an expansion board is the "receptacle" connector and is available in three different heights (1.5 mm, 2.0 mm, 3.0 mm).

### Development tips:

-Arduino board

Intel has released an Arduino Uno compatible board (with only 4 PWM pins instead of 6) that accepts the Intel Edison module. Newer revisions have 6 PWM pins.

## Board I/O Features:

20 digital input/output pins, including 6 pins as PWM outputs

6 analog inputs

1 UART (Rx/Tx)

1 I<sup>2</sup>C

1 ICSP (In-System Programming) 6-pin header (SPI)

Micro USB OR device connector (via mechanical switch) dedicated standard size USB Type-A connector

Micro USB device (connected to UART)

SD card connector

DC power socket (7 to 15VDC input)

## intel breakout board

Intel has released a breakout board that is twice the area of the Intel Edison module and is designed for prototyping with open source hardware and software.

Exposes native 1.8V I/O of the Edison module

0.1" grid I/O array of through hole solder points

USB OTG with USB Micro Type-AB connector

USB OTG power switch

Battery charger

USB to UART bridge device with USB Micro Type-B connector

DC power supply (7 V - 15 V) DC input

The table below lists the signals from the Edison Module that are routed to the four breakout connector (J17-J20). The figure below shows the location of each connector.

## 1.10 Intel Galileo

Intel Galileo is the first in a line of Arduinocertified development boards based on the Intel x86 architecture and is designed for the manufacturer and education communities. Intel has released two versions of Galileo, known as Gen 1 and Gen 2. These development boards are sometimes referred to as "breakout boards," the board was discontinued on June 19, 2017.

Intel Galileo combines Intel technology with support for Arduino-ready hardware expansion cards (called "shields") and the Arduino software and library development environment. The development board runs an open source Linux operating system with the Arduino software libraries, allowing the reuse of existing software, called "sketches." The sketch runs every time the board is powered up. Intel Galileo can be programmed using OS X, Microsoft Windows, and Linux. The board is also designed to be hardware and software compatible with the Arduino shield ecosystem.

Intel Galileo introduces the Intel Quark SoC X1000, the first product in the Intel Quark technology family of low-end, small-core products. Intel Quark represents Intel's attempt

to compete within markets such as Internet of Things and wearable computing. Designed in Ireland, the Quark SoC X1000 is a 32-bit, single-core, single-thread, Pentium (P54C/i586) compatible instruction set CPU operating at speeds up to 400 MHz. Quark is seen by some as Intel's answer to ARM, the processor design featured in smartphones and other single-board computers.

At a clock speed of 400 MHz, along with 256 Mb of DDR3 RAM and 8 Mb flash memory, the Galileo is much more powerful than competing Arduino boards. The Mega 2560, for example, has a clock speed of 16 MHz, 8 Kb RAM and 256 Kb flash memory. It would be more appropriate to compare Galileo with another single board computer, such as the Raspberry Pi. The latest iteration, the Pi 3 Model B, replaced the Pi 2 Model B in February 2016. It is more powerful than the older Galileo Gen 2, with a 1.2 GHz CPU and 1 Gb of RAM. The Pi, however, does not have any flash memory.

Both Galileo boards support the Arduino shield ecosystem. Unlike most Arduino boards, the Intel boards support 3.3V and 5V shields. Intel's development board comes with several industry standard I/O interfaces for computing. Support for pci express means that Wifi,

Bluetooth, or GSM cards can be connected to the board. It also allows the use of solid state drives with the Galileo. The 10/100 Mbit Ethernet support allows the card to be connected to a LAN. It also allows access to the Linux shell. The cards also support Micro SD, which means that the available storage can be extended up to 32 Gb. Other I/O interfaces include ACPI, USB 2.0 device and USB EHCI/OHCI host ports, high-speed UART, RS-232 serial port, 8 MB programmable NOR flash, and a JTAG port for easy debugging.

Although Galileo shipped with Linux, it was possible to have a custom version of Windows on both Gen 1 and Gen 2. This support was, however, suspended by Microsoft on November 30, 2015. Microsoft cited hardware concerns, with some specifically attributing it to Galileo's slow clock speed.

Galileo supports the Arduino IDE running on top of an unmodified Linux software stack, supported by a common open source toolchain. The board comes preloaded with a Linux SPI image.

Although this version (Yocto 1.4 Poky Linux) has very limited features (for example, it does not include a Wi-Fi module), it does not require any storage devices to be added. Intel also provides more functional versions of Linux for the cards.

The "SD-Card" image can be downloaded and loaded onto the board via a Micro SD card. It includes, among a plethora of modules, a Wi-Fi module, support for OpenCV to enable computer vision, ALSA for sound processing, and node.js for JavaScript capabilities. A more advanced IoT DevKit version is also available to enable complex IoT projects, adding, for example, support for OpenCV-Python.

Galileo can be seen as truly open source, since both the schematics and the source code are freely available for download without a software license agreement. However, some have argued that the hardware should not be designated open source if the processor core is not also made open source.

## Use

The essential feature of development boards like Galileo is the ability to create custom designs. Thanks to the open source nature of Galileo (and the Arduino ecosystem in general), instructions for various projects can be found online. Some examples are:

A burglar alarm, which requires a Galileo, a doorbell, and a proximity sensor.

A simple weather station using a Galileo and a DHT11 sensor (which measures temperature and humidity).

The Sigma Reading Clock. This advanced project combines a Gen 2 Galileo, ink, and 3D to create an e-readable.

Greeny the Smart Greenhouse is also a more advanced project. A Galileo Gen 2, an Arduino Uno, various electronics, light bulbs, a water pump, and an acrylic box are used to build an automated, remotely monitored mini greenhouse.

### Sales and adoption

Intel does not publish sales data on its products.

In an effort to boost the ecosystem of its Quark architecture, Intel gave away 50,000 Galileo Gen 1 when it was launched. In 2014, Microsoft also distributed Galileo boards to people who signed up for its IoT program.

On November 30, 2015, Microsoft discontinued support for Galileo. While it is unclear what effect this had on the sales numbers of the boards, it meant that developers creating projects for Microsoft's Windows 10 IoT Core had to move to Raspberry Pi 2 or 3.



On June 16, 2017, Intel announced that the 'End of Life' and last shipping date for the Galileo line is December 16, 2017.

## Difference between Gen 1 and Gen 2

Intel Galileo Gen 2 It is similar to Gen 1 with the following changes:

- + Replaces the RS-232 console port (audio jack) with a 1x6-pin 3.3V USB TTL UART header
- + Adds 12-bit pulse width modulation (PWM)
- + UART1 redirection from console to Arduino\* headers
- + Power over Ethernet (PoE) capability (Requires installation of Silvertel Ag9712-2BR/FL power module)
- + A power regulation system that accepts power supplies from 7V to 15V.
- + Improved PWM control line means finer resolution for motion control.

## 1.11 Gumstix

Gumstix is an American multinational corporation headquartered in Redwood City, California. It develops and manufactures small system boards comparable in size to a gum stick. In 2003, when it was fully functional, it used ARM architecture SYSTEM on a chip (SoC) and an operating system based on the Linux 2.6 kernel. It has an online tool called Geppetto that allows users to design their own boards. In August 2013, it started a crowdfunding service to allow a group of users who want to get a custom design manufactured to share the setup costs.

## 1.12 Hawkboard

The Hawkboard is a low-cost, low-cost single board computer based on the Texas Instruments OMAP-L138. Along with using the OMAP ARM9 processor, it also has a floating point DSP. It is a community supported development platform. As of date, the Hawkboard project is closed because of a common hardware problem.

## 1.13 IGEPv2

The IGEPv2 board is a low-power, fanless single board computer based on the OMAP 3 (also known as Cortex-A8) series of ARM-compatible processors. It is developed and produced by the Spanish company ISEE and is the second IGEP platform in the series. IGEPv2 is open hardware, licensed under a Creative Commons Attribution-Non Commercial-ShareAlike 3.0 unreported license.

### Specifications:

Package in the package Memory/processor  
Texas Instruments OMAP3530 or DM3730  
multicore processor  
720 MHz (OMAP3530) or 1 GHz (DM3730)  
ARMv7 Cortex-A8 CPU  
NEON SIMD coprocessor  
110 MHz (OMAP3530) or 200 MHz (DM3730)  
Imagination Technologies PowerVR SGX530  
graphics core  
IVA2.2 image, video, subse system audio  
accelerator  
520 MHz (OMAP3530) or 800 MHz (DM3730)  
TMS320C64x+ DSP core  
512MB NAND flash memory  
512MB of LPDDR SDRAM @ 200 MHz

## Peripheral Connections

Mini AB USB 2.0 OTG host/client port

USB 2.0 Type A host port

DVI-D port off using HDMI connector

microSD slot with support for SD and SDHC cards

Integrated IEEE 802.11b/g WiFi antenna and

Bluetooth 2.0

10/100 Mb Ethernet

Standard 3.5mm stereo in and out jacks

power

5 V via 3.5 mm barrel DC connector (AC adapter available)

JST connector also supported

## Other Expansions

Two programmable LEDs for two-color users

RS-485 with transceiver

UART, McBSP, McSPI, I2C, GPIO

Array of keypad buttons

debug

RS-232 console port

JTAG Interface

Dimensions: 93x65 mm (3.6x2.5 inches)

## 1.14 Nvidia Drive

Nvidia Drive is a computer platform from Nvidia, intended to provide assistance functionality for autonomous cars and drivers powered by deep learning. The platform was introduced at the Consumer Electronics Show (CES) in Las Vegas in January 2015. An enhanced version, the Drive PX 2 was introduced at CES a year later in January 2016.

The first of Nvidia's standalone chips was announced at CES 2015, based on the Maxwell GPU microarchitecture. The line-up consisted of two platforms:

### Drive CX:

The CX Drive was based on a single Tegra X1 (System on a Chip) SoC and was marketed as a digital cabin computer, providing a rich dashboard, navigation and multimedia experience. Early press releases from Nvidia reported that the Drive CX board will be capable of carrying either a Tegra K1 or a Tegra X1.

### Drive PX:

The first version of Drive PX is based on two Tegra X1 SoCs, and was an initial development platform aimed at (semi-)autonomous driving cars.

### Pascal-based

Drive PX platforms based on the Pascal GPU microarchitecture were first announced at CES 2016. This time, only a new version of Drive PX was announced, but in various configurations.

### Drive PX 2:

The Nvidia Drive PX 2 is based on one or two Tegra X2 SoCs where each SoC contains 2 Denver cores, 4 ARM A57 cores and a Pascal generation GPU. There are two real-world board configurations:

for AutoCruise:  $1 \times$  Tegra X2 + 1 Pascal GPU

for AutoChauffeur:  $2 \times$  Tegra X2 + 2 Pascal GPU

There is also Nvidia's proposal for fully autonomous driving by combining various items from the AutoChauffeur board variant and connecting these boards using, for example, UART, CAN, LIN, FlexRay, USB, 1 Gbit Ethernet or 10 Gbit Ethernet. For any derived custom PCB design, the option to link the Tegra X2 processors

via some PCIe bus bridge is available even further, according to board block diagrams that can be found on the web.

All Tesla Motors vehicles manufactured from mid-October 2016 will include a Drive PX 2, which will be used for neural network processing to enable enhanced autopilot and full autonomous driving functionality. Other applications are the Roborace. Taking apart the Nvidia-based control unit of a recent Tesla car showed that a Tesla was using a modified AutoCruise PX 2 Drive, with a GP106 GPU added as an MXM Module. The chip markings gave strong hints to the Tegra X2 Parker as the CPU SOC.

Back based

Systems based on the GPU microarchitecture Volta were first announced at CES 2017

Xavier PX Drive

The first Volta-based Drive PX system was announced at CES 2017 as the Xavier AI Car Supercomputer. It was reintroduced at CES 2018 as Drive PX Xavier. Initial reports of the Xavier SoC suggested a single chip with processing power similar to the Drive PX 2 Autochauffeur system. However, in 2017, the performance of the



Xavier-based system was later revised upwards to 50% higher than the Drive PX 2 Autochauffeur system. Drive PX Xavier should deliver 30 TOPS INT8 performance while consuming only 30 watts of power. This spreads across two separate units, the iGPU with 20 TOPS INT8 as published earlier, and the newly introduced, newly introduced DLA that provided an additional 10 TOPS INT8.

### Drive PX Pegasus

In October 2017, Nvidia and development partner companies announced the Drive PX Pegasus system, based on two Xavier CPU/GPU devices and two post-Volta (Turing) generation GPUs. The companies stated that the third-generation Drive PX system would be capable of Level 5 autonomous driving, with a total of 320 TOPS INT8 AI computing power and a TDP of 500 Watts.

## 1.15 Nvidia Jetson

Nvidia Jetson is a series of embedded computing cards from Nvidia. The Jetson TK1, TX1 and TX2 models carry an Nvidia Tegra processor (or SoC) that integrates an ARM architecture central processing unit (CPU). Jetson is a low-power system and is designed to accelerate machine learning applications.

Hardware:

The Jetson family includes the following boards:

In late April 2014, Nvidia shipped the Nvidia Jetson TK1 development board containing a Tegra K1 SoC in the T124 variant and running Ubuntu Linux.

The Nvidia Jetson TX1 development board features a Tegra X1 in the T210 model.

The Nvidia Jetson TX2 board has a GP10B microarchitecture Tegra X2 (SoC type T186 or very similar). This board and the associated development platform was announced in March 2017 as a compact board design for low-power scenarios, e.g. for use in smaller camera drones. A matrix describing a set of performance modes was provided by the media along with this. Yet another TX2i variant, considered robust and suitable for industrial use cases, is mentioned.

The Nvidia Jetson Xavier was announced as a development kit in late August 2018. Indications were given that a 20x acceleration for certain application cases compared to predecessor devices should be expected, and that application power efficiency is 10x improved.

The Nvidia Jetson Nano was announced as a development system in mid-March 2019. The intended market is for hobbyist robotics due to the low price. The final specifications expose the board being a sort of optimized, power stripped version of what a full Tegra X1 system would mean. Comparing in more detail only half of the CPU cores (only 4x A57 @ 1.43 GHz) and GPU (128 Maxwell generation cores @ 921 MHz) are present and only half of the maximum possible RAM is attached (4 GB LP DDR4 @ 64 bit + 1.6 GHz = 25.6 GB/s) while the available or usable interfacing is determined by the base board design and is more subject to implementation decisions and specifics in an end user specific design for an application case.

## Software

Various operating systems and software may be able to run on the Jetson board series.

## Linux

JetPack is a Software Development Kit (SDK) from Nvidia for its Jetson series of boards. It includes the Linux for Tegra (L4T) operating system and other tools. Nvidia's official download page has an entry for JetPack 3.2 (uploaded there on 2018-03-08) that states:

JetPack 3.2 adds support for Linux image for Tegra r28.2 for Jetson OS. It is packed with latest versions of Tegra System Profiler, TensorRT and cuDNN from the latest version.

RedHawk Linux is a high-performance RTOS available for the Jetson platform, along with real-time development tools associated with NightStar, cuda/gpu enhancements, and a framework for hardware-in-loop and man-in-loop simulations.

## QNX

The QNX operating system is also available for the Jetson platform, although it is not widely announced. There are reports of successful installation and execution of specific QNX packages on certain Nvidia Jetson card variants. That is, the qnx-V3Q-23.16.01 package that is apparently in parts based on Nvidia's Vibrant Linux distribution is reported to run on the Jetson TK1 Pro card.

## 1.16 ODROID

The ODROID is a series of single-board computers and tablets created by Hardkernel Co., Ltd. located in South Korea. Even though the name ODROID is a portmanteau of open + Android, the hardware is not really open because some parts of the design are retained by the company. Many ODROID systems are capable of running not only android, but also regular Linux distributions.

### Hardware

Several models of ODROID's have been released by Hardkernel. The first generation was released in 2009, followed by higher specification models.

The C models feature an Amlogic system on a chip (SoC), while the XU models feature a Samsung Exynos SoC. Both include a cpu (central processing unit) arm and an on-chip graphics processing unit (GPU). CPU architectures include ARMv7-A and ARMv8-A, a board memory ranges from 1 GB RAM to 4 GiB RAM. Secure Digital SD cards are used to store the operating system and program memory in SDHC or MicroSDHC sizes. Most boards have between three and five mixed USB 2.0 or 3.0 slots, HDMI output, and a 3.5 mm

jack. Lower-level output is provided by a series of general-purpose input/output (GPIO) pins that support common protocols such as I<sup>2</sup>C. Current models have a Gigabit Ethernet port (8P8C) and eMMC module socket.

## 1.17 OLinuXino

OLinuXino is an open hardware single board computer capable of running Android or Linux designed by OLIMEX Ltd in Bulgaria. The goal of the project was to design the diy friendly industrial level Linux board that everyone can reproduce at home. It takes advantage of widely available hand soldering components that are reasonable to buy in low quantities, housed in TQFP packages. The CAD files of the project are hosted on GitHub, allowing everyone to study and customize them to their needs. Initially OLinuXino was designed with EAGLE. In March 2016, the first boards designed with KiCad became available when OLIMEX Ltd announced plans to switch development to open source CAD tools.

### -iMX233

iMX233-OLinuXino development timeline

Start of development March 7, 2012

PCB routing complete March 23, 2012

First 10 prototypes available April 17, 2012

### -A13

Chinese company Allwinner released in April 2012 Cortex-A8 SoC in TQFP package, this was

immediately detected by OLinuXino developers and they start working on OLinuXino board based on A13 Three OLinuXino boards with A13 processor were released:

A13-OLinuXino variants

A13... OLinuXino-MICRO OLinuXino

OLinuXino-WIFI

CPU Allwinner A13 SoC with Cortex-A8 @ 1GHz

Allwinner A13 SoC with Cortex-A8 @ 1GHz

Allwinner A13 SoC with Cortex-A8 @ 1GHz

Gpu Mali-400 Mali-400 Mali-400

Ram 256 MiB (128 Mbit x 16) 512 MiB (2 x 256Mbit x 8) 512 MiB (2 x 256Mbit x 8)

-A10S

In November 2012, Allwinner released a new A10S processor with HDMI and Ethernet and dual-core A20. The A13 does not have native Ethernet capability, so the A10S processor was chosen for new OLinuXino boards.

A10S-OLinuXino variants

Board name A10S-OLinuXino-MICRO / A10S-OLinuXino-MICRO-4GB

CPU Processor Cortex-A8 A10S @ 1GHz

Gpu Mali-400, NEON

512 MB ram

MicroSD SD/MMC storage MICRO-4GB version has 4 GB NAND Flash memory



HDMI video output with ESD protectors LCD  
connector compatible with Olimex 4.3, 7.0, 10.1"  
LCD modules Composite TV output on connector  
(not populated)

-A20

A20-OLinuXino Variants

A20-OLinuXino- Micro MICRO-4GB file LIME2

LIME2-n4GB LIME2-n8GB LIME2-e4GB

CPU Allwinner A20 arm dual-core Cortex-A7 @  
1GHz

Gpu dual-core Mali 400 GPU

1 GB DDR3 512 MB DDR3 1 GB DDR3

A64

A64-OLinuXino Variants

A64-OLinuXino- 1G0G 1G4GW 2G16G-IND

CPU Allwinner A64 - 1.2 GHz Quad-Core ARM

Cortex-A53 64 bit Allwinner A64 - 1.2 GHz Quad-

Core ARM Cortex-A53 64 bit Allwinner A64 - 1.2

GHz Quad-Core ARM -Cortex-A53 64 bit

Gpu Mali400 MP2 Mali400 MP2 Mali400 MP2

ram 1GB DDR3L @ 672Mhz 1GB DDR3L @

672Mhz 2GB DDR3L @ 672Mhz

storage MicroSD card connector for cards up to  
32GB

MicroSD card connector for cards up to 32GB 4GB  
eMMC memory

MicroSD card connector for cards up to 32GB  
16GB eMMC memory

Operating Systems

Official support:

Debian

android

Third party:

Armbian

Arch Linux ARM

## 1.18 PandaBoard

The PandaBoard was a low-power single board computer development platform based on the Texas Instruments OMAP4430 system-on-a-chip (SoC). The board has been available to the public for the subsidized price of \$174 since October 27, 2010. It is a community-supported development platform. The PandaBoard ES is a newer version based on the OMAP4460 SoC, with the CPU and GPU running at higher clock rates. Like its predecessor, it is a community-supported development platform.

### Features:

The OMAP4430 SoC in PandaBoard features a 1 GHz dual-core ARM Cortex-A9 MPCore CPU, a 304 MHz PowerVR SGX540 GPU, IVA3 multimedia hardware accelerator with a DSPprogrammable and 1 GiB of DDR2 SDRAM. The PandaBoard ES uses a newer SoC, with a 1.2 GHz dual-core CPU and 384 MHz GPU. Primary persistent storage is via an SD card slot allowing SDHC cards up to 32 GB to be used. The card includes wired 10/100 ethernet, as well as Ethernet and Bluetooth wireless connectivity. Its size is slightly larger than the etx/XTX computer form factor at 4 in × 4.5 in (100 mm × 110 mm).

The card can output video signals via DVI and HDMI interfaces. It also has 3.5 mm audio connectors. It has two usb host ports and one USB On-The-Go port, supporting USB 2.0.

## Operating Systems

The device runs the Linux kernel, with traditional distributions or the Android user environment or Mozilla Firefox OS. Optimized versions of Android and Ubuntu are available from the Linaro Foundation. Linaro has selected PandaBoard to be one of the hardware platforms they support with monthly build images.

OpenBSD supports PandaBoard. FreeBSD added support for PandaBoard in August 2012.

The Genode Operating System Framework added support in version 12.05[8] (May 2012). A version of RISC OS 5 is actively developed.

QNX Neutrino 6.5.0 SP1 and 6.6.0 have Board Support Packages for PandaBoard and PandaBoard ES.

## Graphics

PandaBoard has an integrated SGX540 graphics processor and provides 1080p HDMI output. This GPU supports OpenGL ES 2.0, OpenGL ES 1.1, OpenVG 1.1 and EGL 1.3.

The situation for linux - x11 using hardware floating point libraries is that the PowerVR SGX540 GPU hardware is unusable without a GPU driver. In addition, PowerVR will not release the documentation so that an open source driver can be produced. All of this adds up to the GPU hardware being unavailable, so the aforementioned features, of course, will not work. To be perfectly clear, a Pandaboard es will not play any low quality video, so 1080p output via HDMI is certainly and demonstrably not possible.

Due to PowerVR making the driver unavailable, and withholding documentation on the GPU hardware, the only alternative is the difficult and inefficient method of reverse engineering to develop a GPU driver. An effort was started in July 2012, but as of June 2013 there is no visible progress.

The Linaro Linux project had a floating point GPU driver from the Linux x11 software available, but all current efforts with arm Linux seem to be using the hardware floating point libraries. Soft/hard floating point systems are not supported.

Clock:

PandaBoard has a real-time clock, but does not have a battery to save time when power is removed. Alternatively, a software clock can set

the clock time at startup based on the time of the last modification to the file system so that the times stored in files are more reasonable. NTP can set the correct date and time if PandaBoard has network access to an NTP server.

### Similar Products:

Raspberry Pi is a Single Board Computer using an older ARM11 core with a more powerful GPU with hardware accelerated 1080p H.264 accelerated video decoding, significantly cheaper. Cotton Candy is a single board computer on the stick. Low power SBC OMAP Falcon board with SATA & VGA out.

Gumstix Overo COMs use the OMAP3503 or OMAP3530 to provide a full line of BeagleBoard compatible products for hobbyist, robotic and commercial use.

CuBox - Marvell low-power desktop/nettop computer.

BeagleBoard - Similar to PandaBoard, but using OMAP3530 or OMAP3730, JTAG connector and one of the expansion connectors is the same.

BeagleBone - A Sitara based development board.

### Expansion boards

7" BeadaFrame LCD Display Kit

7" 800x480 TFT LCD screen

Backlight pwm control

Resistive touch screen

RTC time keeper

Plastic frame

## 1.19 Pine64

Pine64 is an organization that designs, manufactures and sells single board computers, laptops and smartphones.

### History

Pine64 initially operated as Pine Microsystems Inc. (Fremont, California), founded by TL Lim, the inventor of the popbox and popcorn hour series of media players sold under the Syabas and Cloud Media brands.

In 2015, Pine Microsystems offered its first product, the Pine A64, a single-board computer designed to compete with the popular Raspberry Pi in both power and price. The A64 was first funded through a Kickstarter crowdfunding drive in December 2015, which raised over \$1.7 million. The Kickstarter project was overshadowed by delays and shipping issues. The original Kickstarter page referred to Delaware-based Pine64 Inc. but all devices for the kickstarter campaign were manufactured and sold by Pine Microsystems Inc. based in Fremont, California.

In January 2020, Pine Microsystems Inc. was dissolved while Pine Store Limited was incorporated on December 5, 2019 in Hong Kong. As of the end of 2020, pine64.com's standard



form contract binds all orders to the laws of Malaysia, while products are shipped from warehouses in Hong Kong and Shenzhen, PRC.

## Devices

After the initial Kickstarter orders for the Pine A64 single-board computers were satisfied, the company went on to create several successors and later also added notebooks and a smartphone to the "Pine" family.

## Single Board Computers

The original Pine A64 boards released in 2016 are powered by an Allwinner A64 system. It has a 64-bit 1.2 GHz Quad-Core ARM Cortex-A53 cubic processor, a 400 MP2 ARM Mali graphics processor unit, an HDMI 1.4a port, a MicroSD slot, two USB 2.0 ports, and a 100 Megabit Ethernet port. The A64 card has only 512 megabytes of RAM, the 1 GB and 2 GB versions are labeled as "Pine A64+". While the 512 MB model only runs Arch Linux and Debian GNU/Linux distributions like Armbian, the A64+ with more memory can also run other operating systems, including Android, Remix OS, Windows 10, FreeBSD, and Ubuntu. Optional eMMC storage modules can be connected to special headers on the board.

A compute module called SOPINE A64 was introduced in January 2017. It features the same system-on-chip as the Pine A64, but mounted on a SODIMM DDR3 form factor board without the USB/HDMI/Ethernet connectors. It competes with the Raspberry Pi Computing Modules. Pine64 sells a "Clusterboard" with a built-in 8-port Gigabit Ethernet switch that can be used to build a cluster system of up to seven SOPINE modules. A Hackaday review noted problems with production quality, software, and user support.

2017 also saw the addition of a "Long Term Offering" (LTS) version of the Pine A64/A64+ boards called "Pine A64/A64(+)- LTS". The LTS versions are identical to the A64/A64+, but are guaranteed to be available through the year 2022 at a slightly higher cost.

In July 2017, the company added a new line of single-board computers based on Rockchip SoCs. The ROCK64 features a 64-bit Rockchip RK3328 Quad-Core A53 Quad-Core processor, a Mali-450MP2 GPU capable of playing 4K HDR video, 1/2/4 Gigabytes of RAM, two USB 2.0 and one USB 3.0 port, one HDMI 2.0 port, one Gigabit Ethernet port, a MicroSD slot, and several other peripheral ports.

Its bigger brother, the ROCKPro64, is based on a Rockchip RK3399 Hexa-Core (dual ARM Cortex-A72 and quad ARM Cortex A53) 64-bit processor. It has a Quad-Core Mali T-860 GPU, and in addition to the standard USB/Ethernet/HDMI/MicroSD ports, it also has an eDP interface and an open PCI Express x4 slot. An optional PCI Express Dual SATA-II adapter and an optional Wi-Fi module are offered by Pine64.

In 2019, a new Allwinner-based board has been added as a direct competitor to the Raspberry Pi 3 Model B+. The Pine H64 is based on the Allwinner H6 Quad-Core ARM Cortex A53 64-bit processor. It has a Mali T-722 GPU, two or three Gigabytes of RAM, two USB 2.0 and one USB 3.0 port, one HDMI 2.0 port, on-board 802.11n Wi-Fi, one Gigabit Ethernet port, a MicroSD slot and several other peripheral ports.

## Notebooks

In November 2016, the Pinebook was announced, a netbook built around an Allwinner A64 SoC with 2 GB of RAM and a 16 GB eMMC module. Pre-release reviews on Make wrote that the closest analog to the A64 was two to three times the price of the A64, and that the A64

continued the Raspberry Pi's trend of breaking barriers for engineers. Production began in April 2017. The Pinebook can only be obtained through a build-to-order system, potential buyers have to wait weeks or even months for an order code which then has to be redeemed within 72 hours. The hardware is priced at \$99 US-\$, but due to a \$30 shipping fee and country-dependent import taxes, the final price is higher.

The Pinebook has been notably used by the KDE team to improve plasma on ARM desktops. In a review of the final hardware by Linux.com, the reviewer was surprised by its ability to have the full, albeit slow, Mate desktop environment at A64 pricing. Phoronix benchmarks indicated similar CPU performance to a Raspberry Pi 3.

In July 2019, the company announced the PineBook Pro, a netbook based around the Rockchip RK3399 SoC that is also used in the ROCKPro64. The pre-order system went live on July 25, 2019. The device is priced at \$199 US-\$, although the final price after shipping and import taxes is higher. On March 15, 2020, it was announced that the PineBook Pro will ship with Arch Linux-based Manjaro Linux as the default operating system.

## Smartphone

Starting in 2019, Pine64 is working on a Linux smartphone, PinePhone, using a 64-bit quad-core Cortex-a53 arm system on a chip (SoC). The goal is for the phone to be compatible with any major Linux kernel and "support existing, well-established Linux-on-Phone projects," such as a community-developed smartphone. After an initial release of BraveHeart to early adopters in February 2020, the company has continued to release Community Editions that gradually improve the design. Community support has been very good, with 17 different OSes already released for the device.

## Smartwatch

Main article: PineTime

In September 2019, Pine64 announced the PineTime smartwatch. It is intended as a community-driven software development smartwatch platform and positioned as a complementary device to the PinePhone.

## Tablet

Main article: PineTab

In May 2020, pine64 announced the PineTab tablet, with an optional detachable backlit keyboard. It is a 10" tablet based on the same

technology as the PinePhone, but without the modem and kill switches of that model.

## Adapteva

Adapteva is a fabless semiconductor company focusing on low-power many core microprocessor designs. The company was the second company to announce a design with 1,000 specialized processing cores on a single integrated circuit.

Adapteva was founded in 2008 with the goal of bringing a tenfold advance in floating point performance per watt to the mobile device market. Products are based on its Epiphany multiple instruction, multiple data architecture (MIMD) and its Parallella Kickstarter project promoting "a supercomputer for everyone" in September 2012. The company's name is a combination of "adapt" and the Hebrew word "Teva" meaning nature.

## History

Adapteva was founded in March 2008, by Andreas Olofsson. The company was founded with the goal of bringing a 10× advancement in the energy efficiency of floating point processing to the mobile device market. By May 2009, Olofsson had a prototype of a new type of

massively parallel multi-core computer architecture. The initial prototype was implemented at 65 nm and had 16 independent microprocessor cores. The initial prototypes enabled Adapteva to secure \$1.5 million in Series A funding from BittWare, a Concord, New Hampshire, company, in October 2009.

Adapteva's first commercial chip product began sampling to customers in early May 2011 and soon after announced the ability to put up to 4,096 cores on a single chip.

The Epiphany III, was announced in October 2011 using 28 nm and 65 nm manufacturing processes.

## Products

Adapteva's main product family is the scalable multi-core SIMD architecture Epiphany. The Epiphany architecture could accommodate chips with up to 4,096 out-of-order RISC microprocessors, all sharing a single 32-bit flat memory space. Each RISC processor in the Epiphany architecture is superscalar with 64× 32-bit unified register file (integer or single precision) operating up to 1 GHz and capable of 2 GFLOPS (single precision). Epiphany's RISC processors use a custom instruction set architecture (ISA) optimized for single-precision



floating-point, but are programmable in high-level ANSI C using a standard GNU-GCC toolchain. Each RISC processor (in current implementations; not fixed to the architecture) has 32 KB of local memory. Code (possibly duplicated on each core) and stack space should be in this local memory; in addition (most) temporary data should fit there for maximum speed. Data can also be used from other processor cores local memory at a speed penalty, or off-chip RAM with much higher speed penalty.

The memory architecture employs no explicit hierarchy of hardware caches, similar to the Sony/Toshiba/IBM Cell processor, but with the added benefit of off-chip and inter-core loads and stores being supported (which simplifies porting software to the architecture). It is a hardware implementation of the partitioned global address space.

This eliminated the need for complex cache coherence hardware, which puts a practical limit on the number of cores in a multicore system . The design allows the programmer to leverage a greater knowledge of independent data access patterns to avoid the execution cost of figuring this out. All processor nodes are connected via an on-chip network, allowing efficient message passing.



## Scalability

The architecture is designed to scale almost indefinitely, with 4 e-links allowing multiple chips to be combined into a grid topology, enabling systems with thousands of cores.

## Multi-core Coprocessors

On August 19, 2012, Adapteva published some specifications and information about multi-core coprocessors from Epiphany.

### -Technical Specifications

	E16G301	E64G401
--	---------	---------

Cores	16	64
-------	----	----

Core MHz	1000	800
----------	------	-----

Core GFLOPS	2	1.6
-------------	---	-----

"Sum GHz	16	51.2
----------	----	------

Sum GFLOPS	32	102
------------	----	-----

mm <sup>2</sup>	8.96	8.2
-----------------	------	-----

Nm	65	28
----	----	----

W def.	0.9	1.4
--------	-----	-----

W max.	2	2
--------	---	---

In September 2012, a 16-core version, the Epiphany-III (E16G301), was produced using 65 nm (11.5 mm<sup>2</sup>, 500 MHz chip) and 64-core Epiphany-IV engineering samples (E64G401)

were produced using the 28 nm (800 MHz) GlobalFoundries process.

Key markets for Epiphany's multi-core architecture include:

- Smartphone applications such as real-time facial recognition, speech recognition, translation, and augmented reality.

- Next generation supercomputers that require dramatically improved energy efficiency to allow systems to scale to exaflop computing levels.

- Floating-point acceleration in embedded systems based on programmable gate architectures.

## 1.20 Parallella:

In September 2012, Adapteva started the Parallella project on Kickstarter, which was marketed as "A Supercomputer for Everyone". Architecture reference manuals for the platform were published as part of the campaign to draw attention to the project. The funding goal of \$750,000 was reached in one month, with a minimum contribution of \$99 to get a device; although the initial deadline was set for May 2013, the first single-board computers with a 16-core Epiphany chip were finally shipped in December 2013. The board size is planned to be 86 mm × 53 mm (3.4 in × 2.1 in).

The Kickstarter campaign raised \$898,921. The \$3 million goal creation was unsuccessful, so no 64-core version of Parallella will be mass produced. Kickstarter users who donated more than \$750 will receive the "Parallella-64" variant with 64-core coprocessor (made from initial prototype manufacturing with 50 yield chips per wafer).

## -Technical Specifications

Micro Parallella-16 Server.

Parallella-16 desktop computer.

Parallella-16 Embedded Platform.

Headless server connected to Ethernet, a personal computer and leading edge embedded systems.

Processor: Dual-core 32-bit ARM Cortex-A9 with NEON at 1 GHz (part of Xilinx Z7010 Zynq chip)

Dual-core 32-bit ARM Cortex-A9 with NEON at 1 GHz (part of Xilinx Z7020 Zynq chip)

16-core Epiphany III multi-core accelerator coprocessor (E16)

1 GB of DDR3L RAM memory

10/100/1000 Ethernet

N/A 2× USB 2.0 (USB 2.0 HS and USB OTG)

N/A HDMI display

16 GB MicroSD storage

expansion N/A 2 eLinks + 24 GPIO

FPGA Programmable Logic Cells

28K programmable 80 slices of DSP

programmable 80K logic cells

220 programmable DSP slices

weight 36 g (1.3 oz) 38 g (1.3 oz)

size 3.5 in × 2.1 in × 0.625 in (88.9 mm × 53.3 mm × 15.9 mm)

Sku P1600-DK-xx P1601-DK-xx P1602-DK-xx

HTS Code 8471.41.0150

Power Powered by USB (2.5 W) or 5 V DC ( $\approx 5$  W)

## Epiphany V

In 2016, the company had written a 1024-core 64-bit variant of its Epiphany architecture that featured: larger local stores (64 KB), 64-bit addressing, double-precision floating-point arithmetic or single-precision simd, and 64-bit integer instructions implemented on the 16-nm process node. This project included instruction set enhancements intended for deep learning and cryptography applications. In July 2017, Adapteva's founder became program manager at DARPA MTO and announced that Epiphany V was "unlikely" to become available as a commercial product.

## Performance

ExtremeTech's Joel Hruska had this to say about the 64-core Parallella design before the 1024-core design, "Adapteva is dramatically selling what Epiphany IV can actually deliver. 16-64 tiny cores with small amounts of memory, no local caches, and a relatively low clock speed can still be useful on certain workloads, but contributors are not buying a supercomputer, they are buying the real equivalent of a self-sealing stem bolt."

The criticism that Epiphany chips cannot deliver anywhere near the performance of modern

supercomputers is, however, correct: in fact, Epiphany chips with 16 cores or 64 cores and c. 25 or 100 GFLOPs in single precision, respectively, do not even match the floating point performance of modern desktop PC processors (Core i7-4770K (Haswell), 4× cores @ 3.5 GHz AVX2: 177 GFLOPS, double precision) - a fact that is acknowledged by Adapteva.

However, the latest Parallella boards with E16 Epiphany chips can be compared with many historical supercomputers in terms of raw performance (just as an example, the Cray 1 - the first supercomputer itself - had a maximum performance of 80 MFLOPS in 1976, and its successor the Cray 2 had a maximum performance of 1.9 GFLOPS in 1985), and can certainly be used for parallel code development. The architectural similarities to supercomputers (message passing and NUMA) make Parallella a potentially useful development system compared to traditional SMP machines.

The point is that for a power envelope of 5 W and in terms of GFLOPS/mm<sup>2</sup> of chip die space, the Current E16 Epiphany chips deliver far more performance than anything available to date, with an architecture designed to scale, and applicable to more than just parallel GPU tasks. (For example, it would be able to run the actor model with many concurrent, fully independent states).

It is also suitable for DSP-like tasks where data could be fed directly on chip (from an FPGA or other ASIC) without having to create buffers in temporary memory as for a GPU, making it ideal for robotics and other smart sensor applications. The architecture also allows parallel boards to be combined into a cluster with a fast interconnect between -chip 'eMesh', extending the logical grid of cores.

The 16-core Parallella has about 5.0 GFLOPs/W, and the 64-core Epiphany-IV system made with 28 nm estimated as 50 GFLOPs/W (single precision), and 32-board system based on them has 15 GFLOPS/W. For comparison, the top GPUs from AMD and Nvidia reached 10 GFLOPs/W for single precision in 2009-2011.

## 1.21 Rascal

Rascal is a single-board computer. It is designed by Brandon Stafford and sold by Rascal Micro LLC in Somerville, Massachusetts. Rascal runs Linux. Its board design is compatible with Arduino shields. It includes web server software and is intended to be programmed in Python.

Rascal's web server includes an editor that allows users to edit Python programs running on Rascal from any web browser, without having to revoke anything. Most Arduino shields are compatible with the standard headers in Rascal.

The Rascal design files have been released as Open Hardware under the Creative Commons CC BY-SA license. These design files have been posted on github.



## 1.22 Raspberry Pi

is a series of small single board computers developed in the UK by the Raspberry Pi Foundation in association with Broadcom. The Raspberry Pi project was originally intended to promote basic computer science education in schools and developing countries. The original model became more popular than anticipated, selling out of its target market for uses such as robotics. It is widely used in many areas, such as weather monitoring, because of its low cost, modularity and open design. It is commonly used by computer and electronics hobbyists, due to its adoption of HDMI and USB devices.

After the launch of the second type of board, the Raspberry Pi Foundation created a new entity, called Raspberry Pi Trading, and installed Eben Upton as CEO, with the responsibility of developing technology. The Foundation has been rededicated as an educational charity to promote the teaching of basic computer science in schools and developing countries.

The Raspberry Pi is one of Britain's best-selling computers. As of December 2019, over thirty million boards have been sold. Most Pis are made at a Sony factory in Pencoed, Wales, while others are made in China and Japan.

## Board Types:

Several generations of Raspberry Pis have been released. The Raspberry Pi SBCs have a Broadcom system on a chip (SoC) with an integrated ARMv6 compatible Central Processing Unit (CPU) a graphics processing unit (GPU) compatible with the Chip, while the Raspberry Pi Pico has an RP2040 system on chip with an integrated ARMv6 compatible Central Processing Unit (CPU).

The first generation (Raspberry Pi Model B) was released in February 2012, followed by the simpler and cheaper A model. In 2014, the Foundation released a board with an improved design, Raspberry Pi Model B+. These first generation boards have ARMv6 processors, are about the size of a credit card and represent the standard main form factor. Improved Models A+ and B+ were released a year later.

A "Computing Module" was released in April 2014 for embedded applications.

The Raspberry Pi 2 was released in February 2015 and initially featured a quad-core 900 MHz 32-bit ARM Cortex-A7 processor with 1 GB of RAM. Later versions featured a 1.2 GHz quad-core 64-bit ARM Cortex-A53 processor.

A smaller sized Raspberry Pi Zero with smaller input/output (I/O) and general purpose input/output (GPIO) capabilities was released in

November 2015 for \$5. On February 28, 2017, the Raspberry Pi Zero W, a version of the Zero with Wi-Fi and Bluetooth capabilities, was released for \$10. On January 12, 2018, the Raspberry Pi Zero WH, a version of the Zero W with pre-welded GPIO headers, was released.

The Raspberry Pi 3 Model B was released in February 2016 with a quad-core 1.2 GHz 64-bit ARM Cortex-A53 processor, 802.11n wi-fi board capabilities, Bluetooth, and USB booting. At Pi Day 2018, the Raspberry Pi 3 Model B+ was released with a faster 1.4 GHz processor, a three times faster Gigabit Ethernet (throughput limited to about 300 Mbit/s by the internal USB 2.0 connection), and dual-band 2.4 / 5 GHz Wi-Fi (100 Mbit/s). Other features are Power over Ethernet (PoE) (with the PoE HAT add-on), USB booting, and network booting (an SD card is no longer required).

Raspberry Pi 4 Model B was released in June 2019 with a 1.5 GHz 64-bit ARM Cortex-A72 processor, Onboard 802.11ac Wi-Fi, Bluetooth 5, Full Gigabit Ethernet (throughput not limited), two USB 2.0 ports, two USB 3.0 ports, and dual monitor support via a pair of micro HDMI(HDMI Type D)ports for up to 4K resolution. The Pi 4 is also powered via a USB-C port, allowing additional power to be supplied to downstream

peripherals when used with an appropriate UPA. The Raspberry Pi 4 starter board has a design flaw where third-party e-marked USB cables, such as those used in Apple MacBooks, incorrectly identify it and refuse to supply power. Tom's Hardware tested 14 different cables and found that 11 of them connected and powered the Pi without problems. The design flaw has been fixed in the 1.2 revision of the board, released in late 2019.

Raspberry Pi 400 was released in November 2020. It features a custom board derived from the existing Raspberry Pi 4, specifically refurbished with an attached keyboard. A robust cooling solution similar to that found in a Commodore 64 allows the Broadcom BCM2711C0 processor in the Raspberry Pi 400 to be clocked at 1.8 GHz, which is slightly higher than the Raspberry Pi 4 on which it is based. The keyboard-computer has 4 GB of LPDDR4 RAM.

Raspberry Pi Pico was released in January 2021 with a retail price of \$4. It was the first Raspberry Pi board based on a single microcontroller chip; the RP2040, which was designed by Raspberry Pi in the UK. The Pico has 264 KB of RAM and 2 MB of flash memory. It is programmable in MicroPython, CircuitPython or C. It has partnered

with Adafruit, Pimoroni, Arduino and Sparkfun to build accessories for Raspberry Pi Pico and variety of other boards using the Silicon RP2040 Platform. Rather than playing the role of a general purpose computer (like the others in the range) it is designed for physical computing, similar in concept to an Arduino.

### Hardware:

Raspberry Pi hardware has evolved through several versions that feature variations in central processing unit type, memory capacity, network support, and peripheral device support.

### Raspberrypi block function v01.svg

This block diagram describes the B, B+, A and A+ models. The Pi Zero models are similar, but are missing the Ethernet and USB hub components. The Ethernet adapter is internally connected to an additional USB port. In the A, A+ and Pi Zero models, the USB port is connected directly to the system on a chip (SoC). On the Pi 1 Model B+ and later models, the USB/Ethernet chip contains a five-port USB hub, of which four ports are available, while the Pi 1 Model B provides only two. On the Pi Zero, the USB port is also connected directly to the SoC, but uses a micro USB (OTG) port. Unlike all other Pi models, the 40-pin GPIO connector is omitted on the Pi

Zero, with solder holes only at the pin locations. The Pi Zero WH solves this.

Processor speed ranges from 700 MHz to 1.4 GHz for the Pi 3 Model B+ or 1.5 GHz for the Pi 4; On-board memory ranges from 256 MB to 1 GB of random access memory (RAM), with up to 8 GB available on the Pi 4. Secure Digital (SD) cards in MicroSDHC form factor (SDHC on early models) are used to store the operating system and program memory. The cards have from one to five USB ports. For video output, HDMI and composite video are supported, with a standard 3.5mm tip-ring sleeve socket for audio output. Lower level output is provided by a series of GPIO pins, which support common protocols such as I<sup>2</sup>C. The B models have an 8P8C Ethernet port, and the Pi 3, Pi 4 and Pi Zero W have on-board 802.11n Wi-Fi and Bluetooth.

#### Processor:

The Broadcom BCM2835 SoC used in the first generation Raspberry Pi includes a 700 MHz ARM1176JZF-S processor, VideoCore IV graphics processing unit (GPU), and RAM. It has a 16 KB level 1 (L1) cache and a 128 KB level 2 (L2) cache. The level 2 cache is mainly used by the GPU. The SoC is stacked under the RAM chip, so only its edge is visible. The ARM1176JZ(F)-S is



the same CPU used in the original iPhone, albeit with a higher clock rate , and mated with a much faster GPU.

The previous V1.1 model of the Raspberry Pi 2 used a Broadcom BCM2836 SoC with a 32-bit, quad-core, 900 MHz ARM Cortex-A7 processor with a shared 256 KB L2 cache. The Raspberry Pi 2 V1.2 was upgraded to a Broadcom BCM2837 SoC with a 1.2 GHz 64-bit quad-core ARM Cortex-A53 processor, the same SoC that is used in the Raspberry Pi 3, but underclocked (by default) to the same 900 MHz cpu clock speed as the V1.1. The BCM2836 SoC is no longer in production by the end of 2016.

The Raspberry Pi 3 Model B uses a Broadcom BCM2837 SoC with a 1.2 GHz 64-bit quad-core ARM Cortex-A53 processor with a shared 512 KB L2 cache. The A+ and B+ models are 1.4 GHz.

The Raspberry Pi 4 uses a Broadcom BCM2711 SoC with a 1.5 GHz 64-bit ARM Cortex-A72 processor, with 1 MB shared L2 cache. Unlike previous models, which all used a custom interrupt controller barely suitable for virtualization, the interrupt controller in this SoC is compatible with the ARM Generic Interrupt Controller (GIC) architecture, providing hardware support for interrupt distribution when using ARM virtualization features.

The Raspberry Pi Zero and Zero W use the same Broadcom BCM2835 SoC as the first generation Raspberry Pi, although now running at a 1 GHz CPU clock speed.

The Raspberry Pi Pico uses the RP2040 running at 133 MHz.

## Performance

While operating at 700 MHz by default, the first generation Raspberry Pi delivered actual performance roughly equivalent to 0.041 GFLOPS. At the CPU level, performance is similar to a 300 MHz Pentium II from 1997-99. The GPU provides 1 Gpixel/s or 1.5 Gtexel/s of graphics processing or 24 GFLOPS of general purpose computing performance. The Raspberry Pi's graphics capabilities are roughly equivalent to the performance of the 2001 Xbox.

Raspberry Pi 2 V1.1 included a quad-core Cortex-A7 CPU running at 900 MHz and 1 GB of RAM. It was described as 4-6 times more powerful than its predecessor. The GPU was identical to the original. In parallel benchmarks, the Raspberry Pi 2 V1.1 could be up to 14 times faster than a Raspberry Pi 1 Model B+.

The Raspberry Pi 3, with a quad-core ARM Cortex-A53 processor, is described as having ten



times the performance of a Raspberry Pi 1. Benchmarks showed that the Raspberry Pi 3 is approximately 80% faster than the Raspberry Pi 2 in parallel tasks.

The Raspberry Pi 4, with a quad-core ARM Cortex-A72 processor, is described as having three times the performance of a Raspberry Pi 3.

### Overclocking

Most on-chip Raspberry Pi systems can be overclocked to 800 MHz, and some to 1000 MHz. There are reports that the Raspberry Pi 2 can be similarly overclocked, in extreme cases up to 1500 MHz (discarding all security features and overvoltage limitations). In the Raspbian Linux distro, overclocking options at boot can be done by a software command running "sudo raspi-config" without voiding the warranty. In such cases the Pi automatically turns off overclocking if the chip temperature reaches 85 °C (185 °F), but it is possible to override the automatic overvoltage and overclocking settings (voiding the warranty); an appropriately sized heatsink is required to protect the chip from severe overheating.

The latest firmware versions contain the option to choose from five overclock ("turbo") presets that, when used, attempt to maximize the

performance of the SoC without impairing the life of the board. This is done by monitoring the chip's core temperature and CPU load, and dynamically adjusting the clock speeds and core voltage. When demand is low on the CPU or it is running very hot, performance is throttled, but if the CPU has a lot to do and the chip temperature is acceptable, performance is temporarily increased with clock speeds of up to 1 GHz, depending on the board version and which of the turbo settings is used.

The overclocking modes are:

none; 700 MHz ARM, 250 MHz core, 400 MHz SDRAM, 0 supervolting,

modest; 800 MHz ARM, 250 MHz core, 400 MHz SDRAM, 0 supervolting,

medium; 900 MHz ARM, 250 MHz core, 450 MHz SDRAM, 2 supervolting,

high; 950 MHz ARM, 250 MHz core, 450 MHz SDRAM, 6 supervolting

turbo; 1000 MHz ARM, 500 MHz core, 600 MHz SDRAM, 6 supervolting,

Pi 2; 1000 MHz ARM, 500 MHz core, 500 MHz SDRAM, 2 supervolting,

Pi 3; 1100 MHz ARM, 550 MHz core, 500 MHz SDRAM, 6 supervolting.

In the system information, the CPU speed appears as 1200 MHz. When hiking, the speed drops to 600 MHz.

In the highest mode(turbo) the SDRAM clock speed was originally 500 MHz, but this was later changed to 600 MHz because of occasional SD card corruption. Simultaneously, in high mode the main clock speed was reduced from 450 to 250 MHz, and in mid mode from 333 to 250 MHz.

The CPU of the first and second generation raspberry pi did not require cooling with a heatsink or fan,even when overclocked, but the Raspberry Pi 3 can generate more heat when overclocked.

## RAM

Early Raspberry Pi Model A and B board designs included only 256 MB of random access memory (RAM). Of this, the first Model B beta boards allocated 128 MB for the GPU by default, leaving only 128 MB for the CPU. The first 256 MB of Model A and Model B releases, three

different splits were possible. The default split was 192 MB for the CPU, which should be enough for standalone 1080p video decoding, or for simple 3D processing. 224 MB was just for linux processing, with only a 1080p framebuffer, and was likely to fail for any video or 3D. 128 MB was for heavy 3D processing, possibly also with video decoding. In comparison, the Nokia 701 uses 128 MB for the Broadcom VideoCore IV.

The later B model with 512 MB of RAM, was released on October 15, 2012 and was initially released with new standard memory partition files (`arm256_start.elf`, `arm384_start.elf`, `arm496_start.elf`) with 256 MB, 384 MB and 496 MB of CPU RAM, and with 256 MB, 128 MB and 16 MB video RAM respectively. But about a week later, the foundation released a new version of `start.elf` that could read a new entry in `config.txt` and could dynamically assign an amount of RAM (from 16 to 256 MB in 8 MB steps) to the GPU, using the older method of memory division, and a single `start.elf` worked the same for 256 MB and 512 MB Raspberry Pi.

- Raspberry Pi 2 has 1 GB of RAM.
- Raspberry Pi 3 has 1 GB of RAM on models B and B+ and 512 MB of RAM on model A+.
- The Raspberry Pi Zero and Zero W have 512 MB of RAM.

-The Raspberry Pi 4 is available with 2, 4, or 8 GB of RAM. A 1 GB model was originally available at launch in June 2019, but was discontinued in March 2020, and the 8 GB model was introduced in May 2020.

## Networking

The A, A+ and Pi Zero models have no Ethernet circuitry and are commonly connected to a network using a USB Ethernet or Wi-Fi adapter provided by the external user. On models B and B+ the Ethernet port is provided by a built-in USB Ethernet adapter using the SMSC LAN9514 chip. The Raspberry Pi 3 and Pi Zero W (wireless) are equipped with WiFi 802.11n (150 Mbit/s) and Bluetooth 4.1 (24 Mbit/s)) based on the Broadcom BCM43438 FullMAC chip with no official support for monitor mode (although it has been implemented via unofficial firmware patches) and the Pi 3 also has a 10/100 Mbit/s Ethernet port. The Raspberry Pi 3B+ has IEEE 802.11b/g/n/ac dual-band wi-fi, Bluetooth 4.2 and Gigabit Ethernet (limited to approximately 300 Mbit/s by the USB 2.0 bus between it and the SoC). The Raspberry Pi 4 has full gigabit ethernet (throughput is not limited as it is not funneled through the USB chip).

Special-purpose features:

The RPi Zero, RPi1A, RPi3A+ and RPi4 can be used as a USB device or "USB device", connected to another computer via a USB port on another machine. It can be configured in various ways, for example to appear as a serial device or an ethernet device. Although originally requiring software patches, this was added in the main raspbian distribution in May 2016.

Raspberry Pi models with a newer chipset can boot from USB mass storage, such as from a flash drive. USB mass storage booting is not available on the original raspberry Pi models, the Raspberry Pi Zero, the Raspberry Pi Pico, the Raspberry Pi 2 A models, and on Raspberry Pi 2 B models with a version lower than 1.2.

### Peripherals:

Although often pre-configured to operate as a headless computer, the Raspberry Pi can also be operated optionally with any USB keyboard and mouse generic computer. It can also be used with USB storage, USB to MIDI converters, and virtually any other USB-enabled device/component, depending on the device drivers installed in the underlying operating system. Other peripherals can be attached via the various pins and connectors on the Raspberry Pi's surface.

## Video:

The video controller can output modern standard TV resolutions, such as HD and Full HD, and higher or lower monitor resolutions, as well as older NTSC or PAL standard crt TV resolutions. As shipped (i.e., without custom overclocking) it can support the following resolutions: 640×350 EGA; 640×480 VGA; 800×600 SVGA; 1024×768 XGA; 1280×720 720p HDTV; 1280×768 WXGA variant; 1280×800 WXGA variant; 1280×1024 SXGA; 1366×768 WXGA variant; 1400×1050 SXGA+; 1600×1200 UXGA; 1680×1050 WXGA+; 1920×1080 1080p HDTV; 1920×1200 WUXGA.

Higher resolutions, up to 2048×1152, can work or up to 3840×2160 at 15 Hz (very low frame rate for convincing video). Allowing the higher resolutions does not imply that the GPU can decode video formats at these resolutions; in fact, the Raspberry Pi is known to not work reliably for H.265 (at these high resolutions), commonly used for very high resolutions (however, the most common formats up to Full HD work).

Although the Raspberry Pi 3 has no H.265 decoding hardware, the CPU is more powerful than its predecessors, potentially fast enough to



allow decoding H.265-encoded video in software. The GPU in the Raspberry Pi 3 runs at higher clock frequencies of 300 MHz or 400 MHz, compared to previous versions that ran at 250 MHz.

The Raspberry Pis can also generate 576i and 480i composite video signals, as used in old-fashioned TV screens (CRT) and cheaper monitors via standard connectors - either RCA or 3.5 mm phono jack, depending on the model. Supported television signal standards are PAL-B/G/H/I/D, PAL-M, PAL-N, NTSC, and NTSC-J.

### Real-time clock

At startup, the default time is set on the network using NTP (Network Time Protocol). The source of the time information can be another computer on the local network that has a real-time clock, or to an NTP server on the Internet. If no network connection is available, the time can be set manually or configured to assume that no time has passed during shutdown. In the latter case, the time is monotonic (files saved later in time always have later time dates), but may be considerably earlier than the actual time. For systems that require an embedded real-time clock, a number of small, low-cost add-on boards with real-time clocks are available.



The RP2040 microcontroller has a built-in real-time clock, but this cannot be set automatically without some form of user input or network facility being added. General-purpose gpio input output connector

Raspberry Pi 1 Models A+ and B+, Pi 2 Model B, Pi 3 Models A+, B and B+, Pi 4, and Pi Zero, Zero W and Zero WH GPIO J8 have a 40-pin pinout. Raspberry Pi 1 Models A and B have only the first 26 pins.

On the Pi Zero and Zero W, the 40 GPIO pins are not populated, having the holes exposed for soldering, the Zero WH (Wireless + Header) has the header pins pre-installed.

The B rev 2 model also has an 8-pin pad (called P5 on the board and P6 in the schematics) that provides access to 4 additional GPIO connections. These GPIO pins were freed when the four board version identification links present in revision 1.0 were removed.

## Software

### Operating Systems

The Raspberry Pi Foundation provides raspberry Pi OS (formerly called Raspbian), a Debian(32-bit) based Linux distribution for download, as well as Ubuntu, Windows 10 IoT Core, RISC OSe LibreELEC (specialized media center distribution). It promotes Python and

Scratch as the main programming languages, with support for many other languages. The standard firmware is closed source, while unofficial open source is available. Many other operating systems can also run on the Raspberry Pi. Third-party operating systems available through the official website include Ubuntu MATE, Windows 10 IoT Core, RISC OS, and specialized distributions for Kodi media center and classroom management. The formally verified seL4 microkernel is also supported.

## Other operating systems not based on Linux

Broadcom VCOS - A proprietary operating system that includes an abstraction layer designed to integrate with existing cores, such as ThreadX (which is used in the VideoCore4 processor), providing drivers and middleware for application development. In the case of the Raspberry Pi, this includes an application to boot the ARM processor(s) and provide the publicly documented API over a mailbox interface, serving as its firmware. An incomplete source of a Linux port of VCOS is available as part of the reference graphics driver published by Broadcom.

RISC Pi OPERATING SYSTEM (a special RISC OS Pico cut-off version, for 16 MB cards and larger

for all Pi 1 and 2 models, has also been made available).

FreeBSD

NetBSD

OpenBSD (only on 64-bit platforms, such as Raspberry Pi 3)

Plan 9 from Bell Labs

Windows 10 IoT Core - a zero-price edition of Windows 10 offered by Microsoft that runs natively on the Raspberry Pi 2.

Haiku - An open source BeOS clone that has been compiled for the Raspberry Pi and several other ARM boards. Work on the Pi 1 began in 2011, but only the Pi 2 will be supported.

HelenOS - A portable multiserver microregion-based operating system; has basic Raspberry Pi support since version 0.6.0[164]

Other operating systems (Linux-based)

Android Things - an embedded version of the Android operating system designed for IoT device development.

Arch Linux ARM - a port of Arch Linux to ARM processors.

emteria. OS - an embedded, managed version of the Android operating system for professional fleet management.

openSUSE

SUSE Linux Enterprise Server 12 SP2

SUSE Linux Enterprise Server 12 SP3  
(commercial support)

Gentoo Linux

Lubuntu

Xubuntu

Devuan

CentOS for Raspberry Pi 2 and later  
RedSleeve (a RHEL port) for Raspberry Pi 1

Slackware ARM - version 13.37 and later runs on the Raspberry Pi without modification. The 128-496 MB of memory available on the Raspberry Pi is at least double the minimum 64 MB

requirement needed to run Slackware Linux on an ARM or i386 system. (While most Linux systems boot into a graphical user interface, Slackware's default user environment is the textual shell/command line interface.) The Fluxbox window manager running under the X Window System requires an additional 48 MB of RAM.

Kali Linux - a Debian-derived distro designed for digital forensics and penetration testing.

SolydXK - a lightweight distro derived from Debian with Xfce.

Ark OS - designed for web hosting and email.

Sailfish OS with Raspberry Pi 2 (due to use of ARM Cortex-A7 CPU; Raspberry Pi 1 uses different ARMv6 architecture and Sailfish requires ARMv7.)

Tiny Core Linux - a minimal Linux operating system focused on providing a base system using BusyBox and FLTK. Designed to run primarily on RAM.

Alpine Linux - a musl and BusyBox based Linux distribution designed primarily for "power users"

who appreciate security, simplicity, and resource efficiency".

postmarketOS - a distribution based on Alpine Linux, designed primarily for smartphones.

Void Linux - a rolling-version Linux distribution that was designed and implemented from scratch, provides images based on musl or glibc.

Fedora - supports Pi 2 and later since Fedora 25 (Pi 1 is supported by some unofficial derivatives).

OpenWrt - a highly extensible Linux distribution for embedded devices (typically wireless routers). Supports Pi 1, 2, 3, 4 and Zero W.

RetroPie - an offshoot of Raspbian OS that uses Emulation Station as a frontend for RetroArch and other emulators like Mupen64 for retro games.

## Driver APIs

Raspberry Pi can use a VideoCore IV GPU through a binary bubble, which is loaded into the GPU at SD card boot time, and additional

software, which was initially closed sourced. This part of the driver code was later released. However, much of the actual work of the driver is done using the closed-source GPU code. The application software makes calls to closed-source runtime libraries(OpenMax, OpenGL ES or OpenVG),which in turn call an open-source driver within the Linux kernel, which then calls the closed-source VideoCore IV gpu driver code. The kernel driver API is specific to these closed libraries. Video applications use OpenMAX, 3D applications use opengl, and 2D applications use OpenVG,which in turn use EGL. OpenMAX and EGL use the open source kernel driver in turn.

#### Vulkan driver:

The Raspberry Pi Foundation first announced that it was working on a Vulkan driver in February 2020. A working Vulkan driver running Quake 3 at 100 frames per second on a 3B+ was revealed by a graphics engineer who was working on it as a hobby project on June 20.

#### Firmware:

The official firmware is a freely redistributable binary blob, which is proprietary software. A minimal proof-of-concept open source firmware is also available, intended primarily for booting and initializing ARM cores,

as well as performing minimal initialization that is required on the ARM side. It is also capable of booting a very minimal Linux kernel, with patches to remove the dependency on the mailbox interface being responsive. It is known to work on Raspberry Pi 1, 2 and 3, as well as some Raspberry Pi Zero variants.

Third-party application software:

AstroPrint - AstroPrint's wireless 3D printing software can run on the Pi 2.

C/C++ Interpreter Ch - Released on January 3, 2017, C/C++ Interpreter Ch and Embedded Ch are released free for non-commercial use for Raspberry Pi, ChIDE is also included for beginners to learn C/C++.

Minecraft - Released on February 11, 2013, a modified version that allows players to directly alter the world with computer code.

RealVNC - As of September 28, 2016, Raspbian includes the RealVNC remote access server and visualization software. This includes a new capture technology that allows directly rendered content (e.g. Minecraft, camera view and omxplayer) as well as non-X11 applications to be viewed and controlled remotely.



UserGate Web Filter - On September 20, 2013, Florida-based security vendor Entensys announced the porting of UserGate Web Filter to the Raspberry Pi platform.

Steam Link - On December 13, 2018, Valve released the official Steam Link game streaming client for the Raspberry Pi 3 and 3 B+.

Software development tools:

Arduino IDE - for programming an Arduino.

Algoid - for teaching programming to kids and beginners.

BlueJ - for teaching Java to beginners.

Greenfoot - Greenfoot teaches object orientation with Java. Create 'actors' that live in 'worlds' to build games, simulations, and other graphical programs.

Julia - an interactive, cross-platform programming language/environment that runs on Pi 1 and later. IDEs for Julia, such as Visual Studio Code, are available. See also the Pi-specific Github repository, JuliaBerry.

Lazarus - a Free Pascal RAD IDE

LiveCode - an educational RAD IDE descended from HyperCard using English language to write event handlers for WYSIWYG widgets runnable on desktop, mobile and Raspberry Pi platforms.

Ninja-IDE - a cross-platform integrated development environment (IDE) for Python.

Processing - an IDE built for the electronic arts, new media and visual design communities with the goal of teaching the fundamentals of computer programming in a visual context.

Scratch - a cross-platform teaching IDE using visual blocks that stack up like lego, originally developed by MIT's Life Long Kindergarten group. The Pi version is very heavily optimized for the limited computer resources available and is implemented on the Squeak Smalltalk system. The most recent version compatible with 2 B is 1.6.

Squeak Smalltalk - a large-scale open Smalltalk.

TensorFlow - an artificial intelligence framework developed by Google. The Raspberry Pi Foundation worked with Google to simplify the installation process through pre-built binaries.

Thonny - a Python IDE for beginners.

V-Play Game Engine - a cross-platform development framework that supports game and mobile application development with the V-Play Game Engine, V-Play applications, and V-Play plugins.

Xojo - a cross-platform RAD tool that can create desktop, web, and console applications for Pi 2 and Pi 3.

C-STEM Studio - a platform for hands-on integrated learning of computer science, technology, engineering, and mathematics (C-STEM) with robotics.

Erlang - a functional language for building concurrent systems with lightweight processes and message passing.

LabVIEW Community Edition - a system design platform and development environment for a visual programming language from National Instruments.

#### Accessories:

Gertboard - A Raspberry Pi Foundation sanctioned device, designed for educational purposes, that expands the Raspberry Pi's GPIO pins to allow interfacing and control of LEDs, switches, analog signals, sensors, and other devices. It also includes an optional Arduino-compatible controller to interface with the Pi.

Camera - On May 14, 2013, the foundation and distributors RS Components & Premier Farnell/Element 14 released the Raspberry Pi camera board alongside a firmware update to accommodate it. The camera board ships with a flexible flat cable that plugs into the CSI connector that is located between the Ethernet and HDMI ports. In Raspbian, the user must enable the use of the camera card by running

Raspi-config and selecting the camera option. The camera module cost €20 in Europe during September 9, 2013. It uses the OmniVision OV5647 image sensor and can produce 1080p, 720p, and 640x480p video. The dimensions are 25mm × 20mm × 9mm. In May 2016, v2 of the camera came out, and it is an 8 megapixel camera using a Sony IMX219.

Infrared Camera - In October 2013, the foundation announced that it would begin producing a camera module without an infrared filter, called Pi NoIR.

Official Display - On September 8, 2015, the foundation and distributors RS Components & Premier Farnell/Element 14 launched the Raspberry Pi Touch Display.

HAT (Hardware Attached on Top) expansion boards - Along with the B+ model, inspired by Arduino shield boards, the interface for HAT boards was designed by the Raspberry Pi Foundation. Each hat board carries a small EEPROM (typically a CAT24C32WI-GT3) containing the relevant board details, so that the Raspberry Pi's OS is informed of the HAT, and the technical details of it, relevant to the OS using the HAT. Mechanical details of a HAT board, which uses the four mounting holes in its rectangular formation, are available online.

High-end camera - In May 2020, the Sony IMXZ477 12.3-megapixel sensor camera module was released with support for C and CS mount lenses. The unit initially sold for \$50 with interchangeable lenses starting at \$25.

High-end camera - In November 2020, the 13-megapixel SEMIconductor AR1335 sensor camera module was released with support for S-mount lenses. The unit initially sold for \$99.

Vulnerability to light flashes:

In February 2015, a switched power chip, designated U16, of version 1.1 Raspberry Pi 2 Model B (the initially released version) was found vulnerable to flashes of light, particularly light from xenon camera flashes and green and red laser pointers . However, other bright lights, particularly those that are on continuously, had no effect.

The symptom was the Raspberry Pi 2 spontaneously rebooting or shutting down when these lights were flashed on the chip. Initially, some users and commenters suspected that the electromagnetic pulse (EMP) from the xenon flash tube was causing the problem by interfering with the computer's digital circuits, but this was ruled out by tests where the light was blocked by a card or pointed at the other side of the Raspberry Pi 2, both of which caused no problem.

The problem was reduced to the U16 chip covering the system on a chip first (main processor) and then U16 with Blu-Tack (an opaque poster mounting compound). Light being the only culprit, rather than EMP, was further confirmed by laser pointer tests, where it was also found that a less opaque cover was needed to protect against laser pointers than to protect against xenon flashes.

The U16 chip appears to be bare silicon without a plastic cover (i.e. a chip-scale package or wafer-level package), which, if present, would block light. Unofficial alternative solutions include covering the U16 with opaque material (such as electrical tape, lacquer, poster mounting compound, or even combed bread ), placing the Raspberry Pi 2 in a case, and avoiding taking pictures of the top side of the board with a xenon flash. This problem was not discovered before the Raspberry Pi 2 was released because it is not standard or common practice to test for susceptibility to optical interference, while commercial electronic devices are routinely subjected to radio interference susceptibility testing.

## Reception and use

Technology writer Glyn Moody described the project in May 2011 as a "potential BBC Micro



2.0", not replacing PC-compatible machines, but complementing them. In March 2012, Stephen Pritchard echoed BBC Micro's successor sentiment at ITPRO. Alex Hope, coauthor of the Next Gen report, is hopeful that the computer will engage children with the thrill of programming. Coauthor Ian Livingstone suggested that the BBC might be involved in building support for the device, possibly branding it as BBC Nano. The Center for Computing History strongly supports the Raspberry Pi project, feeling that it could "usher in a new era." Prior to the launch, the board was presented by ARM CEO Warren East at an event in Cambridge outlining Google's ideas for improving science and technology education in the UK.

Harry Fairhead, however, suggests that more emphasis should be placed on improving the educational software available on existing hardware, using tools like Google App Inventor to return programming to schools, rather than adding new hardware options. Simon Rockman, writing in a ZDNet blog, was of the opinion that teenagers will have "better things to do" despite what happened in the 1980s.

In October 2012, the Raspberry Pi won T3's Innovation of the Year award, and futurist Mark Pesce cited a (borrowed) Raspberry Pi as the

inspiration for his MooresCloud ambient device project. In October 2012, the British Computer Society reacted to the announcement of enhanced specifications, stating, "it's definitely something we'll want to sink our teeth into."

In June 2017, Raspberry Pi won the Royal Academy of Engineering's MacRobert Award. The award citation to Raspberry Pi said it was "for its inexpensive credit card-sized microcomputers that are redefining how people engage with computing, inspiring students to learn coding and computer science, and providing innovative control solutions for industry," Groups of hundreds of Raspberry Pis have been used to test programs destined for supercomputers.

## Community

The Raspberry Pi community was described by Jamie Ayre of FLOSS software company AdaCore as one of the most exciting parts of the project. Community blogger Russell Davis said that the strength of the community allows the Foundation to focus on documentation and education. The community developed a fanzine around the platform called MagPi which, in 2015, was given to the Raspberry Pi Foundation by its volunteers to continue in-house. A series of Raspberry Jam community events have been held across the UK and around the world.



## Education

As of January 2012, inquiries about the council have been received in the UK from state schools and private enterprise, with about five times as much interest from the latter. Companies are expected to sponsor purchases for less advantaged schools. Prime Minister Farnell's CEO said that the government of a country in the Middle East has expressed interest in providing a council to all female students to improve their employment prospects.

In 2014, the Raspberry Pi Foundation hired several members of its community, including former teachers and software developers, to launch a set of free learning resources for its website. The Foundation also started a teacher training course called Picademy aimed at helping teachers prepare to teach the new computing curriculum using the Raspberry Pi in the classroom.

In 2018, NASA launched the JPL Open Source Rover Project, which is a scaled-down version of the Curiosity rover and uses a Raspberry Pi as a control module, to encourage students and hobbyists to get involved in mechanical engineering, software, electronics, and robotics.

## Home Automation

There are a number of developers and applications that are using the Raspberry Pi for home automation. These developers are making an effort to modify the Raspberry Pi into an affordable solution in power monitoring and energy consumption. Due to the relatively low cost of the Raspberry Pi, it has become a popular and cost-effective alternative to more expensive commercial solutions.

### Industrial automation

In June 2014, Polish industrial automation manufacturer TECHBASE released the ModBerry, an industrial computer based on the Raspberry Pi Computing Module. The device features a number of interfaces, most notably RS-485/232 serial ports, digital and analog inputs/outputs, CAN and economical 1-Wire buses, all of which are widely used in the automation industry. The project enables the use of the Computing Module in harsh industrial environments, leading to the conclusion that Raspberry Pi is no longer limited to home and science projects, but can be widely used as an industrial IoT solution and achieve Industry 4.0 goals.

In March 2018, SUSE announced commercial support for SUSE Linux Enterprise on Raspberry Pi 3 Model B to support a number of undisclosed

customers implementing industrial monitoring with the Raspberry Pi.

In January 2021, TECHBASE announced a Raspberry Pi Compute Module 4 cluster for AI accelerator, routing, and file server usage. The device contains one or more standard Raspberry Pi Compute Module 4s in an industrial DIN rail housing, with some versions containing one or more Coral Edge tensor processing units.

#### Commercial Products

The Organela is a portable synthesizer, sampler, sequencer, and effects processor designed and assembled by Critter & Guitari. It incorporates a Raspberry Pi computer module running Linux.

OTTO is a digital camera created by Next Thing Co. It incorporates a Raspberry Pi Computer Module. It was successfully funded in a Kickstarter campaign in May 2014.

Slice is a digital media player that also uses a Computing Module as its heart. It was crowdfunded in a Kickstarter campaign in August 2014. The software running on Slice is based on Kodi.

#### Pandemic COVID-19

In the first quarter of 2020, during the coronavirus pandemic, Raspberry Pi computers

saw a large increase in demand mainly due to increased work at home, but also by the use of many Raspberry Pi Zeros in ventilators for COVID-19 patients in countries like Colombia, which were used to combat the strain on the healthcare system. In March 2020, Raspberry Pi sales reached 640,000 units, the second highest sales month in the company's history.

#### Astro Pi and Proxima:

A project was launched in December 2014 at an event held by the UK Space Agency. The Astro Pi was an augmented Raspberry Pi that included a sensor hat with a visible light or infrared camera. The Astro Pi competition, called Principia, was officially opened in January and was open to all primary and secondary school age children who were residents of the UK. During his mission, British ESA astronaut Tim Peake deployed the computers aboard the International Space Station. He uploaded the winning code while in orbit, collected the data generated, and then sent that back to Earth, where it was distributed to the winning teams. Topics covered during the competition included spacecraft sensors, satellite imaging, space measurements, data fusion, and space radiation.

Organizations involved in the Astro Pi competition include the UK Space Agency, UKspace, Raspberry Pi, ESERO-UK and ESA.

In 2017, the European Space Agency held another competition open to all students in the European Union called Proxima. The winning programs were shown on the ISS by Thomas Pesquet, a French astronaut.

## History

In 2006, the first Raspberry Pi concepts were based on the Atmel ATmega644 microcontroller. Its schematics and pcb layout are publicly available. Foundation curator Eben Upton brought together a group of teachers, academics and computer enthusiasts to create a computer to inspire children. The computer is inspired by Acorn's 1981 BBC Micro. The names Model A, Model B and Model B+ are references to the original models of the British educational computer BBC Micro, developed by Acorn Computers. The first ARM prototype version of the computer was assembled in a package the same size as a USB memory stick. It had a USB port at one end and an HDMI port at the other.

The Foundation's goal was to offer two versions, priced at \$25 and \$35. They began accepting orders for the higher priced Model B on February 29, 2012, the lower cost Model A on

February 4, 2013. And the even lower cost (\$20) A+ on November 10, 2014. On November 26, 2015, the cheapest Raspberry Pi to date, the Raspberry Pi Zero, was released for \$5 or £4. According to Upton, the name "Raspberry Pi" was chosen with "Raspberry" as an ode to a tradition of naming early computer companies after fruit, and "Pi" as a reference to the Python programming language.

### Pre-release

July 2011: Administrator Eben Upton publicly reached out to the Open RISC OS community in July 2011 to investigate assisting a port. Adrian Lees of Broadcom has since worked on the port, with his work being cited in a discussion about graphics drivers. This port is now included in NOOBS.

August 2011 - 50 alpha boards are manufactured. These boards were functionally identical to the planned model B, but were physically larger to accommodate debug headers. Demonstrations of the board showed it running the LXDE desktop in Debian, Quake 3 in 1080p, and MPEG-4 Full HD video over HDMI.

October 2011 - A version of RISC OS 5 was demonstrated in public, and after a year of development the port was released for general consumption in November 2012.

December 2011 - Twenty-five Beta model B boards were assembled and tested from one hundred unpopulated PCBs. The component layout of the Beta boards was the same as on the production boards. A single error was discovered in the board design where some pins on the CPU were not kept high; it was fixed for first production. The Beta boards were demonstrated by booting Linux, playing a 1080p movie trailer, and the Rightware Samurai OpenGL ES benchmark.

Early 2012 - During the first week of the year, the first 10 boards were put up for auction on eBay. One was bought anonymously and donated to The Centre for Computing History museum in Cambridge, England. The ten boards (with a total retail price of £220) together raised over £16,000, with the last one to be auctioned, serial number 01, raising £3,500. Prior to the early launch in late February 2012, the Foundation's servers struggled to cope with the load placed on them by observers repeatedly updating their browsers.

## Launch

February 19, 2012 - The first proof of concept SD card image that could be loaded onto an SD card



to produce a preliminary operating system is released. The image was based on Debian 6.0 (Squeeze), with the LXDE desktop and the Midori browser, plus several programming tools. The image also runs on QEMU allowing the Raspberry Pi to be emulated on various other platforms.

February 29, 2012 - Initial sales begin on February 29, 2012 at 06:00 UTC;. At the same time, it was announced that the A model, originally with 128 MB of RAM, was to be upgraded to 256 MB before launch. The Foundation's website also announced, "Six years after the project began, we are almost at the end of our first season of development - although it is only the beginning of the Raspberry Pi story." The web stores of the two licensed manufacturers selling Raspberry Pi's within the UK, Premier Farnell and RS Components, had their sites paralyzed by heavy web traffic immediately after the launch (RS Components crashed completely). Unconfirmed reports suggested that there were over two million expressions of interest or pre-orders. The official Raspberry Pi Twitter account reported that Premier Farnell sold out within minutes of the initial launch, while RS Components took over 100,000 pre-orders on the first day. The manufacturers were reported in March 2012 to take a "healthy number" of pre-orders.



March 2012 - Delays in shipping the first batch were announced in March 2012 as a result of an incorrect Ethernet port being installed, but the Foundation hoped that manufacturing quantities for future batches could be increased with little difficulty if necessary. "We made sure we can get them (the Ethernet connectors with magnetic) in large numbers and Premier Farnell and RS Components (the two distributors) were fantastic in helping to supply components," Upton said. The first batch of 10,000 boards was manufactured in Taiwan and China.

March 8, 2012 - Launch Raspberry Pi Fedora Remix, the recommended linux distribution developed at Seneca College in Canada.

March 2012 - The port of Debian is started by Mike Thompson, former CTO of Atomz. The effort was largely undertaken by Thompson and Peter Green, a volunteer Debian developer, with some support from the Foundation, which tested the resulting binaries the two produced during the early stages (neither Thompson nor Green had physical access to the hardware, as boards were not widely available at the time due to demand). Although the preliminary proof of concept image distributed by the Foundation prior to the release was also based on Debian, it differed from Thompson and Green's Raspian effort in a few ways. The POC image was based on the then

stable Debian Squeeze, while Raspbian aimed to track packages from Debian Wheezy. In addition to the updated packages that would come with the new release, Wheezy was also set to introduce the armhf architecture, which became the *raison d'être* for the Raspbian effort. The POC image based on Squeeze was limited to the armel architecture, which was, at the time of Squeeze's release, the latest attempt by the Debian project to make Debian run on the newer ARM embedded application binary interface (EABI). The armhf architecture in Wheezy was intended to make Debian run on the ARM VFP floating-point hardware unit, while armel was limited to mimicking floating-point operations in software. Since the Raspberry Pi included a VFP, being able to make use of the hardware unit would result in performance gains and reduced power usage for floating-point operations. The armhf effort on the Debian mainline, however, was orthogonal to the work around the Pi and was only intended to allow Debian to run on ARMv7 at a minimum, which would mean that the Pi, an ARMv6 device, would not benefit. As a result, Thompson and Green began building the 19,000 Debian packages for the device using a custom build cluster.

Post-Release

April 16, 2012 - Reports appear of the first buyers receiving their Raspberry Pi.

April 20, 2012 - Model A and Model B schematics are released.

May 18, 2012 - The Foundation reported on its blog about a prototype camera module it had tested. The prototype used a 14megapixel module.

May 22, 2012 - More than 20,000 units were shipped.

July 2012 - Raspbian was released.

July 16, 2012 - It was announced that 4,000 units were being manufactured per day, allowing Raspberry Pis to be purchased in bulk.

August 24, 2012 - Hardware accelerated video encoding(H.264) becomes available after it was learned that the existing license also covered encoding. Previously, it was thought that encoding would be added with the release of the announced camera module. However, there is no stable software for hardware H.264 encoding. At the same time, the Foundation released two additional codecs that can be purchased separately, Microsoft's MPEG-2 and VC-1 . It was also announced that the Pi will implement CEC,allowing it to be controlled with the television remote control.

September 5, 2012 - The Foundation announced a second revision of the Raspberry Pi Model B.A

revision 2.0 board is announced, with a number of minor fixes and improvements.

September 6, 2012 - Announcement that in the future, most Raspberry Pi units would be manufactured in the UK at Sony's factory in Pencoed, Wales. The Foundation estimated that the factory would produce 30,000 units per month, and create about 30 new jobs.

October 15, 2012 - It is announced that the new Raspberry Pi Model B should be equipped with 512 MB instead of 256 MB of RAM.

October 24, 2012 - The Foundation announces that "the entire VideoCore driver code that runs on ARM" had been released as free software under a BSD-style license, making it "the first ARM-based multimedia SoC with fully functional and reverse-sourced)fully open drivers," although this claim has not been universally accepted. On February 28, 2014, they also announced the release of full documentation for the VideoCore IV graphics core, and a full version of the graphics stack under a 3-clause BSD license.

October 2012 - It was reported that some customers of one of the two major distributors had been waiting for over six months for their orders. This was reported due to difficulties in CPU procurement and conservative sales forecast by this distributor.

December 17, 2012 - The Foundation, in collaboration with IndieCity and Velocix, opens the Pi Store, as a "one-stop store for all your Raspberry Pi (software) needs." Using an application included with Raspbian, users can browse various categories and download whatever they want. Software can also be uploaded for moderation and posting.

June 3, 2013 - "New Out of Box Software" or NOOBS is introduced. This makes the Raspberry Pi easier to use by simplifying the installation of an operating system. Instead of using specific software to prepare an SD card, a file is unzipped and the contents copied to a FAT formatted SD card (4 GB or larger). This card can then be booted into the Raspberry Pi and a choice of six operating systems are presented for installation on the card. The system also contains a recovery partition that allows for quick restoration of the installed OS, tools to modify .txt and an online help button and web browser that directs to the Raspberry Pi Forums.

October 2013 - The Foundation announces that the one millionth Pi had been manufactured in the UK.

November 2013: they announce that the two millionth Pi shipped between October 24 and 31.

February 28, 2014 - On the day of the Raspberry Pi's second anniversary, Broadcom, along with

the Raspberry Pi foundation, announced the release of full documentation for the VideoCore IV graphics core, and a full release of the graphics stack under a 3-clause BSD license.

April 7, 2014 - The official Raspberry Pi blog announced the Raspberry Pi Compute Module, a device on a 200-pin DDR2 SO-DIMM configured memory module (though by no means compatible with such RAM), intended for consumer electronics designers to use as the core of their own products.

June 2014 - The official raspberry pi blog mentioned that the three millionth Pi shipped in early May 2014.

July 14, 2014 - The official Raspberry Pi blog announced the Raspberry Pi Model B+, "the final evolution of the original Raspberry Pi. At the same price as the original raspberry pi model B, but incorporating numerous small improvements that people have been asking for."

November 10, 2014 - The official Raspberry Pi blog announced the Raspberry Pi Model A+. It is the smallest and cheapest (\$20) Raspberry Pi to date and has the same processor and RAM as the Model A. Like the A, it has no Ethernet port, and only one USB port, but it has the other innovations of the B+, such as lower power, micro-SD card slot, and 40-pin HAT-compatible GPIO.



February 2, 2015 - The official Raspberry Pi blog announced the Raspberry Pi 2. Looking like a B+ model, it has a 900 MHz quad-core ARMv7 Cortex-A7 CPU, double the memory (for a total of 1 GB), and full compatibility with the original generation of Raspberry Pis.

May 14, 2015 - The price of the Model B+ dropped from \$35 to \$25, supposedly as a "side effect of production optimizations" from Pi 2 development. Industry observers noted with skepticism, however, that the price drop appeared to be a direct response to CHIP, a lower-priced competitor discontinued in April 2017.

November 26, 2015 - The Raspberry Pi Foundation released the Raspberry Pi Zero, the smallest and cheapest member of the Raspberry Pi family so far, at 65 mm × 30 mm and \$5. The Zero is similar to the A+ model without camera and LCD connectors, while smaller and using less power. It was given away with the Raspberry Pi Magpi No. 40 magazine that was distributed in the UK and US that day - the MagPi was sold at almost all international retailers due to the giveaway.

February 29, 2016 - Raspberry Pi 3 with a quad BCM2837 1.2 GHz 64-bit processor based on ARMv8 Cortex-A53, with built-in BCM43438 802.11n 2.4 GHz Wi-Fi and Bluetooth 4.1 Low

Energy (BLE). Starting with a 32-bit Raspbian version, with a 64-bit version later to come if "there is value in moving to 64-bit mode." In the same announcement, it was said that a new BCM2837-based Compute Module was expected to be introduced a few months later.

February 2016 - The Raspberry Pi Foundation announces that it has sold eight million devices (for all models combined), making it the best-selling British personal computer, ahead of the Amstrad PCW. Sales reached ten million in September 2016.

April 25, 2016 - Raspberry Pi Camera v2.1 announced with 8 Mpixels, in normal and NoIR (can receive IR) versions. The camera uses the Sony IMX219 chip with a resolution of  $3280 \times 2464$ . To make use of the new resolution the software needs to be updated.

October 10, 2016 - NEC Display Solutions announces that select commercial display models to be released in early 2017 will incorporate a Raspberry Pi 3 Computing Module.

October 14, 2016 - The Raspberry Pi Foundation announces their cooperation with NEC Display Solutions. They expect the Raspberry Pi 3 Computing Module to be available to the general public by the end of 2016.

November 25, 2016 - 11 million units sold.



January 16, 2017 - Computing Module 3 and Computing Module 3 Lite are released.

February 28, 2017 - Raspberry Pi Zero W with WiFi and Bluetooth via chip-scale antennas launched.

March 14, 2018 - On Pi Day, Raspberry Pi Foundation introduced Raspberry Pi 3 Model B+ with performance improvements to Raspberry Pi 3B computers, updated version of Broadcom application processor, improved wireless wi-fi and Bluetooth performance, and addition of 5 GHz band.

November 15, 2018 - Raspberry Pi 3 Model A+ released.

January 28, 2019 - Computational Module 3+ (CM3+/Lite, CM3+/8 GB, CM3+/16 GB and CM3+/32 GB) released.

June 24, 2019 - Raspberry Pi 4 Model B released.

December 10, 2019 - 30 million units sold; sales are about 6 million per year.

May 28, 2020 - 8GB Raspberry Pi 4 announced for \$75. The operating system is no longer called "Raspbian" but "Raspberry Pi OS", and an official 64-bit version is now available in beta.

October 19, 2020 - Compute Module 4 release.

November 2, 2020 - Raspberry Pi 400 released. It is a keyboard that incorporates Raspberry Pi 4 into it. The GPIO pins of the Raspberry Pi 4 are accessible.

January 21, 2021 - Raspberry Pi Pico released. It is the first microcontroller-class product from Raspberry Pi. It is based on the RP2040 Microcontroller developed by Raspberry Pi.

## Sales

According to the Raspberry Pi Foundation, over 5 million Raspberry Pis have been sold as of February 2015, making it the best-selling British computer. By November 2016, they had sold 11 million units, and 12.5 million by March 2017, becoming the third best-selling "general purpose computer." By July 2017, sales reached nearly 15 million, rising to 19 million by March 2018. By December 2019, a total of 30 million devices had been sold.

## 1.23 Snowball

The Snowball is a Nano-ITX-factor single-board computer using the NovaThor A9500.

The Tizen Linux-based mobile operating system was ported to the Snowball in early 2012.

Snowball had a public support site at [igloocommunity.org](http://igloocommunity.org), but since support for the board has been withdrawn, the tools are archived on GitHub:

One of the many builds released by Linaro is located here [This is build: 13.05 \(May 2013\)](#). At the link are the binaries that were built, instructions for using the binaries, and instructions for building everything from source.

## 1.24 UD00

UD00 is a family of open source Mini PC compatible with Windows, Android and any Linux Distro.

You can explore both as embedded systems for DIY electronics projects and as low power consumption, fanless computers for everyday use.

The product line involves five single board computers: UD00 QUAD/DUAL (2013), UD00 NEO (2015), UD00 X86 (2016), UD00 BOLT (2019) and UD00 BOLT GEAR (2020).

### UD00 models

There are six types of models, among them are:

- UD00 BOLT GEAR

- 4 cores, up to 3.6 GHz of power

- 2X 64-bit DDR4 sockets with Ecc support up to 32gb 2400 Mt/s

- 2X USB-C ONBOARD, for data transfer, charging and video output

- AMD RADEON™ VEGA GRAPHICS for seamless 3D rendering

- 4K 60FPS VIDEOS ON 4 SCREENS for a realistic viewing experience

- ARDUINO AND TONS OF I/OS

to build robots and hack the world

## -UDOO BOLT

AMD RYZEN Embedded CPU V1605B Quad

Core/Eight Thread @2GHZ (3.6 Boost)

AMD Radeon VEGA 8 Graphics Gpu (8 GPU CU)

Ram Slot 2X SO-DIMM Dual Channel 64-BIT

DDR4 2400 MT/S with ECC support up to 32GB

Mass Storage

32GB EMMC 5.0 High Speed Drive SSD SATA

module slot M.2 Socket key B 2260 (also PCI-E X2

featured) NVME module slot M.2 Socket key M

2280 (PCI-E X4 Gen 3 Interface) SATA 3.0 6

Gbit/S Standard Connector

multimedia

DirectX® 12, OpenCL™, OpenGL®, the Vulkan®

API H.265 Decode & Encode (8-BIT), VP9 Decode

Network

Gigabit Ethernet (RJ-45) Realtek RTL8111G

WIFI/BT Combo Module M.2 socket 1 slot E 2230

key

USB

2x USB 3.0

Type-A USB 2x USB

Type-C

2x USB 3.1 Gen 2 DisplayPort Alternate Mode Usb

Power Delivery (USB-PD) 3.0

Video interface

2x HDMI 1.4 / 2.0A

(CEC) 2x DP Alternative Mode USB Type-C  
OS "Windows and Linux"

-OS X86 II

there are two types (Ultra, ADVANCED PLUS)

CPU

Intel Pentium

N3710

Up to 2.56 GHZ

Intel Celeron

N3160

Up to 2.24 GHZ

Gpu

Intel HD Graphics 405

Up to 700 Mhz

Intel HD Graphics 400 Up to 640 Mhz

ram

8 GB DUAL CHANNEL DDR3L

4 GB DDR3L DUAL CHANNEL

Mass Storage

eMMC disk up to 32 GB soldered  
on board

Standard SATA connector M.2 Key B Card slot

Micro SD

multimedia

HW Video decode: H.265/HEVC,

H264, MPEG2, MVC, VC-1, WMV9, JPEG, VP8

HW Video encode: H.264, MVC, JPEG

Network

Connector slot

Gigabit Ethernet M.2 Key E for optional wireless modules

USB

3 x USB 3.0 type A sockets

Video interface

1x HDMI connector

2x miniDP++

Audio interface

Microphone + headphone connector

headphone connector Combo out S/PDIF header internal

Other Interfaces

Interface

IR LPC - 2 x I2C

- GPIOs

- Touchscreen management signals on expansion connector RTC Battery + Connector Included

Arduino

Arduino Leonardo compatible and compatible with most 5V compatible Arduino Shields.

I/O

Pins

Digital I/O Up to 23 x I/O

Digital (7PWM) Analog I/O Pins 12 x analog input OS (Windows, Linux and android)

-DODO NEO

There are three(full, extended and basic)

CPU

NXP® i.MX 6SoloX application processor with  
one embedded ARM Cortex-A9 core and one  
Cortex-M4 core

Gpu

Integrated 2d/3d graphics controller

ram

1GB of RAM

1GB of RAM

512MB RAM

Network

WI-FI BLUETOOTH 4.0 LOW POWER FAST

ETHERNET

Mass storage

Onboard MicroSD card slot

8-bit SDIO interface\*

USB

1x USB 2.0 Type A ports

1x USB OTG (micro-AB connector)

Video interface

Micro HDMI interface - LVDS + interface

touch (I2C signals)

Analog camera connection supporting 8-bit NTSC  
and PAL parallel camera interface

Audio interface

Audio Transmitter

Audio Transmitter HDMI S/PIDF & I2S\* Audio  
Transmitter



## Other Interfaces

8x PWM SIGNALS\*

3x interface

I2C\* interface

1x SPI\* 6x multiplexable signals\*

Arduino

Arduino-Compatible via standard Arduino Pins layout and compatible with Arduino shields.

OS ("Ubuntu and android")

Power In 1x DC Micro USB 5V 1x DC Power Jack

6-15V 1x RTC Battery Connector

Chapter

2

SoCs

SoCs "System on a chip" is an integrated circuit (also known as a "chip") that integrates all or most of the components of a computer or other electronic system. These components almost always include a central processing unit (CPU), memory, input/output ports, and secondary storage, often alongside other components such as radio modems and a graphics processing unit (GPU)-all on a single substrate or microchip. It can contain digital, analog, mixed-signal, and often radio-frequency signal processing functions (otherwise it is just considered an application processor).

Higher performance SoCs are often paired with dedicated, physically separate secondary memory and storage chips (almost always LPDDR and eUFS or eMMC, respectively), which may be layered on top of the SoC in what is known as a package-in-package (PoP) configuration or be placed close to the SoC. In addition, SoCs can use separate wireless modems.

SoCs contrast with the traditional motherboard-based PC architecture, which separates function-based components and connects them via a central interworking circuit board. Whereas a motherboard houses and

connects detachable or replaceable components, SoCs integrate all these components into a single integrated circuit. An SoC will typically integrate a CPU, graphics and memory interfaces, hard disk and USB connectivity, random access and read-only memories, and secondary storage and/or their controllers into a single die circuit, while a motherboard would connect these modules as discrete components or expansion boards.

An SoC integrates a microcontroller, microprocessor or perhaps multiple processor cores with peripherals such as a GPU, wi-fi and cellular network radio modems and/or one or more coprocessors. Similar to the way a microcontroller integrates a microprocessor with peripheral circuits and memory, an SoC can be seen as integrating a microcontroller with even more advanced peripherals. For an overview of system component integration, see system integration.

Better integrated computer system designs improve performance and reduce power consumption as well as semiconductor die area than multi-chip designs with equivalent functionality. This comes at the cost of reduced component replacement. By definition, SoC designs are fully or nearly fully integrated into different component modules. For these reasons,

there has been a general trend toward tighter component integration in the computer hardware industry, in part due to the influence of SoCs and lessons learned in the mobile and embedded computing markets. SoCs can be seen as part of a larger trend toward embedded computing and hardware acceleration.

SoCs are very common in mobile computing (as in smartphones and tablets) and edge computing markets. They are also commonly used in embedded systems, such as WiFi routers and the internet of things.

Types:

In general, there are four distinct types of SoCs:

- SoCs built around a microcontroller
- SoCs built around a microprocessor, often found in cell phones;
- Specialized application-specific integrated circuit SoCs designed for specific applications that don't fit into the above two categories; and
- Programmable SoCs (PSoCs), where most functionality is fixed, but some functionality is reprogrammable in a manner analogous to a field-programmable gate assembly.

Structure:

An SoC consists of hardware functional units , including microprocessors that execute software code, as well as a communications subsystem to connect, control, direct and interact between these functional modules.

Functional components:

-Processor cores

An SoC must have at least one processor core, but typically an SoC has more than one core. Processor cores can be a microcontroller, microprocessor ( $\mu P$ ), digital signal processor (DSP), or application-specific instruction set processor (ASIP) core. ASIPs have instruction sets customized for an application domain and designed to be more efficient than general-purpose instructions for a specific type of workload. Multiprocessor SoCs have more than one processor core by definition.

Whether single-core, multi-core, or manycore, SoC processor cores typically use RISC instruction set architectures. RISC architectures are advantageous over CISC processors for SoCs because they require less digital logic and therefore less power and area on board, and in the embedded and mobile computing markets, area and power are often highly constrained. In particular, SoC processor cores generally use ARM architecture because it is a soft processor

specified as an IP core and is more power efficient than x86.

## -Memory

SoCs must have semiconductor memory blocks to perform their computation, just like microcontrollers and other embedded systems. Depending on the application, SoC memory can form a memory hierarchy and cache hierarchy. In the mobile computing market, this is common, but in many low-power embedded microcontrollers, this is not necessary. Memory technologies for SoCs include read-only memory (ROM), random access memory (RAM), electrically erasable programmable ROM(EEPROM)and flash memory. As in other computer systems, RAM can be subdivided into relatively faster but more expensive static RAM (SRAM) and slower but cheaper dynamic RAM (DRAM). When an SoC has a cache hierarchy, SRAM will generally be used to implement processor registers and L1 caches of the cores, while DRAM will be used for lower levels of the cache hierarchy, including main memory. "Main memory" can be specific to a single processor (which can be multi-core) when the SoC has multiple processors,in which case it is distributed memory and must be sent via § Intermodule on-chip communication to be accessed by a different

processor. For more discussion of multi-processor memory issues, see cache coherence and memory latency.

### -Interfaces

SoCs include external interfaces, usually for communication protocols. These are often based on industry standards such as USB, FireWire, Ethernet, USOT, SPI, HDMI, I<sup>2</sup>C, etc. These interfaces differ according to the intended application. Wireless networking protocols such as Wi-Fi, Bluetooth, 6LoWPAN and near field communication can also be supported.

When necessary, SoCs include analog interfaces, including analog and digital-to-analog converters, often for signal processing. These may be able to interface with different types of sensors or actuators, including smart transducers. They can interact with application-specific modules or shields. They can be internal to the SoC, as if an analog sensor is embedded in the SoC and its readings must be converted to digital signals for mathematical processing.

### -Digital signal processors

Digital signal processor (DSP) cores are often included in SoCs. They perform signal processing



operations in SoCs for sensors, actuators, data collection, data analysis, and multimedia processing. DSP cores typically feature very long instruction words (VLIW) and single instruction, multiple data instruction set (SIMD) architectures and are therefore highly amenable to exploiting instruction-level parallelism through parallel processing and superscalar execution. DSP cores usually feature application-specific instructions and, as such, are typically application-specific instruction set processors (ASIP). Such application-specific instructions correspond to dedicated hardware functional units that compute these instructions. Typical DSP instructions include multiply-accumulate, Fast Fourier Transform, fused multiply, and convolutions.

#### -Intermodule communication

SoCs comprise many execution units. These units must often send data and instructions back and forth. Because of this, all but the most trivial SoCs require communication subsystems. Originally, as with other microcomputer technologies, data bus architectures were used, but recently designs based on sparse intercom networks known as networks-on-chip (NoC) have gained prominence and are predicted to overtake bus architectures for soc design in the near future.

## -Bus-based communication

Historically, a shared global computer bus typically connected the different components, also called "blocks" of the SoC. A very common bus for SoC communications is ARM's royalty-free AMBA (Advanced Microcontroller Bus Architecture) standard.

Direct memory access drivers route data directly between external interfaces and SoC memory, bypassing the CPU or control unit, thus increasing SoC data throughput. This is similar to some peripheral device drivers in component-based multi-chip module PC architectures.

Computer buses are limited in scalability, supporting only up to tens of cores (multicore) on a single chip. Wire delay is not scalable due to continued miniaturization, system performance does not scale with the number of cores connected, the operating frequency of the SoC must decrease with each additional core connected for power to be sustainable, and long wires consume large amounts of electrical power. These challenges are prohibitive for supporting many-core systems on chip.

## -Network on a chip

In the late 2010s, a trend emerged for SoCs to implement communication subsystems in terms

of a topology rather than bus-based protocols. A trend toward more processor cores in SoCs has caused on-chip communication efficiency to become one of the key factors in determining system performance and overall cost. This has led to the emergence of interconnect networks with router-based packet exchange known as "networks on the chip" (NoCs) to overcome the bottlenecks of bus-based networks.

Networks on the chip have advantages including destination- and application-specific routing, greater energy efficiency, and reduced bus contention. Network-on-chip architectures draw inspiration from communication protocols such as TCP and the Internet protocol suite for on-chip communication, although they typically have fewer network layers. Optimal on-chip networking architectures are a continuing area of much research interest. NoC architectures range from traditional distributed computing network topologies such as torus, hypercube, mesh networks, and tree networks, to scheduling genetic algorithms to randomized algorithms such as random walks with branching and random time to live (TTL).

Many SoC researchers consider NoC architectures to be the future of SoC design because they have been shown to efficiently meet the power and throughput needs of SoC designs.

Current NoC architectures are two-dimensional. 2D IC design has limited floorplanning options as the number of cores in SoCs increases, so as three-dimensional integrated circuits (3DICs) emerge, SoC designers are looking at building three-dimensional on-chip networks known as 3DNoCs.

#### -Design Flow

A system-on-a-chip consists of both the hardware and the software that controls the microcontroller, microprocessor, or digital signal processor cores, peripherals, and interfaces. The design flow of an SoC aims to develop this hardware and software at the same time, also known as architectural co-design.

Most SoCs are developed from prequalified hardware component IP core specifications for the hardware elements and execution units, collectively "blocks," described above, along with software device drivers that can control their operation. Of particular importance are the protocol stacks that drive industry standard interfaces such as USB. The hardware blocks are assembled using computer-aided design tools, specifically electronic design automation tools; the software modules are integrated using an integrated development environment that includes the software.

SoCs components are also often designed in high-level programming languages such as C++, MATLAB, or SystemC and converted into RTL designs using high-level synthesis (HLS) tools such as C to HDL or flow to HDL. HLS products called "algorithmic synthesis" allow designers to use C++ to model and synthesize system, circuit, software, and verification levels all in a high-level language commonly known to computer engineers in a manner independent of the time scales that are typically specified in HDL. Other components can remain in software and be compiled and incorporated into soft-core processors included in the SoC as modules in HDL as IP cores.

Once the SoC architecture is defined, any new hardware elements are written in an abstract hardware description language called RTL (Register Transfer Level) that defines the circuit behavior or synthesized in RTL from a high-level language through high-level synthesis. These elements are connected in a hardware description language to create the complete soc design. The logic specified to connect these components and convert between possibly different interfaces provided by different vendors is called "glue logic."

-Design verification

The chips are checked for validation correctness before they are sent to a semiconductor foundry. This process is called functional verification and accounts for a significant portion of the time and energy spent in the chip design lifecycle, often referred to as 70%. With the increasing complexity of chips, hardware verification languages such as SystemVerilog, SystemC, etc. are being used. Bugs found in the verification phase are reported to the designer.

Traditionally, engineers employ simulation acceleration, emulation, or prototyping on reprogrammable hardware to verify and debug hardware and software for SoC designs before the design is finalized, known as tape-out. Field-programmable gate arrays (FPGAs) are favored for prototyping SoCs because FPGA prototypes are reprogrammable, allow debugging, and are more flexible than application-specific integrated circuits (ASICs).

With high capacity and fast compile times, acceleration and simulation emulation are powerful technologies that provide wide visibility into systems. Both technologies, however, operate slowly, on the order of MHz, which can be significantly slower "up to 100 times slower" than the operating frequency of the SoC. The



acceleration and emulation boxes are also very large and expensive at over \$1 million.

In parallel, the hardware elements are grouped together and passed through a logic synthesis process, during which performance constraints such as operating frequency and expected signal delays are applied. This generates an output known as a netlist describing the design as a physical circuit and its interconnections. These netlists are combined with the glue logic that connects the components to produce the schematic description of the SoC as a circuit that can be printed on a chip. This process is known as place-and-route and precedes tape-out in the case where SoCs are produced as application-specific integrated circuits (ASICs).

#### -Fabrication

SoC chips are typically fabricated using MOS (metal-oxide-semiconductor) technology. The netlists described above are used as the basis for the physical design flow (site and route) to convert the designers' intent into the SoC design. During this conversion process, the design is analyzed with static-time modeling, simulation, and other tools to ensure that it meets the specified operational parameters, such as frequency, power consumption and dissipation,

functional integrity (as described in the register transfer level code), and electrical integrity.

When all known bugs have been fixed and these have been re-checked and all physical design checks are done, the physical design files describing each layer of the chip are sent to the foundry's mask store where a complete set of glass lithography masks will be etched. These are sent to a wafer fab to create the SoC data before packaging and testing.

SoCs can be manufactured by various technologies, including:

- All Asic custom

- Asic standard cell

- Field Programmable Gate Array (FPGA)

ASICs consume less power and are faster than FPGAs, but they cannot be reprogrammed and are expensive to manufacture. FPGA designs are best suited for lower volume designs, but after enough production units ASICs reduce the total cost of ownership.

SoC designs consume less power and have lower cost and higher reliability than the multi-chip systems they replace. With fewer packages in the system, assembly costs are also reduced.

When it is not feasible to build an SoC for a particular application, an alternative is a system-



in-package (SiP) that comprises a series of chips in a single package. When produced in large volumes, the SoC is more economical than the SiP because its packaging is simpler. Another reason why SiP may be preferred is that the waste heat may be too high in an SoC for a given purpose because the functional components are in close proximity, and in an SiP the heat will dissipate better from different functional modules since they are physically further apart.

Among some types of SoCs we have:

**ARM**

**MIPS**

**x86/x86-64**

## 2.1 ARM

ARM is a family of reduced computer (RISC) architectures for computer processors, configured for various environments. Arm Ltd. develops the architecture and licenses it to other companies, which design their own products that implement one of these architectures-including systems-on-chips (SoC) and systems-on-modules (SoM) that incorporate different components such as memory, interfaces, and radios. It also designs cores that implement this instruction set and licenses these designs to a number of companies that incorporate these core designs into their own products.

There have been several generations of the ARM design. The original ARM1 used a 32-bit internal structure, but had a 26-bit address space that limited it to 64 MB of main memory. This limitation was removed in the ARMv3 series, which has a 32-bit address space, and several additional generations up to ARMv7 remained 32-bit. Released in 2011, the ARMv8-A architecture added support for a 64-bit address space and 64-bit arithmetic with its new 32-bit fixed-length instruction set. Arm Ltd. has also released a number of additional instruction sets for different rules; the "Thumb" extension adds

32-bit and 16-bit instructions for better code density, while Jazelle has added instructions to directly handle Java bytecodes and, more recently, JavaScript. More recent changes include the addition of simultaneous multithreading (SMT) for improved performance or fault tolerance.

Because of their low cost, minimal power consumption, and lower heat generation than their competitors, ARM processors are desirable for lightweight, portable, battery-powered devices - including smartphones, laptops, and tablets, as well as other embedded systems. However, ARM processors are also used for desktops and servers, including the world's fastest supercomputer. With over 180 billion ARM chips produced, as of 2021, ARM is the most widely used instruction set architecture (ISA) and the ISA produced in the largest quantity. Currently, widely used Cortex cores, older "classic" cores and specialized SecurCore variants are available for each to include or exclude optional features.

Acorn chose VLSI Technology as a "silicon partner" because they were a source of custom ROMs and chips for Acorn. Acorn provided the design and VLSI provided the layout and production. The first ARM silicon samples worked properly when they were first received

and tested on April 26, 1985. Known as ARM1, these versions ran at 6 MHz.

The first ARM application was as a second processor for BBC Micro, where it assisted in the development of simulation software to complete the development of the supporting chips (VIDC, IOC, MEMC), and accelerated the CAD software used in arm2 development. Wilson subsequently rewrote BBC BASIC into the arm assembly language. The in-depth knowledge gained from designing the instruction set allowed the code to be very dense, making ARM BBC BASIC an extremely good test for any ARM emulator.

The results of simulations on ARM1 boards led to the final 1986 introduction of the ARM2 design running at 8 MHz, and the 1987 version at 10 to 12 MHz speed. A significant change in the underlying architecture was the addition of a Booth multiplier, whereas previously the multiplication had to be performed in software. In addition, a new fast interrupt reload mode, FIQ for short, allowed registers 8 to 14 to be replaced as part of the interrupt itself. This meant that fiq requests did not have to save their registers, overflow interrupts.

The ARM2 was about seven times the performance of a typical 7 MHz 68000 based system like the Commodore Amiga or Macintosh SE. It was twice as fast as an Intel 80386 running

at 16 MHz, and about the same speed as a VAX-11/784 supermini multi-processor. The only systems that beat it were SUN SPARC and MIPS R2000 RISC-based workstations. In addition, since the CPU was designed for high-speed I/O, it dispensed with many of the support chips seen in these machines, notably, it had no dedicated direct memory access (DMA) controller that was often found in workstations. The graphics system was also simplified based on the same set of underlying assumptions about memory and timing. The result was a dramatically simplified design, offering performance on par with expensive workstations, but at a price point similar to contemporary desktops.

The ARM2 featured a 32-bit data bus, 26-bit address space, and 27-bit 32-bit registers. The ARM2 had a transistor count of only 30,000, compared to Motorola's older 68000 model with about 40,000. Much of this simplicity came from the lack of microcode (which accounts for about a quarter to a third of the 68000) and from (like most CPUs of the day) not including any cache. This simplicity enabled low power consumption but better performance than the Intel 80286.

A successor, ARM3, was produced with a 4 KB cache, which further improved performance. The address bus was extended to 32 bits in ARM6, but program code still had to be within the first 64

MB of memory in 26-bit compatibility mode, due to bits reserved for status flags.

Among the types of companies and technology fabs that are related to ARM are:

-Actions: is a Chinese fabless semiconductor company founded in 2000 and based in Zhuhai, Guangdong province. The company has about 600 employees and designs SoCs for tablets, digital audio players, photo viewers and related products.

### Adoption

S1 MP3 players use chipsets designed by Actions. In 2012, Actions Semiconductor produced the ATM7029, which is an ARM Cortex-A5quad-core based SoC using Vivante Corporations GC1000 GPU. This SoC has been used in the Ainol NOVO10 Hero II tablet and other low-end tablets.

For the second quarter of 2014, Actions was declared the fourth largest supplier of tablet processors to the Chinese market.

At one point, Actions was sued by SigmaTel with SigmaTel prevailing. The findings were that Shares infringed on SigmaTel by directly copying ASICs designed by SigmaTel, which was once the world leader in the ASIC MP3 market. SigmaTel was later sold to Freescale Semiconductor.

-Allwinner: This is a fabless semiconductor company that designs mixed signal systems on a chip (SoC). The company is based in Zhuhai, Guangdong, China. It has a sales and technical support office in Shenzhen, Guangdong, and logistics operations in Hong Kong. Since its founding in 2007, Allwinner has released more than fifteen SoC processors for use in Android-based tablets as well as smartphones, over-the-air OTT boxes, video camera systems, in-car DVRs and in-car media players.

In 2012 and 2013, allwinner was the number one vendor in terms of unit shipments of application processors for Android tablets worldwide. According to DigiTimes, in Q4 2013, Allwinner lost its number one position in terms of unit shipments to the Chinese market to Rockchip. For Q2 2014, Allwinner was reported by DigiTimes as the third largest supplier to the Chinese market, after Rockchip and MediaTek. DigiTimes also projected that Allwinner will drop to the number four position in Q4 2014, being passed by Intel, as shipments

-Ax: marketed collectively by Apple as Apple silicon, are system-on-a-chip (SoC) and single packet processors (SiP) designed by Apple Inc. using primarily ARM architecture. They are the



foundation of the Apple iPhone, iPad, and Apple Watch platforms, and of products such as the HomePod, iPod touch, Apple TV, and AirPods.

Starting in 2021, Apple is in the process of moving away from Intel processors to processors designed by Apple for its Macintosh line of computers. This switch was announced at WWDC 2020 on June 22, 2020, and the first of the ARM-based Macs using the Apple M1 processor were unveiled on November 10, 2020.

Apple outsources the manufacturing of the chips, but fully controls their integration with the company's hardware and software. Johny Srouji is responsible for Apple's silicon design. Apple first used SoCs in the early versions of the iPhone and iPod touch. They combine in one package a single ARM-based processing core (CPU), a graphics processing unit (GPU) and other electronics needed for mobile computing.

The APL0098 (also 8900B or S5L8900) system is a package-on-package (PoP) system-on-a-chip (SoC) that was introduced on June 29, 2007, at the launch of the original iPhone. It includes a 412 MHz single-core ARM11 CPU and a PowerVR MBX Lite GPU. It was manufactured by Samsung in a 90 nm process. The iPhone 3G and the first generation iPod touch also use it.

APL0278 (also S5L8720) is a PoP SoC introduced on September 9, 2008, at the launch



of the second generation iPod touch. It includes a 533 MHz single-core ARM11 CPU and a PowerVR MBX Lite GPU. It was manufactured by Samsung on a 65nm process.

APL0298 (also S5L8920) is a PoP SoC introduced on June 8, 2009, at the launch of the iPhone 3GS. It includes a 600 MHz single-core Cortex-A8 CPU and a PowerVR SGX535 GPU. It was manufactured by Samsung on a 65 nm process.

The APL2298 (also S5L8922) is a 45 nm die shrunk version of the iPhone 3GS SoC and was introduced on September 9, 2009 at the launch of the third generation iPod touch.

Apple's "A" series is a family of SoCs used in certain models of the iPhone, iPad, iPod touch and Apple TV digital media player. They integrate one or more ARM-based processing cores (CPU), a graphics processing unit (GPU), cache memory, and other electronics needed to provide mobile computing functions within a single physical package.

## Apple A4

The Apple A4 is a PoP SoC manufactured by Samsung, the first Apple SoC designed in-house. It combines an ARM Cortex-A8 CPU - also used in Samsung's S5PC110A01 SoC - and a PowerVR SGX 535 graphics processor (GPU), all built on

Samsung's 45-nanometer silicon chip manufacturing process. The design emphasizes energy efficiency. The A4 made its commercial debut in 2010 in Apple's tablet PC, and was later used in the iPhone 4 smartphone, the 4th generation iPod touch, and the 2nd generation Apple TV.

The Cortex-A8 core used in the A4, nicknamed "Hummingbird", is thought to use performance improvements developed by Samsung in collaboration with chip designer Intrinsity, which was later acquired by Apple, it can run at much higher clock rates than other Cortex-A8 designs, but remains fully compatible with the design provided by ARM. The A4 runs at different speeds in different products: 1 GHz in the early iPads, 800 MHz in the iPhone 4 and 4th generation iPod touch, and an undisclosed speed in the 2nd generation Apple TV.

The A4's SGX535 GPU could theoretically push 35 million polygons per second and 500 million pixels per second, although real-world performance may be considerably lower. Other performance improvements include additional L2 cache.

O pacote do processador A4 não contém RAM, mas suporta a instalação do PoP. O iPad de 1ª geração, o iPod touch de 4ª geração e o Apple TV de 2ª geração têm um A4 montado com dois

chips SDRAM DDR de baixa potência de 128 MB (totalizando 256 MB), enquanto o iPhone 4 tem dois pacotes de 256 MB para um total de 512 MB. A RAM está conectada ao processador usando o barramento AMBA 3 AXI de 64 bits de largura da ARM. Para dar largura de banda gráfica alta ao iPad, a largura do barramento de dados RAM é o dobro do usado em dispositivos Apple baseados em ARM11 e ARM9 anteriores.

## Apple A5

The Apple A5 is an SoC manufactured by Samsung that replaced the A4. The chip made its commercial debut with the launch of Apple's iPad 2 tablet in March 2011, followed by its release in the iPhone 4S smartphone later that year.

Compared to the A4, the A5 CPU "can do twice as much work" and the GPU has "up to nine times the graphics performance," according to Apple.

The A5 contains a dual-core ARM Cortex-A9 CPU with ARM's ADVANCED SIMD extension, marketed as NEON, and a dual-core PowerVR SGX543MP2 GPU. This GPU can push between 70 and 80 million polygons/second and has a pixel fill rate of 2 billion pixels/second. The iPad 2's tech spec page says that the A5 is clocked at 1 GHz, although you can adjust its frequency to save battery life. The device clock speed used in the

iPhone 4S is 800 MHz. Like the A4, the A5's process size is 45 nm.

An updated 32 nm version of the A5 processor was used in the third generation Apple TV, the iPod touch (5th generation), the iPad Mini and the new version of the iPad 2 (iPad2.4 version). The chip in the Apple TV has a locked core. Marks on the square package indicate that it is called APL2498, and in software, the chip is called S5L8942. The 32nm variant of the A5 offers about 15% better battery life when browsing the web, 30% better when playing 3D games, and about 20% better battery life when playing video.

In March 2013, Apple released an updated version of the third-generation Apple TV (Rev A, model A1469) containing a smaller, single-core version of the A5 processor. Unlike the other A5 variants, this version of the A5 is not a PoP, with no stacked RAM. The chip is very small, only 6.1×6.2 mm, but since the decrease in size is not due to a decrease in feature size (it is still in a 32 nm manufacturing process), this indicates that this A5 revision is of a new design. Brands says it is called APL7498, and in software, the chip is called S5L8947.

### Apple A5X

The Apple A5X is an SoC announced on March 7, 2012, at the launch of the third generation iPad. It is a high-performance variant of the Apple

A5; Apple claims it has twice the graphics performance of the A5. It was replaced in the fourth generation iPad by the Apple A6X processor.

The A5X has a quad-core graphics unit (PowerVR SGX543MP4) instead of the previous dual-core, as well as a quad-channel memory controller that provides a memory bandwidth of 12.8 GB/s, roughly three times that of the A5. The added graphics cores and extra memory channels add up to a very large die size of 165 mm<sup>2</sup>, for example, twice the size of the Nvidia Tegra 3. This is mainly due to the large PowerVR SGX543MP4 GPU. The clock frequency of the dual Cortex-A9 arm cores has been shown to operate at the same 1 GHz frequency as in A5. The RAM in A5X is separate from the main CPU package.

## Apple A6

The Apple A6 is a PoP SoC introduced on September 12, 2012, at the launch of the iPhone 5, then a year later was inherited by its smaller successor the iPhone 5C. Apple claims that it is up to twice as fast and has up to twice the graphics power compared to its predecessor, the Apple A5. It is 22% smaller and draws less power than the 45 nm A5.

The A6 is said to use an Apple-based custom 1.3 GHz Armv7 CPU called Swift, rather than a

licensed ARM CPU as in previous designs, and a 266 MHz three-core graphics processing unit (GPU). The Swift core in the A6 uses a new tuned instruction set, ARMv7s, featuring some elements of ARM Cortex-A15, such as support for Advanced SIMD v2 and VFPv4. The A6 is manufactured by Samsung in a 32 nm high  $\kappa$  metal gate (HKMG) process.

### Apple A6X

The Apple A6X is an SoC introduced at the launch of the fourth-generation iPad on October 23, 2012. It is a high-performance variant of the Apple A6. Apple claims that the A6X has twice the CPU performance and even twice the graphics performance of its predecessor, the Apple A5X.

Like the A6, this SoC continues to use the dual-core Swift CPU, but has a new quad-core GPU, quad channel memory, and a slightly higher 1.4 GHz CPU clock rate. It uses an integrated quad-core PowerVR SGX 554MP4 graphics processing unit (GPU) running at 300 MHz and a quad-channel memory subsystem. Compared to the A6 the A6X is 30% larger, but is still manufactured by Samsung in a 32 nm metal gate process.

### Apple A7

The Apple A7 is a 64-bit PoP SoC whose first appearance was in the iPhone 5S, which was



introduced on September 10, 2013. The chip would also be used in the iPad Air, iPad Mini 2 and iPad Mini 3. Apple claims that it is up to twice as fast and has up to twice the graphics power compared to its predecessor, the Apple A6. The Apple A7 chip is the first 64-bit chip to be used in a smartphone.

The A7 features a 1.3 Apple 64bit 64-bit ARMv8-A dual-core CPU design, called Cyclone, and an integrated PowerVR G6430 GPU in a four-cluster configuration. The ARMv8-A architecture doubles the number of registers of the A7 compared to the A6. It now has 31 general purpose registers that are each 64 bits wide and 32 floating point/NEON registers that are each 128 bits wide. The A7 is manufactured by Samsung in a 28 nm high  $\kappa$  metal gate (HKMG) process and the chip includes over 1 billion transistors in a die 102 mm<sup>2</sup> in size.

## Apple A8

The Apple A8 is a 64-bit PoP SoC manufactured by TSMC. Its first appearance was in the iPhone 6 and iPhone 6 Plus, which were introduced on September 9, 2014. A year later, it would drive the iPad Mini 4. Apple claims that it has 25% more CPU performance and 50% more graphics performance, while drawing only 50% of the power compared to its predecessor, the Apple A7.

On February 9, 2018, Apple released the HomePod, which is powered by an Apple A8 with 1 GB of RAM.

The A8 features a 1.4 GHz 64bit ARMv8-A dual-core CPU and a custom PowerVR GX6450 GPU integrated in a four-cluster configuration. The GPU has custom cores and compiler. The A8 is manufactured on a 20 nm process by TSMC, which replaced Samsung as the maker of Apple's mobile device processors. It contains 2 billion transistors. Despite being double the number of transistors compared to the A7, its physical size has been reduced by 13% to 89 mm<sup>2</sup> (consistent only with a shrinkage, not known to be a new microarchitecture).

### Apple A8X

The Apple A8X is a 64-bit SoC introduced at the launch of the iPad Air 2 on October 16, 2014. It is a high-performance variant of the Apple A8.

Apple claims that it has 40% more CPU performance and 2.5 times the graphics performance of its predecessor, the Apple A7.

Unlike the A8, this SoC uses a triple-core CPU, a new octa-core GPU, dual-channel memory, and a slightly higher 1.5 GHz CPU clock rate. It uses a custom, custom integrated PowerVR GXA6850 graphics processing unit (GPU) running at 450 MHz and a dual-channel memory subsystem. It



is manufactured by TSMC in their 20 nm manufacturing process, and consists of 3 billion transistors.

### Apple A9

The Apple A9 is a 64-bit ARM-based SoC that first appeared in the iPhone 6S and 6S Plus, which were introduced on September 9, 2015. Apple claims that it has 70% more CPU performance and 90% more graphics performance over its predecessor, the Apple A8. It is dual-sourced, a first for an Apple SoC; it is manufactured by Samsung on its 14 nm FinFET LPE process and by TSMC on its 16 nm FinFET process. It was later included in the first-generation iPhone SE and the iPad (2017). The Apple A9 was the last CPU that Apple manufactured through a contract with Samsung, as all A-series chips thereafter are manufactured by TSMC.

### Apple A9X

The Apple A9X is a 64-bit SoC that was announced on September 9, 2015, and released on November 11, 2015, and first appeared in the iPad Pro. It offers 80% more CPU performance and twice the GPU performance of its predecessor, the Apple A8X. It is manufactured by TSMC using a 16 nm FinFET process.

## Apple A10 Fusion

The Apple A10 Fusion is a 64-bit ARM-based SoC that first appeared in the iPhone 7 and 7 Plus, which were introduced on September 7, 2016. The A10 is also featured in the 2018 iPad, 2019 iPad, and 7th generation iPod Touch. It has a big new ARM. Little quad core design with two high-performance cores, and two smaller, highly efficient cores. It is 40% faster than the A9, with 50% faster graphics. It is manufactured by TSMC on their 16 nm FinFET process.

## Apple A10X Fusion

The Apple A10X Fusion is a 64-bit ARM-based SoC that first appeared in the 10.5" iPad Pro and the second generation 12.9" iPad Pro, which were announced on June 5, 2017. It is a variant of the A10 and Apple claims that it has 30% faster CPU performance and 40% faster GPU performance than its predecessor, the A9X. On September 12, 2017, Apple announced that the Apple TV 4K would be powered by an A10X chip. It is made by TSMC on its 10nm FinFET process.

## Apple A11 Bionic

The Apple A11 Bionic is a 64-bit ARM-based SoC that first appeared in the iPhone 8, iPhone 8 Plus, and iPhone X, which were introduced on September 12, 2017. It has two high-

performance cores, which are 25% faster than the A10 Fusion, and four high-efficiency cores, which are 70% faster than the power-efficient cores in the A10. It is also the first A-series chip to feature Apple's "Neural Engine," which improves artificial intelligence and machine learning processes.

### Apple A12 Bionic

The Apple A12 Bionic is a 64-bit ARM-based SoC that first appeared in the iPhone XS, XS Max and XR, which were introduced on September 12, 2018. It is also inside the 2019 models of the iPad Air and iPad Mini. It has two high-performance cores, which are 15% faster than the A11 Bionic, and four high-efficiency cores, which have 50% less power usage than the power-efficient cores in the A11 Bionic. A12 is manufactured by TSMC using a 7 nm FinFET process, the first to ship in a smartphone. It is also used in the 6th generation Apple TV.

### Apple A12X Bionic

The Apple A12X Bionic is a 64-bit ARM-based SoC that first appeared in the 11.0" iPad Pro and the third-generation 12.9" iPad Pro, which were announced on October 30, 2018. It offers 35% faster single-core and 90% faster multi-core CPU performance than its predecessor, the A10X. It

has four high-performance cores and four high-efficiency cores. The A12X is manufactured by TSMC using a 7 nm FinFET process.

### Apple A12Z Bionic

The Apple A12Z Bionic is a 64-bit ARM-based SoC based on the A12X that first appeared in the fourth generation iPad Pro, which was announced on March 18, 2020. The A12Z is also used in the prototype Developer Transition Kit that helps developers prepare their software for Apple's silicon-based Macs.

### Apple A13 Bionic

The Apple A13 Bionic is a 64-bit ARM-based SoC that first appeared in the iPhone 11, 11 Pro and 11 Pro Max, which were introduced on September 10, 2019. It is also featured in the second-generation iPhone SE, which was introduced on April 15, 2020.

The entire A13 Bionic SoC has a total of 18 cores—a six-core CPU, four-core GPU, and an eight-core Neural Engine processor, which is dedicated to handling onboard machine learning processes; four of the six CPU cores are low-power cores that are dedicated to handling less CPU-intensive operations, such as voice calls, web browsing, and messaging, while two higher-performance cores are used only for more CPU-intensive processes,

such as recording 4K video or playing a video game.

### Apple A14 Bionic

The Apple A14 Bionic is a 64-bit ARM-based SoC that first appeared in the 2020 iPad Air and iPhone 12, released on October 23, 2020. It is the first commercially available 5nm chipset and contains 11.8 billion transistors and a 16-core AI processor. It includes Samsung LPDDR4X DRAM, a 6-core CPU and 4-Core GPU with real-time machine learning capabilities.

-Exynos: is an ARM-based chip series, developed by Samsung Electronics' IDS System LSI division and manufactured by Samsung Electronics' Foundry division. It is a continuation of Samsung's previous S3C, S5L and S5P line of SoCs.

Exynos is different from competing "qualcomm SoCs", but shares similarities with other SoCs offered by MediaTek and HiSilicon (Huawei), particularly noting its identical CPU and GPU configuration for most recent models.

In 2010, Samsung released the Hummingbird S5PC110 (now Exynos 3 Single) in its Samsung Galaxy S smartphone, which featured a licensed ARM Cortex-A8 CPU. This ARM Cortex-A8 was codenamed Hummingbird. It was developed in

partnership with Intrinsity using their FastCore and Fast14 technology.

In early 2011, Samsung first released the Exynos 4210 SoC in its Samsung Galaxy S II smartphonemobile. Driver code for the Exynos 4210 was made available in the Linux kernel and support was added in version 3.2 in November 2011.

On September 29, 2011, Samsung introduced the Exynos 4212 as the successor to the 4210; it features a higher clock frequency and "50% higher 3D 3D graphics performance over the previous generation processor." Built with a 32 nm high power metallic (HKMG) low power process; it promises a "30% lower power level compared to the previous process generation."

On November 30, 2011, Samsung released information about its upcoming SoC with a dual-core ARM Cortex-A15 CPU, which was initially called "Exynos 5250" and was later renamed to Exynos 5 Dual. This SoC has a memory interface that provides 12.8 GB/s memory bandwidth, support for USB 3.0 and SATA 3, can decode full 1080p video at 60 fps along with simultaneous display of WQXGA(2560×1600) resolution on a mobile display as well as 1080p over HDMI. Samsung Exynos 5 Dual was used in a 2015 supercomputer prototype, while the final product



will use a chip intended for servers from another vendor.

On April 26, 2012, Samsung released the Exynos 4 Quad, which powers the Samsung Galaxy S III and Samsung Galaxy Note II. The Exynos 4 Quad SoC uses 20% less power than the SoC in the Samsung Galaxy S II. Samsung also renamed several SoCs, Exynos 3110 to Exynos 3 Single, Exynos 4210 and 4212 to Exynos 4 Dual 45 nm, and Exynos 4 Dual 32 nm and Exynos 5250 to Exynos 5 Dual.

In 2010, Samsung founded a design center in Austin called Samsung's Austin R&D Center (SARC). Samsung hired many former AMD, ex-Intel, ex-ARM and several other industry veterans. SARC develops high-performance, low-power, complex CPU and system IP architectures and designs (coherent memory controller and memory controller). In 2012, Samsung started the development of IP GPU called "S-GPU". After a three-year design cycle, the first SARC custom CPU core called M1 was released in the Exynos 8890 in 2016. In 2017, the San Jose Advanced Computing Lab (ACL) was opened to continue custom IP GPU development. Samsung's custom CPU cores have been named Mongoose for four generations, called M1 through M4, and Exynos SoCs with these cores have never been on par in

power efficiency or performance with their Qualcomm Snapdragon counterparts.

-i.MX:

i.MX is a family of proprietary Freescale Semiconductor microcontrollers (now part of NXP) for multimedia applications based on ARM architecture and focused on low-power consumption. i.MX application processors are SoCs (System-on-Chip) that integrate many processing units into one die, such as the main CPU, a video processing unit, and a graphics processing unit, for example. i.MX products are qualified for the automotive, industrial, and consumer markets. Most of them are guaranteed for a service life of 10 to 15 years.

Many devices use i.MX processors, like Ford Sync, Kobo eReader, Amazon Kindle, Zune (except for Zune HD), Sony Reader, Onyx Boox reader/tablets, SolidRun SOM's (including CuBox), Purism's Librem 5, some Logitech Harmony and Squeeze radiobox remote controls, some Toshiba Gigabeat mp4 players. The i.MX range was formerly known as the "DragonBall MX" family, the fifth generation of DragonBall microcontrollers. i.MX originally stood for "innovative multimedia eXtension". The i.MX products consist of hardware (processors and



development boards) and processor-optimized software.

-HiSiliconK3V3:

DragonBall MX-1 microprocessor (BGA package).

The series was later renamed to i.MX.

Released in 2001/2002, the i.MX / MX-1 series is based on the ARM920T architecture.

i.MX1 = 200 MHz ARM920T

i.MXS = 100 MHz ARM920T

i.MXL = 150-200 MHz ARM920T

i.MX Series 2

The i.MX2x series is a family of processors based on the ARM9 architecture (ARM926EJ-S), designed on the 90 nm CMOS process.

i.MX 21 family

The i.MX21 family is designed for low-power portable devices. It was released in 2003.

i.MX21 = 266 MHz ARM9 platform + CIF VPU (decode/encode) + security

i.MX21S = 266 MHz ARM9 platform + security

i.MX 27 family

The i.MX27 family is designed for video telephony and video surveillance. It was released in 2007.

i.MX27 = ARM9 platform 400 MHz + D1 VPU (decode/encode) + IPU + security

i.MX27L = ARM9 platform 400 MHz + IPU + security

i.MX 25 family

The i.MX25 family was launched in 2009. It especially integrates key security features into the hardware. The high-end member of the family, i.MX258, integrates a 400 MHz ARM9 CPU platform + LCDC controller (LCD) + safety block and supports mDDR-SDRAM at 133 MHz.

i.MX258 (industrial) = 400 MHz ARM9 platform + LCDC (with touch screen support) + security

i.MX257 (consumer/industrial) = 400 MHz ARM9 platform + LCDC (with touch screen support)

i.MX253 (consumer/industrial) = 400 MHz ARM9 platform + LCDC + security (no touch)

i.MX255 (automotive) = 400 MHz ARM9 platform + LCDC (with touch screen support) + security

i.MX251 (automotive) = ARM9 platform 400 MHz + safety

i.MX 23 family

The i.MX233 processor (formerly known as SigmaTel STMP3780 from the STMP37xx family), released in 2009, integrates a Power Management Unit (PMU) and stereo audio codec

within the silicon, thus removing the need for external power management chip and audio codec chip.

i.MX233 (consumer) = 454 MHz ARM9 platform + LCD Controller (with touch screen support) + Pixel Pipeline + security + Power Management Unit + audio codec. Delivered in 128LQFP or 169 BGA packages.

i.MX 28 family

The i.MX28 family was launched in 2010. It especially integrates key security features into the hardware, an ADC and the power management unit. It supports mDDR, LV-DDR2, DDR2-SDRAM at 200 MHz.

i.MX287 (industrial) = 454 MHz ARM9 platform + LCDC (with touch screen support) + security + power management + dual CAN interface + dual Ethernet + L2 Switch

i.MX286 (industrial) = ARM9 platform 454 MHz + LCDC (with touch screen support) + security + power management + dual CAN interface + single Ethernet

i.MX285 (automotive) = ARM9 platform 454 MHz + LCDC (with touch screen support) + security + power management + dual CAN interface

i.MX283 (consumer/industrial) = 454 MHz  
ARM9 platform + LCDC (with touch screen support) + security + power management + single Ethernet

i.MX281 (automotive) = 454 MHz ARM9  
platform + security + power management + dual CAN interface + single Ethernet

i.MX280 (consumer/industrial) = 454 MHz  
ARM9 platform + safety + power management + single Ethernet

i.MX 3 series

The i.MX3x series is a family of processors based on ARM11 architecture (ARM1136J(F)-S mainly), designed on 90nm CMOS process.

i.MX 31 family

The i.MX31 was released in 2005. It integrates a 532 MHz ARM1136JF-S CPU platform (with vector floating point unit, L1 caches and 128KB L2 caches) + Video Processing Unit (VPU) + 3D GPU(OpenGL ES 1.1) + IPU+ security block. Supports mDDR-SDRAM at 133 MHz. 3D and VPU acceleration is provided by PowerVR MBX Lite.

i.MX31 (consumer/industrial/automotive) = 532 MHz ARM1136 platform + VPU + 3D GPU + IPU + security

i.MX31L (consumer/industrial/automotive) =  
ARM1136 532 MHz platform + VPU + IPU +  
security

i.MX 37 family

The i.MX37 processor is designed for portable  
media players. It was released in 2008.

i.MX 37 (consumer) = 532 MHz ARM1176 CPU  
platform + D1 VPU (multiformat D1 decode) +  
IPU + security block

Supports mDDR-SDRAM at 133 MHz.

i.MX 35 family

The i.MX35 family is the replacement for the  
i.MX31. It was released in 2009. The high-end  
member of the family, i.MX357, integrates a 532  
MHz ARM1136J(F)-S CPU platform (with Vector  
Floating Point drive, L1S cache and 128KB L2  
cache) + 2.5D GPU(OpenVG 1.1) + IPU+ security  
block. Supports DDR2-SDRAM at 133 MHz.

i.MX357 (consumer/industrial) = 532 MHz  
ARM1136J(F)-S CPU PLATFORM + 2.5D GPU +  
IPU + security

i.MX353 (consumer/industrial) = 532 MHz  
ARM1136J(F)-S CPU PLATFORM + IPU +  
security

i.MX356 (automotive) = 532 MHz ARM1136J(F)-  
S CPU platform + 2.5D GPU + IPU + safety

i.MX355 (automotive) = 532 MHz ARM1136J(F)-S CPU platform + IPU + safety

i.MX351 (automotive) = i.MX355 without LCD interface

i.MX 5 series

The i.MX5x series is based on the ARM Cortex A8 core. It consists of two families: the i.MX51 family (high-end multimedia devices like smartbook or automotive infotainment) and the i.MX50 family (eReaders). It is designed on 65 nm CMOS process. Imageon technology licensed from Freescale in 2007, and some i.MX5 models include an Imageon Z460 GPU.

i.MX 51 family

The high-end member of the family, i.MX515, integrates an 800 MHz ARM Cortex A8 CPU platform (with NEON coprocessor, Vector Floating Point Unit, L1 caches and 256KB L2 cache) + multi-format HD 720p decode / D1 encode hardware codecs (VPU, Video Processing Unit) + Imageon 3D GPU (OpenGL ES 2.0) + 2.5D GPU (OpenVG 1.1) + IPU + security block. It especially supports DDR2 SDRAM at 200 MHz. The i.MX51 family was released in 2009.

i.MX515 (consumer/industrial) = 800 MHz ARM Cortex A8 platform (600 MHz for industrial) + HD VPU + 3D GPU + 2.5D GPU + IPU + security

i.MX513 (consumer/industrial) = 800 MHz ARM Cortex A8 platform (600 MHz for industrial) + HD VPU + IPU

i.MX512 (consumer/industrial) = 800 MHz ARM Cortex A8 platform (600 MHz for industrial) + IPU

i.MX516 (automotive) = 600 MHz ARM Cortex A8 platform + HD VPU + GPU 3D + GPU 2.5D + IPU + safety block

i.MX514 (automotive) = 600 MHz ARM Cortex A8 platform + GPU 3D + GPU 2.5D + IPU + security block

i.MX 50 family

Free scaling MCIMX507CVM8B

The i.MX508 processor is the result of freescale's collaboration with E Ink. It is dedicated for eReaders. Released in 2010, it integrates the E Ink display controller inside silicon to save both cost and BOM space on the PCB. It especially supports LP-DDR2 SDRAM at 400 MHz.

i.MX507 (consumer) = ARM Cortex A8 platform + E Ink screen controller. It is based on the i.MX508.

i.MX508 (consumer) = 800 MHz ARM Cortex A8 platform + 2.5D GPU + Pixel Pipeline + E Ink display controller.

i.MX 53 family

i.MX535 was announced in June 2010. Shipped since Q1 2011.

i.MX537 (industrial) = 800 MHz ARM Cortex A8 platform + Full HD VPU (1080p decode) + 3D GPU + 2.5D GPU + IPU + security + IEEE1588

i.MX535 (consumer) = 1 GHz ARM Cortex A8 platform + Full HD VPU (1080p decode) + GPU 3D + GPU 2.5D + IPU + security

i.MX536 (automotive) = 800 MHz ARM Cortex A8 platform + Full HD VPU (1080p decode) + 3D GPU + 2.5D GPU + IPU + security

i.MX534 (automotive) = 800 MHz ARM Cortex A8 platform + GPU 3D + GPU 2.5D + IPU + security

Besides these series there are many more modern ones.

-MediaTek: MediaTek was originally a unit of the Taiwanese company, United Microelectronics Corporation (UMC), charged with designing chipsets for home entertainment products. On May 28, 1997, the unit was spun off and incorporated. MediaTek Inc. was listed on the Taiwan Stock Exchange (TSEC) under the code "2454" on July 23, 2001.

The company began designing chipsets for optical drives and later expanded into chips for DVD players, digital TVs, cell phones, smartphones, and tablets. Overall, MediaTek has



had a strong record of gaining market share and displacing competitors after entering new markets.

The company launched a division to design products for mobile devices in 2004. Seven years later, it was receiving orders for more than 500 million mobile system units per year, which included products for smart phones and devices. By providing extensive system engineering assistance, the company enabled many smaller companies and new entrants to enter a mobile phone market that had previously been dominated by large, often vertically integrated corporations that had long been largely entrenched in the telecommunications industry. The mobile chip market quickly became the company's primary growth driver.

At Mobile World Congress 2014, MediaTek introduced its new "Everyday Genius" brand, dubbed the "Super Medium Market," with the vision and goal of making smartphones more affordable to the market.

As of November 2014, over 1500 mobile models responsible for 700 million units were shipped globally in 2014 using MediaTek chips, and the company posted revenue of \$5.3 billion in the first half of 2014, almost as much as in all of 2013. The revenue growth was, however,

partly due to revenue recognition from the MStar acquisition, which went into effect in early 2014.

## GNSS Modules

Global Navigation Satellite System (GNSS) modules.

MT6628(GPS) WLAN 802.11b/g/n, WIFI Direct, Bluetooth 4.0 LE, GPS/QZSS, FM

MT6620(GPS)

MT3339 (2011) (GPS, QZSS, SBAS)

MT337 (GPS)

MT3336 (GPS)

MT3333/MT3332 (2013)

GPS/GLONASS/GALILEO/BEIDOU/QZSS, is the world's first five-in-one multi-GNSS that supports the Beidou navigation satellite system.

MT3329 (GPS)

MT3328 (GPS)

MT3318 (GPS)

## IEEE 802.11

As a result of the merger with Ralink, MediaTek has added wireless network interface controllers for IEEE 802.11 standards and SoCs with MIPS CPUs to its product portfolio.

The RT3883 includes a MIPS 74KEc CPU and an IEEE 802.11n-compliant WNIC.

The RT6856 includes a MIPS 34KEc CPU and an IEEE 802.11ac conformant WNIC.

-Nomadik: is a family of microprocessors for multimedia applications from STMicroelectronics. It is based on the ARM9 ARM architecture and is designed specifically for mobile devices.

On December 12, 2002, STMicroelectronics and Texas Instruments jointly announced an initiative for Open Mobile Application Processor Interfaces (OMAPI) intended for use with 2.5 and 3G cell phones that would be produced during 2003. (This was later merged into a larger initiative and renamed the MIPI alliance.)

Nomadik was STMicroelectronics' implementation of this standard. Nomadik was first introduced on October 7, 2003 at the ceatec show in Tokyo, and later that year Nomadik won the Microprocessor Report Analysts' Choice Award for application processors.

The family was targeted at 2.5G/3G cell phones, personal digital assistants, and other portable wireless products with multimedia capability. In addition, it was suitable for automotive multimedia applications. The best known device using the Nomadik processor was the Nokia N96 which used the STn8815 version of the chip.

When the N96 debuted in 2008, the absence of a GPU was noted.

### Processor family

STn8800 (first version), introduced in 2003. It was based on ARM926EJ-S had a 350Mhz CPU core.

STn8810 Based on ARM926EJ-S, released in 2005 according to PDADB.net this processor was used in Samsung Telecommunications GT-C6625, GT-C6620, SGH-i200 (all running Windows Mobile 6.1) and LG Electronics LG KS10 (running Symbian). It was manufactured on 130 nanometer silicon process and supported VGA-type graphics and 2-4 megapixel cameras.

STn8811 ARM926EJ-S based, released in 2007

STn8815 Based on ARM926EJ-S, released in 2008 with 16KiB data and instruction caches and 128KiB level 2 cache, clocked at 334 MHz. This SoC was used in Nokia 6788 and N96, as well as in Samsung SGH-L870. It was manufactured on 90 nanometer silicon technology.

STn8820 Based on ARM11, released in 2008 with 32KiB data and instruction caches and 256KiB level 2 cache, clocked at 528 MHz. It was manufactured on 65 nanometer silicon technology.

The STn8830 was evidently planned for 45 nanometer silicon technology, but seems to have been cancelled.

-NovaThor: NovaThor was a platform consisting of System on Chips (SoC) and modems for smartphones and tablets developed by ST-Ericsson, a 50/50 joint venture of Ericsson and STMicroelectronics established on February 3, 2009. ST-Ericsson also sold the SoCs (Nova) and modems (Thor) separately. The application processor part of the system was the successor to STMicroelectronics' previous Nomadik line.

In early 2009, when development had already started on a Nomadik SoC called STn8500, it was replaced by ST-Ericsson's NovaThor family and renamed U8500 as the ST-NXP Wireless division was merged into the ST-Ericsson joint venture.

On November 2, 2011, Nokia announced that NovaThor SoCs would power Nokia's future Windows Phone-based smartphones, making a departure from the standard use of Qualcomm Snapdragon SoCs in Windows Phones.

On February 28, 2012, ST-Ericsson announced that they would switch to fully depleted silicon transistors (FD-SOI) for upcoming products to reduce power consumption. As an example, they stated that the L8540 SoC with FD-SOI transistors would consume 35% less power.

On April 23, 2012, the company announced that the development of application processors (such as NovaThor) would be transferred back to STMicroelectronics.

On November 21, 2012, it was announced that ST-Ericsson had joined the Sailfish Alliance, so the NovaThor ModAp platform would support Jolla's Sailfish OS smartphones.

On December 10, 2012, ST-Ericsson announced that STMicroelectronics will leave the joint venture after a transition period making Ericsson the full owner of the Company.

On December 20, 2012, Ericsson announced that it will not purchase the remaining 50% stake that STMicroelectronics held. The future of the Company, therefore, remained uncertain.

On January 30, 2013, ST-Ericsson announced as part of its quarterly results that it had shipped 10.7 million U8500 NovaThor units in the fourth quarter of 2012.

On May 28, 2013, ST-Ericsson announced that it would sell the assets and intellectual property rights for its Global Navigation Satellite System (GNSS) mobile connectivity to Intel for \$90 million.

On August 5, 2013, Ericsson and STMicroelectronics completed the split of ST-Ericsson and NovaThor since an STMicroelectronics product.

## -OMAP:

Developed by Texas Instruments, was a series of image/video processors. They are proprietary systems-on-chips (SoCs) for portable and mobile multimedia applications. OMAP devices typically include a general-purpose ARM architecture processor core, plus one or more specialized coprocessors. Previous OMAP variants commonly featured a variant of Texas Instruments' TMS320 series digital signal processor.

The platform was created after December 12, 2002, when STMicroelectronics and Texas Instruments jointly announced an initiative for open mobile application processor interfaces (OMAPI) intended for use with 2.5 and 3G cell phones that would be produced during 2003. (This was later merged into a larger initiative and renamed the MIPI Alliance.) OMAP was Texas Instruments' implementation of this standard. (The STMicroelectronics implementation was called Nomadik.)

OMAP had some success in the smartphone and tablet market until 2011, when it lost ground to Qualcomm Snapdragon. On September 26, 2012, Texas Instruments announced that it would end its operations in smartphone and tablet-oriented chips and instead focus on embedded



platforms. On November 14, 2012, Texas Instruments announced that it would cut 1,700 jobs due to its shift from mobile to embedded platforms. The latest OMAP5 chips were released in the second quarter of 2013.

The OMAP family consists of three product groups classified by performance and intended application:

High performance application processors  
basic multimedia application processors  
embedded modem and application processors

In addition, there are two main distribution channels, and not all parts are available in both channels. The genesis of the OMAP product line is from partnerships with cell phone vendors, and the main distribution channel involves sales directly to these wireless vendors. Parts developed to meet evolving cellular needs are flexible and powerful enough to support sales through less specialized catalog channels; some OMAP 1 parts, and many OMAP 3 parts, have catalog versions with different sales and support models. Parts that are obsolete from the device vendors' point of view may still be needed to support products developed using catalog parts and distributor-based inventory management.



-Rockchip: is a Chinese semiconductor company headquartered in Fuzhou, Fujian province. Rockchip has been providing SoC products for tablets and PCs, streaming media TV boxes, AI audio and vision, IoT hardware since 2001. It has offices in Shanghai, Beijing, Shenzhen, Hangzhou and Hong Kong. It designs system on chip (SoC) products, using ARM architecture licensed from ARM Holdings for most of its designs.

Rockchip has been ranked as one of the TOP50 Fabless Company IC Suppliers Worldwide. The company has established cooperation with Google, Microsoft, Intel. On May 27, 2014, Intel announced an agreement with Rockchip to adopt Intel architecture for entry-level tablets.

Rockchip is a supplier of SoCs to Chinese white box tablet manufacturers as well as OEM suppliers such as Asus, HP, Samsung and Toshiba.

## Products

Tronsmart MK908, a Rockchip-based quad-core "mini PC," with a microSD card next to it for a size comparison.

## -Featured Products

### RK3399

The RK3399 is Rockchip's flagship SoC, Dual Cortex-A72 and Quad Cortex-A53 and Mali-T860MP4 GPU, providing high computing and

multi-media performance, rich interfaces and peripherals. And the software supports multiple APIs: OpenGL ES 3.2, Vulkan 1.0, OpenCL 1.1/1.2, OpenVX 1.0, AI interfaces support TensorFlow Lite/AndroidNN API.

RK3399 Linux code and hardware code documents are on github and the opensource Wiki site.

## RK3566

The RK3566 is a successor to the RK3288 and significantly outperforms it, with quad core Arm A55 CPUs and an Arm Mali G52 GPU. Boards based on it are expected to go on sale in early 2021 from manufacturers like pine64.

## RK3288

The RK3288 is a high-performance IoT platform, quad-core Cortex-A17 CPU and Mali-T760MP4 GPU, 4K video decoding and 4K display. It is applied to products in various industries, including Vending Machine, Commercial Display, Medical Equipment, Gaming, Intelligent POS, Interactive Printer, Robot and Industrial Computer.

## RK3326 and PX30

RK3326 and PX30 are recently announced in 2018, designed for AI smart solutions. PX30 is a

variant of the RK3326 IoT market, supporting dual VOP. They are with Arm's new generation Cortex-A35 CPU and G31 GPU.

### RK3308

The RK3308 is another newly released chipset targeting smart AI solutions. It is an entry-level chipset aimed at traditional devices. The chip has multiple audio input interfaces and higher power efficiency, with a built-in VAD (Voice Activation Detection).

### RV1108

The announcement of the RV1108 indicated Rockchip's moves into AI/computer vision territory. With the built-in CEVA DSP, the RV1108 powers smart cameras, including 360° video camera, IPC, Drone, Car Camcoder, Sport DV, VR, etc. It has also been deployed for new smart retail and marketing applications with built-in algorithms.

-Qualcomm Snapdragon: Snapdragon is a set of semiconductor chip (SoC) products for mobile devices designed and marketed by Qualcomm Technologies Inc. The cpu (Snapdragon Central Processing Unit) uses the ARM architecture. A single SoC can include multiple CPU cores,an Adreno graphics processing unit (GPU), a

Snapdragon wireless modem, a Hexagon digital signal processor (DSP), a Qualcomm Spectra image signal processor (ISP) and other software and hardware to support a smartphone's global positioning system (GPS), camera, video, audio, gesture recognition and AI acceleration. As such, Qualcomm often refers to Snapdragon as a "mobile platform" (e.g. Snapdragon 865 5G Mobile Platform). Snapdragon semiconductors are embedded in devices on a variety of systems, including Android, Windows Phone, and netbooks. They are also used in cars, wearable devices, and other devices. In addition to processors, the Snapdragon line includes modems, Wi-Fi chips, and mobile charging products.

The Snapdragon QSD8250 was launched in December 2007. It included the first 1 GHz processor for cell phones. Qualcomm introduced its "Krait" microarchitecture in the second generation of Snapdragon SoCs in 2011, allowing each core of the processor to adjust its speed based on the needs of the device. At the 2013 Consumer Electronics Show, Qualcomm introduced the first of the Snapdragon 800 series and renamed earlier models as the 200, 400 and 600 series. Several new iterations have been introduced since then, such as the Snapdragon 805, 810, 615 and 410. Qualcomm rechristened

its modem products under the Snapdragon name in February 2015. Starting in 2018, Asus, HP, and Lenovo began selling laptops with Snapdragon-based CPUs running Windows 10 under the name "Always Connected PCs," marking an entry into the PC market for Qualcomm and the ARM architecture.

The Snapdragon system in chip products typically includes a graphics processing unit (GPU), a global positioning system (GPS), and a cellular modem integrated into a single package. It has software included that operates graphics, video, and picture taking. There are 23 different Snapdragon processors under the 200, 400, 600, 700, and the 800 product families that span from low-end to high-end, respectively, as well as wi-fi and mobile charging products. Some of their components include Adreno graphics processing, Qualcomm Hexagon DSP, and processors using Qualcomm's S4 processor architecture. In addition to smartphones, the 400 series is used in smart watches and the 602A is intended for electronics in cars.

The current Snapdragon naming scheme was implemented after the Snapdragon 800 family was announced at the 2013 Consumer Electronics Show; earlier models were renamed to the 200, 400 or 600 series. A new Snapdragon

600 was also released, which by mid-year was incorporated into most new Android devices. The 400 family is entry-level, the 600 is mass-market or mid-market, and 800 family is for high-end or flagship phones.

The Snapdragon 805 was released in November 2013. The 410, aimed at low-cost phones in developing nations, was announced the following month. In January 2014, Qualcomm introduced a modified version of the Snapdragon 600 called the 602A that is intended for in-car infotainment displays, backup cameras, and other driver assistance products. The quad-core Snapdragons 610 and eight-core 615 were announced in February 2014. The Snapdragon 808 and 810 were announced in April 2014. The Snapdragon 835, announced in November 2017, is the first Qualcomm SOC that is built on a 10 nm architecture. Qualcomm's new flagship chip for 2018, the 845, was announced in December 2017. According to Qualcomm, the 845 is 25-30% faster than the 835.

In February 2015, Qualcomm rebranded its standalone modem products under the Snapdragon name; they were distinguished from SoCs using the "x" designation, such as the X7 or X12 modem. The first Snapdragon modem for 5G networks, the X50, was announced in October 2016. This was followed by the 2GBs X24



modem in a 7 nanometer manufacturing process that was announced in February 2018.

According to CNET, the Windows phones were growing in market share in the US and were highly rated in CNET reviews due to their responsiveness. Snapdragon SoCs are also used in most Windows phones and most phones entering the market in mid-2013. The LG G2 was the first phone to go to market using the Snapdragon 800 in August 2013.

In 2017, the 660 and 630 replaced the 653 and 626 mid-range models and several chips in the 400 product family were revved. In February 2017, Qualcomm introduced the Snapdragon X20, intended for 5G cellular networks, and two new chips for 802.11ax commercial wi-fi networks. That was followed by the addition of the 636 family to 600 products that October, which Qualcomm said would be 40 percent faster than the 630.

In August 2018, the Snapdragon 632, 439 and 429 were released. The new SoC is aimed at intermediate devices like the Moto G6 Play, Huawei Honor 7A and Nokia 5.

In December 2018, Qualcomm announced the 8cx at its Snapdragon Tech Summit 2018. The 8cx is Qualcomm's first SoC designed specifically for the platform, ALWAYS Connected PC (ACPC). Unlike Qualcomm's past ACPC SoCs, which were

just their respective mobile SoCs at higher TDP. Qualcomm also introduced its Snapdragon X50 5G modem, Snapdragon 855 and QTM052 mmWave Antenna Module.

In February 2019, Qualcomm announced its Snapdragon X55 5G modem, QTM525 mmWave Antenna Module, QET6100 envelope tracker, and the new QAT3555 antenna impedance tuner.

In July 2019, Qualcomm announced an update to the Snapdragon 855, the Snapdragon 855+, which is essentially an overclocked version of the 855 with faster CPU and GPU performance.

In December 2019, Qualcomm announced the Snapdragon X52 5G modem alongside the Snapdragon 765 and Snapdragon 865.

In May 2020, Qualcomm announced the Snapdragon 768G mobile platform, which is a direct successor to the Snapdragon 765G and features the same architecture with some major performance improvements.

-Tegra: Tegra is a system of chips (SoC) series developed by Nvidia for mobile devices such as smartphones, personal digital assistants, and mobile Internet devices. Tegra integrates an ARM-architecture central processing unit (CPU), graphics processing unit (GPU), northbridge, southbridge and memory controller into one package. Early Tegra SoCs are designed as



efficient multimedia processors, while newer models emphasize performance for gaming and machine learning applications, without sacrificing power efficiency.

The Tegra APX 2500 was announced on February 12, 2008. The Tegra 6xx product line was unveiled on June 2, 2008, and the APX 2600 was announced in February 2009. The APX chips were designed for smartphones, while the Tegra 600 and 650 chips were intended for smartbooks and mobile Internet devices (MID).

The first product to use Tegra was Microsoft's Zune HD media player in September 2009, followed by the Samsung M1. Microsoft's Kin was the first cell phone to use Tegra; however, the phone did not have an application store, so the power of Tegra did not provide much of an advantage. In September 2008, Nvidia and Opera Software announced that they would produce a version of the Opera 9.5 browser optimized for Tegra on Windows Mobile and Windows CE. At Mobile World Congress 2009, Nvidia introduced its port of Android from Google to Tegra.

On January 7, 2010, Nvidia officially announced and demonstrated its next generation Tegra on a chip system, the Nvidia Tegra 250, at the Consumer Electronics Show 2010. Nvidia primarily supports Android on Tegra 2, but booting other operating systems with ARM

support is possible on devices where the bootloader is accessible. Tegra 2 support for the Ubuntu Linux distribution was also announced on Nvidia's developer forum.

Nvidia announced the first quad-core SoC at the February 2011 Mobile World Congress event in Barcelona. Although the chip is codenamed Kal-El, it is now branded as Tegra 3. Early benchmark results show impressive gains over Tegra 2, and the chip was used in many of the tablets released in the second half of 2011.

In January 2012, Nvidia announced that Audi had selected the Tegra 3 processor for its in-vehicle infotainment systems and digital instrument display. The processor will be integrated into Audi's entire lineup of vehicles worldwide, starting in 2013. The process is ISO 26262 certified.

In summer 2012, Tesla Motors began shipping the all-electric Model S high-performance sedan, which contains two NVIDIA Tegra 3D Visual Computing Modules (VCM). One VCM powers the 17-inch touchscreen infotainment system, and one drives the 12.3-inch digital instrument cluster."

In March 2015, Nvidia announced the Tegra X1, the first SoC to have 1 teraflop graphics performance. At the announcement event, Nvidia

showed Epic Games' "Elemental" demo on a Tegra X1.

On October 20, 2016, Nvidia announced that the Nintendo Switch hybrid gaming console will be powered by Tegra hardware. On March 15, 2017, TechInsights revealed that the Nintendo Switch is powered by a custom Tegra X1 (model T210), with lower clock speeds.

-WonderMedia: WonderMedia is a legendary SoC company based in Taipei, Taiwan. It is a subsidiary of VIA Technologies. It is notable for creating the low-cost processors used in many Chinese Android and Windows CE-based devices. The SoC designs are collectively called the WonderMedia PRIZM platform and are based on reference implementations provided by ARM Holdings.

## 2.2 MIPS

It is a reduced instruction set (RISC) architecture (ISA) developed by MIPS Computer Systems, now MIPS Technologies, based in the United States.

There are several versions of MIPS: including MIPS I, II, III, IV, and V; as well as five releases of MIPS32/64 (for 32-bit and 64-bit implementations, respectively). The first MIPS architectures were 32-bit only; 64-bit versions were developed later. As of April 2017, the current version of MIPS is MIPS32/64 Version 6. MIPS32/64 differs primarily from MIPS I-V by defining the privileged kernel mode system control coprocessor in addition to the user mode architecture.

The MIPS architecture has several optional extensions. MIPS-3D, which is a simple set of floating point SIMD instructions dedicated to common 3D tasks, MDMX (MaDMaX) which is a more extensive simd instruction set using the 64-bit floating point registers, MIPS16e which adds compression to the instruction stream to make programs take up less space, and MIPS MT, which adds multithreading capability.

Computer architecture courses at universities and technical schools often study the MIPS architecture. The architecture greatly influenced later RISC architectures, such as Alpha. In March 2021, MIPS announced that development of the MIPS architecture had ended, as the company is transitioning to RISC-V.

The first version of the MIPS architecture was designed by MIPS Computer Systems for its R2000 microprocessor, the first MIPS implementation. Both MIPS and the R2000 were introduced together in 1985. When MIPS II was introduced, MIPS was renamed MIPS I to distinguish it from the new version.

The R6000 microprocessor (1989) from MIPS Computer Systems was the first implementation of MIPS II. Designed for servers, the R6000 was manufactured and sold by Bipolar Integrated Technology, but was a commercial failure. During the mid-1990s, many new 32-bit MIPS processors for embedded systems were MIPS II implementations because the introduction of the 64-bit MIPS III architecture in 1991 left MIPS II as the newest 32-bit MIPS architecture until MIPS32 was introduced in 1999.

The R4000 microprocessor (1991) from MIPS Computer Systems was the first implementation of MIPS III. It was designed for use in personal

computers, workstations and servers. MIPS Computer Systems aggressively promoted the MIPS architecture and the R4000 by establishing the Advanced Computing Environment (ACE) consortium to advance its Advanced RISC Computing (ARC) standard, which aimed to establish MIPS as the dominant personal computing platform. ARC found little success in personal computers, but the R4000 (and the R4400 derivative) were widely used in workstation and server computers, especially by its largest user, Silicon Graphics. Other uses of the R4000 included high-end embedded systems and supercomputers. MIPS III was eventually implemented by a series of embedded microprocessors. The R4600 (1993) from Quantum Effect Design and its derivatives were widely used in high-end embedded systems and low-end workstations and servers. The R4200 (1994) from MIPS Technologies was designed for embedded systems, laptop and personal computers. A derivative, the R4300i, manufactured by NEC Electronics, was used in the Nintendo 64 game console. The Nintendo 64, along with the PlayStation, were among the highest volume users of MIPS architecture processors in the mid-1990s.

The first implementation of MIPS IV was the MIPS Technologies R8000 microprocessor chipset (1994). The R8000 design began at Silicon Graphics, Inc. and was only used in high-end workstations and servers for scientific and technical applications where high performance on large floating-point workloads was important. Later were the MIPS TECHNOLOGIES R10000 (1996) and the R5000 (1996) and RM7000 (1998) Quantum Effect Devices. The R10000, manufactured and sold by NEC Electronics and Toshiba, and its derivatives were used by NEC, Pyramid Technology, Silicon Graphics, Inc., and Tandem Computers (among others) in workstations, servers, and supercomputers. The R5000 and R7000 have found use in high-end embedded systems, personal computers, and low-end workstations and servers. A derivative of Toshiba's R5000, the R5900, was used in Sony Computer Entertainment's Emotion Engine, which powered its Playstation 2 console.

Announced on October 21, 1996 at the Microprocessor Forum 1996 alongside the MIPS Digital Media Extensions (MDMX), the MIPS V was designed to improve the performance of 3D graphics transformations. In the mid-1990s, a large use of non-embedded MIPS microprocessors were SGI graphics workstations. MIPS V was completed by the integer-only MDMX



extension to provide a complete system for improving the performance of 3D graphics applications. Implementations of MIPS V were never introduced. On May 12, 1997, SGI announced the "H1" ("Beast") and "H2" ("Capitan") microprocessors. The former was to have been the first implementation of MIPS V, and was to be introduced in the first half of 1999. The "H1" and "H2" projects were later combined and were eventually cancelled in 1998. Although there was no MIPS V implementation, MIPS64 Release 1 (1999) was based on MIPS V and retains all of its features as an optional coprocessor 1 (FPU) feature called Paired-Single.

When MIPS Technologies was spun off from Silicon Graphics in 1998, it focused again on the embedded market. Until MIPS V, each successive version was a strict superset of the previous version, but this property was considered a problem, and the architecture definition was changed to define a 32-bit and 64-bit architecture: MIPS32 and MIPS64, both of which were introduced in 1999. MIPS32 is based on MIPS II with some additional features of MIPS III, MIPS IV and MIPS V; MIPS64 is based on MIPS V. NEC, Toshiba and SiByte (later acquired by Broadcom) obtained licenses for MIPS64 as soon as it was announced. Philips, LSI Logic, IDT, Raza Microelectronics, Inc., Cavium, Loongson



Technology and Ingenic Semiconductor have since joined them. Mips32/MIPS64 Release 5 was announced on December 6, 2012. Release 4 was ignored because the number four is seen as bad luck in many Asian cultures.

In December 2018, Wave Computing, the new owner of the MIPS architecture, announced that the MIPS ISA would be open source in a program dubbed the MIPS Open initiative. The program aimed to open access to the latest versions of the 32-bit and 64-bit designs, making them available without any licensing fees or royalties, as well as granting participants licenses to existing MIPS patents.

In March 2019, a version of the architecture was made available under a royalty-free license, but later that year the program was shut down again.

In March 2021, Wave Computing announced that development of the MIPS architecture ceased. The company has joined the RISC-V foundation and future processor designs will be based on the RISC-V architecture.

## Design

MIPS is a modular architecture that supports up to four coprocessors (CP0/1/2/3). In MIPS terminology, CP0 is the System Control Coprocessor (an essential part of the processor

that is implementation-defined in MIPS I-V), CP1 is an optional floating point unit (FPU), and CP2/3 are optional implementation-defined coprocessors (MIPS III removed CP3 and reused its opcodes for other purposes). For example, in the PlayStation video game console, CP2 is the Geometry Transformation Engine (GTE), which accelerates geometry processing in 3D computer graphics.

## Versions

### MIPS I

MIPS is a load/store architecture (also known as register register register architecture); except for the load/store instructions used to access memory, all instructions operate in registers.

## Registers

MIPS I has 32 32-bit general-purpose registers (GPR). The \$0 register is linked to zero and writes are discarded. Register \$31 is the register link. For multiplication of integers and division instructions, which are executed asynchronously from other instructions, a pair of 32-bit registers, HI and LO, are provided. There is a small set of instructions for copying data between the general-purpose registers and the HI/LO registers.

The program counter is 32 bits long. The two low-order bits always contain zero, since the DO MIPS I instructions are 32 bits long and aligned to their natural word boundaries.

## MIPS II

MIPS II removed the load delay slot and added multiple instruction sets. For shared memory multiprocessing, the Synchronize Shared Memory, Load Binding Word, and Store Conditional Word instructions were added. A set of Trap on Condition instructions were added. These instructions caused an exception if the evaluated condition is true. All existing branch instructions were given probable branch versions that executed the instruction in the branch delay slot only if the branch was taken. These instructions improve performance in certain cases by allowing useful instructions to fill the branch delay slot. Double load and store instructions were added for COP1-3. Consistent with other memory access instructions, these loads and stores required the double word to be aligned naturally.

The instruction set for the floating-point coprocessor also had several instructions added to it. An IEEE 754-compliant floating-point square root instruction was added. It supported single and double precision operands. A set of

instructions that converted single and double precision floating point numbers to 32-bit words were added. These complemented the existing conversion instructions, allowing the IEEE rounding mode to be specified by the instruction instead of the Floating Point Register and Status Register.

### MIPS III

MIPS III is a backward-compatible extension of MIPS II that added support for 64-bit memory addressing and integer operations. The 64-bit data type is called doubleword, and MIPS III has extended the general-purpose registers, HI/LO registers and program counter to 64 bits to support it. New instructions were added to load and store doublewords, to perform integer addition, subtraction, multiplication, division, and shift operations on them, and to move doublewords between the gprs and HI/LO registers. Existing instructions originally defined to operate on 32-bit words were redefined, when necessary, to extend the 32-bit results to allow words and double words to be handled identically by most instructions. Among these redefined instructions was Word-Charge. In MIPS III, it extends the words to 64 bits. To

complement Load Word, a version that zero-extends was added.

The inability of the R instruction format to specify the total shift distance for 64-bit shifts (its 5-bit shift quantity field is too narrow to specify shift distance for double words) required MIPS III to provide three 64-bit versions of each MIPS I shift instruction. The first version is a 64-bit version of the original shift instructions, used to specify constant shift distances from 0 to 31 bits. The second version is similar to the first, but adds 32 to the value of the shift quantity field so that shift constant distances of 32-64 bits can be specified. The third version gets the shift distance of the six low-order bits of a GPR.

MIPS III added a supervisor privilege level between the existing kernel and user privilege levels. This feature only affected the implementation-defined System Control Processor (Coprocessor 0).

MIPS III removed the supporting instructions from Coprocessor 3 (CP3) and rehomed their opcodes to the new two-word instructions. The remaining coprocessors obtained instructions to move double words between the coprocessor registers and the GPRs. The floating general

registers (FGRs) were extended to 64 bits and the requirement for instructions to use the even numbered register only was removed. This is incompatible with earlier versions of the architecture; a bit in the floating point control/status register is used to operate the MIPS III floating point unit (FPU) in a mode compatible with MIPS I and II. The floating point control registers have not been extended for compatibility. The only new floating point instructions added were those for copying double words between the CPU and the FPU to convert single and double precision floating point numbers into double word integers.

## MIPS IV

MIPS IV is the fourth version of the architecture. It is a superset of MIPS III and is compatible with all existing versions of MIPS. MIPS IV is designed to mainly improve floating point (FP) performance. To improve operand access, an indexed addressing mode (base + index, both originating from GPRs) was added for FP loads and stores, as well as preview instructions for performing memory preview and specifying cache hints (these supported base + offset and base + index addressing modes).

MIPS IV added several features to improve instruction-level parallelism. To alleviate the

bottleneck caused by a single condition bit, seven bits of condition code were added to the floating-point control and status register, bringing the total to eight. The fp compare and branch instructions were redefined so that they could specify which condition bit was written or read (respectively); and the delay slot between an FP branch reading the condition bit written by a previous fp compare was removed. Support for partial predilection was added in the form of conditional move instructions for GPRs and FPRs; and an implementation could choose to have precise or imprecise exceptions to IEEE 754 traps.

## MIPS32/MIPS64

The first version of MIPS32, based on MIPS II, added conditional moves, pre-throw instructions, and other features of the R4000 and R5000 families of 64-bit processors. The first version of MIPS64 adds a MIPS32 mode to execute 32-bit code. The MUL and MADD (multiply-add) instructions, previously available in some implementations, have been added to the MIPS32 and MIPS64 specifications, as have the cache control instructions.



MIPS32/MIPS64 version 6 in 2014 added the following a new family of non-slot delay branches:

- unconditional branches (BC) and branch-and-link (BALC) with a 26-bit offset,
- zero/non-zero conditional branch with an offset of 21 bits,
- complete set of signed and unsigned conditional branches compare between two registers (e.g. BGTUC) or one register against zero (e.g. BGTZC),
- full set of branch and link set that compares one record against zero (e.g., BGTZALC).

Index jump instructions with no delay slot designed to support large absolute addresses.

16-bit immediate load instructions at bit position 16, 32 or 48, allowing to easily generate large constants.

PC-related load instructions, as well as address generation with large (PC-related) offsets.

bit inversion and byte alignment instructions (previously only available with the DSP extension).

multiply and divide instructions redefined so that they use a single register for their result).

instructions that generate truth values now generate all zeros or all of all, instead of just clearing/setting the 0-bit,



instructions using a truth value now only interpret all zeros as false instead of just looking at the 0-bit.

## microMIPS

The microMIPS32/64 architectures are supersets of the MIPS32 and MIPS64 architectures (respectively) designed to replace the MIPS16e ASE. One disadvantage of MIPS16e is that it requires a mode switch before any of its 16-bit instructions can be processed. microMIPS adds versions of the most commonly used 32-bit instructions that are encoded as 16-bit instructions. This allows programs to intermix 16-bit and 32-bit instructions without having to change modes. microMIPS was introduced along with Version 3 MIPS32/64, and each subsequent version of MIPS32/64 has a corresponding microMIPS32/64 version. A processor can implement either microMIPS32/64 or MIPS32/64 and its corresponding microMIPS32/64 subset. Starting with MIPS32/64 version 6, support for MIPS16e has ended, and microMIPS is the only form of code compression in MIPS.

Where they are used

MIPS processors are used in embedded systems such as home gateways and routers. Originally, MIPS was designed for general-purpose computing. During the 1980s and 1990s, MIPS processors for personal computers, workstations and servers were used by many companies such as Digital Equipment Corporation, MIPS Computer Systems, NEC, Pyramid Technology, SiCortex, Siemens Nixdorf, Silicon Graphic and Tandem Computers.

Historically, video game consoles such as the Nintendo 64, Sony PlayStation, PlayStation 2 and PlayStation Portable used MIPS processors. MIPS processors also used to be popular in supercomputers during the 1990s, but all of these systems fell off the TOP500 list. These uses were supplemented by embedded applications early on, but during the 1990s, MIPS became a major presence in the embedded processor market, and by the 2000s, most MIPS processors were for these applications.

In the mid-1990s, it is estimated that one in every three RISC microprocessors produced was a MIPS processor.

By the late 2010s, MIPS machines were still commonly used in embedded markets, including

automotive router, wireless, LTE modems (primarily via MediaTek) and microcontrollers (e.g., the PIC32M). Most of them have disappeared from the personal, server and application space.

One company using the MIPS architecture is Ingenic Semiconductor, Ingenic Semiconductor is a Chinese semiconductor company based in Beijing, China founded in 2005. They bought licenses to the MIPS architecture instruction sets in 2009 and design CPU-microarchitectures based on them. They also design system on chip products, including their CPUs and semiconductor intellectual property blocks licensed from third parties such as Vivante Corporation, commission integrated circuit fabrication in semiconductor fabrication factories, and sell them.

## 2.3 x86/x86-64

In the 1980s and early 1990s, when the 8088 and 80286 were still in common use, the term x86 generally represented any 8086-compatible CPU. Today, however, x86 generally implies a binary compatibility with the 32-bit instruction set of the 80386 as well. This is because this instruction set has become a sort of lowest common denominator for many modern operating systems, and probably also because the term became common after the introduction of 80386 in 1985.

A few years after the introduction of 8086 and 8088, Intel added some complexity to its naming scheme and terminology as the "iAPX" of the ambitious but ill-fated Intel iAPX 432 processor, which was tested on the more successful 8086 chip family, applied as a kind of system-level prefix. An 8086 system, including coprocessors such as 8087 and 8089, and simpler Intel-specific system chips, was thus described as an iAPX 86 system. There were also the terms iRMX (for operating systems), iSBC (for single-board computers) and iSBX (for multimodule boards based on the 8086 architecture), all together under the Microsystem 80 position. However, this

naming scheme was quite temporary, lasting a few years during the early 1980s.

Although the 8086 was developed primarily for embedded systems and small multi-user or single-user computers, largely in response to the successful Zilog Z80, the 8080, the x86 line soon grew in features and processing power. Today, x86 is ubiquitous in stationary and portable personal computers, and is also used in midrange computers, workstations, servers, and most of the new supercomputer clusters on the TOP500 list. A large amount of software, including a large list of x86 operating systems are using x86-based hardware.

Modern x86 is relatively uncommon in embedded systems, however, and small low-power applications (using tiny batteries) and low-cost microprocessor markets such as home appliances and toys lack a significant x86 presence. Simple 8-bit and 16-bit based architectures are common here, although the x86-compatible VIA C7, VIA Nano, GEODEDA AMD, Athlon Neo and Intel Atom technologies are examples of 32-bit and 64-bit designs used in some relatively low-power, low-cost segments.

There have been several attempts, including by Intel, to end the market dominance of the "inelegant" x86 architecture designed directly

from the first simple 8-bit microprocessors. Examples are the iAPX 432 (a design originally called intel 8800), the Intel 960, Intel 860, and the Intel/Hewlett-Packard Itanium architecture. However, the continued refinement of x86 microarchitectures, circuitry and semiconductor manufacturing would make it difficult to replace x86 in many segments. AMD's 64-bit extension of x86 (which Intel eventually responded to with a compatible design) and the scalability of x86 chips in the form of modern multi-core CPUs is underlining x86 as an example of how continued refinement of established industry standards can withstand competition from completely new architectures.

During execution, today's x86 processors employ some extra decoding steps to break down most instructions into smaller pieces called micro-operations. These are then handed over to a control unit that buffers and schedules them in accordance with x86-semantics so that they can be executed, partly in parallel, by one of several (more or less specialized) execution units. These modern x86 designs are therefore pipelined, superscalar, and also capable of out-of-order and speculative execution (via branch prediction, register renaming and memory dependency prediction), which means that they can execute multiple x86 instructions (partial or complete)

simultaneously, and not necessarily in the same order as given in the instruction stream. Some Intel CPUs (Xeon Foster MP, some Pentium 4, and some Nehalem and later Intel Core processors) and AMD CPUs (from Zen on) are also capable of simultaneous multi-threading with two threads per core (Xeon Phi has four threads per core). Some Intel CPUs support transactional memory (TSX).