

Arquitetura de Computadores I
3ª série de problemas
23.11.2015

1. Dispõe-se de um multiplicador série, análogo ao apresentado nas aulas, para inteiros *unsigned* representados em 4-bits. Pretende-se utilizá-lo para multiplicar 1010 por 1001.
 - a. Preencha a tabela indicando o valor dos registos a cada passo da execução do algoritmo de multiplicação e fazendo a respetiva descrição (shift left, shift right, add / no add).
 - b. Que alterações teria de introduzir no desenho do multiplicador para multiplicar valores em complemento para 2 utilizando o algoritmo de Booth? Assuma o mesmo conjunto de bits para o multiplicando e o multiplicador, mas representando agora valores em complemento para 2, e preencha de novo a tabela com a indicação dos vários passos do algoritmo de Booth.
 - c. Que modificações teria de introduzir no algoritmo de Booth e no esquema do multiplicador para poder utilizá-lo para efetuar multiplicações tanto *signed* como *unsigned*?

a) Unsigned

Produto	Multiplicando	Multiplicador	Descrição	Step
0000 0000	0000 1010	1001	Valores Iniciais	Step 0
				Step 1
				Step 2
				Step 3
				Step 4
				Step 5
				Step 6
				Step 7
				Step 8
				Step 9
				Step 10
				Step 11
				Step 12
				Step 13
				Step 14
				Step 15

b) Signed

0000 0000	0000 1001	1001	Valores Iniciais	Step 0
				Step 1
				Step 2
				Step 3
				Step 4
				Step 5
				Step 6
				Step 7
				Step 8
				Step 9
				Step 10
				Step 11
				Step 12
				Step 13
				Step 14
				Step 15

2. Pretende-se efetuar a divisão de inteiros unsigned de 4 bits usando um divisor idêntico ao apresentado nas aulas. Preencha a tabela indicando o valor dos registos a cada passo da execução do algoritmo de divisão e fazendo a respetiva descrição (shift left, shift right, sub). O

valor do Divisor é 2 (0010, com 0000 bits à direita para o right shift), o Dividendo é 9 (inicialmente colocado no registo *Resto*).

Quociente	Divisor	Resto	Descrição	Step
0000	0010 0000	0000 1001	Valores Iniciais	Step 0
				Step 1
				Step 2
				Step 3
				Step 4
				Step 5
				Step 6
				Step 7
				Step 8
				Step 9
				Step 10
				Step 11
				Step 12
				Step 13
				Step 14
				Step 15

Virgula Flutuante (representação standard IEEE)

3. a) Qual o valor em decimal do número representado em precisão simples como

1 01111100 0110000000000000000000

- b) Converta o valor para precisão dupla

4. Represente no formato IEEE precisão simples o valor -11/16 (-0.6875)

5. Neste problema usa-se um formato de representação em 8-bits IEEE 754-like, normalisado com 1 *sign bit*, 4 *exponent bits*, e 3 *mantissa bits*. O expoente é codificado em excesso-7. A ordem dos campos no número é (sign, exponent, mantissa). É usado *unbiased rounding to the nearest even*, o modo de arredondamento usado por defeito no standard IEEE.

- a) Codifique os seguintes números neste formato:

(1) 0.1011011_2

(2) 8.0_{10}

- b) Qual o valor em decimal de 1 1001 111

- c) Indique para cada um dos pares de numeros seguintes qual o que representa o maior valor

(1) 0 0100 100 e 0 0100 111

(2) 0 1100 100 e 1 1100 101

6. A e B estão representados no formato IEEE 754 precisão simples.

A = 0 10001000 1100000000000000000000

B = 1 01111101 01000000001000000000001

- a) Determine A+B. Indique também o valor dos bits de guarda e de arredondamento e do sticky bit.
- b) Determine B*A