

Elementos de Lógica Digital - 2015/2

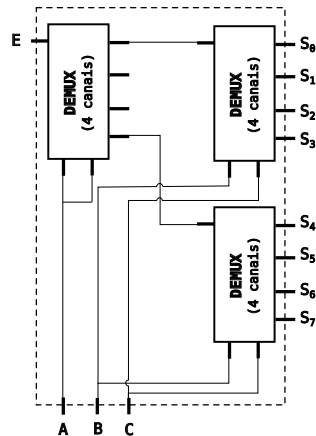
2ª Prova

Professor: Marcos Daniel Baroni

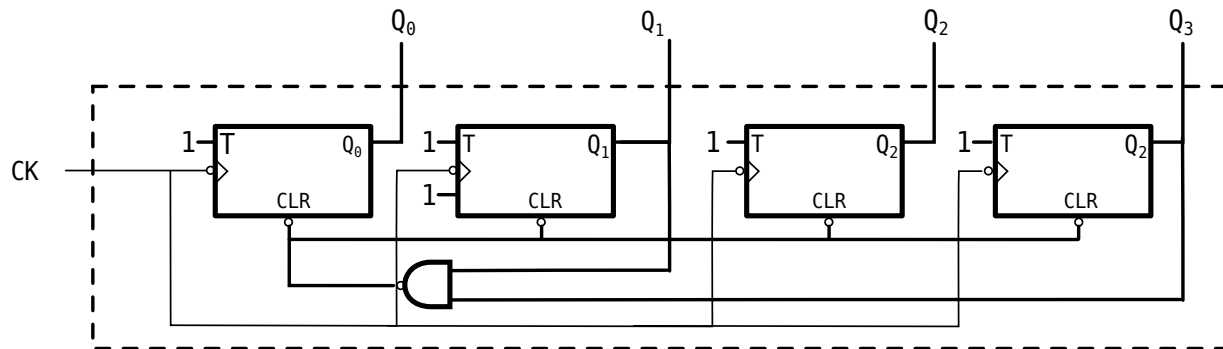
Data: 26/11/2015

Aluno: _____

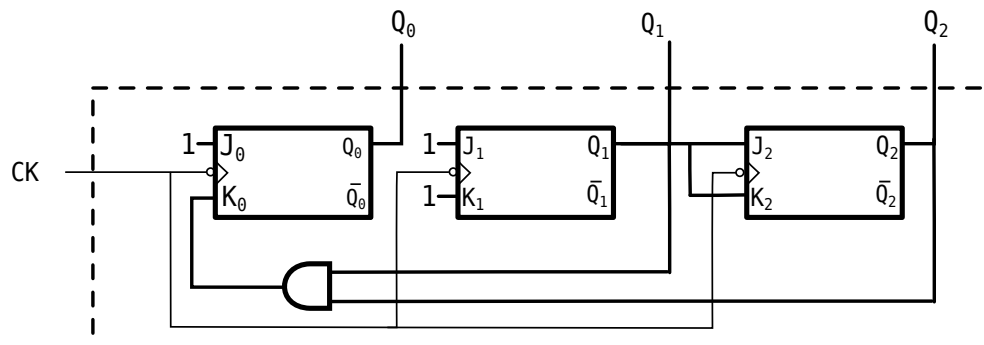
- 1) A partir de três blocos demultiplexadores de 4 canais, projete um demultiplexador de 8 canais. (2.0 pontos)



- 2) Esquematize o circuito interno de um contador assíncrono que conte de 0 a 9. (2.0 pontos)



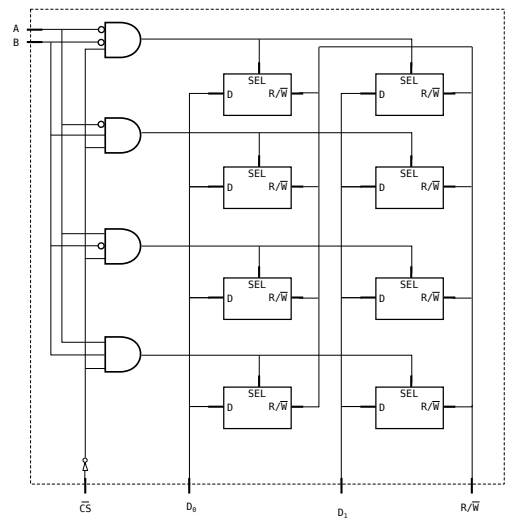
- 3) O contador abaixo realiza a contagem de qual sequência? (considere que o contador inicia a contagem “zerado”) (2.0 pontos)



				Q_1		1	1	1	$Q_1 \cdot Q_2$
Q_2	Q_1	Q_0		J_2	K_2	J_1	K_1	J_0	K_0
0	0	0	(0)	0	0	1	1	1	0
0	1	1	(3)	1	1	1	1	1	0
1	0	1	(5)	0	0	1	1	1	0
1	1	1	(7)	1	1	1	1	1	1
0	0	0	(0)	0	0	1	1	1	0

$$0 \rightarrow 3 \rightarrow 5 \rightarrow 7 \rightarrow 0$$

4) Esquematize o circuito interno de uma memória tipo RAM 4x2 utilizando células básicas de memória. (2.0 ponto)



5) Preencha os atributos de acordo com os modelos de RAM indicados: (2.0 pontos)

	RAM	
	4M x 4	512 x 8
Capacidade total (em bits)	16M	4K
Largura de palavra de dados	4	8
Largura da barra de endereços	22	9
Palavra de endereço inicial	00000 ₁₆	000 ₁₆
Palavra de endereço final	3FFFF ₁₆	1FF ₁₆