## Segundo Trabalho de Elementos de Lógica Digital - 2015/2

10/09/2015

Professor: Marcos Daniel Baroni <marcos.baroni@aluno.ufes.br>

Data de entrega: 12 de novembro de 2015

Regras:

1. O trabalho será feito em dupla;

2. Não será tolerado plágio. Trabalhos copiados serão penalizados com nota zero.

Ferramenta para simulação: Logisim (http://www.cburch.com/logisim/) Material a ser entregue:

- 1. Arquivo de simulação:
  - Enviar por email para marcos.baroni@aluno.ufes.br com arquivo em anexo;
  - O título do email deve estar no formato "ELD: TRAB2: nome1: nome2" (Ex.: "ELD: TRAB2: alanturing: donaldknuth");
  - Apenas **um arquivo** (.circ) será entregue, contendo os circuitos simulados. Os devidos circuitos devem estar separados em blocos, conforme enunciado. Trabalhos fora de padrão serão penalizados.
- 2. Relatório:
  - O relatório poderá em papel ou digital (formato PDF) enviado por email juntamente com o arquivo das simulações. Relatórios em outros formatos (.doc, .xls, etc) não serão aceitos.
  - Podem estar manuscritos, desde que estejam claras e organizadas. A clareza e a organização serão avaliadas;
  - As resoluções devem conter explicações dos passos realizados.

## Simulação 1: Conversão de dado paralelo-série

Projetas os seguintes circuitos:

- 1. Conversor paralelo-série de 4 bits:
  - Deve possuir uma entrada "Enable" para escrita do dado em paralelo;
- 2. Conversor série-paralelo:
- 3. Simulação1:

•

## Simulação 2: Contador de sequência qualquer

Projetar um contador síncrono que conte a sequência: