

AMPLIFICADORES OPERACIONALES

1-1 Características Generales

El Amplificador Operacional (A.O) es un amplificado de tensión integrado con entrada diferencial de uso muy difundido en electrónica, siendo prácticamente el elemento imprescindible para el tratamiento de señales analógicas en forma lineal. Se pueden conseguir en versiones de uso general o universal y algunos otros de usos especiales.

Obviamente para lograr que sea un dispositivo amplificador de tensión de uso general debe cumplir satisfactoriamente con las características del amplificador de tensión o aproximarse suficientemente a ellas.

En la tabla N°1 se ven algunas de los parámetros más importantes sin indicar por ahora los valores numéricos de los mismos.

| Parámetro de valor real en los A.O | Valor ideal |
|----------------------------------------------------------|-------------|
| a) Impedancia de entrada [elevada] | Infinita |
| b) Impedancia de salida [baja] | Cero |
| c) Ganancia de tensión [elevada] | Infinita |
| d) Ancho de banda [elevado] | Infinito |
| e) Tiempo de respuesta [bajo] | Cero |
| f) Nivel de ruido [bajo] | Cero |
| g) Nivel de señal de error [bajo] | Cero |
| h) Excursión de tensión de salida [elevada] | +/- Vcc |
| i) Relación de rechazo de modo común (R.R.C.M) [elevada] | infinita |

Tabla N°1 alguno de los parámetros en los A.O

En base a las características enumeradas y sobretodo teniendo en cuenta el elevado RRMC que debe poseer, se puede deducir, que el (A.O) debe disponer de una entrada diferencial para que de este modo pueda discriminar entre señales de modo común y diferencial. Por lo común trabajan con fuente partida y disponen de una salida referida a masa o a potencial 0 [V]. Su símbolo general se ve en la fig.1

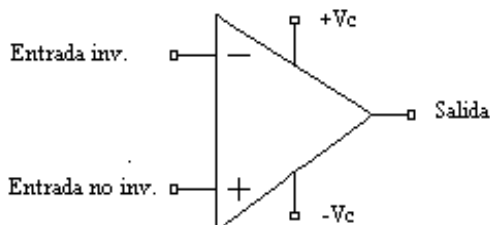


Figura N°1 Símbolo del amplificador operacional

1-2 Estructura interna del Amplificador Operacional

Como se ve en la fig.2 los A:O internamente se puede representar por un diagrama de bloques conformado por cuatro etapas perfectamente identificables y encadenadas una con otra.

Cada una de estas etapas cumple una o varias funciones y contribuyen a establecer las características o los parámetros del A.O.

A continuación se realiza una rápida descripción de cada una de las etapas con los circuitos mas usuales que las conforman y enumerando las características que deben reunir para cumplir las especificaciones del A . O.

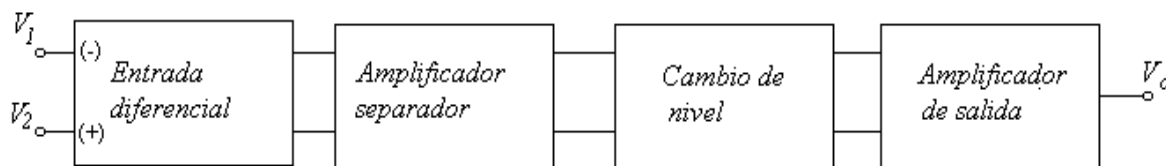


Figura N°2 Diagrama en bloque de un A.O

1-2a Etapa de entrada:

El circuito que se usa en esta etapa es normalmente una configuración diferencial dado que esta permite discriminar entre señales de modo común y señales de modo diferencial. Con el fin de lograr un elevado (RRMC) **Relación de Rechazo de Modo Común** se agrega al circuito diferencial un generador de corriente constante fig.3 el cual por tener una impedancia de salida muy elevada hace que la RRMC mejore bastante al disminuir la ganancia de modo común.

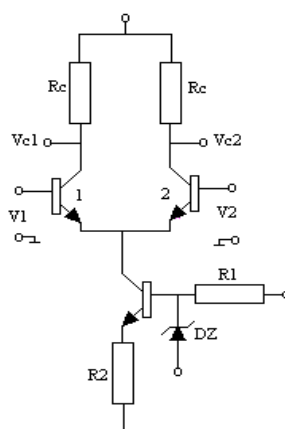


Figura N°3 Etapa de entrada diferencial

En esta etapa se definen en gran medida muchos de los parámetros mas importantes del A.O. como por ejemplo: Impedancia de entrada, RRMC, señales de error, señales de ruido, ancho de banda, etc. Debido a esto se pone énfasis en perfeccionar las características de esta etapa con miras a obtener mejoras en estos parámetros. Con el fin de solucionar estas falencias se recurre a una configuración en la cual se combina la baja capacidad equivalente de entrada del amplificador cascode para mejorar el ancho de banda con el amplificador diferencial para mantener la RRMC. Con esta configuración llamada diferencial-cascode fig.4. se mejora sensiblemente la RRMC recurriendo al uso de fuentes de corriente constante de muy alta impedancia de salida del tipo de fuente espejo de corriente en particular la variante llamada de Willar de mas alta impedancia de salida que la fuente espejo de corriente estándar. Una ventaja adicional es que esta configuración admite mayor tensión de modo común a la entrada sin desplazar de la zona lineal al punto de trabajo del amplificador. Esta configuración es una de las mas usada en la entrada de los (A .O) clásicos, como en el caso del conocido LM 741 en todas sus versiones.

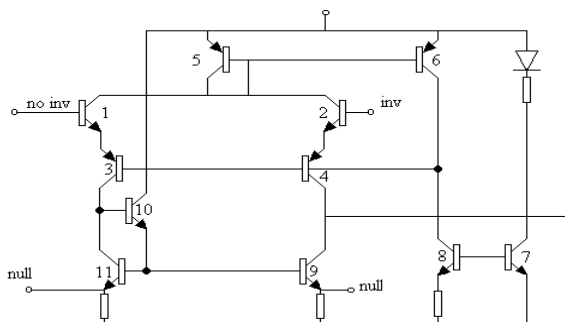


Figura N°4 Etapa de entrada de A.O tipo 741 con diferencial-cascode

En este circuito se puede notar que los transistores Tr 1, 2, 3 y 4 forman el amplificador diferencial-cascodo y que los transistores Tr 7 y 8 constituyen una fuente de espejo de corriente “variante Willar” conectada como fuente de corriente constante en las bases de los Tr 3 y 4 garantizando esto último un elevado (RRMC). Otro elemento importante es el Tr 9 cuya función es la de presentar una carga activa de gran valor resistivo al Tr 4 lo cual implica una elevada ganancia de tensión en esta etapa.

Ligados al sistema de polarización se observan dos terminales de acceso exterior al C.I (null) con los cuales se pueden realizar correcciones de las señales de error presentes en la entrada del A.O. Dicha operación consiste en equilibra las corrientes de colector de los Tr. 3 y 4, de este modo, se ajusta la tensión de las bases de los transistores de entrada lo que a su vez corrige la tensión diferencial entre estas. Esto se realiza generalmente mediante el uso de un potenciómetro ajustable multivuelas (Recomendado en la hoja de datos) de buena precisión conectados a alguna de las fuentes de alimentación del A.O.

La impedancia de entrada de esta configuración es igual a la que presenta el diferencial- Darlington (como se demostrará mas adelante), pero con la ventaja adicional, que la configuración cascodo tiene un buen ancho de banda entre los amplificadores multietapas, lo que permite mejorar sensiblemente el ancho de banda del A.O.

Mas recientemente con el objetivo de mejorar aun mas la impedancia de entrada y disminuir las corrientes de polarización de las entradas del A.O se recurrió al uso de la tecnología FET y CMOS.

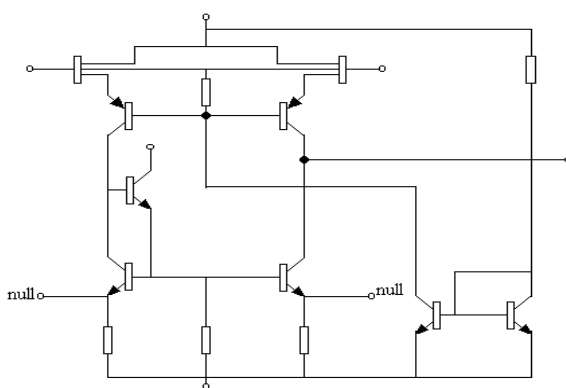


Figura N°5 Etapa de entrada de A.O de la familia BiFet

Esto dió inicio a nuevas familias tecnológicas de A.O actualmente en uso (aparte de los ya conocidos **bipolares**) llamadas **BiFet** y **BiMos**. Estos utilizan en la etapa de entrada transistores FET o MOS (para aprovechar su alta impedancia de entrada y su baja corriente de fuga) y transistores bipolares en el resto del circuito. En las fig.5 y 6 se muestra el circuito de entrada de un A.O de la familia BiFet. Actualmente existen A.O de tecnología solo CMOS en todas sus etapas. Estos A.O mejoran mucho la características mencionadas y además en ellos se destaca fundamentalmente el muy bajo consumo.

1-2b Etapa intermedia

En esta etapa se trata de conseguir una ganancia adicional normalmente de corriente para excitar a la etapa de salida. De esta manera se logra que la etapa de salida no cargue a la de entrada que es amplificadora de tensión. O sea, en otras palabras, se trata de adaptar impedancias mediante la etapa intermedia.

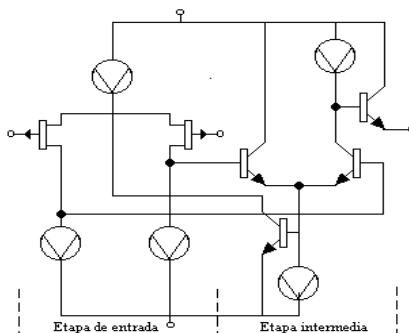


Figura N°6 Etapa de entrada e intermedia de A.O de la familia BiFet LF355 National

Por otra parte para permitir trabajar con tensiones de modo común elevadas la etapa de entrada se polariza con niveles altos de tensión lo que obliga a utilizar también a la etapa intermedia como etapa de cambio de nivel para que la salida se aproxime al 0 [V], con ausencia de señal a la entrada y fuente de alimentación partida simétrica.

Las etapas intermedias pueden estar constituidas por diversos tipos de circuitos. Los mas utilizados son un amplificador diferencial con transistores de polaridad opuesta a los Tr de la entrada para lograr un cambio de nivel de tensión de polarización fig.6 o un amplificador tipo Darlington fig.7 también con transistores de distintas polaridades que la etapa de entrada y con idéntico fin que el anterior. En el caso en que se usa un amplificador diferencial fig. 6 nunca se utilizan más de dos etapas pues los errores de modo común de la primera etapa son interpretados por la segunda etapa como si fueran señales diferenciales.

En el caso del circuito Darlington es utilizado en el A.O tipo 741 y otros Fig. N° 7. En esta figura se puede observar que los transistores 1 y 2 forman el circuito Darlington de polaridad NPN opuesta a la de los transistores 3 y 4 del circuito de entrada para el cambio de nivel. Como este circuito tiene alta impedancia de entrada exige poca corriente de la etapa de entrada y a su vez es capaz de suministrar suficiente corriente de excitación a la etapa de salida puesto ésta es básicamente amplificadora de corriente.

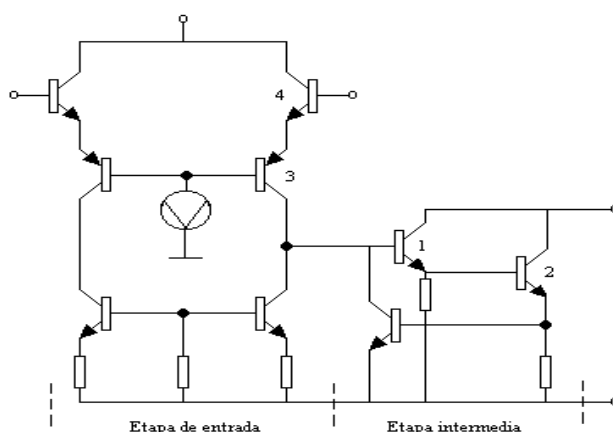


Figura N°7 Etapa de entrada e intermedia de A.O Bipolar tipo LM741

Las etapas de entrada e intermedia son fundamentales para determinar la respuesta en frecuencia del A.O y particularmente su estabilidad en frecuencia mas adelante se estudiará con detenimiento este tema por ser de sumo interés para el diseño con amplificadores operacionales.

1-2c Etapa de salida:

Se trata de un circuito que permita una baja impedancia de salida, puesto que, la impedancia de salida de un amplificador de tensión (como es el A.O) debe ser lo mas baja posible. Por otra parte la impedancia de entrada de este circuito debe ser elevada por que la impedancia de salida de la etapa intermedia es de alto valor (como en el Darlington o el diferencial). Otra característica importante que debe presentar esta etapa es tener suficiente ganancia de corriente como para excitar la carga.

Para lograr estas características señaladas en el párrafo anterior se recurre al uso de dos amplificadores colector común conectados por los emisores con transistores de distintas polaridades o complementarios. Este circuito de la fig N°8 a, es llamado de simetría complementaria clase B y posee todas las características de dos colector común unidos por los emisores. Al tener transistores de distintas polaridades puede trabajar en los dos semiciclos de la señal con tensión de referencia a la salida de 0 [V].

Además en esta configuración no hay circulación de corriente cuando no hay señal presente en la entrada, lo que disminuye el consumo de corriente respecto al caso anterior.

Sin embargo, en el paso o cruce de un transistor a otro existe un intervalo de la señal de entrada de +0,6 [V] o -0,6 [V] necesarios para polarizar el diodo base emisor de los transistores. En este cruce los transistores no

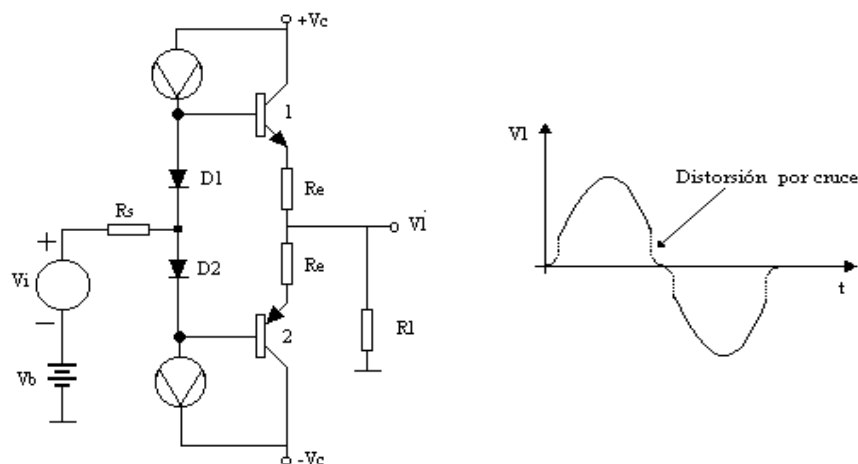


Figura N° 8 a) Etapa de salida de con simetría complementaria. b) Distorsión por cruce

conducen y por lo tanto se produce un recorte en la señal de salida fig N°8 b, efecto que es conocido como distorsión por cruce.

Para eliminar esta distorsión se polariza mediante los diodos D1 y D2 la base de los transistores de modo que se mantengan en un mínimo de conducción cuando no estén excitados con señal en la entrada (polarización clase AB). De este modo cuando un transistor entra en el corte de conducción el otro entra en conducción inmediatamente sin que transite la zona de no conducción.

Se puede tomar como ejemplo de una etapa de salida estándar la del LM741, aunque esta configuración es utilizada casi exclusivamente por todos los A.O bipolares.

En el circuito de la fig. N°9 se puede observar que los transistores 1 y 2 conectados en la configuración colector común forman el amplificador simétrico de la etapa de salida. La polarización clase AB se obtiene por el transistor 3 en lugar de los diodos D1 y D2 del esquema.

Las fuentes de corriente que aparecen en la fig N°9 están implementada mediante la fuente de corriente espejo formada por los transistores 5 y 6. Los transistores 4 y 7 cumplen la función de protección contra cortocircuito de los transistores 1 y 2 respectivamente.

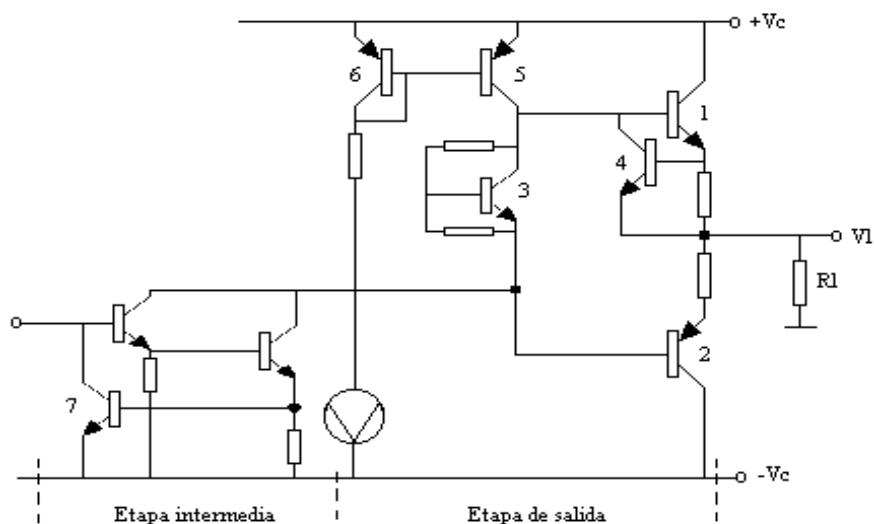


Figura N°9 Etapa de salida de con simetría complementaria sin distorsión por cruce

A continuación y a modo de síntesis se presenta en la fig N° 10, 11, 12 y 13 el esquema interno completo de amplificadores operacionales típicos de cada familia tecnológica.

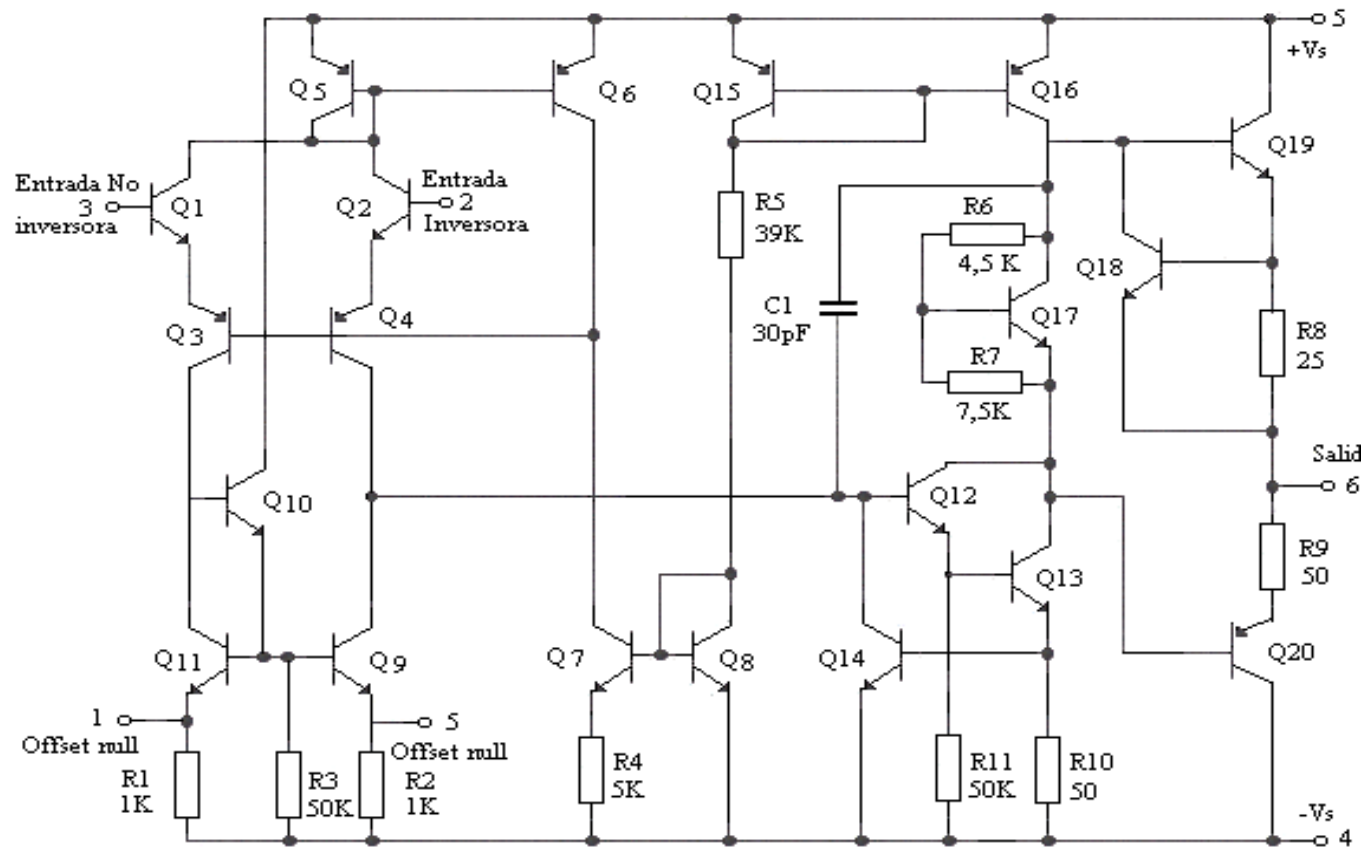


Figura N°10 Circuito interno de un A.O bipolar tipo 741

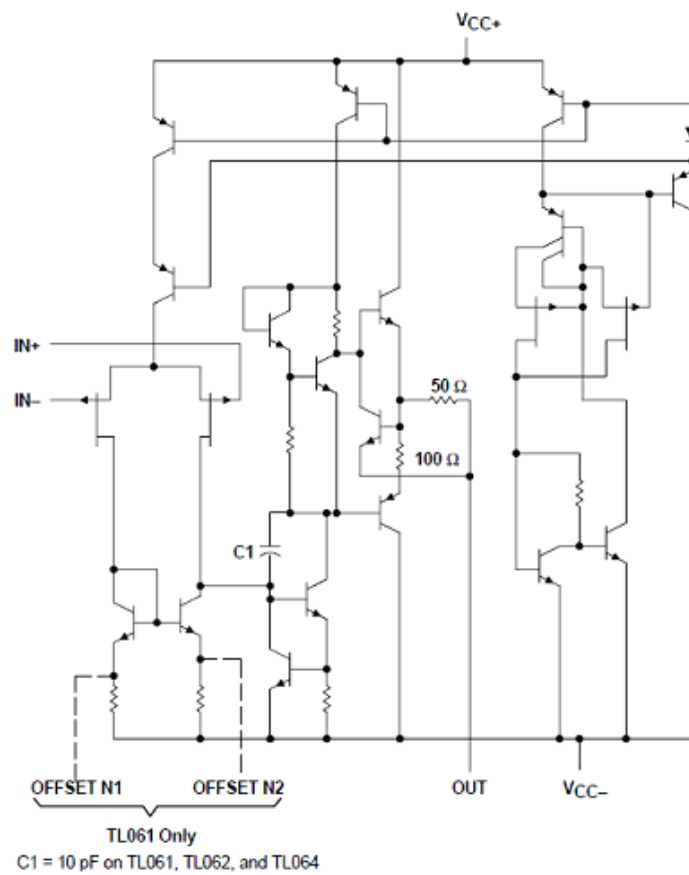


Figura N° 11 Circuito interno de un A.O BI-FET tipo LF155

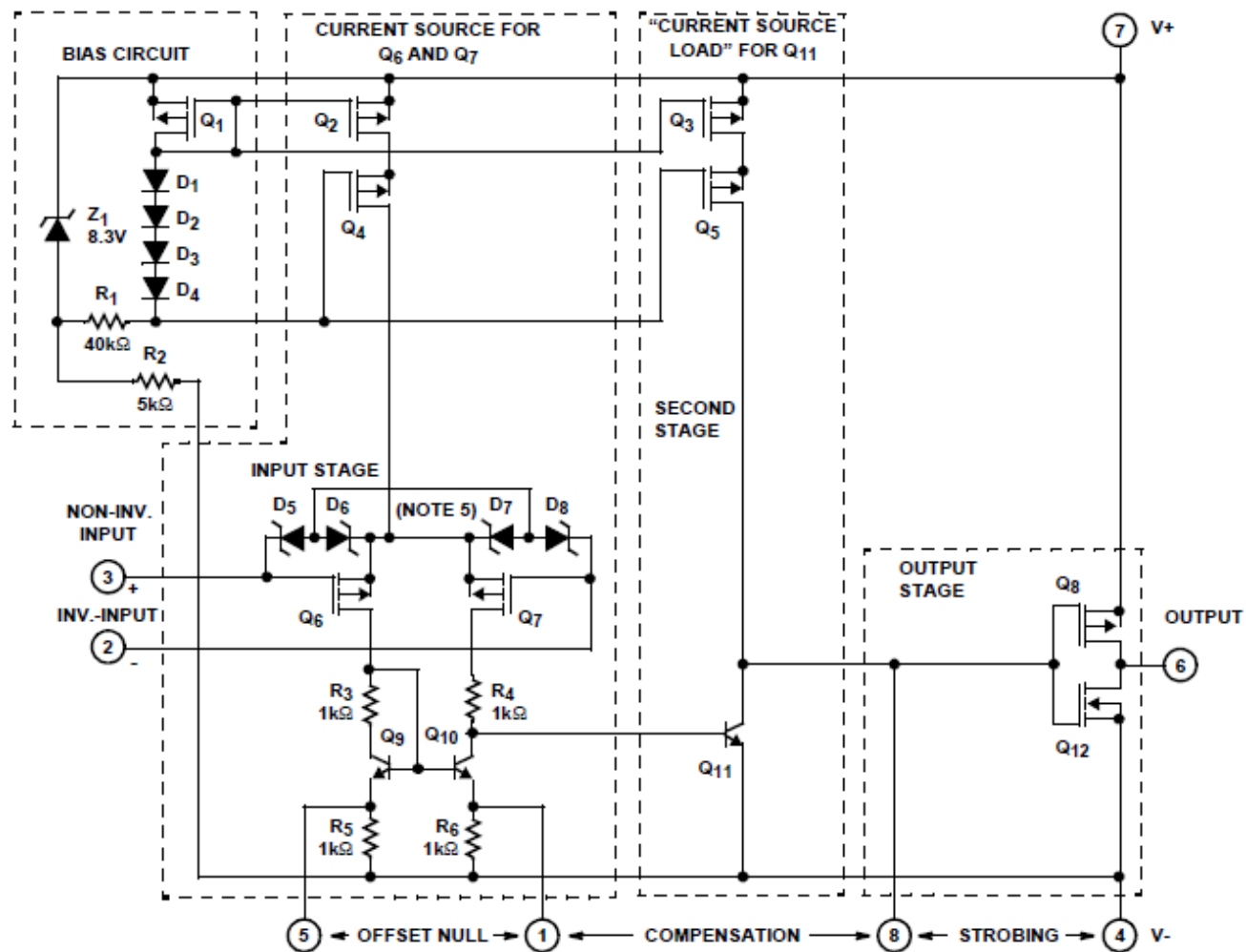


Figura N°12 Circuito interno de un A.O BI-MOS tipo CA3130

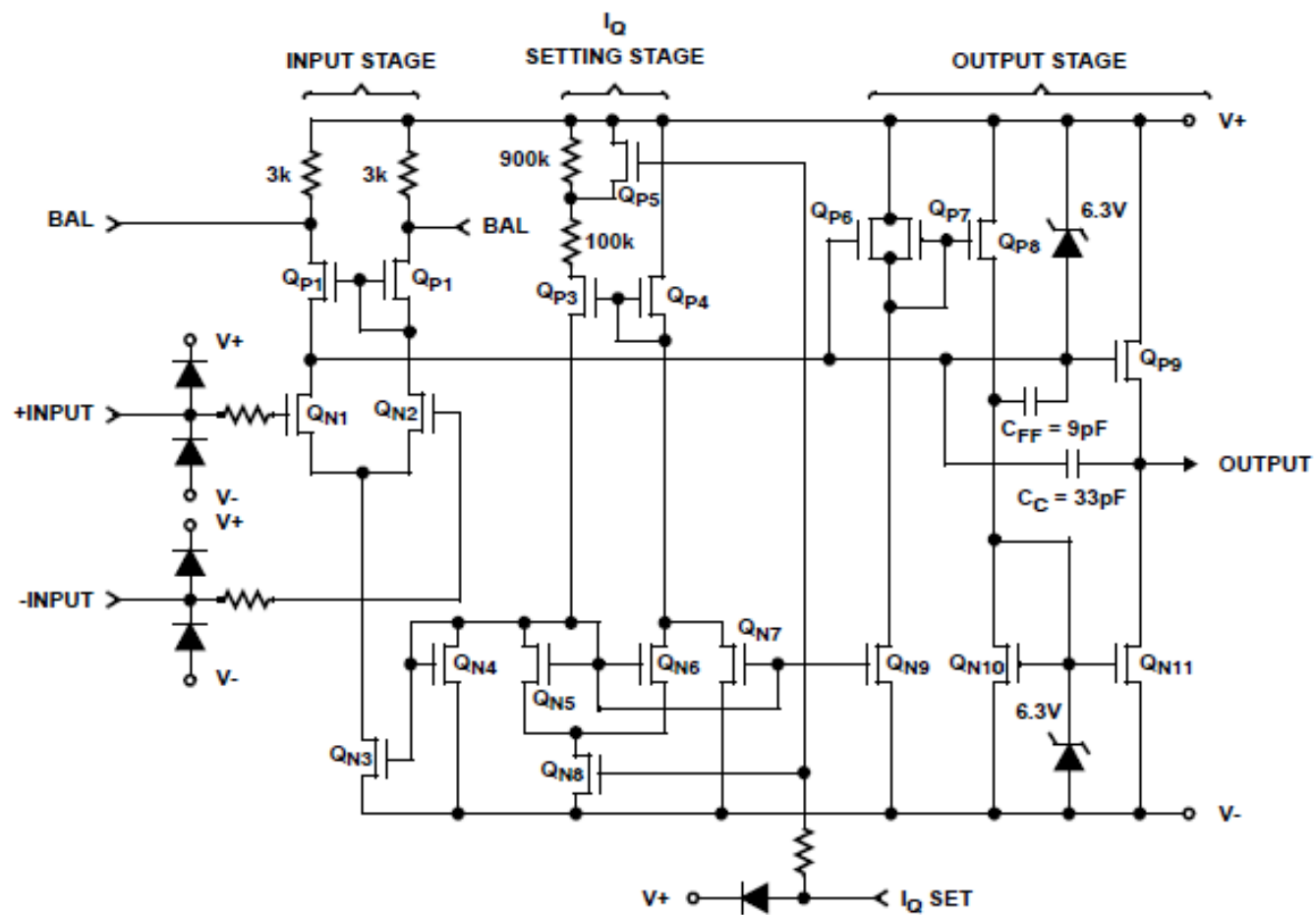


Figura N°13 Circuito interno de un A.O CMOS tipo ICL 7611