

Phase Locked Loop

Ghigi Germán, Rojas Santiago y Vazquez Luis
Universidad Tecnológica Nacional - Facultad Regional Córdoba

Resumen—En este informe se presenta el diseño y mediciones de un lazo enganchado en fase (PLL)

Keywords—PLL, VCO, divisor de frecuencia, realimentación, lazo cerrado.

I. INTRODUCCIÓN

ESTE trabajo tiene como tema central el diseño de una red PLL, con las siguientes especificaciones:

- $f_{IN} = 15\text{KHz}$ a 25KHz
- $\zeta = 0,4$
- $V_{DD} = 12\text{V}$
- Filtro de lazo RC

Deben realizarse las siguientes mediciones:

- Rango de sostén y de captura.
 - Ganancia de lazo.
 - Sobrepasamiento y constantes de tiempo.
- Gráficos

Una red PLL es un circuito que permite que una señal de referencia externa, controle la frecuencia y la fase de un oscilador. En la Fig.1 es presentado un diagrama en bloques.

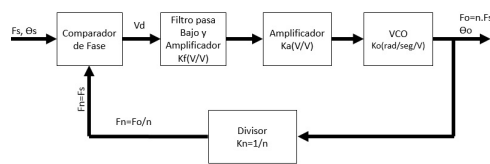


Figura 1. Diagrama en bloques del PLL

En el diagrama pueden verse las partes principales de este sistema de lazo cerrado:

- VCO (Oscilador controlado por tensión)
- Divisor por N.
- Comparador de fase.
- Filtro de lazo

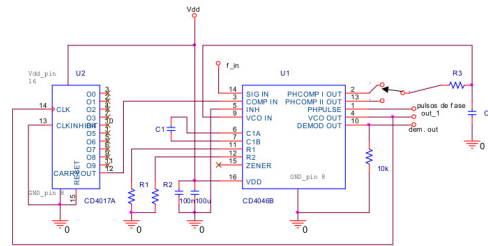


Figura 2. Circuito utilizado

II. DESARROLLO

El esquemático del circuito utilizado en este práctico puede verse en la Fig.2, el cual fue tomado del apunte de la cátedra [1]

Fueron utilizados los CI CD4046 (para el PLL) y el CD4017 (como divisor por 10).

Calculo de C1,R1,R2

Buscando una frecuencia central de 20KHz, aproximamos R1 a 100KΩ, basados en el gráfico de la Fig.3. Basados en la hoja de datos que recomendaba un capacitor C1 de al menos 100pF se optó por poner un capacitor de 82pF en paralelo con uno variable de 20pF a 120pF.

Tomando la relacion de $f_{max}/f_{min} = 25\text{KHz}/15\text{KHz} = 1,666$, de la Fig.4 obtenemos una relacion entre R2 y R1 de entre 0,6 y 0,8.

Se optó por usar un potenciometro de 200k para R2.

Una vez montado el circuito, se procede a calibrar el VCO. Poniendo V_{DD} y V_{SS} en la entrada de señal (pin 14), y midiendo con el osciloscopio la salida del VCO (pin 4), se ajustan correctamente la frecuencia central, minima y maxima deseada variando R1 y R2.

Calculo de R3 y C2

Analizando la función de transferencia del sistema, obtenemos:

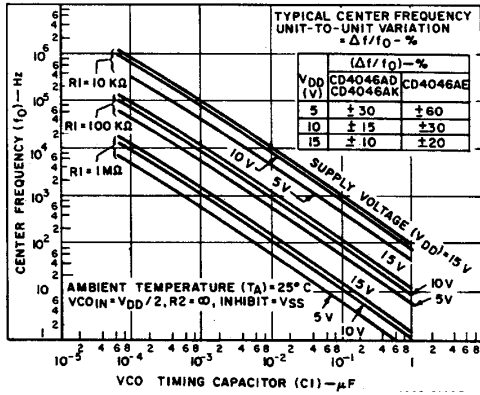


Figura 3. Frecuencia central típica vs C1 [2]

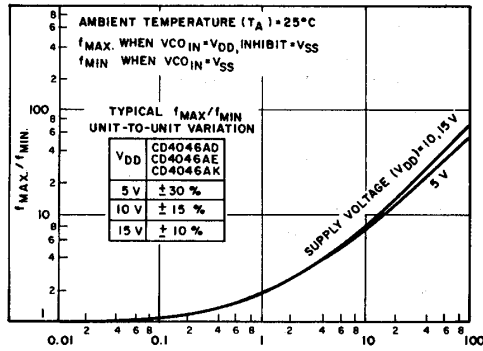


Figura 4. f_{max}/f_{min} típica vs R2/R1 [2]

$$\zeta = \frac{1}{2T} \sqrt{\frac{nT}{K_o K_d}}$$

Despejando $T = R_3 C_2$:

$$R_3 C_2 = T = \frac{n}{4\zeta^2 K_o K_d}$$

Calculando las K_o y K_d :

$$K_d = \frac{\Delta V}{\Delta \theta} = \frac{V_{DD}}{\pi} = \frac{12V}{\pi} = 3,819 \frac{V}{rad}$$

$$K_o = \frac{\Delta \omega}{\Delta V} = \frac{2\pi(f_{max} - f_{min})}{V_{DD}}$$

$$K_o = \frac{2\pi(250KHz - 150KHz)}{12} = 52359,878 \frac{rad}{s.V}$$

Entonces:

$$T = \frac{10}{4(0,4)^2 \times 52359,878 \times 3,819} = 78,14\mu s$$

Fijando un:

$$C_2 = 22nF \Rightarrow R_3 = 3,55K\Omega$$

Luego en el circuito armado, se soldo un potenciometro multivuelta de 4,7KΩ.

III. MEDICIONES

III-A. Rango de sostén y captura:

Rango de Captura	Rango de Sostén
14.98KHz-25.1KHz	13.3KHz-27.4KHz

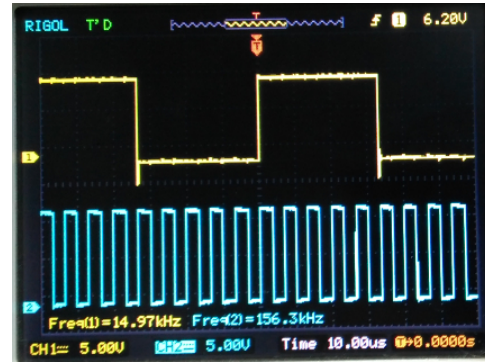


Figura 5. Frecuencia de captura inferior

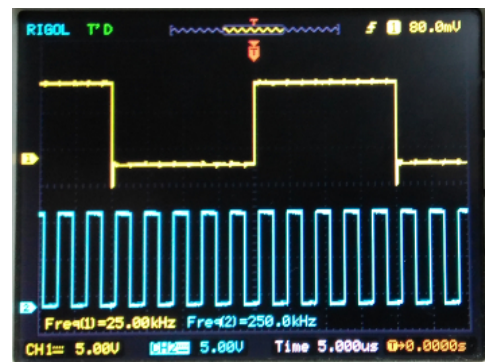


Figura 6. Frecuencia de captura superior

III-B. Ganancia de Lazo:

Para la frecuencia mínima:

$$f_{s(min)} = 14,97 KHz$$

$$\tau_{min} = 7,2\mu s$$

$$T_{min} = 66,8\mu s$$

$$\theta_{min} = \frac{\tau_{min}}{T_{min}} 2\pi = 0,677 rad$$

Para la frecuencia máxima

$$f_{s(max)} = 25 KHz$$

$$\tau_{max} = 16\mu s$$

$$T_{max} = 40\mu s$$

$$\theta_{max} = \frac{\tau_{max}}{T_{max}} 2\pi = 2,513 rad$$

La ganancia de lazo queda determinada por:

$$G_{Lazo} = \frac{K_o K_d}{n} = \frac{\Delta\omega_s}{\Delta\theta}$$

Por ende la ganancia de lazo nos queda

$$G_{Lazo} = \frac{2\pi(25 KHz - 14,97 KHz)}{2,513 rad - 0,677 rad} =$$

$$G_{Lazo} = 343234,8 \left[\frac{rad}{srad} \right]$$

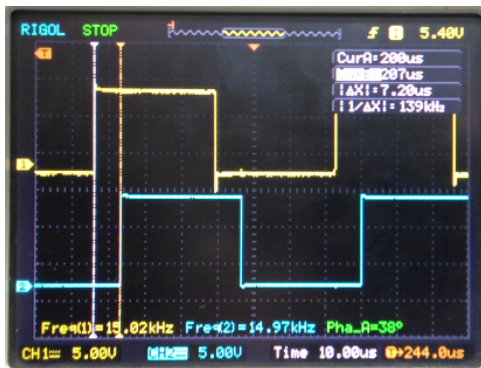


Figura 7. Frecuencia mínima

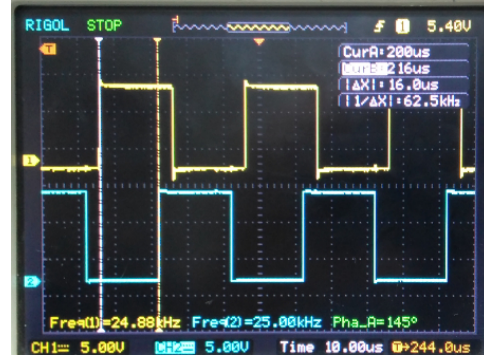


Figura 8. Frecuencia máxima

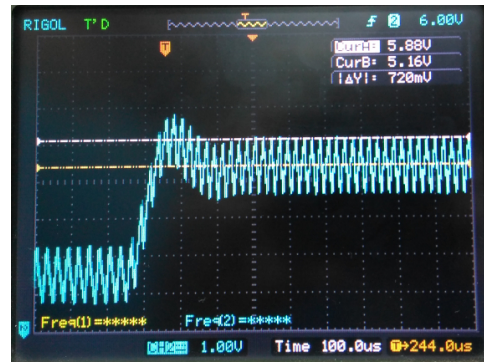


Figura 9. Medición del sobrepasamiento

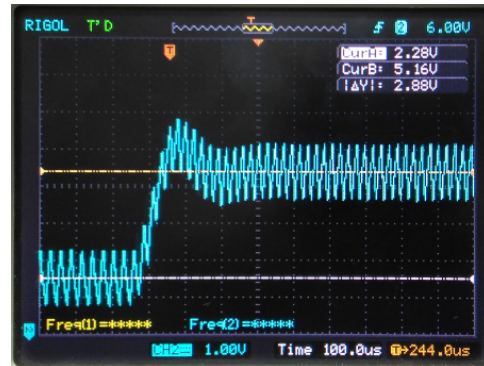


Figura 10. Medición del sobrepasamiento

III-C. Sobrepasamiento y constantes de tiempo:

Para realizar esta medición, se utiliza un generador de funciones y se lo configura para modular FM con una señal cuadrada.

Se busca un $\zeta = 0,4$ lo cual infiere un sobrepasamiento del 25 % [5].

De las Fig. 9 y 10, vemos que el sobrepasamiento es:

$$M_P = \frac{0,72}{2,88} = 0,25$$

Sobrepasamiento: 25 %

IV. CONCLUSIÓN

En el diseño de una red PLL, se debe prestar atención a la correcta calibración del rango del VCO, mediante R1,R2 y C1. Ya que son los 3 elementos que modifican las frecuencias inferior y superior de enganche del lazo. En el circuito armado es mejor que R1 y R2 sean potenciómetros multivueltas de al menos 200K Ω . Ya que C1 y R1 modifican tanto la frecuencia mínima, como la máxima, lo mejor es comenzar calibrando C1 y R1, fijar la frecuencia mínima, y luego ajustar R2. También es recomendable utilizar un potenciómetro multivuelta para R3, la cual mueve la frecuencia de corte del filtro pasa-bajos en la realimentación. Con este potenciómetro controlamos el ζ del sistema, y al ser un potenciómetro multivuelta, logramos acomodar el sobrepasamiento deseado sin tantas complicaciones. Destacamos que los valores calculados difieren de la realidad pero igualmente son útiles para no empezar de cero. Las hojas de datos no son precisas en la información, pero si en que componentes del circuito modifican los parámetros del PLL mencionados anteriormente.

Analizando el circuito realizado en este práctico desde la teoría de control, es posible mejorarlo subiendo el orden del sistema con un filtro que posea dos polos al origen en su función de transferencia. Siendo un PLL de 3er orden de lo mejor, ya que es capaz de seguir una entrada de frecuencia en aceleración. Lo cual en comunicaciones ocurre frecuentemente cuando el receptor o transmisor están en movimiento. Como ejemplo se puede mencionar una antena satelital puesta en el mástil de un barco. [4]

REFERENCIAS

- [1] Rabinovich, Oros, Paz. *Apunte de Lazos Enganchados en Fase*. 2017
- [2] Morgan David K. *CD4046B Phase-Locked Loop: A Versatile Building Block for Micropower Digital and Analog Applications*. Texas Instruments - Application Report SCHA002A. Febrero 2003.
- [3] W. Alan Davis, Krishna Agarwal. *Radio Frequency Circuit Design*. Wiley-Interscience. 2001
- [4] Donald R. Stephens, *Phase-Locked Loops For Wireless Communications - Digital, Analog and Optical Implementations*. Kluwer. 2002
- [5] Ogata Katsuhiko, *Ingeniería de Control Moderna*, 5ed. Pearson. 2010