



Trabajo Práctico de Laboratorio Nº2

Red PLL

Materia: Electrónica Aplicada III

Profesor: Ing. Oros

Integrantes:

Gaido Román 48014

Pesce Nicolás 48781

Socci Nahuel 48012



Parte A

RED PLL DE MULTIPLICACION POR 10

1. Desarrollar e implementar una red PLL que multiplique por 10.

Especificaciones:

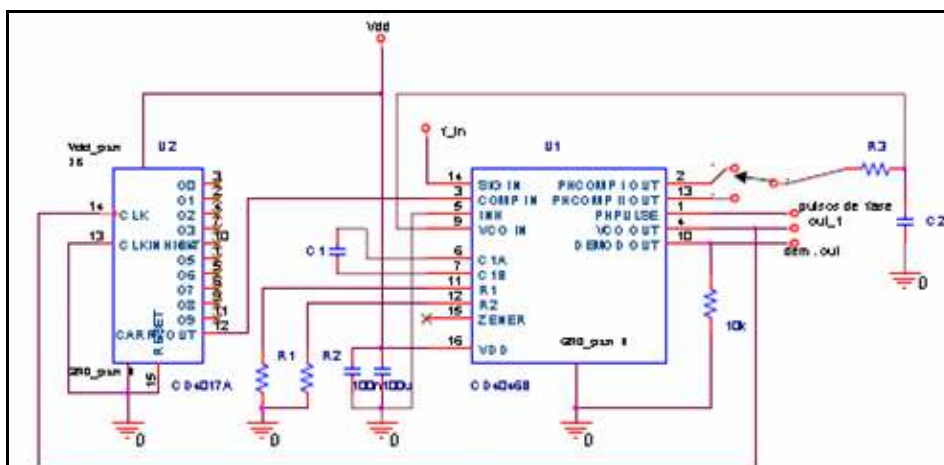
- $f_{IN} = 15 \text{ kHz a } 30 \text{ kHz}$
- $\zeta = 0,4$
- $V_{DD} = 12 \text{ V}$
- Filtro de lazo = RC

2. Efectuar las siguientes mediciones:

1. Medir el rango de sostén y el rango de captura.
2. Medir la ganancia de lazo $\frac{K_d K_0}{N}$
3. Medir M_p , t_p , y T'
4. Con una referencia escalón de frecuencia como entrada del PLL, graficar en la entrada del VCO (pin 9 o 10) $V_{VCO} = f(t)$.

Trazado del Circuito

Se implementó el siguiente circuito. Los valores de los componentes serán calculados a continuación.

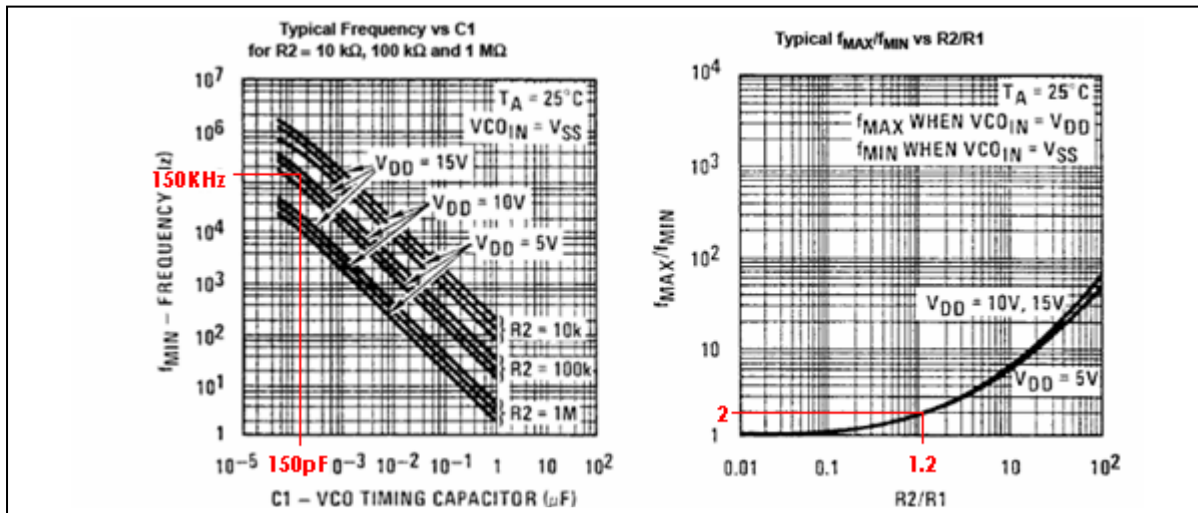




Calculo de Componentes

- **Calculo de R1, R2 y C1**

A partir de los gráficos de la hoja de datos del CD4046, considerando $f_{VCO(min)} = 150KHz$ y $V_{DD} = 12V$



Tomando $R_2 = 100k\Omega \xrightarrow{\text{tabla}} C_1 = 150pF$

$$\frac{f_{\max}}{f_{\min}} = \frac{300kHz}{150kHz} = 2 \xrightarrow{\text{tabla}} \frac{R_2}{R_1} = 1.2 \Rightarrow R_1 = 83.33k\Omega$$

Valores Normalizados

$$R_1 = 82K\Omega$$

$$R_2 = 100K\Omega$$

$$C_1 = 180pF$$

Al momento de implementar, las frecuencias del rango de sosten minima y maxima estaban levemente desplazadas respecto de los valores deseados. Esto se debe a que el valor de C1 medido es de 212pF (superior al valor calculado). Es por eso que debimos ajustar los valores de R1 y R2 manteniendo la relacion $\frac{f_{MAX}}{f_{min}} = 2$, $\frac{R_2}{R_1} = 1.2$. Los valores resultantes son:

$$R_1 = 68K\Omega$$

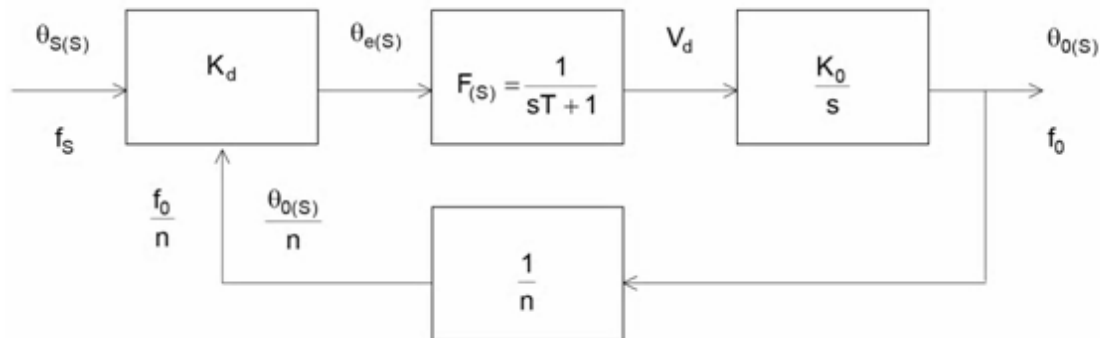
$$R_2 = 82K\Omega$$

$$C_1 = 212pF$$

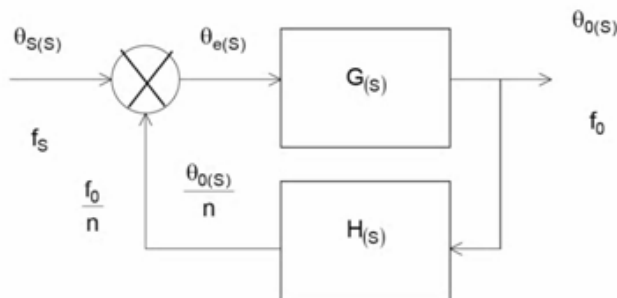
- **Calculo de R3 y C2**



La elección de componentes depende de la característica de respuesta transitoria, o de frecuencia que se desee en el sistema. Por imposición esta característica esta dada por el factor de amortiguamiento, $\xi = 0.4$ para este caso. Entonces debemos conocer la función de transferencia del sistema.



De acuerdo a la teoría de control, la forma general será:



$$M(s) = \frac{\theta_0(s)}{\theta_s(s)} = \frac{G(s)}{1 + G(s)H(s)}$$

Si $T = R_3 C_2$,

$$\begin{aligned} \frac{\theta_0(s)}{\theta_s(s)} &= \frac{\frac{K_0 K_d}{s(sT+1)}}{1 + \frac{1}{n} \frac{K_0 K_d}{s(sT+1)}} = \frac{\frac{K_0 K_d}{s(sT+1)}}{\frac{ns(sT+1) + K_0 K_d}{ns(sT+1)}} = \frac{K_0 K_d}{ns(sT+1)} \cdot \frac{nT}{nT} = n \frac{K_0 K_d}{nT s^2 + nT s + K_0 K_d} = n \frac{\frac{K_0 K_d}{nT}}{s^2 + s + \frac{K_0 K_d}{nT}} \\ &= n \frac{\frac{K_0 K_d}{nT}}{s^2 + s \frac{1}{T} + \frac{K_0 K_d}{nT}} \end{aligned}$$

$$\frac{\theta_0(s)}{\theta_s(s)} = n \frac{\frac{K_0 K_d}{nT}}{s^2 + s \frac{1}{T} + \frac{K_0 K_d}{nT}} = n \frac{\omega_n^2}{s^2 + 2\xi\omega_n s + \omega_n^2}$$

Sistema de segundo orden

donde $\left\{ \begin{array}{l} \omega_n = \text{frecuencia propia no amortiguada} \\ \xi = \text{coeficiente de amortiguamiento} \end{array} \right.$



$$G(s)H(s) = \frac{K_0 K_d}{s(sT + 1)} \Rightarrow \text{En este caso, hay un solo polo en el origen, por lo que el sistema es tipo 1.}$$

$$1 + G(s)H(s) = 0 \Rightarrow 1 + \frac{K_0 K_d}{s(sT + 1)} = 0 \Rightarrow s(sT + 1) + \frac{K_0 K_d}{n} = 0$$

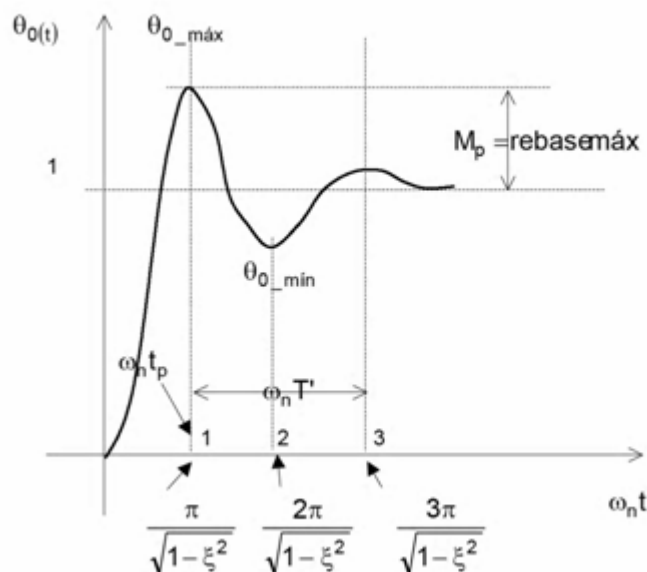
$$\Rightarrow s^2 T + s + \frac{K_0 K_d}{n} = 0 \Rightarrow s^2 + \frac{s}{T} + \frac{K_0 K_d}{nT} = 0,$$

el sistema es de segundo orden.

$$\text{donde, } \omega_n = \sqrt{\frac{K_d K_0}{nT}} \Rightarrow \frac{1}{T} = 2\omega_n \xi \Rightarrow \xi = \frac{1}{2T\omega_n} = \frac{1}{2T} \sqrt{\frac{nT}{K_d K_0}}$$

$$\xi = \frac{1}{2} \sqrt{\frac{n}{TK_d K_0}} \Rightarrow R_3 C_2 = T = \frac{n}{(2\xi)^2 K_d K_0}$$

La respuesta transitoria de un sistema de segundo orden a una entrada escalón unitario está estudiada y graficada en los textos de control para distintos valores de ξ .



Para nuestro caso $\xi = 0.4$

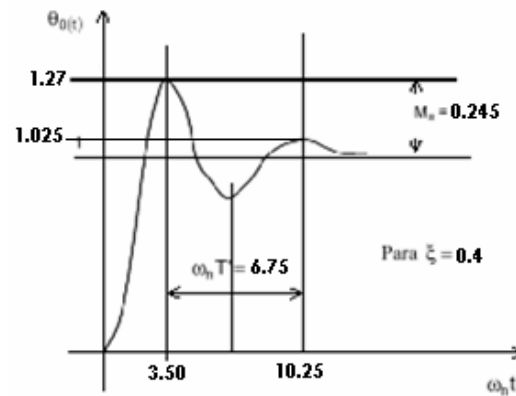


$$\omega_n t_{(1)} = \omega_n t_p = \frac{\pi}{\sqrt{1-0.4^2}} = 3.427$$

$$\omega_n t_{(3)} = \omega_n t_p = \frac{3\pi}{\sqrt{1-0.4^2}} = 10.283$$

$$\omega_n T' = \omega_n t_{(3)} - \omega_n t_{(1)} = 6.856$$

$$M_p = 1.27 - 1.025 = 0.245$$



$$K_d = \frac{V_{DD}}{\pi} = \frac{12}{\pi} (\text{Comparador}_1) \quad K_0 = \frac{2\pi(f_{VCO\max} - f_{VCO\min})}{V_{DD}}$$

$$K_d = 3.819V / \text{rad} \quad K_0 = \frac{2\pi(300000 - 150000)}{12} = 78539.816 \frac{\text{rad}}{\text{seg} \cdot V}$$

$$\frac{K_d * K_0}{n} = \frac{3.819 * 78539.816}{10} = 29994.35 \approx 30000 \left[\frac{1}{\text{seg}} \right]$$

$$T = \frac{1}{2\zeta^2} * \frac{n}{K_d K_0} = \frac{1}{2 * 0.4^2} * \frac{10}{3.819 * 78539.816} = 104.186 \mu\text{Seg}$$

Sabiendo el periodo del filtro, asumo un valor para C2 y calculo R3:

$$C_2 = 10nF$$

$$T = R_3 C_2 \Rightarrow R_3 = \frac{T}{C_2} = \frac{104.186 \mu\text{Seg}}{10nF} = 10418.6\Omega$$

$$R_3 \approx 10K\Omega$$

Por lo tanto:

$$T = 10000 * 10E - 9 = 100 \mu\text{Seg}$$

$$\omega_n = \sqrt{\frac{K_d K_0}{nT}} = 17318.87 \text{rad} / \text{seg}$$

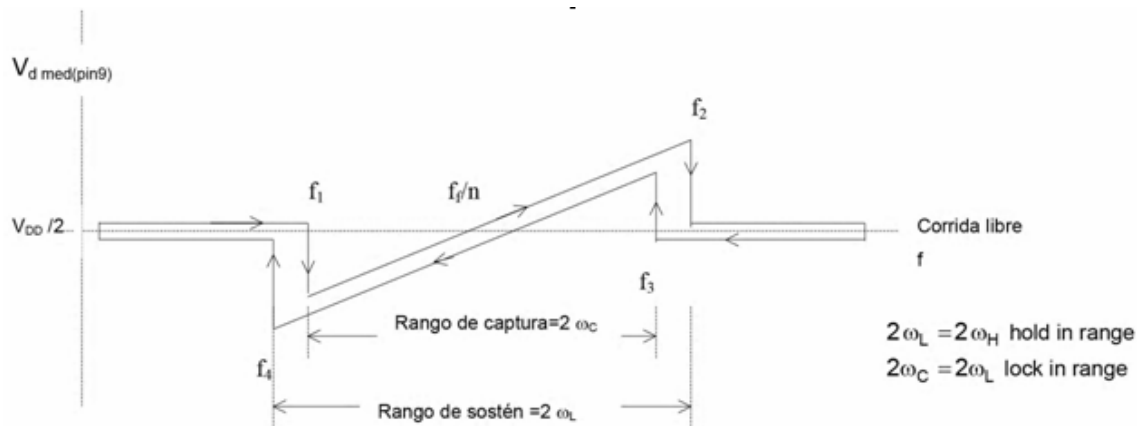
Teniendo ya todos los valores de los componentes, procedimos a la implementacion del circuito y realizamos las mediciones necesarias.



Mediciones de Laboratorio

- Medición de $f_1, f_2, f_3, f_4, f_f/n$

Para la medición de estos valores se utiliza el circuito trazado y calculado y un generador de funciones de onda cuadrada de 0 a V_{DD} .



Las frecuencias f_2 y f_4 deben coincidir con el rango de trabajo del VCO/n. Este se puede medir previamente conectando el frecuencímetro al pin 3 y colocando el pin 9 a masa y luego a V_{DD} . Los valores obtenidos son:

Poniendo el PIN 9 a masa:

$$f_4 = 15.9 \text{ KHz}$$

Poniendo el PIN 9 a V_{cc} :

$$f_2 = 29.99 \text{ KHz}$$

Como aclaramos arriba, para obtener estos valores de frecuencias debimos ajustar los valores de las resistencias R_1 y R_2 .

Una vez que logramos los valores deseados, conectamos VCOin a la salida del filtro. La señal de entrada del filtro proviene del comparador I. Aquí se realizó un barrido de frecuencias desde un valor inferior a f_4 hasta que el PLL se engancho obteniendo la frecuencia f_1 . Luego aumentamos la frecuencia del generador hasta que el PLL se desengancho. Esto ocurre a una frecuencia igual a f_2 . Desde aquí comenzamos a disminuir la frecuencia hasta que el PLL se engancho nuevamente, obteniendo f_3 . Si seguimos bajando la frecuencia del generador, el PLL se vuelve a desenganchar. Esto ocurre a una frecuencia igual a f_4 .



Los valores medidos fueron:

$$f_1 = 19.52 \text{ KHz}$$

$$f_2 = 29.10 \text{ KHz}$$

$$f_3 = 25.62 \text{ KHz}$$

$$f_4 = 15.72 \text{ KHz}$$

Con estos valores, calculamos los rangos de captura y de sostén:

$$\text{Rango de Captura} \rightarrow 2f_c = f_3 - f_1 = 6.1 \text{ KHz}$$

$$\text{Rango de Sostén} \rightarrow 2f_L = f_2 - f_4 = 13.38 \text{ KHz}$$

La frecuencia de corrida libre f_f / n se mide también en el pin 3, dejando el pin 14 sin conexión.

$$f_f / n = 22.73 \text{ KHz}$$

Según la hoja de datos, tenemos para el comparador 1:

$$2f_c = \frac{1}{\pi} \sqrt{\frac{2\pi f_L}{T}} = \frac{1}{\pi} \sqrt{\frac{13380\pi}{100\mu\text{Seg}}} = 6.52 \text{ kHz} \approx 6.1 \text{ KHz}$$

Obteniendo ahora la señal de entrada del filtro del comparador II y realizando el mismo procedimiento de barrido y medición, obtenemos los valores de frecuencias para el comparador II:

$$f_1 = f_4 = 15.98 \text{ KHz}$$

$$f_2 = f_3 = 29.1 \text{ KHz}$$

Sin señal de entrada se obtiene

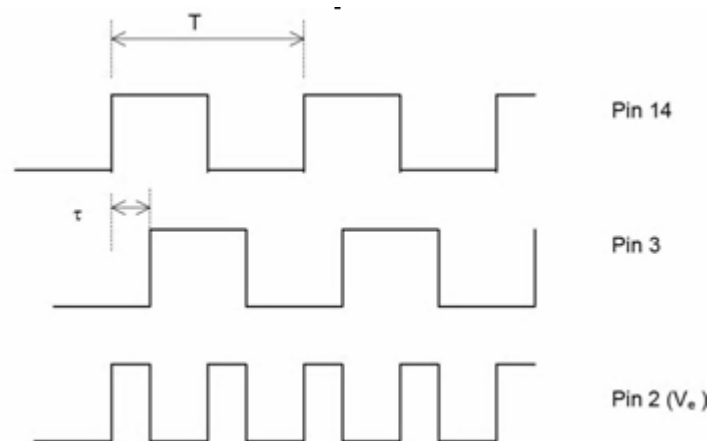
$$f_f / n = 15.92 \text{ KHz}$$



- **Medición de la ganancia de bucle** $\frac{K_d K_0}{n}$

Para medir la ganancia de bucle utilizamos un generador de funciones, a través del cual ingresamos alternativamente por el PIN 14 dos señales con frecuencias que están dentro del rango de captura.

El objetivo es medir el desfase entre la señal de entrada del PIN 14 y la señal de entrada del comparador I (PIN 3). Esta diferencia de fase se puede obtener en la salida del comparador I (PIN 2).



Los resultados obtenidos son:

$$f_{s(1)} = 20\text{KHz}(\text{medido})$$

$$\tau_1 = 8.19\mu\text{Seg}$$

$$T_1 = 50\mu\text{Seg}$$

$$\theta_1 = \frac{\tau_1}{T_1} = 1.029\text{rad}$$

$$f_{s(2)} = 25\text{KHz}(\text{medido})$$

$$\tau_2 = 12.86\mu\text{Seg}$$

$$T_2 = 40\mu\text{Seg}$$

$$\theta_2 = \frac{\tau_2}{T_2} = 2.020\text{rad}$$

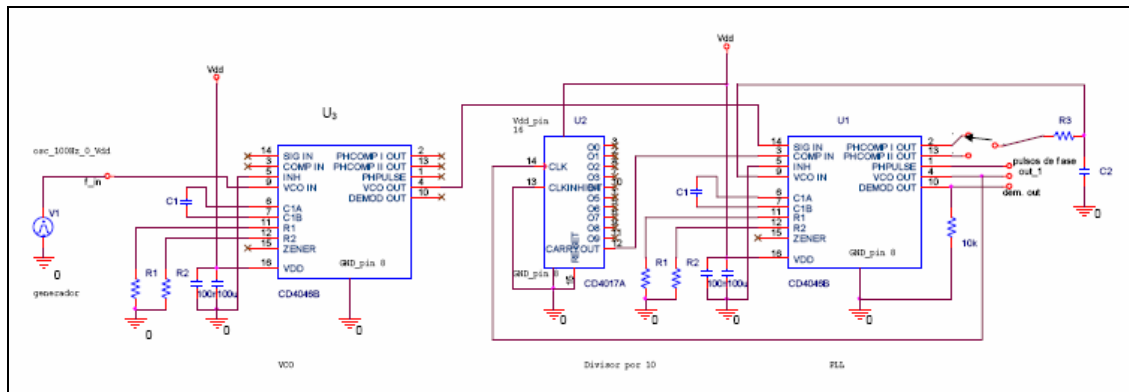
$$\frac{K_d K_0}{n} = \frac{2\pi(f_{s(2)} - f_{s(1)})}{\theta_2 - \theta_1} = \frac{2\pi(25000 - 20000)}{2.020 - 1.029} = 31701.2 \left[\frac{\text{rad} / \text{seg}}{\text{seg}} \right]$$

$$\text{Deberia ser: } 30000 \left[\frac{\text{rad} / \text{seg}}{\text{seg}} \right]$$

- **Medición de Mp, tp y T'**

Para medir estos valores se utilizó un escalón de fs generado con otro CD4046 cuya señal VCOout fue aplicada al VCOin del multiplicador.

El circuito implementado es el que se presenta en la siguiente página:



La señal de salida (VCOout) del primer CD4046 debe tener frecuencias que estén dentro del rango de captura del segundo PLL, es por eso que, utilizando los gráficos de las hojas de datos del CI, se calcularon los valores de los componentes externos.

Las frecuencias a las cuales se hizo trabajar el CD4046 son:

$$f_{S \min} = 21 \text{ KHz} > 19.52 \text{ KHz}$$

$$f_{S \max} = 24 \text{ KHz} < 25.62 \text{ KHz}$$

Con estos valores ingresados en las gráficas, obtuvimos:

$$\frac{f_{S \max}}{f_{S \min}} = 1.14 \rightarrow \frac{R'_2}{R'_1} = 0.2$$

$$R'_2 = 100 \text{ K}\Omega$$

$$R'_1 = 500 \text{ K}\Omega$$

$$C'_1 = 1 \text{ nF}$$

Nuevamente debimos ajustar estos valores para obtener las frecuencias deseadas. Finalmente utilizamos:

$$R'_2 = 156 \text{ K}\Omega$$

$$R'_1 = 560 \text{ K}\Omega$$

$$C'_1 = 1030 \text{ pF}$$

Si colocamos un frecuencímetro en el PIN 4 (VCOout) del segundo PLL, medimos:

$$f_{\min} = 219.3 \text{ KHz}$$

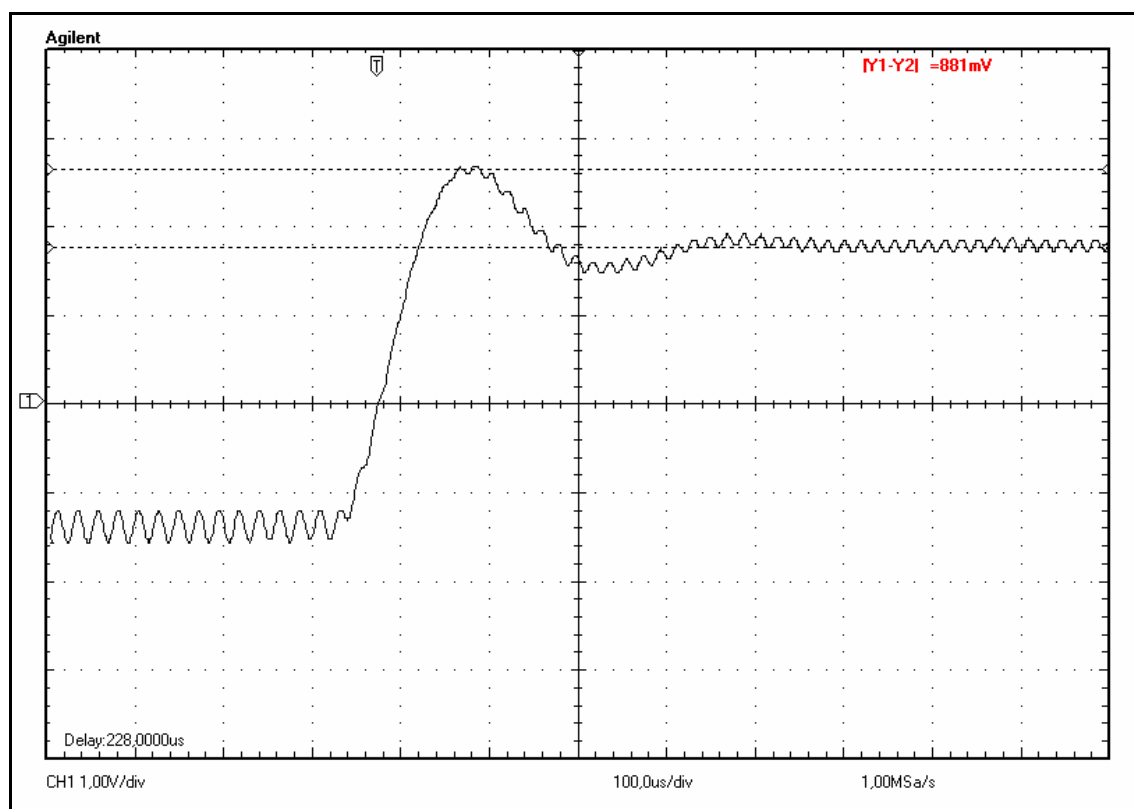
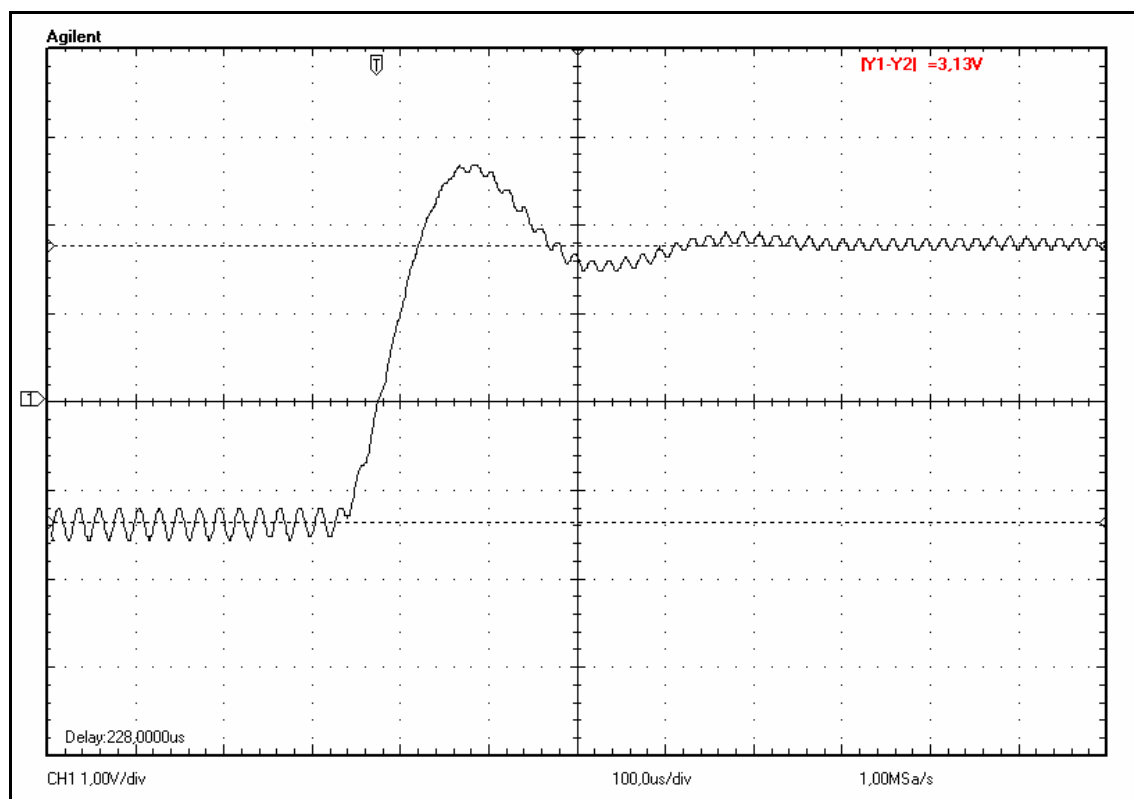
$$f_{\max} = 240.4 \text{ KHz}$$

Las curvas obtenidas en la medición se muestran en la siguiente página. Según estas curvas, calculamos el valor del sobre-pico:

$$M_p = \frac{0.881V}{3.13V} = 0.2814$$



Este valor de M_p llevado a la familia de curvas que representa el comportamiento de un sistema de segundo orden, se corresponde con un $\xi = 0.4$.





Conclusión

Resumiendo, el lazo de fase cerrado (PLL, phase locked loop) consiste de un multiplicador de señal, un filtro pasa-bajos y un oscilador controlado por tensión (VCO, Voltaje controlled oscillator).

Lo que hace el circuito es sincronizar una sinusoidal con otra, la forma en que lo hace es la siguiente:

Se tiene una entrada sinusoidal $\cos \omega_c t$, se multiplica por la salida del VCO, luego el mezclador que tiene como salida una tensión que depende de la diferencia de fase, la cual alimentará al VCO y este modificará su frecuencia según la tensión entrante en él. Todo el sistema trata de tener en el mezclador una diferencia de fase nula.

Ahora si entre el mezclador y el VCO ingresamos un multiplicador, obtenemos en la salida del VCO una señal de frecuencia múltiplo a la dada en la entrada, este múltiplo esta dado por el divisor, que cuando mayor es el múltiplo entonces mayor será frecuencia tomada a la salida del VCO.



Parte B

A continuación se presenta un diagrama en bloques de un sintetizador clásico.

En sistemas de comunicaciones, los sintetizadores prácticos generalmente operan en VHF y UHF, pero con el primer problema que se encuentra el proyectista es con el ancho de banda del divisor programable. Por esto, se mezcla primero la señal de salida del VCO, y la f_{MIX} de entrada del divisor será:

$$f_{MIX} = f_{out} - f_{osc}$$

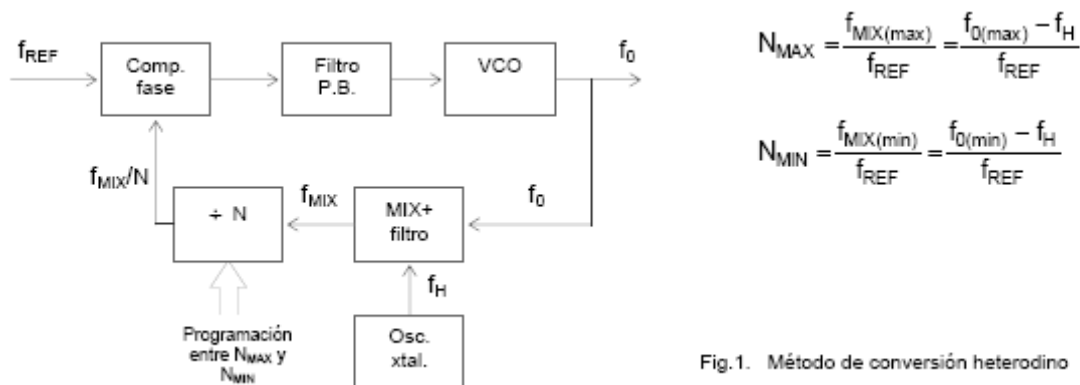


Fig.1. Método de conversión heterodino

Ejemplo:

Se desea obtener 200 canales de FM, espaciados a 100 kHz en un rango de 88 a 108MHz. Debido a que el receptor usa la frecuencia de 10,7 MHz como frecuencia intermedia, la frecuencia de salida del sintetizador deberá ser de 98,7 MHz a 118,7 MHz. Usar la frecuencia de cristal de 1MHz.

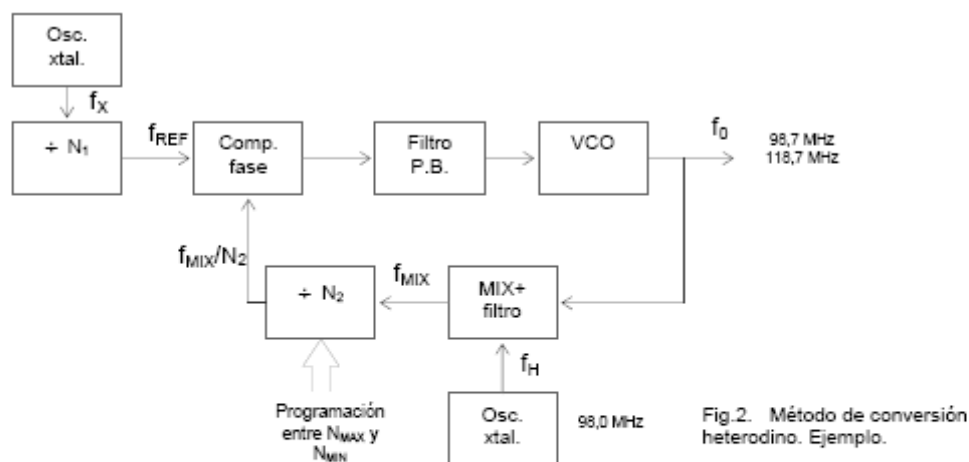


Fig.2. Método de conversión heterodino. Ejemplo.

$$f_{REF} = f_{Ch} = 100 \text{ kHz}$$

Ec. 1

$$N_1 = \frac{f_x}{f_{REF}} = \frac{1 \text{ MHz}}{100 \text{ kHz}} = 10$$

$$N_1 = 10$$

Ec. 2



2. El “prescaler” de doble módulo

Para ampliar el ancho de banda del divisor programable, se puede utilizar la técnica de un prescaler fijo P.

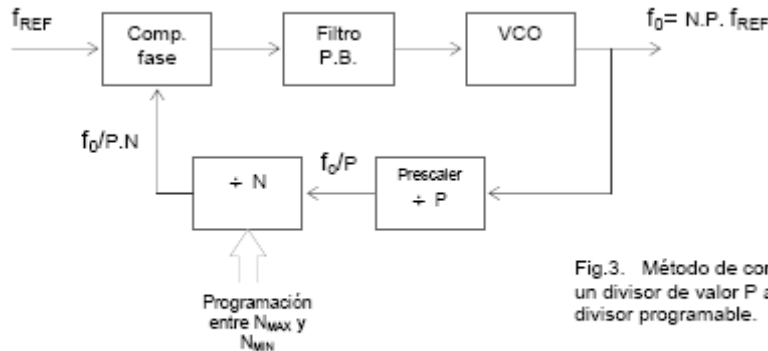


Fig.3. Método de conversión con un divisor de valor P antes del divisor programable.

$$f_0 = N.P. f_{REF}$$

La desventaja de usar un divisor fijo es que, como dividirá la f_{out} a lo largo de todos los canales espaciados diseñados, y como se desea que la f_{REF} sea el espacio entre los canales, entonces la división daría fracciones decimales para lograr los espacios.

Algunos CI como el MC12009/11/13, el 11C90/1, etc. están diseñados especialmente para el uso de la técnica llamada “prescaler de módulo variable”. Esta técnica permite que un simple prescaler MECL de doble módulo, pueda ser controlado por un contador o divisor programable de tecnología MTTL (no muy alta frecuencia). El uso de esta técnica permite usar prescalers de alta frecuencia sin sacrificio de la resolución de f_{out} , debido a que no es necesario dividir la frecuencia de referencia por la división que tiene el prescaler.

Si se usa un prescaler de módulo fijo, el diagrama es:

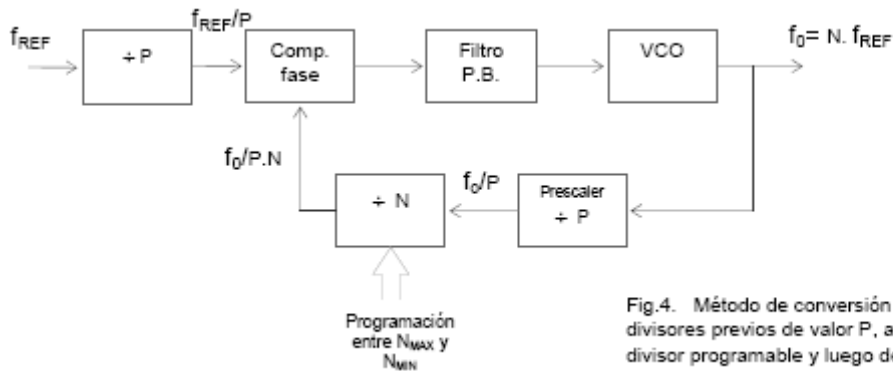


Fig.4. Método de conversión con divisores previos de valor P, antes del divisor programable y luego de la f_{REF} .

En el caso de la **fig. 4**, para un cambio de N, la $f_0 = N. f_{REF}$, se pueden lograr todos los saltos f_{REF} veces. En cambio, en la **fig. 3**, la fórmula es: $f_0 = N.P. f_{REF}$. Como P es fijo, se puede obtener el valor $f_{REF}. P$ como saltos de frecuencia.

A partir de la **fig. 4**, la fórmula $f_0 = N. f_{REF}$, muestra que se pierde resolución en el PLL, ya que se controla con una frecuencia P veces menor.

* Si se analiza la ecuación $f_0 = N.P. f_{REF}$, se puede observar que, como N es un divisor de números enteros, sólo se puede o podría programar P. Para poder tener además, canales intermedios, P debería ser un número entero, más una fracción. Esta fracción podría ser de la forma A/P .

* Si N no fuera un divisor sólo de números enteros, es decir, si dividiera por NP más una fracción A/P , esto quedaría:



$N = N_P + A/P$ sustituyendo a N en la ec. 5, queda:

Ec. 6

$f_0 = (N_P + A/P) \cdot P \cdot f_{REF}$, y también:

Ec. 7

$f_0 = (N_P P + A) \cdot f_{REF}$

Ec. 7.1

$f_0 = N_P P f_{REF} + A f_{REF}$

Ec. 7.2

* La ec. 7.2. muestra que se podrían tener todos los canales si N tomara valores fraccionales. Esto no es práctico, por lo que se busca otra alternativa. Tomando la ec. 7.1, sumando y restando por A P, queda:

$f_0 = (N_P P + A + AP - AP) \cdot f_{REF}$

$f_0 = (N_P P - AP + AP + A) \cdot f_{REF} = [(N_P - A) P + A (P + 1)] \cdot f_{REF}$

Ec. 8

De la ec. 8 viene la idea que se podría obtener la fracción que se está buscando en la parte de N usando un contador P de doble módulo P y P+1.

* Se divide el módulo superior P+1 por A, luego el módulo inferior P por (NP - A). Esta ecuación es la explicación que da origen al bloque siguiente:

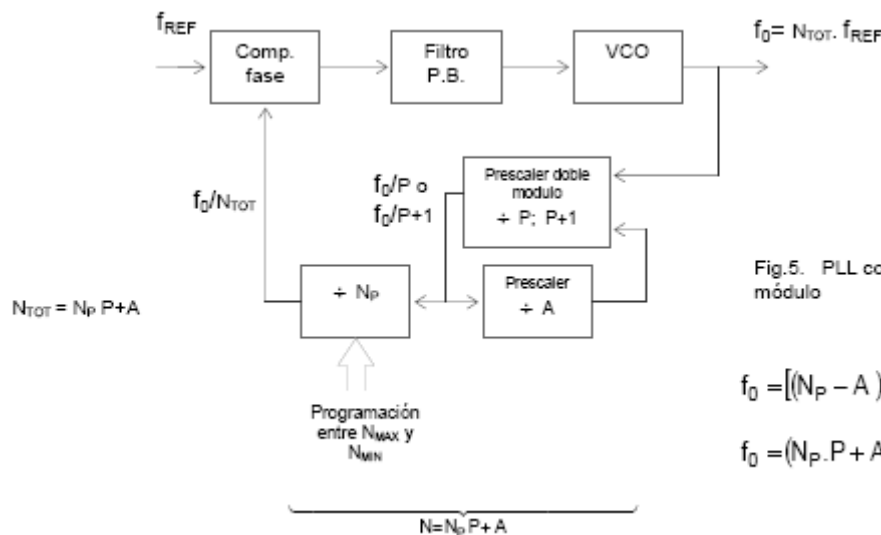


Fig.5. PLL con prescaler de doble módulo

$f_0 = [(N_P - A) P + A (P + 1)] \cdot f_{REF}$

$f_0 = (N_P \cdot P + A) \cdot f_{REF}$

Ec. 9

Para usar la fórmula de la ec. 9, el contador A deberá ser tal que cuente desde el estado programado A hasta el estado “enable”, y permanezca en ese estado hasta que el divisor NP complete su conteo programado.

En operación, el prescaler divide por P+1 hasta que el contador A llega a cero. Al final de (P+1). A pulsos, el estado de NP iguala a (NP-A), el módulo del prescaler, entonces cambia a P. El prescaler dividirá por P por todo el conteo (NP-A) remanente, hasta que (NP-A) llega a cero. Finalmente, cuando se ha completado, los contadores A y NP son “reseteados” para comenzar un nuevo ciclo.



Ejemplo desarrollado completo:

Comunicaciones de VHF en aviación: VHF 118.000 a 151.975 con saltos de 25KHz

Ahora vamos a tomar como banda para el oscilador del receptor VHF 118.000 a 151.975 ya que no se consiguió cual es la FI utilizada en este tipo de equipos.

$$N_{\text{tot}} = \frac{f_{\text{max}}}{f_{\text{step}}} = \frac{151,975 \text{ MHz}}{25 \text{ KHz}} = 6079$$

$$N_{\text{tot}} = N.P + A \quad \text{Con } P=40 \text{ y } A=0:$$

$$6079 = N.40 + 0$$

$$N=151,975 \quad \text{Se utilizará el valor entero } N=151$$

$$A = N_{\text{tot}} - N.P = 6079 - 151.40 = 39$$

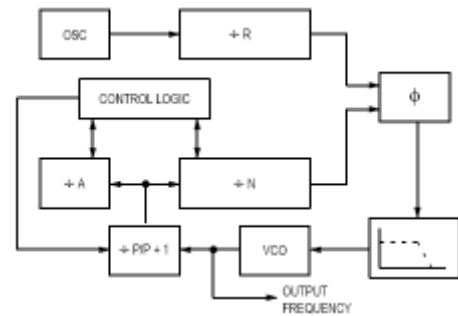
$$N_{\text{tot}} = \frac{f_{\text{min}}}{f_{\text{step}}} = \frac{118 \text{ MHz}}{25 \text{ KHz}} = 4720$$

$$N_{\text{tot}} = N.P + A \quad \text{Con } P=40 \text{ y } A=0:$$

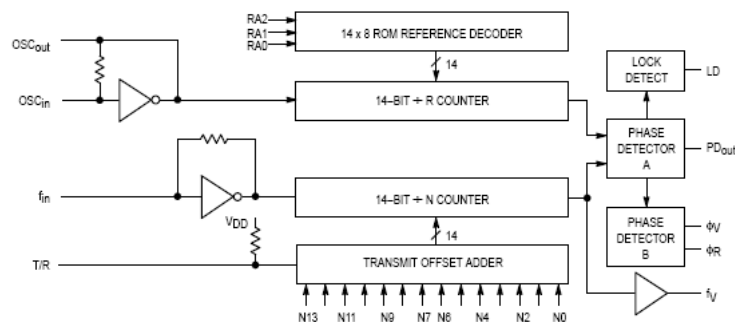
$$4720 = N.40 + 0$$

$$N=118$$

$$A = N_{\text{tot}} - N.P = 4720 - 118.40 = 0$$

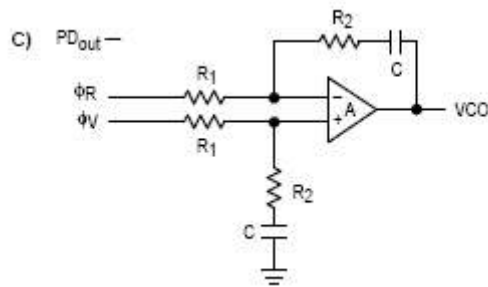


fo [MHz]	Ntot	Np	A
118	4720	118	0
118,025	4721	118	1
118,05	4722	118	2
...
118,9	4756	118	36
118,925	4757	118	37
119,95	4798	119	38
119,975	4799	119	39
...
151,95	6078	151	38
151,975	6079	151	39





Trabajamos con este filtro pasa bajos, y tenemos entonces las siguientes funciones:



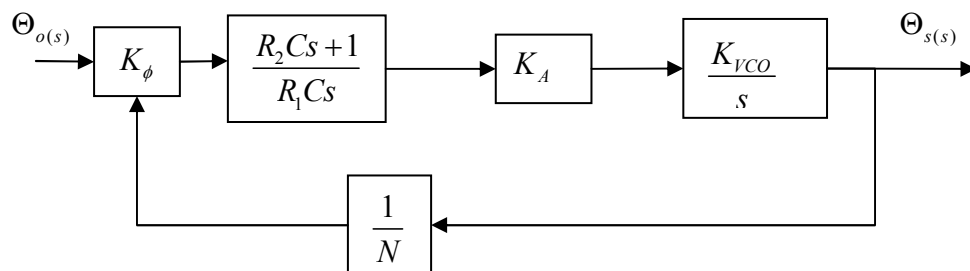
$$\omega_n = \sqrt{\frac{K_\phi K_{VCO}}{NCR_1}}$$

$$\zeta = \frac{\omega_n R_2 C}{2}$$

ASSUMING GAIN A IS VERY LARGE, THEN:

$$F(s) = \frac{R_2 s C + 1}{R_1 s C}$$

Lazo PLL final:



$$F_s = \frac{R_2 Cs + 1}{R_1 Cs}$$

$$K_\phi = \frac{V_{DD}}{2\pi}$$

$$K_{VCO} = \frac{2\pi \Delta f_{VCO}}{\Delta V_{VCO}}$$

$$K_A = \text{Gan. Amp.}$$

$$\frac{1}{N} = \text{División total del preescaler}$$



Función de transferencia de lazo cerrado:

$$\frac{\Theta_{o(s)}}{\Theta_{s(s)}} = \frac{\frac{K_A K_\phi K_{VCO}}{s} \frac{R_2 Cs + 1}{R_1 Cs}}{1 + \frac{1}{N} \frac{K_A K_\phi K_{VCO}}{s} \frac{R_2 Cs + 1}{R_1 Cs}} = \frac{\frac{K_A K_\phi K_{VCO}}{R_1 Cs^2} \frac{R_2 Cs + 1}{R_1 Cs^2}}{\frac{NR_1 Cs^2 + K_A K_\phi K_{VCO} (R_2 Cs + 1)}{NR_1 Cs^2}}$$

$$\frac{\Theta_{o(s)}}{\Theta_{s(s)}} = N \frac{K_A K_\phi K_{VCO} (R_2 Cs + 1)}{NR_1 Cs^2 + K_A K_\phi K_{VCO} (R_2 Cs + 1)} =$$

$$\frac{\Theta_{o(s)}}{\Theta_{s(s)}} = N \frac{K_A K_\phi K_{VCO}}{NR_1 C} \frac{(R_2 Cs + 1)}{s^2 + \frac{K_A K_\phi K_{VCO} R_2 C}{NR_1 C} s + \frac{K_A K_\phi K_{VCO}}{NR_1 C}} = N \omega_n^2 \frac{(R_2 Cs + 1)}{s^2 + 2\xi \omega_n s + \omega_n^2}$$

Nos queda:

$$\xi = \frac{\omega_n R_2 C}{2}$$

$$\omega_n = \sqrt{\frac{K_A K_\phi K_{VCO}}{NCR_1}}$$

Valuando las ganancias:

$$K_\phi = \frac{V_{DD}}{2\pi} = \frac{9V}{2\pi} = 1,43239$$

$$K_{VCO} = \frac{2\pi \Delta f_{VCO}}{\Delta V_{VCO}}$$

Según hoja de datos: $\frac{2\pi \Delta f_{VCO}}{\Delta V_{VCO}} = 7,7 \text{ Mhz} / V$

$$K_{VCO} = 2\pi 7,7 \text{ Mhz} / V = 48,38 * 10^6 \text{ rps} / V$$

$$K_A = 10$$

Para diseño típico:

$$\xi = 1$$

$$\omega_n \approx \frac{2\pi fr}{10}$$

$$fr = 25 \text{ KHz}$$

$$\omega_n \approx \frac{2\pi \cdot 25000}{10} = 15700 \text{ rps}$$



$$\xi = \frac{\omega_n R_2 C}{2} = 1$$

$$R_2 C = \frac{2.1}{15700} = 127,3 \mu\text{seg}$$

$$\text{Si: } C = 0,01 \mu\text{F}$$

$$R_2 = 12,732 K\Omega$$

$$R_1 = \frac{K_A K_\phi K_{VCO}}{NCR_1 \omega_n^2} =$$

$$R_1 = \frac{10.1,43239.48,38.10^6}{6079.0,01.10^{-6}.15700^2} =$$

$$R_1 = 46,24 K\Omega$$

VOLTAGE CONTROLLED OSCILLATORS

Plug-In

LINEAR TUNING 15 to 2000 MHz



POS

MODEL NO.	FREQ. (MHz)		POWER OUTPUT (dBm)	TUNE VOLTAGE (V)		PHASE NOISE (dbc/Hz) SSB@ offset frequencies:				PULLING (MHz)	PUSHING (MHz/V)	TUNING SENSITIVITY (MHz/V)	HARMONICS (dbc)		3dB MOD. BANDWIDTH (kHz)	POWER SUPPLY		CASE STYLE	CONNECTION	PRICE \$
	Min.	Max.		Min.	Max.	1 kHz	10 kHz	100 kHz	1 MHz				Typ.	Max.		Voltage (V) Nom.	Current (mA) Max.			
POS-25	15-25		+7.0	1	11	-86	-105	-125	-145	0.06	0.04	1-4	-26	-15	60	12	20	A06	hx	16.95
POS-50	25-50		+8.5	1	16	-88	-110	-130	-150	0.06	0.04	2.0-2.6	-19	-12	100	12	20	A06	hx	11.95
POS-75	37.5-75		+8.0	1	16	-87	-110	-130	-150	0.15	0.11	3.1-3.8	-27	-16	100	12	20	A06	hx	11.95
POS-100	50-100		+8.3	1	16	-83	-107	-130	-150	0.6	0.2	4.2-4.8	-23	-18	100	12	20	A06	hx	11.95
POS-150	75-150		+9.5	1	16	-80	-103	-122	-142	0.8	0.3	5.8-6.7	-23	-17	100	12	20	A06	hx	11.95
POS-200	100-200		+10.0	1	16	-80	-102	-122	-142	1.0	0.2	7.1-8.6	-24	-20	100	12	20	A06	hx	11.95
POS-300	150-300		+10.0	1	16	-78	-100	-120	-140	1.8	0.3	9.5-13	-30	-20	100	12	20	A06	hx	13.95
POS-400	200-380		+9.5	1	16	-76	-98	-120	-140	1.8	0.3	13.7-16.9	-28	-20	100	12	20	A06	hx	13.95
POS-535	300-525		+8.8	1	16	-70	-93	-116	-139	2.0	0.4	10.5-24	-26	-20	100	12	20	A06	hx	13.95
POS-765	485-765		+9.5	1	16	-61	-85	-108	-129	5.0	0.4	18-27	-21	-17	100	12	22	A06	hx	14.95
POS-1025	685-1025		+9.0	1	16	-65	-84	-104	-124	5.0	0.6	21-36	-23	-18	100	12	22	A06	hx	16.95
POS-1060	750-1060		+12.0	1	20	-65	-90	-112	-132	50	3.0	18-32	-11	—	1000	8	30	A06	hx	14.95



Esquema circuital completo:

