## ELECTRONICA APLICADA I

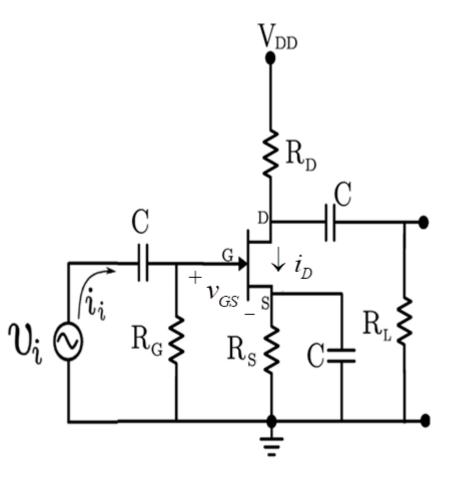
#### Profesor Titular Dr Ing. Guillermo Riva Profesor Adjunto Ing Martin Guido

- Etapa Amplificadora surtidor común con JFET.
- Expresión de la corriente de drenaje.
- Características corriente-voltaje.
- Voltaje estrangulamiento.
   Voltaje de ruptura.
   Corriente de saturación.
- Polarización del JFET.
- Análisis del JFET Método analítico. Método gráfico.
- Diseño del JFET para máxima excursión simétrica.
- Polarización del MOSFET.

- Modelo para pequeña señal del JFET.
- Parámetros interno del JFET.
- Etapa amplificadora surtidor común.
- Circuito equivalente amplificador surtidor común.
   Impedancia de entrada y salida.
   Ganancia de tensión.
   Ganancia de corriente.
- Reflexión de impedancia en transistores bipolares y FET.
- Configuración surtidor común sin capacitor de desacople de surtidor.
   Impedancias de entrada y salida.
   Ganancia de tensión y corriente.

# Etapa Amplificadora surtidor común con FET.

Amplificador surtidor común con autopolarización.



#### Caracteristicas de los FET:

- Alta impedancia de entrada.
- •Corriente de salida  $i_D$  controlada por la tension de entrada  $v_{GS}$ .
- •Mas estables a las  $\Delta T$  que los BJT.
- •Ocupan un area pequeña en el chip, utiles en la fabricación de CI se pueden incluir millones.
- •Consumen poca potencia.

#### Desventajas:

- Menos sensibles  $g_m$  bajos.
- • $g_m = \frac{\Delta i_D}{\Delta v_{GS}}$  (Transconductancia).
- •Sensibles a las cargas estáticas.

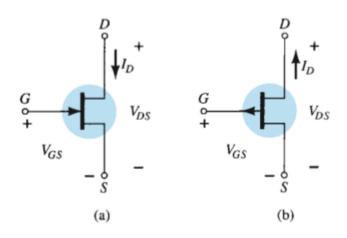
# Expresión de la corriente de drenaje

Curva de transferencia del JFET.

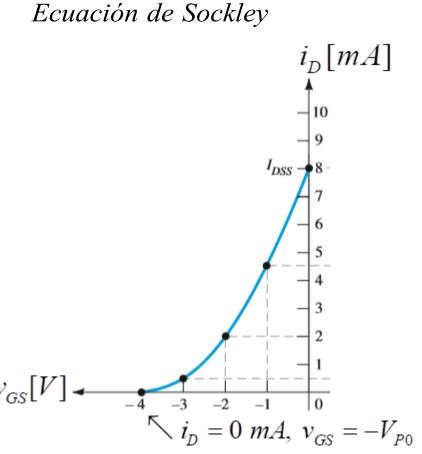
$$i_D = f_{(v_{GS})}^2 \implies i_D = I_{DSS} \left( 1 - \frac{v_{GS}}{v_{GS,off}} \right)^2$$
 Ecuación de Sockley

 $v_{GS_{off}} = -V_{P0}$  Tensión de apagado

 $I_{DSS}$ : Corriente de saturación



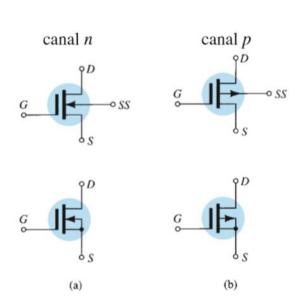
Símbolos de JFET: (a) canal n; (b) canal p.



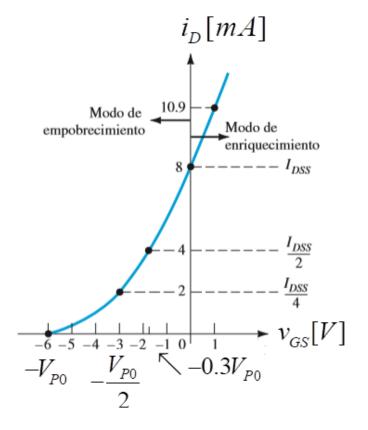
# Expresión de la corriente de drenaje.

Curva de transferencia del MOSFET Decremental.

$$i_D = f_{(v_{GS})}^2 \implies i_D = I_{DSS} \left( 1 - \frac{v_{GS}}{v_{GS,off}} \right)^2$$
 Ecuación de Shockley  $v_{GS_{off}} = -V_{P0}$   $I_{DSS} = I_{P0}$ 



Símbolos gráficos para (a) MOSFET tipo empobrecimiento de canal n y (b) MOSFET tipo empobrecimiento de canal p.

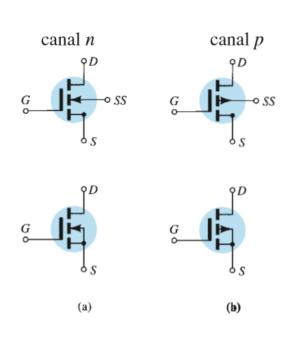


# Expresión de la corriente de drenaje.

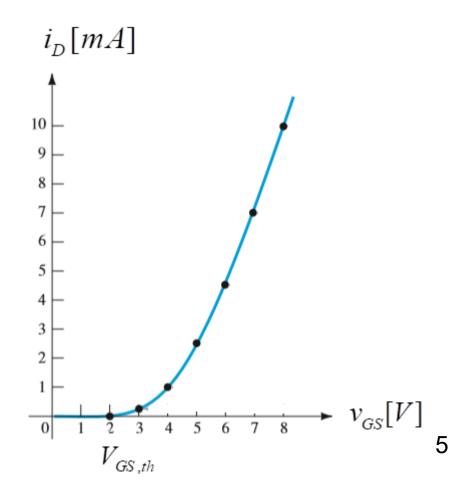
Curva de transferencia del MOSFET Incremental. (canal inducido)

$$i_D = f_{(v_{GS})}^2 \implies i_D = k (v_{GS} - v_{GS,th})^2$$

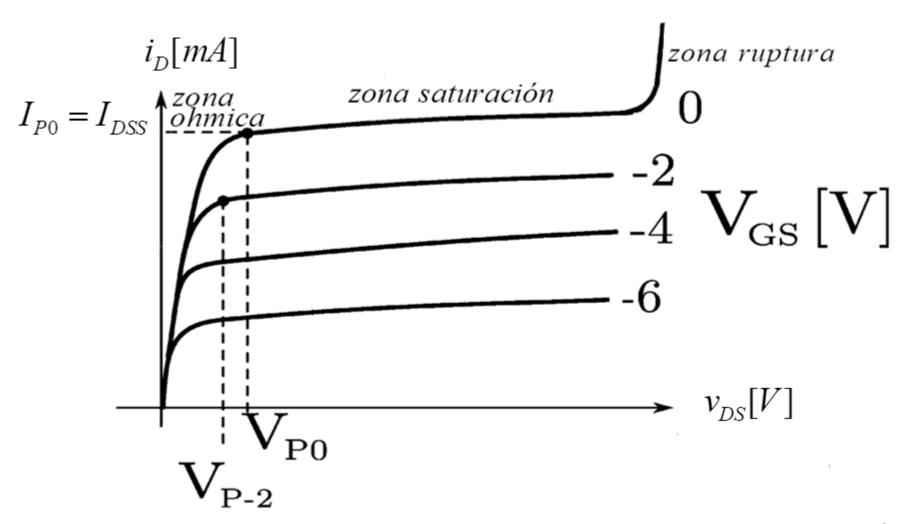
 $v_{GS_{th}}$ : Tensión de umbral



Símbolos de (a) MOSFET tipo enriquecimiento de canal n, y (b) MOSFET tipo enriquecimiento de canal p.



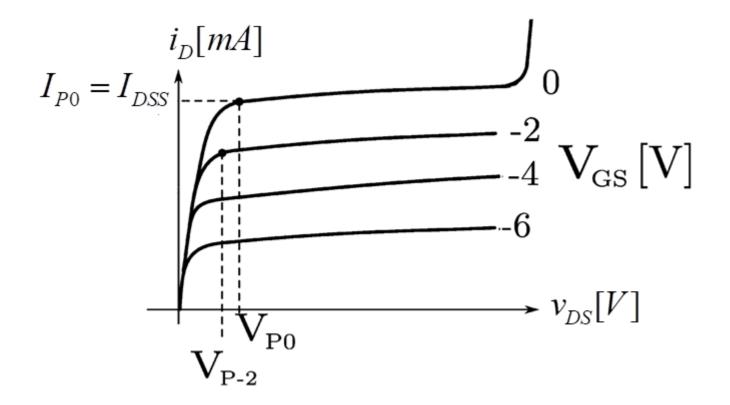
#### Características corriente-tensión.



# Voltaje de estrangulamiento

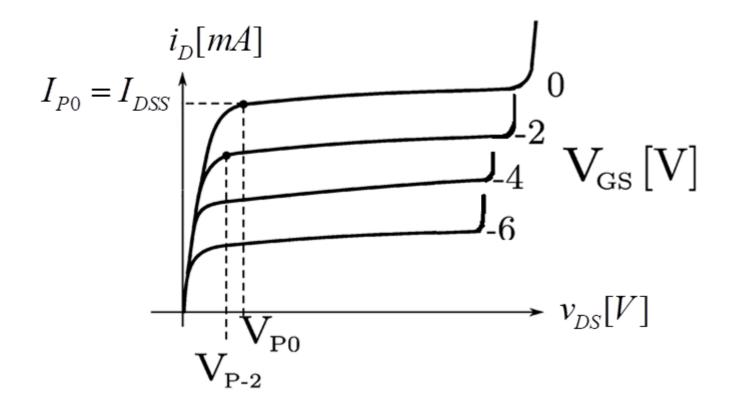
$$v_{DS,estrangulamiento} = V_p = V_{po} + v_{GS}$$

$$Cuando \ v_{GS} = 0 \implies V_p = V_{po}$$



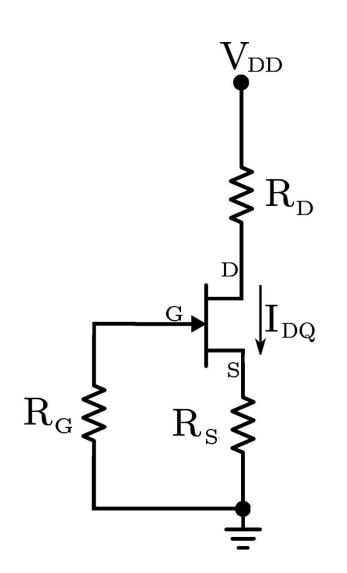
# Voltaje de ruptura.

 $BV_{DSX}\cong BV_{DSO}+V_{GS}$   $Donde\ BV_{DSO}\ es\ la\ tension\ de\ ruptura\ para\ V_{GS}=0$ 



#### Polarización del JFET.

Amplificador surtidor común, con autopolarización.



Ecuacion de entrada:

$$V_{GSQ} = V_{GQ} - V_{SQ}$$

$$Como\ I_{GO} = 0 \implies V_{GO} = I_{GO}R_G = 0$$

$$V_{SQ} = I_{DQ} R_S$$

$$V_{GSQ} = 0 - I_{DQ}R_S = -I_{DQ}R_S$$

Ecuacion de salida:

$$V_{DD} = V_{DSQ} + I_{DQ}(R_S + R_D)$$

$$V_{DSQ} = V_{DD} - I_{DQ}(R_S + R_D)$$

## Análisis del JFET.

#### Método Analítico:

$$\begin{split} i_{D} &= I_{DSS} \left( 1 - \frac{v_{GS}}{v_{GS(off)}} \right)^{2} \\ v_{GS} &= -R_{S} i_{D} \\ i_{D} &= I_{DSS} \left( 1 - \frac{-R_{S} i_{D}}{v_{GS(off)}} \right)^{2} = I_{DSS} \left( 1 + \frac{R_{S} i_{D}}{v_{GS(off)}} \right)^{2} \\ i_{D} &= I_{DSS} \left( 1 + 2 \times \frac{R_{S} i_{D}}{v_{GS(off)}} + \frac{R_{S}^{2} i_{D}^{2}}{v_{GS(off)}^{2}} \right) \\ i_{D} &= I_{DSS} + \frac{2I_{DSS} R_{S}}{v_{GS(off)}} \times i_{D} + \frac{I_{DSS} R_{S}^{2}}{v_{GS(off)}^{2}} \times i_{D}^{2} \\ 0 &= I_{DSS} + \frac{2I_{DSS} R_{S}}{v_{GS(off)}} \times i_{D} - i_{D} + \frac{I_{DSS} R_{S}^{2}}{v_{GS(off)}^{2}} \times i_{D}^{2} \end{split}$$

## Análisis del JFET.

$$\begin{split} I_{DSS} + & \left(\frac{2I_{DSS}R_S}{v_{GS(off)}} - 1\right)i_D + \frac{I_{DSS}R_S^2}{v_{GS(off)}^2} \times i_D^2 = 0 \\ & \frac{I_{DSS}R_S^2}{v_{GS(off)}^2}i_D^2 + \left(\frac{2I_{DSS}R_S}{v_{GS(off)}} - 1\right)i_D + I_{DSS} = 0 \\ & A \qquad i_D^2 + \qquad B \qquad \qquad i_D + \qquad C = 0 \\ & A = \frac{I_{DSS}R_S^2}{v_{GS(off)}^2} \; \; ; \quad B = \frac{2I_{DSS}R_S}{v_{GS(off)}} - 1 \; ; \quad C = I_{DSS} \end{split}$$

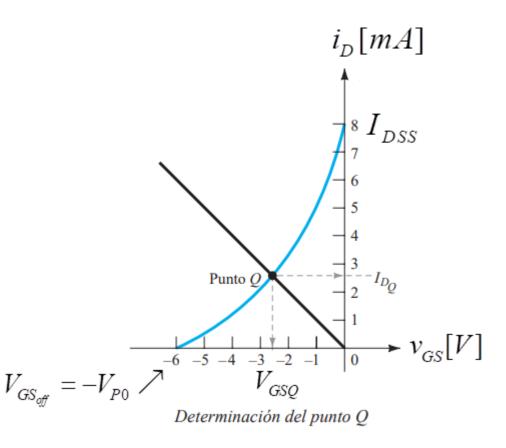
$$I_{DQ(1,2)} = \frac{-B \pm \sqrt{B^2 - 4AC}}{2A}$$

De las dos raices se toma la de  $I_{DQ(1,2)} = \frac{-B \pm \sqrt{B^2 - 4AC}}{2A} \begin{cases} menor\ valor\ y\ se\ la\ reemplaza\\ en\ las\ siguientes\ ecuaciones,\\ obteniendose\ V_{GSQ}\ y\ V_{DSQ}. \end{cases}$ 

$$V_{GSQ} = -I_{DQ} \times R_S \qquad V_{DSQ} = V_{DD} - I_{DQ} \left( R_S + R_D \right)$$

#### Análisis del JFET.

## Método Gráfico (Graphmatica):



Graficamos las dos ecuaciones

$$i_D = I_{DSS} \left( 1 - \frac{v_{GS}}{v_{GS(off)}} \right)^2$$

$$i_D = -\frac{1}{R_S} \times v_{GS}$$

En la interseccion obtenemos el valor de  $I_{DQ}$  y  $v_{GSQ}$  .

La reemplazamos en la ecuacion de la malla de salida y obtenemos.

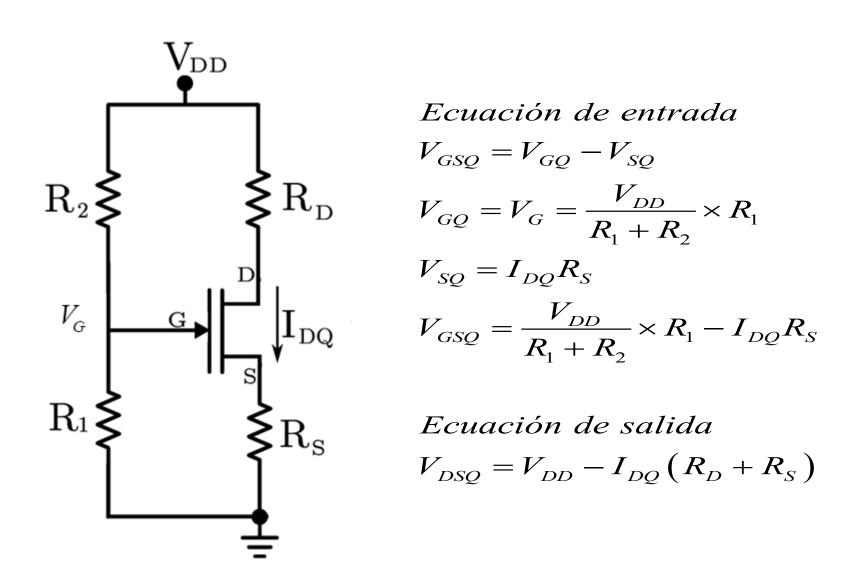
$$v_{DSQ} = V_{DD} - I_{DQ} \left( R_S + R_D \right)$$

#### Diseño del JFET.

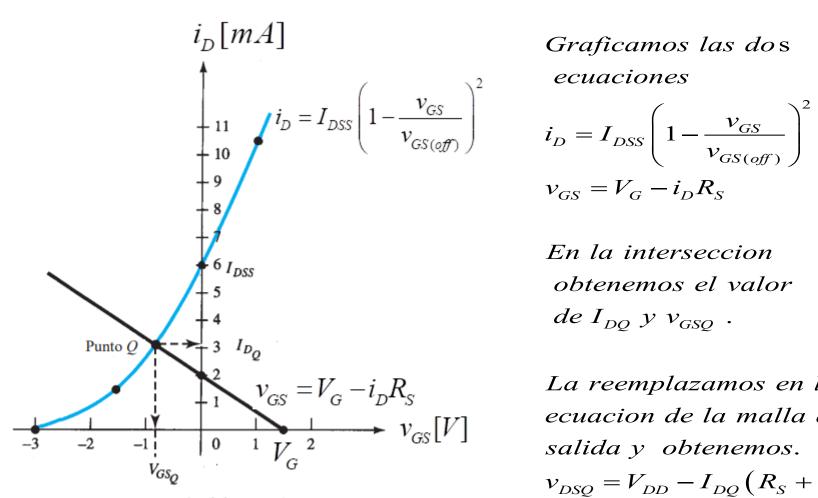
#### Máxima excursión simétrica.

$$\begin{split} I_{DQ,MES} &= \frac{V_{DD} - V_{P0}}{R_S + R_D + R_D / / R_L} \\ i_D &= I_{DSS} \left( 1 - \frac{v_{GS}}{v_{GS(off)}} \right)^2 \implies v_{GSQ} = v_{GS(off)} \left( 1 - \sqrt{\frac{i_{DQ,MES}}{I_{DSS}}} \right) \\ V_{GSQ} &= -I_{DQ,MES} \times R_S \implies R_S = -\frac{V_{GSQ}}{I_{DQ,MES}} \\ v_{DSQ} &= V_{DD} - i_{DQ,MES} \left( R_S + R_D \right) \implies R_D = \frac{V_{DD} - V_{DSQ}}{I_{DQ,MES}} - R_S \end{split}$$

## Polarización del MOSFET.



#### Análisis del MOSFET con divisor resistivo.



Determinación del punto Q

Graficamos las dos ecuaciones

$$\begin{split} i_D &= I_{DSS} \left( 1 - \frac{v_{GS}}{v_{GS(off)}} \right)^2 \\ v_{GS} &= V_G - i_D R_S \end{split}$$

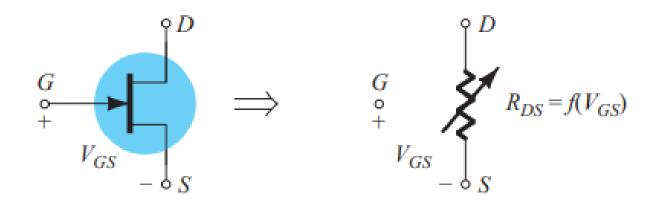
En la interseccion obtenemos el valor  $de I_{DQ} y v_{GSQ}$ .

La reemplazamos en la ecuacion de la malla de salida y obtenemos.

$$v_{DSQ} = V_{DD} - I_{DQ} \left( R_S + R_D \right)$$

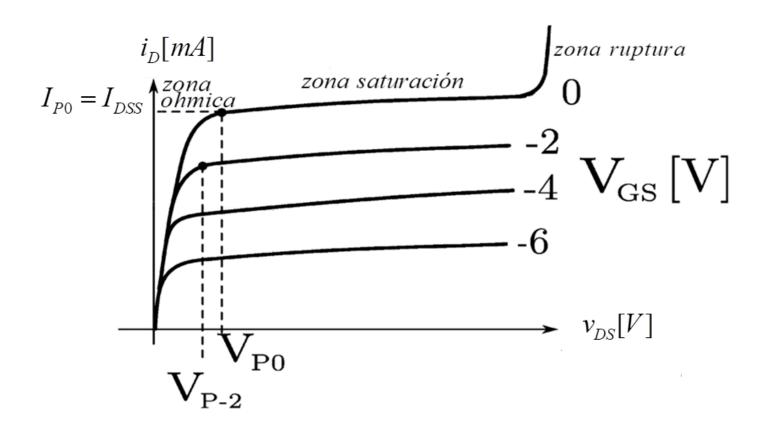
# Resistor controlado por voltaje.

En la región ohmica al JFET se lo puede utilizar como resistor variable.



# Resistor controlado por voltaje.

Para trabajar en esta region ohmica o lineal los niveles de  $v_{DS}$  deben ser mas pequeños que el tensión de estrangulamiento.



# Resistor controlado por voltaje.

Una aproximación al valor de resistencia en funcion del voltaje aplicado  $v_{GS}$  viene dado por la siguiente ecuación.

$$r_{d} = \frac{r_{o}}{\left(1 - \frac{V_{GS}}{V_{GS,apagado}}\right)^{2}}$$

 $r_o = resistencia \ con \ V_{GS} = 0$ 

 $r_d = resistencia \ a \ un \ nivel \ particular \ de \ V_{GS}$ 

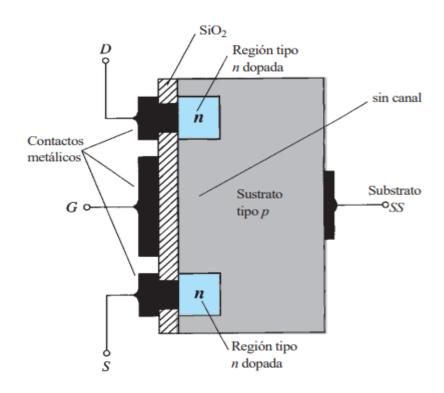
#### Ejemplo

Para un JFET de canal N  $r_o = 10$   $K\Omega$ ,  $V_P = 6$  V Calcular  $r_d$  para  $V_{GS} = -3$  V

$$r_d = \frac{10.000}{\left(1 - \frac{-3}{-6}\right)^2} = 40 \ K\Omega$$

# Manejo de los MOSFET.

La delgada capa de  $S_iO_2$  entre la compuerta y el canal le confiere alta impedancia de entrada pero dificulta el manejo, debido a que las cargas estaticas pueden perforarla y poner en cortocicuito el canal con la compuerta.



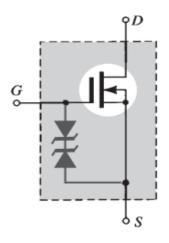
# Manejo de los MOSFET.

La forma de protejerlo es poner un anillo que cortocicuita las patas y se lo retira despues de soldarlo.

De no tener anillo de proteccion manipularlo tomandolo del encapsulado.

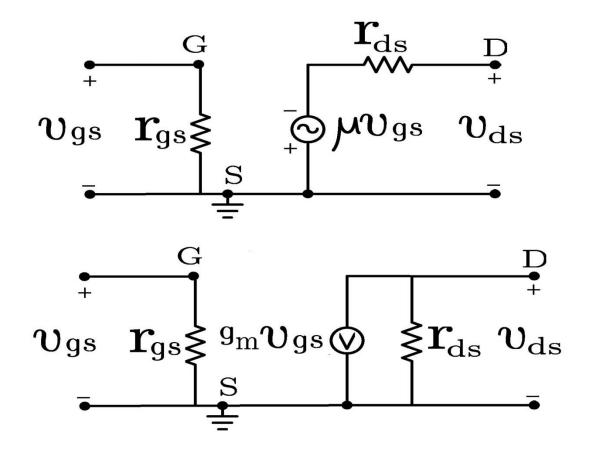
Se debe trabajar con pulsera conectada tierra.

Los MOSFET de potencia vienen con proteccion en la entrada como se aprecia en la figura.



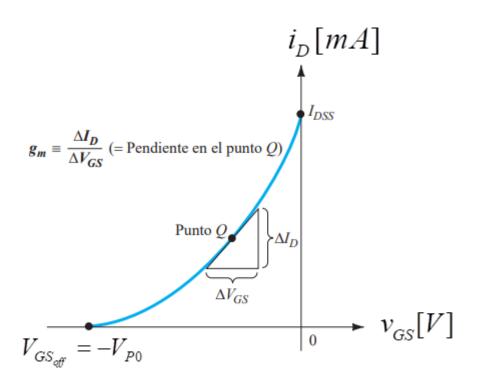
# Modelo para pequeña señal del FET.

Este modelo aplica solamente para pequeña señal. Es decir, cuando las variaciones de la corriente alterna es una pequeña fracción de la componente de corriente continua.



$$\begin{split} &Impedancia\ de\ entrada:\ r_{gs} = \frac{\Delta v_{GS}}{\Delta i_{G}} = \frac{v_{gs}}{i_{g}}\bigg|_{Punto\ Q} \rightarrow \infty \\ &Ganancia\ de\ voltaje:\ \mu = \frac{\Delta v_{DS}}{\Delta v_{GS}} = \frac{v_{ds}}{v_{gs}}\bigg|_{I_{DQ}=cte} \\ &Impedancia\ de\ salida:\ r_{ds} = \frac{\Delta v_{DS}}{\Delta i_{D}} = \frac{v_{ds}}{i_{d}}\bigg|_{V_{GSQ}=cte} \\ &Transconductancia:\ g_{m} = \frac{\Delta i_{D}}{\Delta v_{GS}} = \frac{i_{d}}{v_{gs}}\bigg|_{V_{DSQ=cte}} \\ &\mu = \frac{\Delta v_{DS}}{\Delta v_{GS}} = \frac{\Delta v_{DS}}{\Delta v_{GS}} \times \frac{\Delta i_{D}}{\Delta i_{D}} = \frac{\Delta v_{DS}}{\Delta i_{D}} \times \frac{\Delta i_{D}}{\Delta v_{GS}} = r_{ds}g_{m} \\ &\mu = r_{ds}g_{m} \end{split}$$

Obtención gráfica de la Transconductancia apartir de la curva de transferencia.



$$g_{m} = \frac{\Delta i_{D}}{\Delta v_{GS}} = \frac{i_{d}}{v_{gs}} \bigg|_{V_{DSQ=cte}}$$

$$g_m = g_{fs}$$

g <sub>fs</sub>: Conductancia de transferencia directa.

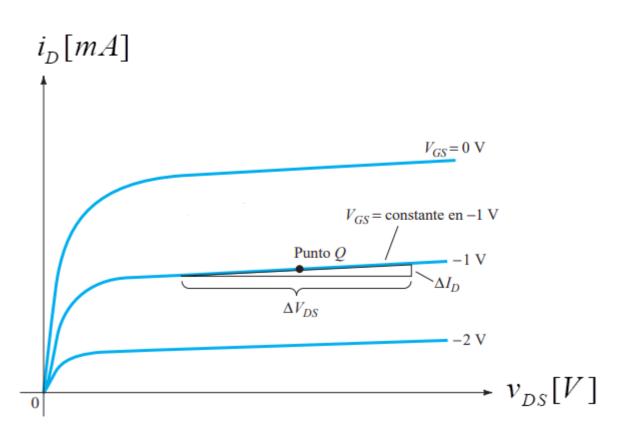
Así figura en las hojas de especificaciones.

Obtención analitica de la Transconductancia apartir de la ecuación de Shokley.

$$\begin{split} g_{m} &= \frac{di_{D}}{dv_{GS}} \bigg|_{Punto\ Q} = \frac{d}{dv_{GS}} \Bigg[ I_{DSS} \Bigg( 1 - \frac{v_{GS}}{V_{GS,off}} \Bigg)^{2} \Bigg] = I_{DSS} \frac{d}{dv_{GS}} \Bigg( 1 - \frac{v_{GS}}{V_{GS,off}} \Bigg)^{2} \\ &= 2I_{DSS} \Bigg( 1 - \frac{v_{GS}}{V_{GS,off}} \Bigg) \frac{d}{dv_{GS}} \Bigg( 1 - \frac{v_{GS}}{V_{GS,off}} \Bigg) \\ &= 2I_{DSS} \Bigg( 1 - \frac{v_{GS}}{V_{GS,off}} \Bigg) \Bigg[ \frac{d}{dv_{GS}} (1) - \frac{1}{V_{GS,off}} \frac{dv_{GS}}{dv_{GS}} \Bigg] \\ &= 2I_{DSS} \Bigg( 1 - \frac{v_{GS}}{V_{GS,off}} \Bigg) \Bigg[ 0 - \frac{1}{V_{GS,off}} \Bigg] = -\frac{2I_{DSS}}{V_{GS,off}} \Bigg( 1 - \frac{v_{GS}}{V_{GS,off}} \Bigg) \\ g_{m} &= -\frac{2I_{DSS}}{V_{GS,off}} \Bigg( 1 - \frac{v_{GSQ}}{V_{GS,off}} \Bigg) \end{split}$$

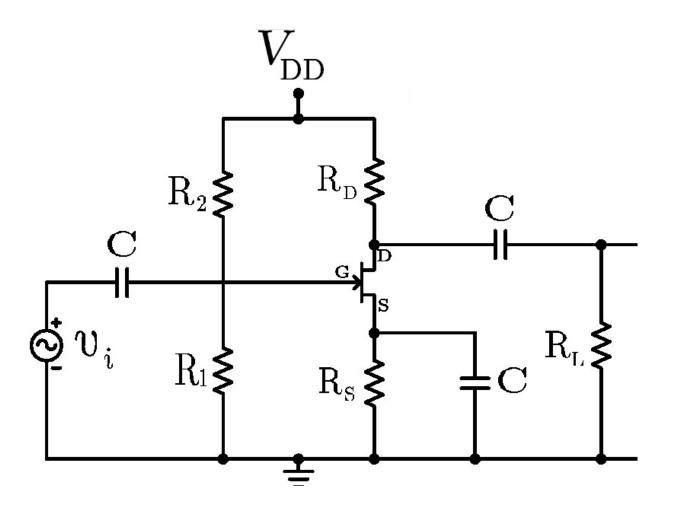
Impedancia de salida del JFET  $r_{ds} = \frac{1}{y_{os}}$ .

 $y_{os}$ : Admitancia de salida. Figura en las hojas de especificaciones.

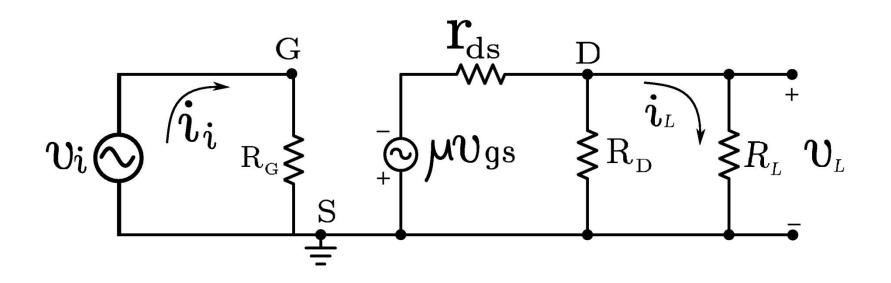


$$r_{ds} = \frac{\Delta v_{DS}}{\Delta i_{DS}} \bigg|_{v_{CS} = Cte}$$

# Etapa amplificadora surtidor Común.



# Circuito equivalente amplif. Surtidor Común.



Impedancia de entrada y salida

$$Z_i = R_G = R_1 / / R_2$$

$$Z_o\big|_{v_i=0} = R_D / r_{ds}$$

#### Ganancia tensión en surtidor común.

$$A_{V} = \frac{v_{L}}{v_{i}} = \frac{v_{L}}{v_{gs}} \times \frac{v_{gs}}{v_{i}}$$

$$v_{L} = \frac{-\mu v_{gs}}{r_{ds} + R_{D} / / R_{L}} \times R_{D} / / R_{L} \Rightarrow \frac{v_{L}}{v_{gs}} = \frac{-\mu}{r_{ds} + R_{D} / / R_{L}} \times R_{D} / / R_{L}$$

$$v_{gs} = v_{i} \Rightarrow \frac{v_{gs}}{v_{i}} = 1$$

$$A_{V} = \frac{-\mu}{r_{ds} + R_{D} / / R_{L}} \times R_{D} / / R_{L} \times 1 = \frac{-\mu}{r_{ds} + R_{D} / / R_{L}} \times R_{D} / / R_{L}$$

## Ganancia tensión en surtidor común.

$$Si \ r_{ds} << R_D / / R_L$$

$$A_V = \frac{-\mu}{r_{ds} + R_D / / R_L} \times R_D / / R_L \cong \frac{-\mu}{R_D / / R_L} \times R_D / / R_L = -\mu$$

$$Si \ r_{ds} >> R_D / / R_L$$

$$A_V = \frac{-\mu}{r_{ds} + \underbrace{R_D / / R_L}} \times R_D / / R_L \cong -\frac{\mu}{r_{ds}} \times R_D / / R_L = -\frac{g_m r_{ds}}{r_{ds}} \times R_D / / R_L = -g_m \times R_D / / R_L$$

$$Si \ R_L << R_D$$

$$A_V = -g_m \frac{R_D \times R_L}{R_D + \underbrace{R_D / R_L}} \simeq -g_m \frac{R_D \times R_L}{R_D} = -g_m R_L$$

#### Ganancia corriente en surtidor común.

$$\begin{split} A_i &= A_V \frac{Z_i}{R_L} = -\mu \frac{R_D / / R_L}{r_{ds} + R_D / / R_L} \times \frac{R_G}{R_L} \\ Si \ R_D / / R_L &<< r_{ds} \\ R_L &<< R_D \\ A_i &= -\mu \frac{R_G}{r_{ds} + \underbrace{R_D / / R_L}_{despreciamos}} \times \frac{R_D \times R_L}{R_D + R_L} \times \frac{1}{R_L} \\ A_i &\cong -\mu \frac{R_G}{r_{ds}} \times \frac{R_D}{R_D} = -\frac{\mu}{r_{ds}} R_G = -\frac{g_m r_{ds}}{r_{ds}} R_G = -g_m R_G \end{split}$$

# Reflexión de impedancia en transistores Bipolares y FET. Comparativa.

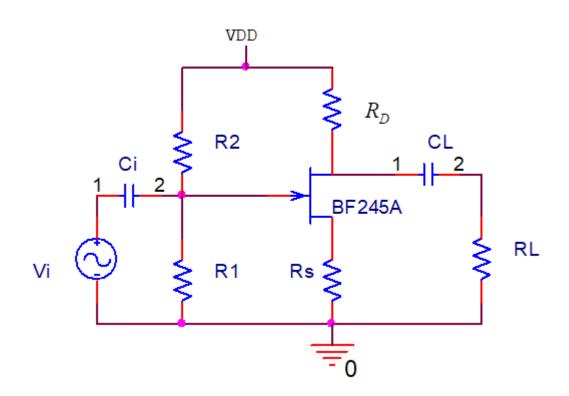
	Reflexión	Regla
BJT	$E-B$ $i_e >> i_b$ $h_{fe}+1$	Visto desde el emisor.  Las flechas indican lo que sucede en el circuito de base cuando lo reflejamos hacia el emisor. $v = cte = I \times R$ Visto desde la base.  Las flechas indican los que sucede en el circuito de emisor cuando lo reflejamos hacia la base.
FET	$D - S$ $v_d >> v_s$ $\mu + 1$	$i = cte = \frac{V \uparrow}{R \uparrow} \left\{ a = \frac{V \downarrow}{R \downarrow} \right\} b$

a: Cuando reflejamos lo que hay en el Surtidor hacia el Drenador

b: Cuando reflejamos lo que hay en el Drenador hacia el Surtidor

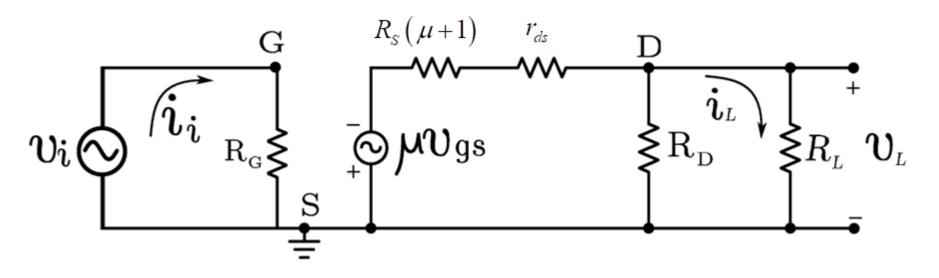
# Configuración surtidor común sin capacitor de desacople de surtidor.

Finalidad: Aplicacion de la reflexion de impedancia en el FET.



# Surtidor Común sin capacitor de desacople. Impedancias de entrada y salida.

- •Observamos desde el drenador.
- Reflejamos lo que hay en el surtidor hacia el Drenador multiplicado por  $\mu+1$ .



$$Z_{i} = R_{G} = R_{1} / / R_{2}$$

$$Z_{o}|_{v_{i}=0} = R_{D} / / [r_{ds} + R_{S} (\mu + 1)]$$

# Surtidor Común sin capacitor de desacople. Ganancia de tensión y corriente.

$$\begin{split} A_{V} &= \frac{v_{L}}{v_{i}} \\ v_{L} &= \frac{-\mu v_{gs}}{R_{S} (\mu + 1) + r_{ds} + R_{D} / / R_{L}} \times R_{D} / / R_{L} \quad \Rightarrow \quad \frac{v_{L}}{v_{gs}} = -\mu \times \frac{R_{D} / / R_{L}}{R_{S} (\mu + 1) + r_{ds} + R_{D} / / R_{L}} \\ como \ v_{gs} &= v_{i} \\ A_{V} &= -\mu \times \frac{R_{D} / / R_{L}}{R_{S} (\mu + 1) + r_{ds} + R_{D} / / R_{L}} \end{split}$$

$$A_{i} = \frac{i_{L}}{i_{i}} = \frac{\frac{v_{L}}{R_{L}}}{\frac{v_{i}}{Z_{i}}} = \frac{v_{L}}{R_{L}} \times \frac{z_{i}}{v_{i}} = \frac{v_{L}}{v_{i}} \times \frac{z_{i}}{R_{L}} = A_{V} \times \frac{z_{i}}{R_{L}}$$

# **Bibliografía**

- Circuitos Electrónicos Discretos e Integrados,
- Donald L. Schilling-Charles Belove.
- Dispositivos Electrónicos,
- Thomas L. Floyd.
- Electrónica: Teoría de Circuitos y Dispositivos Electrónicos,
- Robert L. Boylestad-Louis Nashelsky.
- 1100 Problemas de Electrónica Resueltos.
- Ing Alberto Muhana