

Adaptación de Impedancias

Sueldo Enrique

62508

Sosa Javier

65337

Ponce Nicolás

64725

Schamun Lucas

62378

Universidad Tecnológica Nacional- Facultad Regional Córdoba

I. INTRODUCCIÓN

Con la finalidad de obtener la máxima potencia disponible de un transistor, las impedancias de entrada y salida deben estar adaptadas al circuito en el que se lo inserta. En el caso de la impedancia de la fuente y la de la carga deben estar adaptadas en forma conjugada a las impedancias del dispositivo, es decir las partes resistivas o reales deben valer lo mismo y la partes reactivas o imaginarias deben tener la misma magnitud, pero de signo opuesto.

II. OBJETIVO

Diseñar redes de adaptación de impedancias.

En el primer ítem, se calcularon analíticamente las redes necesarias para adaptar impedancias, las cuales se verificaron con la carta de Smith y mediante el simulador QUCS.

En el segundo ítem, se utilizó el simulador QUCS para obtener los parámetros "s" de un transistor en particular, el cual se comprobó los valores obtenidos con su respectiva hoja de datos.

En el tercer ítem, la cátedra propuso un esquemático, este cuenta con una potencia de entrada de 2mW, desadaptado y el objetivo del mismo es alcanzar una potencia de salida de 130mW, y al igual que el ítem 1, se empleó el simulador y el ábaco.

El ultimo punto, consiste en adaptar de forma analítica tanto la entrada como la salida de un amplificador de 3 etapas.

III. DESARROLLO

1. Cálculos analíticos y verificaciones con la carta de Smith y Qucs.

Para los cálculos analíticos se procede a calcular la impedancia compleja de la carga:

- Caso a:

$$X_C = \frac{1}{2\pi f C} = -j50.048$$

Por lo tanto:

$$Z_L = 150 - j50.048$$

Luego se realiza el paralelo con la bobina:

$$Z_{//} = \frac{(150 - j50)jX_L}{150 - j50 + jX_L}$$

Desarrollando, se separa en parte real y parte imaginaria:

$$\frac{50.150X_L - 150X_L(50 - X_L)}{150^2 - (50 - X_L)^2} + j \frac{150^2X_L + 50X_L(50 - X_L)}{150^2 - (50 - X_L)^2}$$

Si se iguala la parte real a 50Ω , se obtiene:

$$X_{L2} = j84.31$$

Con la parte imaginaria se calcula la reactancia capacitiva:

$$X_C = -j82.17$$

A partir de los números anteriores, se obtienen los valores de los componentes:

$$L = \frac{X_L}{2\pi f} = \frac{84.307}{2\pi 100\text{MHz}} = 134.17\text{nHy}$$

$$C = \frac{1}{2\pi f X_C} = \frac{1}{2\pi 100\text{MHz} * 82.17} = 19.37\text{pF}$$

- Caso b:

$$X_L = 2\pi f L = j10$$

Por lo tanto:

$$Z_L = 20 + j10$$

Luego se coloca el capacitor en serie:

$$Z_{equiv} = 20 + j(10 - X_C)$$

Se realiza el paralelo con la bobina y se separa parte real de imaginaria:

$$\frac{20X_L(10 - X_C + X_L) - 20X_L(10 - X_C)}{20^2 - (10 - X_C + X_L)^2} + j \frac{20^2X_L + X_L(10 - X_C)(10 - X_C + X_L)}{20^2 - (10 - X_C + X_L)^2}$$

A partir de dicha ecuación se calcula la reactancia capacitiva e inductiva:

$$X_L = j41.7$$

$$X_C = -j34.826$$

Con los números anteriores, se obtienen los valores de los componentes:

$$L = \frac{X_L}{2\pi f} = \frac{41.7}{2\pi 100\text{MHz}} = 65.2\text{nHy}$$

$$C = \frac{1}{2\pi f X_C} = \frac{1}{2\pi 100\text{MHz} * 34.826} = 45.7\text{pF}$$

En la Fig 1. se observa el Ábaco de Smith, el cual comprueba el desarrollo analítico de la red de adaptación. En la Fig 2. se encuentra una captura del simulador, en este se observa que los valores cálculos son correctos, y como verificación final se comprobar ya que la impedancia está adaptada.

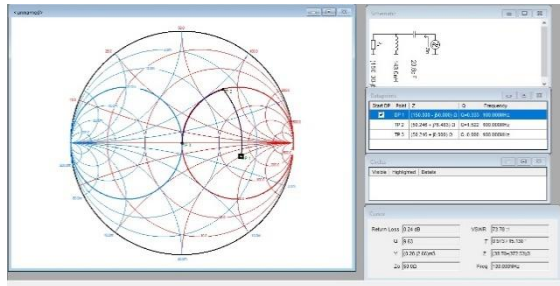


FIG. 1. CARTA DE SMITH DEL EJERCICIO 1A

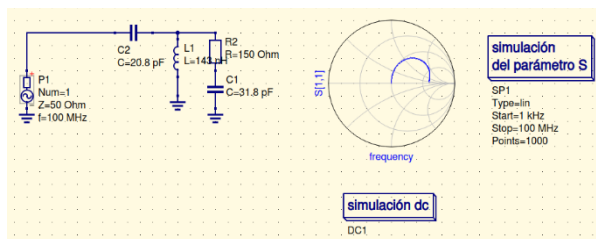


FIG. 2. SIMULACIÓN DEL EJERCICIO 1A

Para el ejercicio 2 se procedió de igual forma que el anterior, en las Fig 3 y Fig 4 se observa la comprobación.

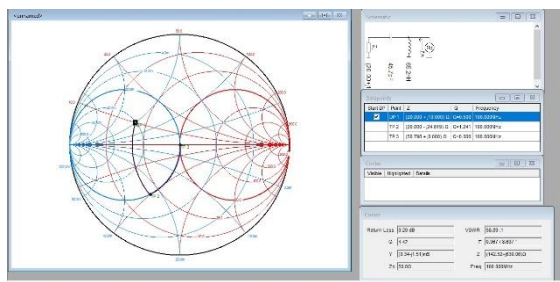


FIG. 3. CARTA DE SMITH DEL EJERCICIO 1B

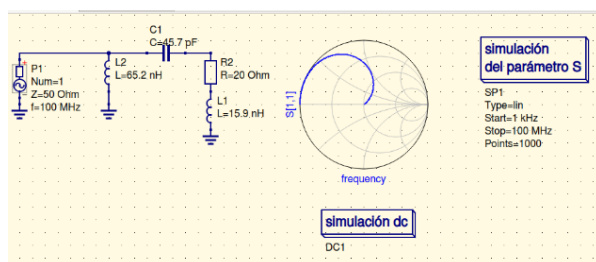


FIG. 4. SIMULACIÓN DEL EJERCICIO 1B

2. Verificación de parámetros “s”.

En este caso se eligió el transistor BFG425W, y se utilizó el modelo de BJT con el cual Qucs calcula los parámetros de los transistores, Fig.5 .

De esta forma se lograron medir los parámetros “s” como se ve en la Fig. 6 y comprobando con la hoja de datos del fabricante, se verificó que $V_{ce}=2V$ y $I_c=25mA$.

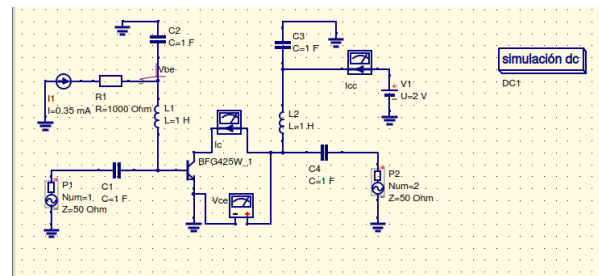


FIG. 5. MODELO DE BJT PARA MEDIR PARÁMETROS.

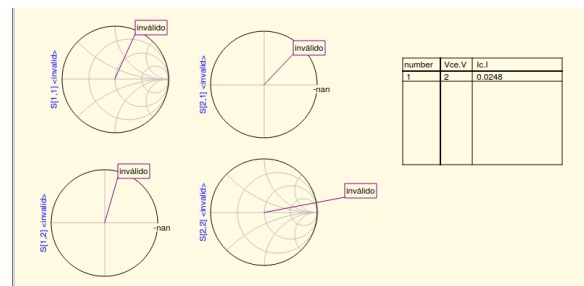


FIG. 6. MEDICIONES DE PARÁMETROS DEL TRANSISTOR BFG425W.

3. Adaptación de impedancias para un amplificador.

Se requiere analizar el circuito de la Fig 7.

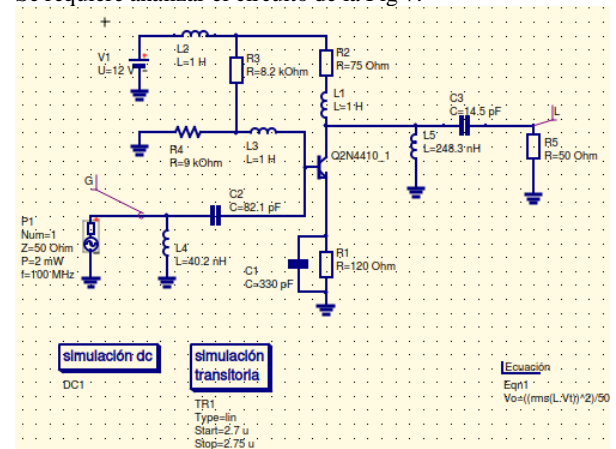


FIG. 7. CIRCUITO CON LAS REDES DE ADAPTACIÓN

En este caso, adaptamos la impedancia de entrada del transistor Q2N410, mediante una red L que acopla la impedancia de 50Ω del generador con $Z_{IN} = 10 - j0.79\Omega$. Esto se realizó a través del Smith chart:

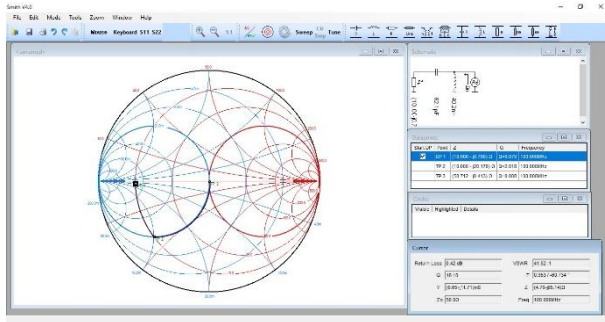


FIG. 8. ADAPTACIÓN DE IMPEDANCIA DE ENTRADA

Por su parte, se realizó el mismo procedimiento para adaptar la impedancia de salida del transistor $Z_{OUT} = 261 - j88\Omega$

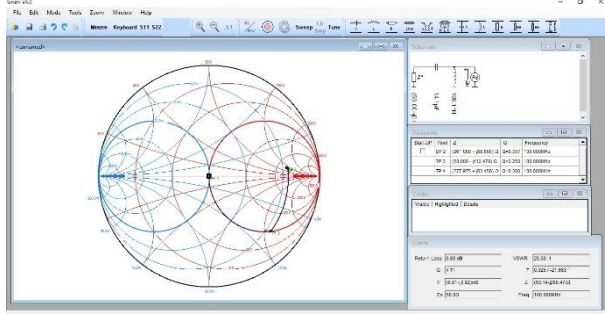


FIG. 9. ADAPTACIÓN DE IMPEDANCIA DE SALIDA

Luego de la obtención de las distintas redes de adaptación, se logró a la salida del transistor una potencia de 130mW.

4. Adaptación para un amplificador de 3 etapas.

A partir del diagrama en bloques de la Fig 10 se realizan las distintas redes de adaptación.

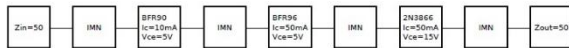


FIG. 10. AMPLIFICADOR DE 3 ETAPAS

En primer lugar, se calculan las impedancias de entrada y de salida de los distintos transistores a partir de los parámetros S:

- BFR90: Para $I_C = 10mA$ y $V_{CE} = 5V$

$$S_{11} = 0.2606 - j0.3668$$

$$S_{22} = 0.7350 - j0.2895$$

$$Z_{IN} = Z_{IN_n} \cdot Z_0 = \frac{1 + S_{11}}{1 - S_{11}} 50\Omega = 58.39 - j53.94$$

$$Z_{OUT} = Z_{OUT_n} \cdot Z_0 = \frac{1 + S_{22}}{1 - S_{22}} 50\Omega = 122.038 - j187.94$$

- BFR96: Para $I_C = 50mA$ y $V_{CE} = 5V$

$$S_{11} = -0.32 - j0.185$$

$$S_{22} = 0.225 - j0.329$$

$$Z_{IN} = Z_{IN_n} \cdot Z_0 = \frac{1 + S_{11}}{1 - S_{11}} 50\Omega = 24.298 - j10.41$$

$$Z_{OUT} = Z_{OUT_n} \cdot Z_0 = \frac{1 + S_{22}}{1 - S_{22}} 50\Omega = 59.33 - j46.41$$

- 2N3866(equivalente MRF3866)

Para $I_C = 50mA$ y $V_{CE} = 15V$

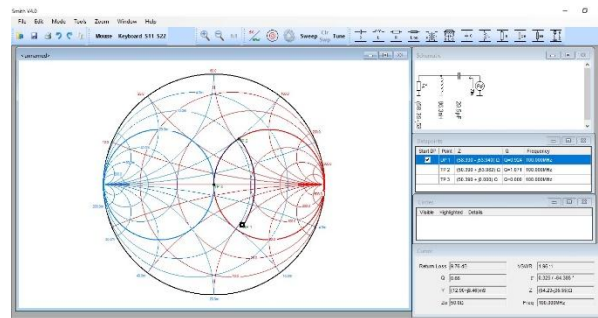
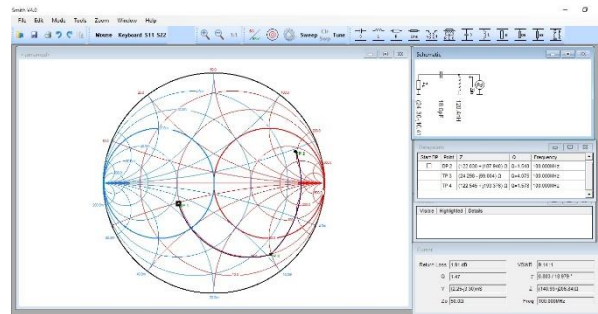
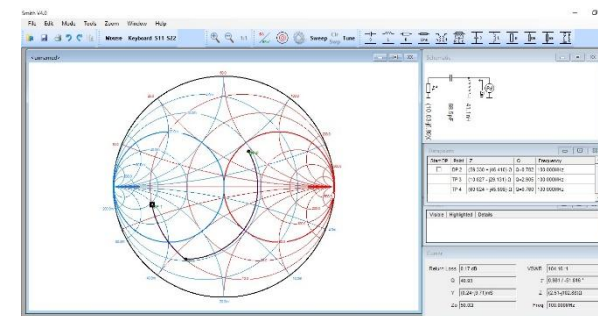
$$S_{11} = -0.65 - j0.162$$

$$S_{22} = 0.285 - j0.145$$

$$Z_{IN} = Z_{IN_n} \cdot Z_0 = \frac{1 + S_{11}}{1 - S_{11}} 50\Omega = 10.027 - j5.89$$

$$Z_{OUT} = Z_{OUT_n} \cdot Z_0 = \frac{1 + S_{22}}{1 - S_{22}} 50\Omega = 84.335 - j27.24$$

Resta por adaptar cada uno de los bloques. Esto se hace con el ábaco de Smith.

FIG. 11. ADAPTACIÓN DE Z_{IN} DEL BFR90 CON 50ΩFIG. 12. ADAPTACIÓN DE Z_{OUT} DEL BFR90 CON Z_{IN} DEL BFR96FIG. 13. ADAPTACIÓN DE Z_{OUT} DEL BFR96 CON Z_{IN} DEL 2N3866

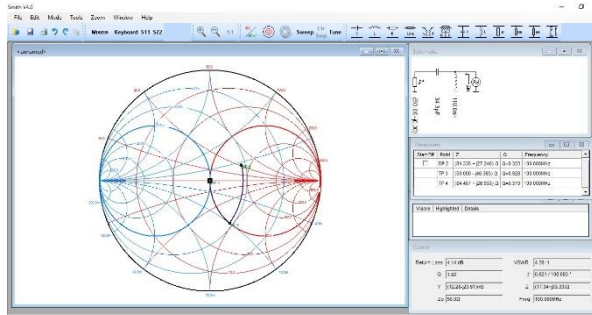


FIG. 14. ADAPTACIÓN DE Z_{OUT} DEL 2N3866 CON 50Ω

V. CONCLUSIÓN.

Al finalizar el práctico, se logró comprobar la importancia de trabajar con circuitos cuyas impedancias se encuentren adaptadas y conocer el método gráfico para lograr dicha adaptación mediante el ábaco de Smith.

En una primera instancia, se realizaron los cálculos teóricos para saber qué valores de componentes iban a ser los indicados para los diferentes circuitos en cuestión. A posterior se comprobó con el Smith chart. Por su parte se realizó la adaptación en amplificadores de n etapas.