ELECTRÓNICA APLICADA II

TP Nº2: AMPLIFICADOR OPERACIONAL

Curso 4R2

Daparte José 61173 De la Vega Nahuel 58525 Lorca Diego 63477 Mazzeti Luciano 58210 Lozada Martin 62748

24 de agosto de 2015

OBJETIVO

El objetivo de este trabajo práctico es obtener distintas formas de señales con distintas amplitudes y niveles de tensión a una determinada frecuencia mediante las configuraciones aprendidas de los amplificadores operacionales como se observa en la figura 1. Las condiciones necesarias para el diseño son las siguientes:

- Tener especial cuidado en la ubicación de los offset de cada señal.
- Diseñar el circuito con una impedancia de entrada de 15Kohm.
- La frecuencia de operación debe ser de 4.3KHz.

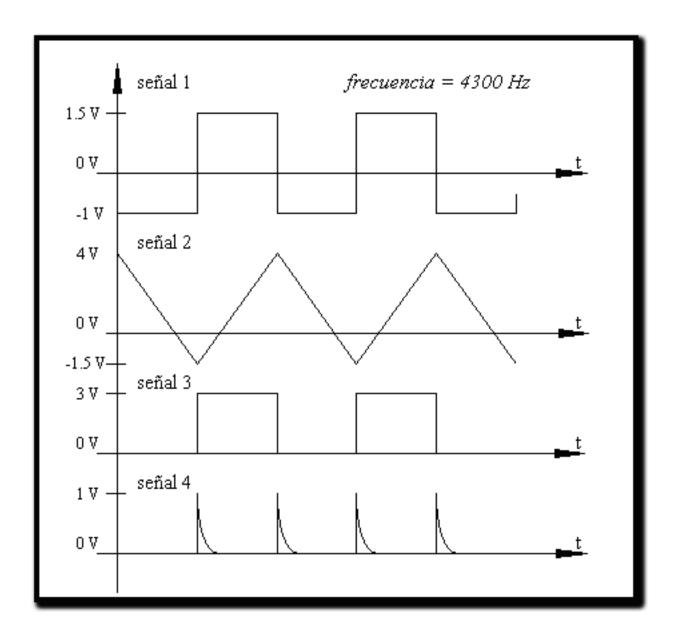


Figura 1: Señales

PRIMERA ETAPA

En esta primera etapa se desea obtener una señal cuadrada con una amplitud de $2,5\,[Vpp]$ y un offset de 1V por debajo del cero y se le debe agregar la condición de que la impedancia de entrada sea de $15K\Omega$. Para ello se realiza la configuración de buffer, la cual tendrá una ganancia unitaria e invertirá la señal. Luego seguirá un sumador el cual establecerá el nivel de la señal requerida.

La ecuación del sumador es la siguiente:

$$V_{S1} = -R_{f2} \cdot \left(\frac{-V_{SO}}{R_1} + \frac{V_{ref}}{R_2}\right)$$

El valor de R1 se fijara en $100K\Omega$, y como no habrá amplificación, R1=Rf2, luego la salida V_{SO} que se necesita es de 1,5v, y tomando $V_{ref}=2,7v$ se obtiene R2 de la siguiente manera:

$$R_2 = \frac{V_{ref}}{\frac{V_{SO}}{R_1} - \frac{V_{S1}}{R_{f2}}} = \frac{2.7v}{\frac{1.5v}{100000} - \frac{2.5v}{100000}} = 270K\Omega$$

Por lo tanto el diseño de la primera etapa queda conformado como se muestra en la figura 2:

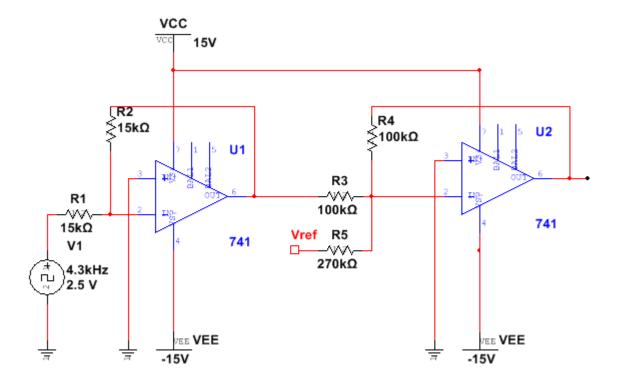


Figura 2: Primera Etapa

La salida del circuito se observa desde una simulación en la figura 3, donde se diferencia la señal de entrada en rojo y la señal de salida en azul:

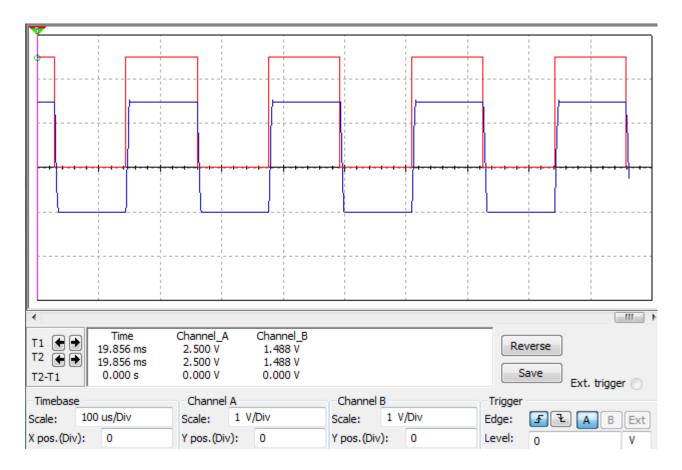


Figura 3: Primera señal

En la práctica se obtuvo la señal igual que en la simulación.

SEGUNDA ETAPA

La señal que se desea en esta etapa es una onda triangular de amplitud 5.5 [Vpp] y un valor de desplazamiento de 1.5v por debajo del cero. Para esto se realizarán dos circuitos, el primero integrará la onda cuadrada de la etapa uno y el segundo amplificará y establecerá el nivel necesario, por tanto se hace uso de un integrador inversor y un sumador inversor.

Para diseñar el integrador se usa la siguiente fórmula:

$$V_{S2}^{'} = \frac{-V_{S1}}{R1 \cdot C} \cdot \int_{0}^{T/2} dt$$

Dándole un valor a C de 1nF y considerando una amplificación unitaria, se obtiene un R1 de $58K\Omega$. Para que la integración tenga una precisión del 99% se agrega una R en paralelo con C la cual establecerá la integración una década antes de la frecuencia pedida. Esta R toma el valor de $580K\Omega$.

Para el diseño del sumador se utiliza la misma ecuación que en la etapa uno, la resistencia de entrada se tomará de $100K\Omega$ y teniendo en cuenta que se debe amplificar hasta unos 5.5v, se tiene que:

$$A_{v4} = \frac{5.5}{2.5} = 2.2$$
 : $R_{f4} = A_{v4} \cdot R_9 = 2.2 \cdot 100k\Omega = 220k\Omega$

Ahora bien teniendo en cuenta el desplazamiento de nivel de la etapa anterior, la tensión de referencia de 2.7v y el nivel que se desea obtener en esta etapa, la R11 toma un valor aproximado a $80k\Omega$. Los dos circuitos se pueden observar en la figura 4 .

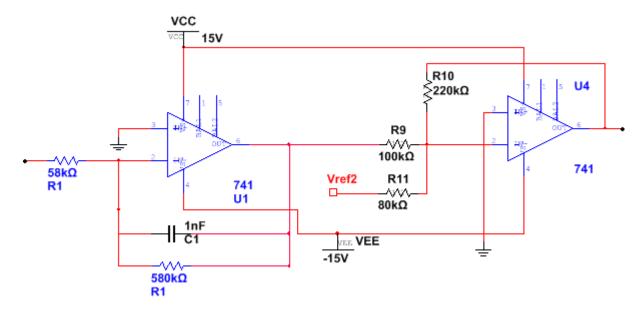


Figure 4: Segunda etapa

La simulación de la salida de este circuito se aprecia en la figura 5.



Figure 5: Segunda señal

TERCERA ETAPA

La tercera señal que se pide, es una onda cuadrada con una amplitd de 3v y un nivel de corrimiento cero. Para pasar de una rampa a una onda cuadrada se debe derivar y luego usar un sumador diferencial para disminuir la amplitud y establecer el nuevo desplazamiento.

La ecuación que caracteriza al derivador es la siguiente:

$$V_{S3}^{'} = -R_{f5} \cdot C_3 \frac{d(V_{S2})}{dt} = -R_{f5} \cdot C_3 \cdot \frac{2 \cdot 5, 5}{T}$$

La tensión pico Vs3' es de 1.5v, esto fijará la ganancia para obtener la amplitud buscada. Para derivar con la precisión del 99 % se tendrá una frecuencia máxima de $f_{max} = 10.f_{deriv} = 43KHz$, tomando a R21 (R serie con C3) con un valor de 100kohm, se puede obtener C3 de la siguiente ecuación:

$$f_{max} = \frac{1}{2\pi R 21.C3}$$

$$C3 = \frac{1}{2\pi R 21.f_{max}} = 37pF$$

Donde el valor estándar más cercano es de 33pF, el cual desviará la frecuencia de corte al valor de 48KHz. Despejando R_{f5} en la ecuación del derivador, resulta que:

$$R_{f5} \simeq 1M$$

Teniendo los elementos para diseñar el derivador, se procede al diseño del sumador diferencial, el cual es necesario por el motivo de que el nivel que se necesita desplazará la señal hacia arriba y no hacia abajo como se venia haciendo en las otras etapas. La ecuación del sumador diferencial es la siguiente:

$$V_{S3} = V_{ref} \cdot \frac{R_{25}}{R_{22}} \cdot \left(\frac{R_{f6} + R_{22}}{R_{25} + R_{24}}\right)$$

Para R22=150kohm y Rf6=R22 y tomando aleatoriamente R24=250kohm, se obtiene R25=100kohm. El circuito completo de esta etapa se puede apreciar en la figura 6.

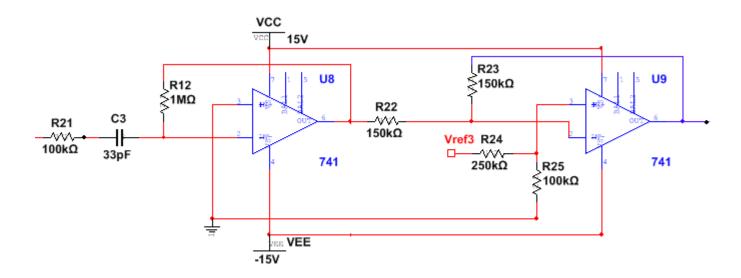


Figure 6: Tercera etapa

La simulación del circuito se observa en la figura 7.

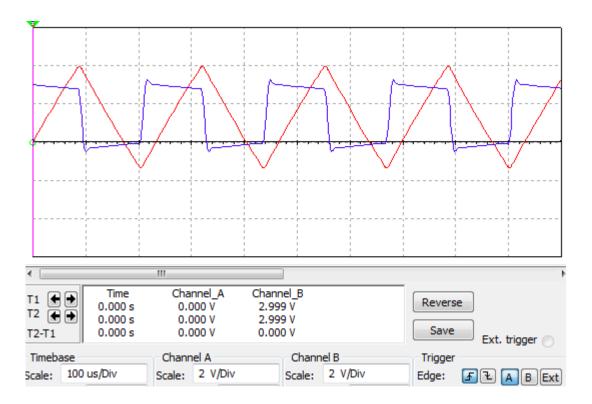


Figure 7:

CUARTA ETAPA

La última etapa consiste en obtener impulsos positivos en cada flanco de la señal cuadrada con una amplitud de 1v. Para lograr esta señal se debe derivar la etapa anterior, donde se obtendran impulsos positivos para los flancos en subida e impulsos negativos para flancos descendentes, como se observa en la figura 8, por lo tanto se utiliza un rectificador de onda completa para obtener sólo impulsos positivos.



Figure 8: Impulsos positivos y negativos

El circuito rectificador que se utiliza es uno de alta precisión que ya existe, como otros, el cual ya fue calculado y probado para su buen funcionamiento. Este se observa en la figura 9.

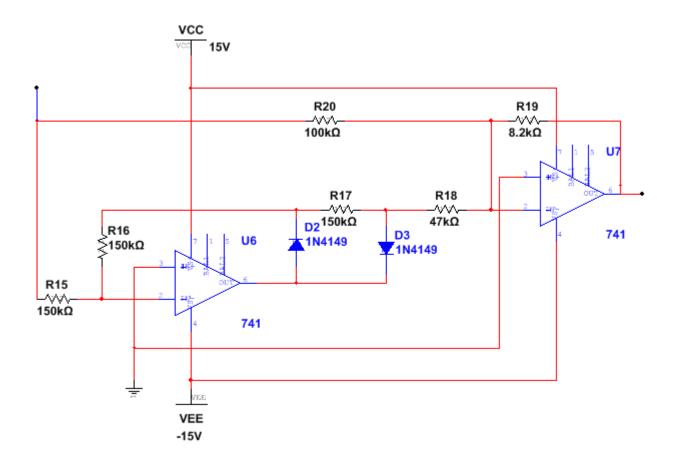


Figure 9: Rectificador de onda completa

La salida del rectificador simulada se puede apreciar en la figura 10.



Figure 10: Cuarta señal

CARACTERÍSTICAS DEL AMPLIFICADOR OPERACIONAL

El amplificador operacional que se utilizó es el LM741 como se observo en los esquemas. Una de las características principales de este op es que tiene protección de sobrecarga tanto en la entrada como en la salida y puede eliminar el **voltage de offset** del circuito mediante la aplicación de una configuración que tiene la hoja de datos del mismo. Esto se puede observar en la figura 11.

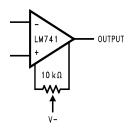


Figura 11: Offset nulling circuit

- Supply voltage (VCC+): máxima tensión de alimentación positiva +22V.
- Supply voltage (VCC-): máxima tensión de alimentación negativa -22V.
- Differential input voltage: máxima tensión diferencial de entrada (entre los terminales inversor y no inversor) $\pm 30V$.
- Input voltage: máxima tensión en las entradas $\pm 15V$.
- **Power disipation**: Disipación de potencia máxima 500mW.
- Output short circuit duration: Duración máxima que puede estar la salida en cortocircuito.
- Operating temperature range: Rango de temperatura que puede operar el dispositivo (-55°C a +125°C).
- Storage Temperature range: Rango de temperatura de almacenamiento (-65°C a +125°C).
- Input offset voltage (VIO): Es la tensión continua que se debe aplicar a la entrada para llevar la tensión de reposo de la salida a cero.
- Input offset current: Diferencia entre las corrientes que circulan por los terminales de entrada teniendo la salida a un nivel específico.
- *Input bias current:* Promedio de las corrientes que circulan por los teminales de entrada mientras que la salida se encuentra a un nivel específico.
- Large signal voltage gain: Ganancia de tensión para señal fuerte.
- Input resustance: Resistencia equivalente vista en los terminales de entrada a lazo abierto.
- Common-mode rejection ratio (CMRR): Relación de rechazo en modo común. Es la relación entre la ganancia en modo diferencial y la ganancia en modo común. Se puede calcular según la ecuación:

$$RRMC_{(dB)} = 20 \cdot \log \left(\frac{A_{diferencial}}{A_{modo-común}} \right)$$

El valor típico es de 90dB.

Para su comprobación el fabricante del operacional recomienda la configuración que se muestra en la figura nro 12.

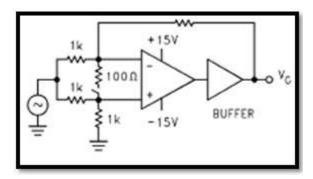


Figura 12: Circuito para medir RRMC

- Supply voltage rejection ratio ($\Delta VCC \pm /\Delta VIO$): Es el valor absoluto de la relación entre cambios de la tensión de entrada y cambios en la tensión de offset.
- Bandwidth (BW): Ancho de banda. Se calcula mediante la siguiente ecuación:

$$BW = \frac{0.35}{tr}$$

Donde tr (rise time) es el tiempo necesario para que la señal de salida varíe del 10% al 90% de su valor final, este es de $0.3\mu s$, por lo tanto:

$$BW = \frac{0.35}{0.3 \cdot 10^{-6}s} = 1166666.6 Hz$$

Para comprobar prácticamente el tr, algunos fabricantes muestran las conexiones necesarias para hacer dicha medida, como por ejemplo la que se muestra en la figura nro 13.

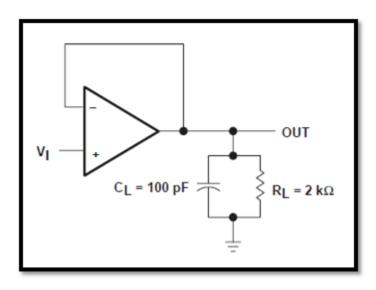


Figura 13: Medición de (tr) y el slew rate (SR)

■ Slew rate: Es la máxima variación de la tensión de salida por unidad de tiempo, o dicho de otra forma es la velocidad de respuesta del AO. Se mide en $V/\mu s$ y se expresa.

$$SR = \frac{dVo}{dt} = 0.5 \frac{V}{\mu s}$$

mientras mayor sea, mejor calidad toma el AO.

Para la medición práctica también se hace uso de la figura nro 13.