



7 Tecnología

1. El circuito de la figura debe conmutar una carga de 500 mA; calcule los valores de R_2 y R_c .

Utilice el transistor BC337 considere siempre el peor caso.

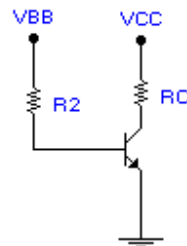


Figura 1

2. En el circuito de la figura calcule R_B y R_C de manera tal que por el led circule una corriente de 20mA y con la mínima potencia disipada en el transistor. Utilice el transistor BC337.

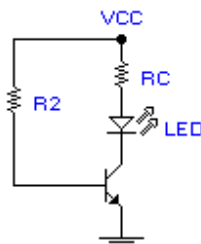


Figura 2

3. Diseñe los drivers para conectar 7 display de 7 segmentos en un sistema multiplexado. La intensidad luminosa de los mismos debe ser la misma que tendrían si cada uno de ellos fueran excitados con una corriente continua de 15mA. El integrado de decodificación es un CD4013.
 - a. Realice el diagrama en bloques del sistema.
 - b. Dibuje cada uno de los drivers necesarios.
 - c. Realice la selección de los componentes y el cálculo de potencia disipada en los mismos.
4. Realice la tabla de verdad del siguiente circuito y determine a que compuerta lógica corresponde.

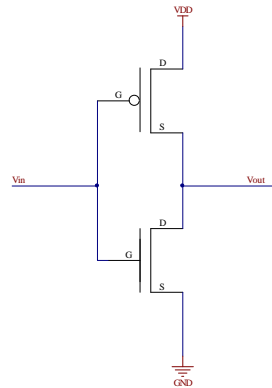


Figura 3

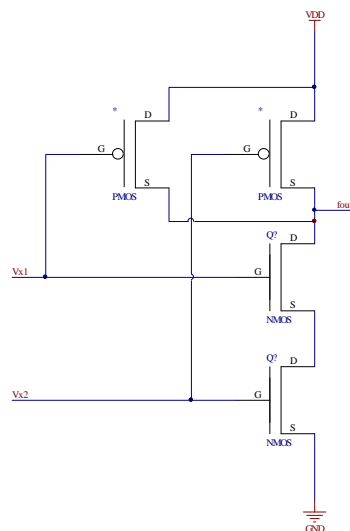


Figura 4

5. Implemente con transistores tipo NMOS y PMOS las siguientes funciones lógicas
 - a. $f1 = (Vx1 + Vx2)Vx3 + Vx3\overline{Vx4}$
 - b. $f1 = (Vx1 \otimes Vx2)$
 - c. $f1 = (Vx1 \otimes Vx2)Vx4 + Vx2Vx3\overline{Vx4}$
 - d. $f1 = (Vx1 + Vx2)Vx4 + \overline{(Vx1 + Vx2)}Vx3$
6. Realice el acoplamiento entre una logica tipo CMOS open drain alimentada a 5V con una lógica CMOS alimentada a 12V.
7. Dibuje la forma de onda de salida del siguiente circuito considerando la Figura 7 como entrada al mismo, los tiempos están en ns ($\{500,500\}$ son 500ns):
 - a. Todas las compuertas son CMOS.
 - b. Todas las compuertas son HCMOS.
 - c. Aplique las mismas señales al circuito del esquema 4 el cual es un CI4051 (suponga que el mismo se encuentra habilitado).

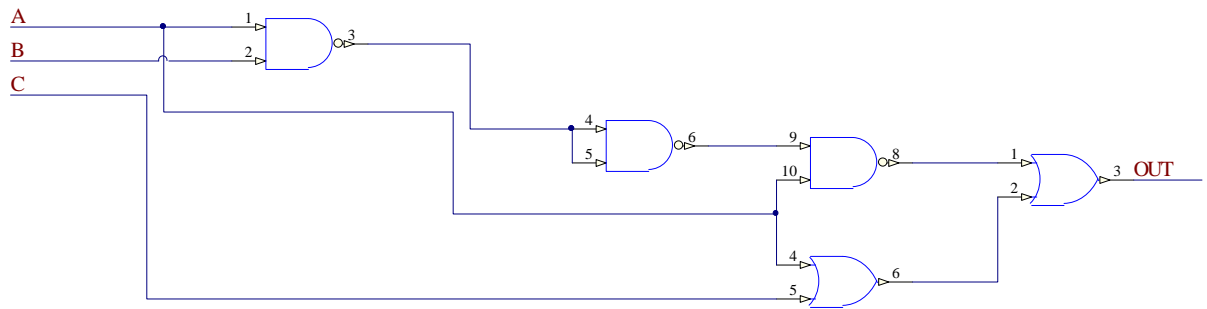


Figura 5

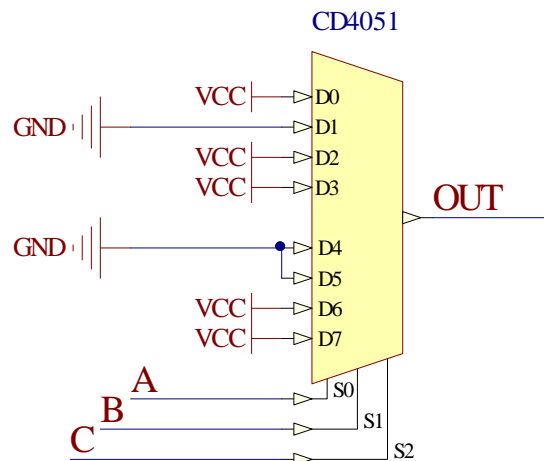


Figura 6

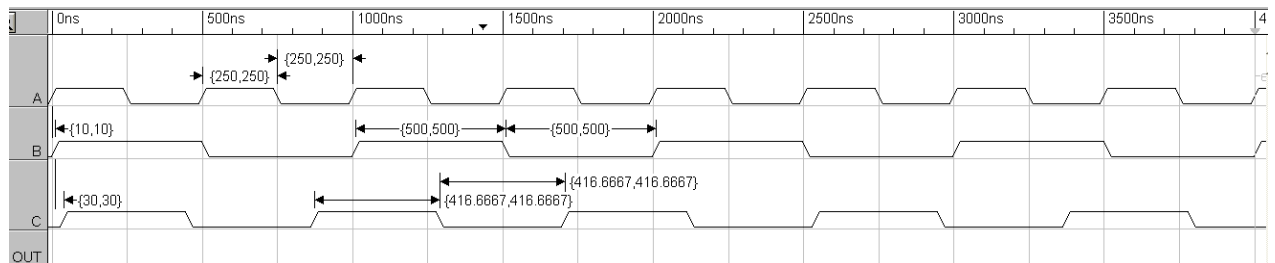


Figura 7

8. Implementar las siguientes funciones lógicas utilizando una memoria EPROM tipo AT 28C10 y multiplexores CD4051, CD4052, o CD4053. Con una sola memoria debe implementar las 8 funciones.

$$f1 = \sum m1, m7, m8, m9, m10, m12, m15$$

$$f2 = \sum m0, m1, m2, m6, m7, m8, m15$$

$$f3 = \sum m0, m3, m4, m9, m12, m13, m14, m15$$

$$f4 = \sum m0, m1, m2, m3, m10, m12, m13, m14, m15$$

$$f5 = \sum m1, m3, m5, m6, m11, m12, m13, m14, m15$$

$$f6 = \sum m0, m1, m5, m4, m10, m12, m14, m15$$



$$f7 = \sum m1, m2, m3, m4, m5, m6, m12, m14, m15$$

$$f8 = \sum m1, m2, m5, m7, m8, m10, m11, m12$$

9. Realice una tabla con los niveles lógicos de estas 5 familias, la tabla tiene que especificar VIH, VIL, VT, VOH, VOL

5-V CMOS.

5-V TTL.

3.3-V LVTTTL.

2.5-V CMOS.

1.8-V CMOS.

10. Defina que es una entrada tolerante a 5V en un integrado de 3.3V. Dibuje el esquema que lo representa, identifique en el esquema los diodos clamp.
11. Determine la función de transferencia f_1 y f_2 que se representa en la figura 8.

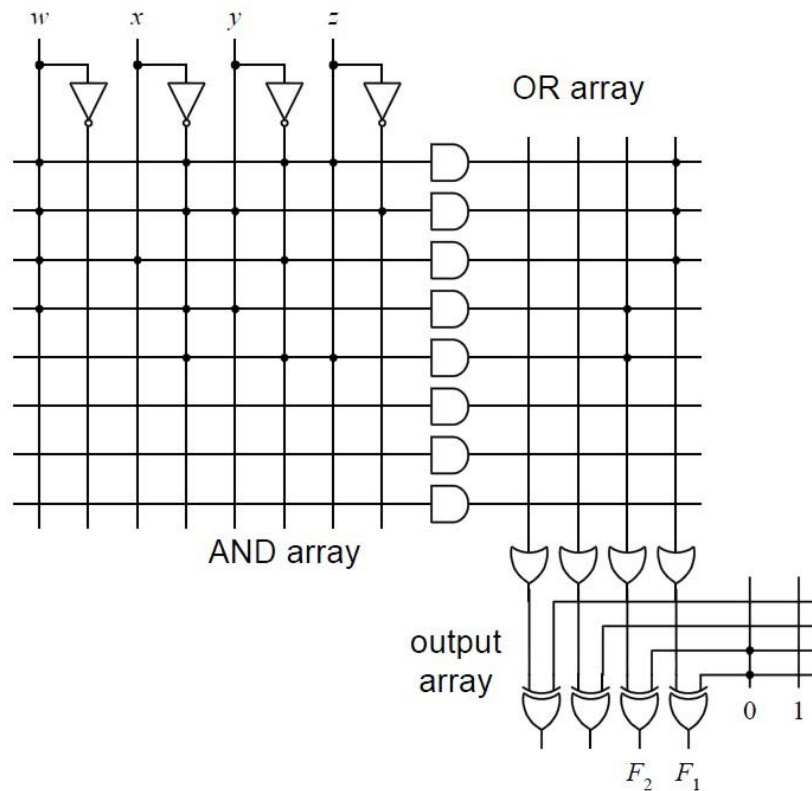


Figura 8

12. De los siguientes esquemas obtener las funciones lógicas de cuatro variables D_0 , D_1 , D_2 , D_3 .

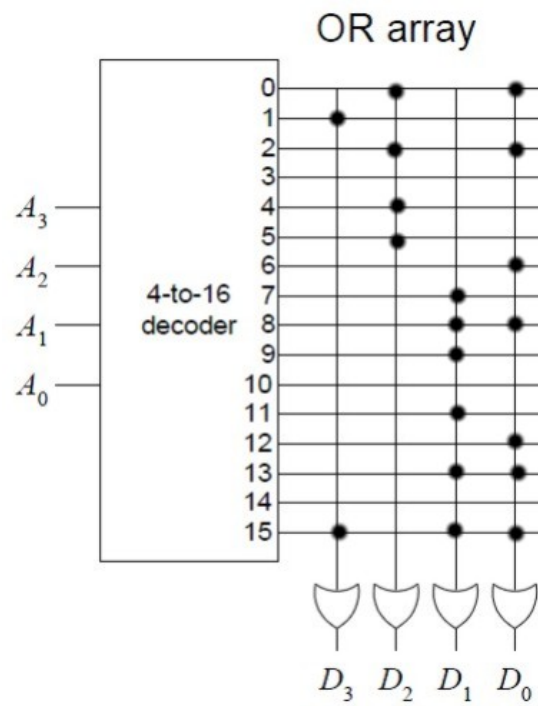


Figura 9

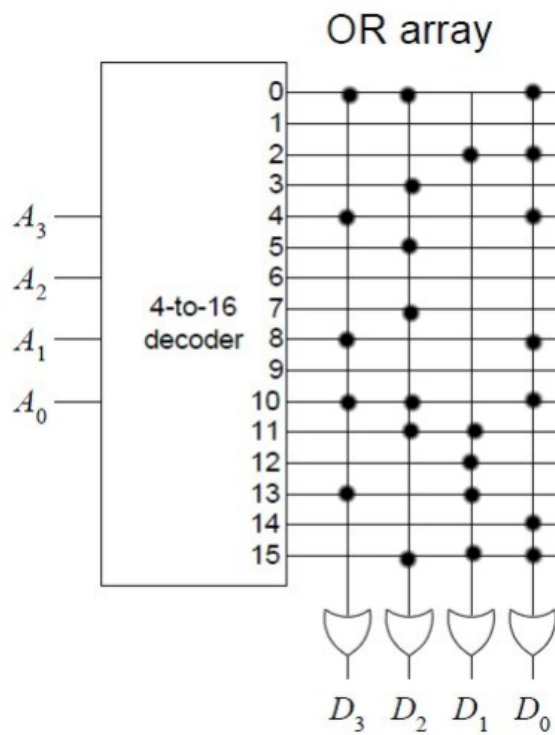


Figura 10

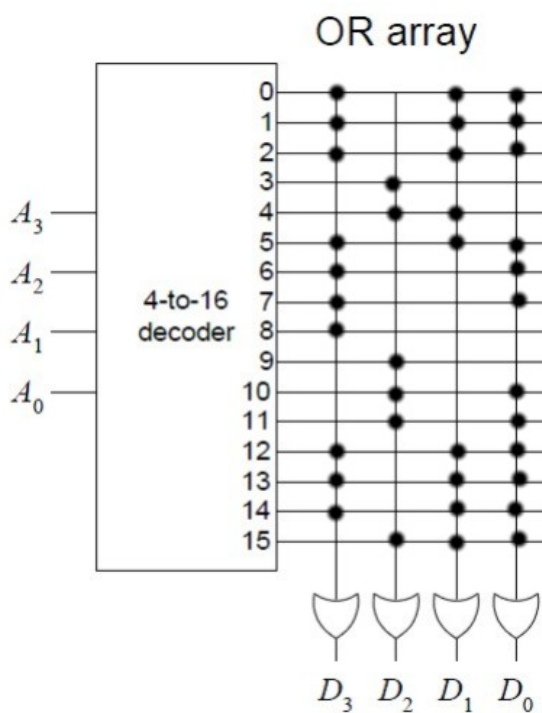


Figura 11

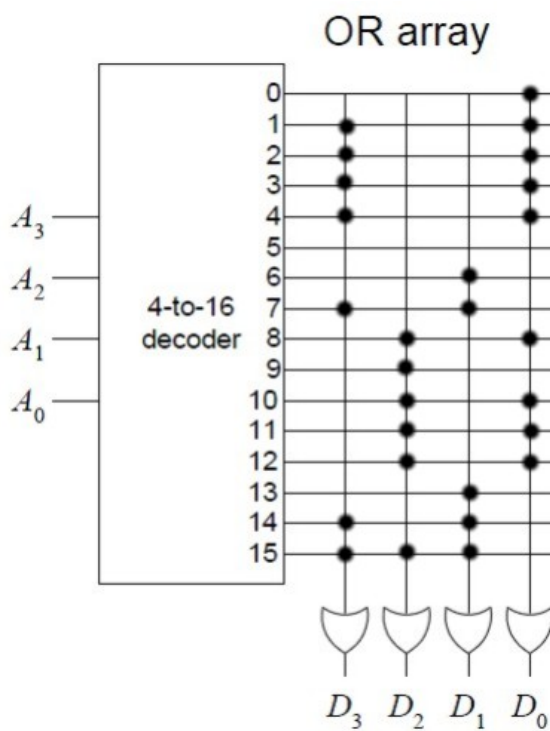


Figura 12

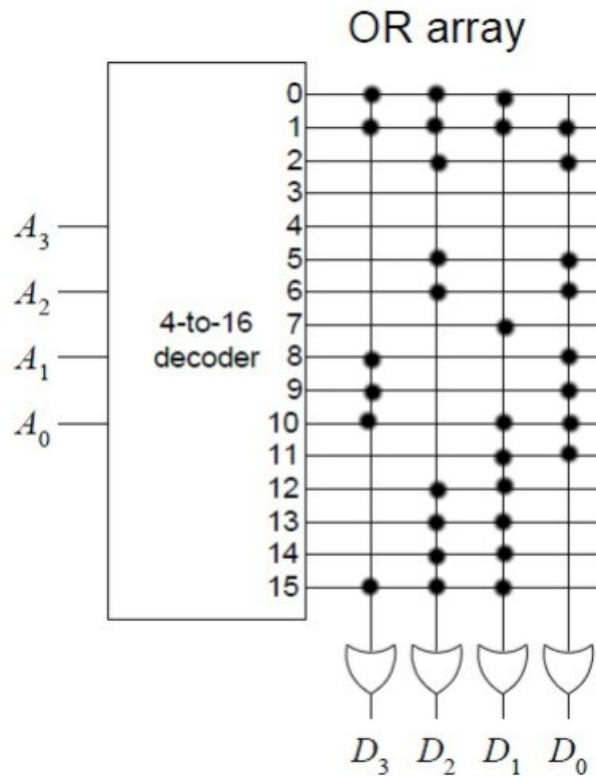
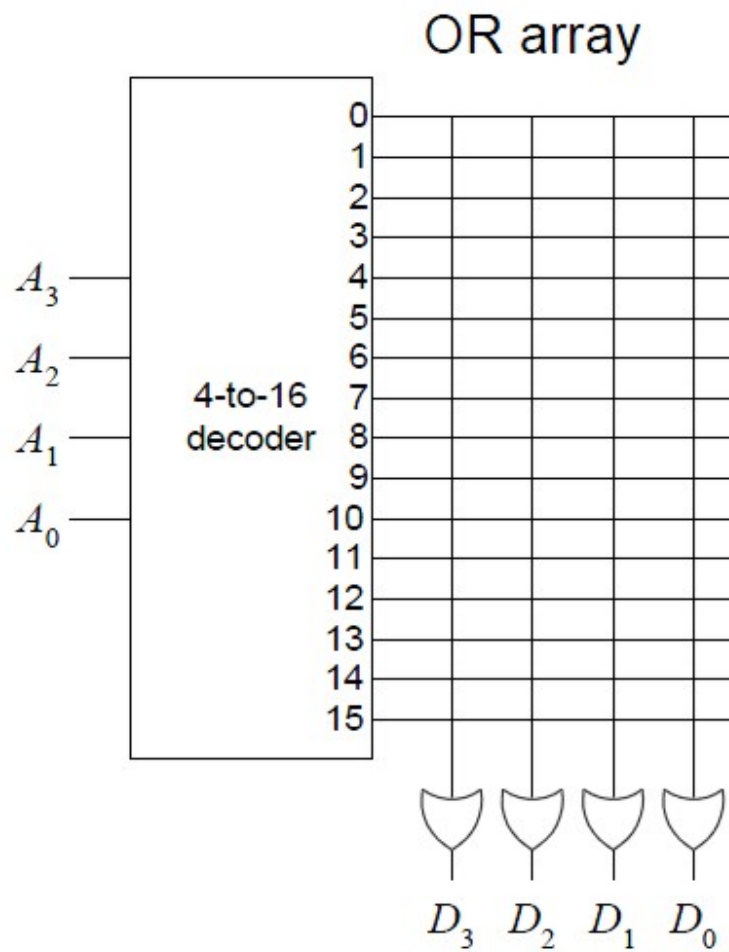


Figura 13

13. Utilizando el circuito básico de la figura implementar las siguientes funciones lógicas:

- a.
- $$D0 = \sum m1, m7, m8, m9, m10, m12, m15$$
- $$D1 = \sum m0, m1, m2, m6, m7, m8, m15$$
- $$D2 = \sum m0, m3, m4, m9, m12, m13, m14, m15$$
- $$D3 = \sum m0, m1, m2, m3, m10, m12, m13, m14, m15$$
- b.
- $$D0 = \sum m1, m3, m5, m6, m11, m12, m13, m14, m15$$
- $$D1 = \sum m0, m1, m5, m4, m10, m12, m14, m15$$
- $$D2 = \sum m1, m2, m3, m4, m5, m6, m12, m14, m15$$
- $$D3 = \sum m1, m2, m5, m7, m8, m10, m11, m12$$



14. Determinar las funciones lógicas obtenidas a la salida de la lógica configurable representada en la siguiente figura y configurar los registros de manera que las primeras dos funciones salgan negadas. Las 4 funciones son combinacionales.

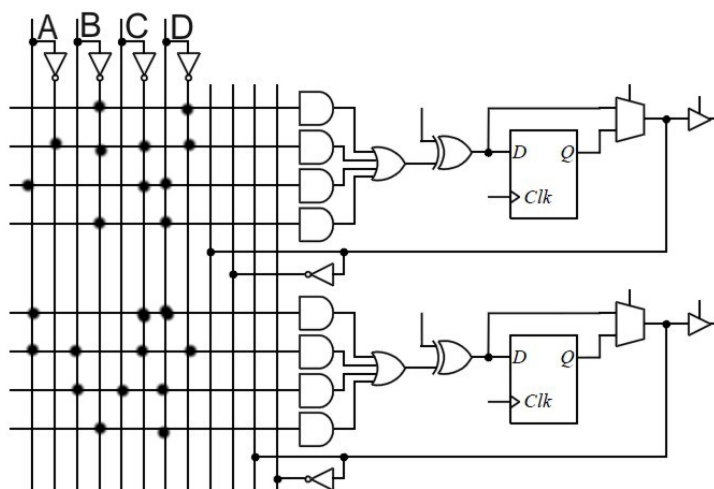


Figura 14

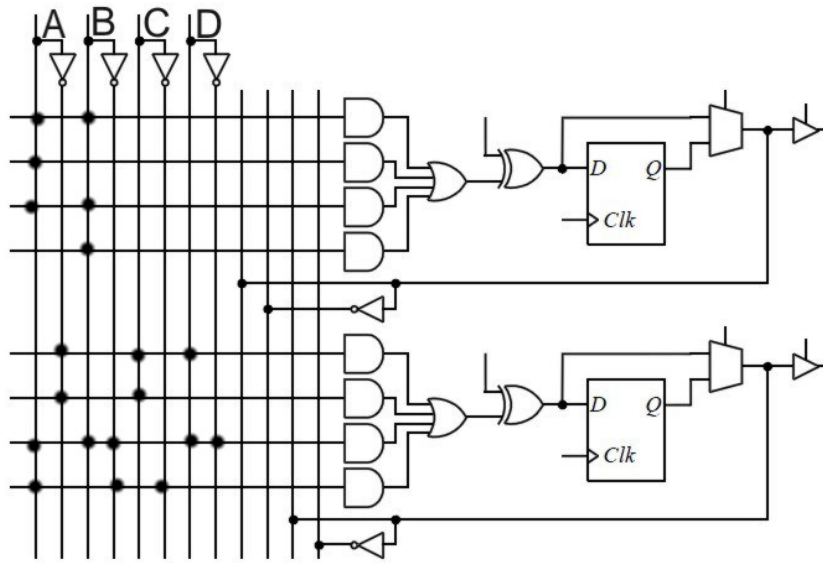


Figura 15