UNIVERSIDAD TECNOLÓGICA NACIONAL FACULTAD REGIONAL CÓRDOBA DEPARTAMENTO DE ING. EN ELECTRÓNICA

22/02/18

Examen final

Alumno:

Técnicas Digitales II

1.- Usando un procesador basado en arquitectura ARM, con un ADC interno de 10 bits y tensión de referencia fija de 3,3 V, y utilizando un transductor cuya función de transferencia es 20 uA/°C, calcular:

 a) Ganancia necesaria para poder medir una temperatura de 0º hasta 80 °C con una resolución de 0,1 °C por cuenta. (5%)

2.- Dado un sistema de adquisición de datos de 4 canales analógicos, que mediante un multiplexor se conectan a un filtro "antialiasing" cuya frecuencia de corte es de 100KHz, seguido por un "sample/hold" y un conversor A/D de 8 bits de aproximaciones sucesivas:

2.1- Indicar el ancho de banda permitido para la señales de c/u de los canales. (5%)

2.2- Indicar la frecuencia de muestreo mínima para el "sample/hold". (5%)

2.3- Indicar el tiempo de conversión máximo para el conversor A/D. (5%)

3.- Indicar el tiempo de conversión en ciclos de reloj T_{cik} de un A/D de n bits:

3.1- tipo "flash". (5%)

3.2- tipo "aproximaciones sucesivas". (5%)

3.3- tipo "doble rampa". (5%)

4.- Indicar Verdadero o Falso.

4.1) El rango de entrada total (FS) en un ADC es independiente del número de bits de resolución, N. (5%)

4.2) Existe un rango de voltaje de entrada analógica sobre el cual el ADC producirá un código de salida dado; este rango es la incertidumbre de cuantificación y es igual a 1/2 LSB. (5%)

4.3) ¿Es equivalente el valor del LSB expresado en diferentes formas para un ADC de 8 bits y FS de 10V? (5%)

a)39.1mV b) 3906 ppm FS

c) 0.39 % FS

5.- La instrucción NOR no es parte del conjunto de instrucciones ARM, porque la misma funcionalidad puede implementarse utilizando las instrucciones existentes. Escriba un breve fragmento de código Assembly que tenga la siguiente funcionalidad; R0 = R1 NOR R2. Use la menor cantidad de instrucciones posible. (15%)

6.- Considere el siguiente fragmento de código de alto nivel. Suponga que las variables enteras (con signo) g y h están en los registros R0 y R1, respectivamente. Escriba un fragmento de código en lenguaje Assembly del ARM con ejecución condicional disponible para todas las instrucciones. Use la menor cantidad de instrucciones posible.

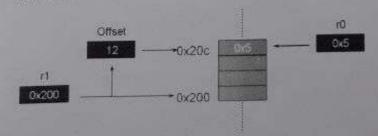
(10%) if (g >= h)

g = g + h;

else

g = g - h;

7.- Indique: 7.1) el código nemotécnico de la instrucción que efectúe la operación indicada en el siguiente esquema. (5%)
 7.2) El modo de direccionamiento es pre- o post-indexado? (5%)



Atención: Representación de la memoria en "words".

8.- Diseñe un algoritmo para contar el número de 1's presentes en el registro R1. Implemente su algoritmo usando el lenguaje Assembly del ARM. (15%)

92% 4 (coalio)

UNIVERSIDAD TECNOLÓGICA NACIONAL FACULTAD REGIONAL CÓRDOBA DEPARTAMENTO DE ING. EN ELECTRÓNICA

08/03/18

	DEPARTAMENTO DE ING. EN ELECTRÓNICA	
	Alumno: Corololo, Dorio Examen final Técnicas Digitales	п
		o de
	1 Se dispone de un conversor A/D de aproximaciones sucesivas de 8 bits con un rango analógic entrada de 0V a 10V. Responder:	ta al
0	a) Qué valores irá tomando el registro SAR hasta el 6º Clk de conversión si el valor de entrac conversor Vin es 3.922V?	5%)
2	b) Si la frecuencia de Clk del conversor es de 15Khz, ¿Cuál es el tiempo mínimo que debe perma. el módulo S/H en estado HOLD?	
5	2 Trace el diagrama de un conversor A/D de tipo flash de 3 bits con un rango analógico de entra 0V a 10V.	
5	3 Determine el error de cuantificación de un conversor A/D de 8bits cuyo rango de en analógicas a convertir es 1V.	tradas (5%)
1		its del
9	Si se desea disminuir a 1/2 ese error, ¿que se debería nacer? a) Duplicar el número de bits del conversor (2*N). b) Agregar 2 bits extras al número de b conversor (2+N). Ninguna de las anteriores.	(5%)
5	 4 Seleccione para al conversor A/D doble rampa la/s característica/s más apropiada/s: a tiempo de conversión lento. b Se usa en instrumentación c) Se alcanza precisión de 20bits 	(5%)
	5 En la comunicación serie mediante el protocolo RS-232-C.	
	t the same sa conectan un collino DTE con un DCD.	(5%)
	 a) Indique como se conectar un equipo de la finalidad del registro DIVISOR en el chip controlador 16550 o compatible? b) Como se implementa por software la técnica del "checksum"? c) Cual es la finalidad del registro DIVISOR en el chip controlador 16550 o compatible? 	(5%) (5%)
0	6 Suponga que nosotros tenemos el siguiente código C. Asuma que temp está inicializado ante usado y que R3 mantiene la dirección base de temp. int i; int temp[100]:	es de ser
	for (i=0; i<100; i=i+1) temp[i] = temp[i] * 128;	
	Traducirlo en instrucciones de lenguaje assembly de ARM.	(20%)
2	7 Escriba una instrucción que establezca a uno los tres bits menos significativos de R0, sin R0 y almacene el resultado en R1.	modificar (10%)
2	8 Escriba el código assembly del ARM para intercambiar el contenido de dos registros, R0 se debe usar ningún otro registro.	y R1. No (10%)
,	9 ARM incluye LDR con pre-indexado. Indique Verdadero o Falso.	(10%)
	LDR Rd,[Rn,Rm]! ¿Es equivalente a las dos instrucciones siguien LDR Rd,[Rn, Rm] ADD Rn,Rn,Rm	tes?

UNIVERSIDAD TECNOLÓGICA NACIONAL FACULTAD REGIONAL CÓRDOBA DEPARTAMENTO DE ING. EN ELECTRÓNICA

Examen final

Alumno:

Técnicas Digitales II

- 1.- Indique Verdadero o Falso. Las principales características de la arquitectura ARM son: (1% c/u)
- La-Un gran conjunto de registros, todos los cuales se pueden usar para la mayoría de los propósitos:
- 1.b- Una arquitectura de carga y almacenamiento:
- Le-Instrucciones de 3 direcciones (es decir, los dos registros de operando de origen y el registro de resultados se especifican de forma independiente);
- 1.d- Ejecución condicional de cada instrucción;
- Le-La inclusión de instrucciones poderosas de carga y almacenamiento de múltiples registros;
- 1.f- La capacidad de realizar una operación de desplazamiento general y una operación general de la ALU en una única instrucción que se ejecuta en un solo ciclo de reloj;
- 1.g- Ampliar la extensión del conjunto de instrucciones a través del conjunto de instrucciones del coprocesador, incluida la adición de nuevos registros y tipos de datos al modelo del programador.
- 2.- ¿Qué característica del punto 1 no es compartida por la mayoría de los otros RISC? (3%)
- 3.- No hay una arquitectura ADC que no use al menos el bloque constructivo siguiente: (5%)
 - 3.a- Alguna clase de Flip-Flop.
 - 3.b- Comparador de algún tipo.
 - 3.c- Multiplexor analógico de N canales.
- 4.- En un conversor D/A tipo R-2R de "N" bits, la red de resistencias de valor R-2R requiere: (5%)
 - 4.a-2^N-1 resistencias. 4.b-2^N resistencias.

 - 4.c- 2N resistencias.
- 5.- Trace el diagrama de bloques del conversor A/D tipo "aproximaciones sucesivas". (5%)
 - 5.a- Indicar el tiempo de conversión. Justifique su respuesta. (5%)
 - 5.b- Utilizando el diagrama de bloques, trazar el diagrama de flujo de los pasos necesarios para la conversión. (5%)
- 6.- De la comunicación serie mediante el protocolo RS-232-C:
 - 6.a- Dibuje detalladamente la trama e indique en el diagrama a lo que se denomina el tiempo del bit "T", (5%)
 - 6.b- Como se define la velocidad de transmisión "v"? (5%)
 - 6.e- El protocolo es: a)Simplex. b)Half-duplex. c)Full-duplex. Justificar. (5%)
- 7.- Suponga que tenemos el siguiente código C:

```
for (i = 0; i < 8; i + +)
   a[i] = b[7-i]:
```

El índice i está declarado como un entero. Asuma que los arreglos a y b contienen solamente datos de tamaño byte y están ubicados en memoria RAM a partir de la 0x40000000. Traducirlo en instrucciones de lenguaje assembly de ARM. (15%)

8.- Indique si las siguientes instrucciones usan los modos de direccionamiento pre- o post-indexado:

(10%)

a. STR r6, [r4, #4]

b. LDRB r4, [r3, r2]!

c. LDR r3, [r12], #6

d. LDRSH r12, [r6]

- 9.- ¿Cual es la diferencia entre las instrucciones ROR (Rotate Right) y RRX (Rotate Right Extended)?
- 10.- Escriba una subrutina que se invoque con BL stremp la cual debe ser capaz de comparar dos cadenas de caracteres y determinar si son idénticas. Las cadenas se hallan en memoria, están apuntadas por los registros R1 y R2, y finalizan con el carácter nulo (0x00). Este procedimiento retornará R0 con 0xFFFFFFFF en caso de igualdad o 0x00000000 en el supuesto de que las cadenas sean distintas. (15%)

(D10 1010)

Nontee Leg : email

TECNICAS DIGITALES II

May policy de 2010

Examen Final de Técnicas Digitales II

Cada stem vace 10 puntos, 60 puntos para aprobar

- Un transductor cuya función de transferencia es 20 aV/Kg, es anticado para madir una cargo de hasta 4 kg con una resolución exacta de 1 g for cargo. Calcular la guiancia accesaria para adapter la señal a un ADC con VHel de 5V y 130 de.
- 2. Para un ADC de 8 bits y VRef = 3 V. Calcule error de ripple y error de gamenta
- 3. Esquemarice en un grafico V/t y explique las fases de un conversor de dobie rampa.
- 4. En una transcrision RS232 de 9600 bandos configurada en SNI determine
 - · Tiempo de bits.
 - · Maxima cantidad de bytes envindos por segundo.
- 5. D'huje como sería una trama RS232 en farmato 8N1, que transmita el valor mAA.
- 6. Cozivertir en lenguaje Ensamblador de ARM, el siguiente código.

```
RO=0;
Ri=0;
while(RO*200) (
RI=HI+RO*2;
RO*+;
```

- 7 Un vector de elementos debe ser accedido desde ensambiador, cada elemento de ese vector es una estructura de 8 int32, si tenemos al puntero del vector en R0, resuelva en 1 sola linea de código la lectura del 1er lut del elemento indicado en R1.
- La instrucción PUSH() y POP(), es un caso particular del STM y LDM, reemplace las siguientes instrucciones por su equivalente en STM y LDM.

```
PUSH (R4,R5)
POP (R4,R5)
```

- 9. ¿ Cuál es la diferencia entre la instrucción B de la BL? y ¿ Qué se debe tener en cuenta en una función si esta llama a otra función ?.
- Nombre y defina con al menos un ejemplo a cada unos de los tipos de direccionamiento que posee ARM.

65% (lelly) 7(mole)

Alumno: Cordobo Dorio Técnicas Digitales II
Examen Final

20/12/18

- 1) Indique la diferencia entre ejecución normal y ejecución condicional de las instrucciones en el ARM. Ejemplifique. (2P)
- (5 2) ¿Cuáles son las banderas en el ARM? ¿Para qué sírven? (1.5P)
- 3) La unidad de corrimiento en el ARM se conecta al operando 2 y posee las siguientes funciones: desplazamiento lógico a la izquierda y a la derecha, desplazamiento aritmético a la derecha y rotación a la derecha. ¿Se puede afectar al operando dos con desplazamiento aritmético a la izquierda y rotación a la izquierda? Justifique la respuesta. (1P)
- 4) Muestre dos diferentes formas de limpiar todos los bits del registro R12 con ceros. No puede usar otro registro que no sea R12 ni tampoco un operando inmediato. (1P)
- 5) Determine el error de cuantificación de un conversor A/D de 8bits cuyo rango de entradas analógicas a convertir es 1V. Si se desea disminuir a la mitad ese error. ¿se debería duplicar el número de bits del conversor para lograrlo? Justifique su respuesta. (1.5P)
- 6) Grafique una trama completa de la comunicación serie RS-232. Indique claramente cuales son cada uno de los bits que la componen. Como se determina el bit de paridad y para qué sirve? (1P)
- 7) Implemente una secuencia que ilumine los leds en las posiciones 1, 3, 5, 7, 6, 4, 2 y 0. Los leds se encuentran en la dirección 800 y son activos por bajo. (2P)

07/12/1

Técnicas Digitales

Alumno:

Examen final

1.- Usando un procesador basado en arquitectura ARM, con un ADC interno de 10 bits y tensión de referencia fija de 3,3 V utilizando un transductor cuya función de transferencia es 20 uA°C, calcular:

 a) Ganancia necesaria para poder medir una temperatura de 0º hasta 80 °C con una resolución de 0,1 °C por cuen (5%)

2.- Dado un sistema de adquisición de datos de 8 canales analógicos, que mediante un multiplexor se conectan a un filta "antialiasing" cuya frecuencia de corte es de 40KHz, seguido por un "sample/hold" y un conversor A/D de 8 bits o aproximaciones sucesivas:

2 a- Indicar el ancho de banda permitido para la señales de c/u de los canales. (5%)

2.b- Indicar la frecuencia de muestreo mínima para el "sample/hold". (5%)

2.e- Indicar el tiempo de conversión máximo para el conversor A/D. (5%)

3,- Indicar el tiempo de conversión en ciclos de reloj Tos de un A/D de se bits:

3.a- tipo "flash", (5%)

3.b- tipo "aproximaciones sucesivas". (5%)

3.c- tipo "doble rampa", (5%)

4.- En la comunicación serie mediante el protocolo RS-232-C.

4.a- Indique como es el conexionado entre un DTE y un DCE. (5%)

4.6- Como se implementa por software la técnica del "checksum"? (5%)

4.c- Cual es la finalidad del registro DIVISOR en el chip controlador 16550 o compatible? (5%)

- Supering a que tenemos una simple función C que retorra 0 si (x = y) < 0 y 1 de otro mode:

int foo(int x, int y)(
if (x + y < 0)
return 0;
else
return 1:

Traducirlo en instrucciones de lenguaje assembly de ARM, Indique los supuestos necesarios que Ud. asume. (15%)

6.- Considere la instrucción:

LDRH r11, [e0];

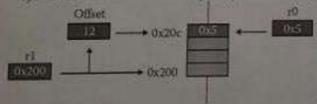
y complete. (10%)

Asuma que la dirección en el registro r0 es 0x8000 y antes que la instrucción se ejecute, el dato aparece como sigue:

r11 antes de la carga	
0x12345678	
r11 después de la car	ga?

Memoria	Dirección	
0xEE	0x8000	
OXFF	0x8001	
0x90	0x8002	
0xA7	0x8003	

7.- Indique: a) el código nemotécnico de la instrucción que efectúe la operación indicada en el siguiente esquema. (\$%)
 b) El modo de direccionamiento es pre- o post-indexado? (\$%)



Atención: Representación de la memoria en "words".

8.- Escriba en código assembly del ARM una subrutina que debe detectar la presencia del número 42 dentro de una tabla de 250 elementos de tipo byte sin signo cuya dirección de conuenzo se específica en el Registro RO. La subrutina debe retorna en R3 el número indice de la primera posición de la tabla que contiene el número 42. Si ninguna posición de la tabla contiene el 42, entonces R3 debe retornar el valor -1. (15%)