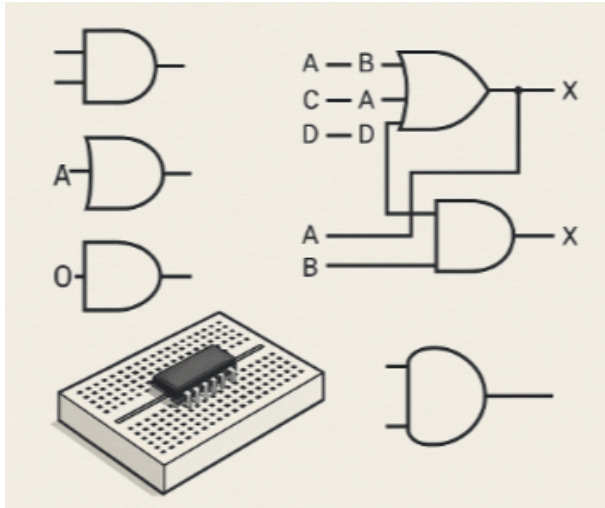


U
T
N

F
R
C



Práctico de laboratorio N°1

Álgebra de Boole

y

circuitos combinacionales

■ **Autor:**

- Nahuel Pereyra Leg. - Leg. 402333
- Marcos Raúl Gatica - Leg. 402006
- Valentino Rao - Leg. 402308

■ **Curso:** 3R1

■ **Asignatura:** Técnicas Digitales I - Departamento de Ingeniería Electrónica.

■ **Institución:** Universidad Tecnológica Nacional - Facultad Regional de Córdoba.

Índice

1. Introducción	1
1.1. Objetivos generales	1
1.2. Objetivos específicos	1
1.3. Elementos utilizados	1
2. Prácticos realizados	1
2.1. BCD \rightarrow Exceso-3	1
2.2. Comparador binario	1
3. Cálculos y respuestas	1
3.1. Exceso 3	1
3.1.1. Tabla de verdad	1
3.1.2. Obtención de funciones lógicas por Karnaugh	1
3.1.3. Implementación y simulación	2
3.1.4. Circuito con compuertas lógicas	3
3.2. Comparador binario	4
3.2.1. Tabla de verdad	4
3.2.2. Obtención de funciones lógicas por Karnaugh	4
3.2.3. Implementación y simulación	4
3.2.4. Circuito con compuertas lógicas	5

1. Introducción

1.1. Objetivos generales

El propósito de este trabajo práctico es resolver problemas prácticos usando el conjunto de circuitos "MiniLab", para afianzar los conocimientos teóricos y prácticos adquiridos en el aula.

1.2. Objetivos específicos

- Poner en práctica los conocimientos adquiridos en la materia.
- Realizar ejemplos prácticos para ejercitar los temas de álgebra de Boole y circuitos combinacionales.
- Reforzar los conocimientos aplicando diferentes métodos de minimización de funciones.

1.3. Elementos utilizados

2. Prácticos realizados

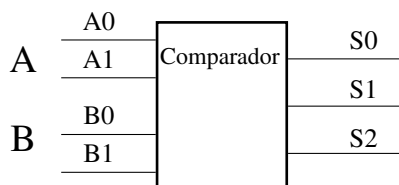
2.1. BCD → Exceso-3

Consigna: Diseñar y armar un conversor de código BCD a XS3 (exceso 3). Realizar:

- Tabla de verdad
- Obtener las funciones lógicas de calidas con circuitos combinacionales.
- Minimizar el circuito y verificar su funcionamiento en el MiniLab.
- Armar el circuito y verificar su funcionamiento en el simular "falstad.com"

2.2. Comparador binario

El siguiente circuito es un comparador binario de dos números A y B de dos bits cada uno. Las salidas ($S0$, $S1$ y $S2$) representan la salida del comparador y cuando $S0 = 1$ cuando $A > B$ y $S2 = 1$ para $A = B$, en caso de no darse la condición, la salida permanece en cero.



Se pide:

- Tabla de verdad.
- Obtener las funciones lógicas de salidas con circuitos combinacionales.
- Circuito mínimo usando mapa de Karnaugh.
- Circuito mínimo usando teoremas y postulados de álgebra de Boole.

V. Armado de circuito y verificado en MiniLab.

VI. Armado de circuito y verificado con simulador "falstad.com"

3. Cálculos y respuestas

3.1. Exceso 3

3.1.1. Tabla de verdad

A	B	C	D	W	X	Y	Z
0	0	0	0	0	0	1	1
0	0	0	1	0	1	0	0
0	0	1	0	0	1	0	1
0	0	1	1	0	1	1	0
0	1	0	0	0	1	1	1
0	1	0	1	1	0	0	0
0	1	1	0	1	0	0	1
0	1	1	1	1	0	1	0
1	0	0	0	1	0	1	1
1	0	0	1	1	1	0	0
1	0	1	0	X	X	X	X
1	0	1	1	X	X	X	X
1	1	0	0	X	X	X	X
1	1	0	1	X	X	X	X
1	1	1	0	X	X	X	X
1	1	1	1	X	X	X	X

3.1.2. Obtención de funciones lógicas por Karnaugh

	cd	00	01	11	10
ab	00	0	1	1	1
	01	1	0	0	0
	11	0	1	X	X
	10	X	X	X	X

$$X = \sum(1;2;3;4;9)$$

$$X = D.\bar{B} + C.\bar{B} + \bar{C}.\bar{D}.B$$

	cd	00	01	11	10
ab	00	1	0	1	1
	01	1	0	1	1
	11	X	X	X	X
	10	1	0	X	X

$$Y = \sum(0; 3; 4; 7; 8)$$

$$Y = C.D + \bar{C}.\bar{D}$$

cd \ ab	00	01	11	10
00	0	0	0	0
01	0	1	1	1
11	X	X	X	X
10	1	1	X	X

$$W = \sum(5; 6; 7; 8; 9)$$

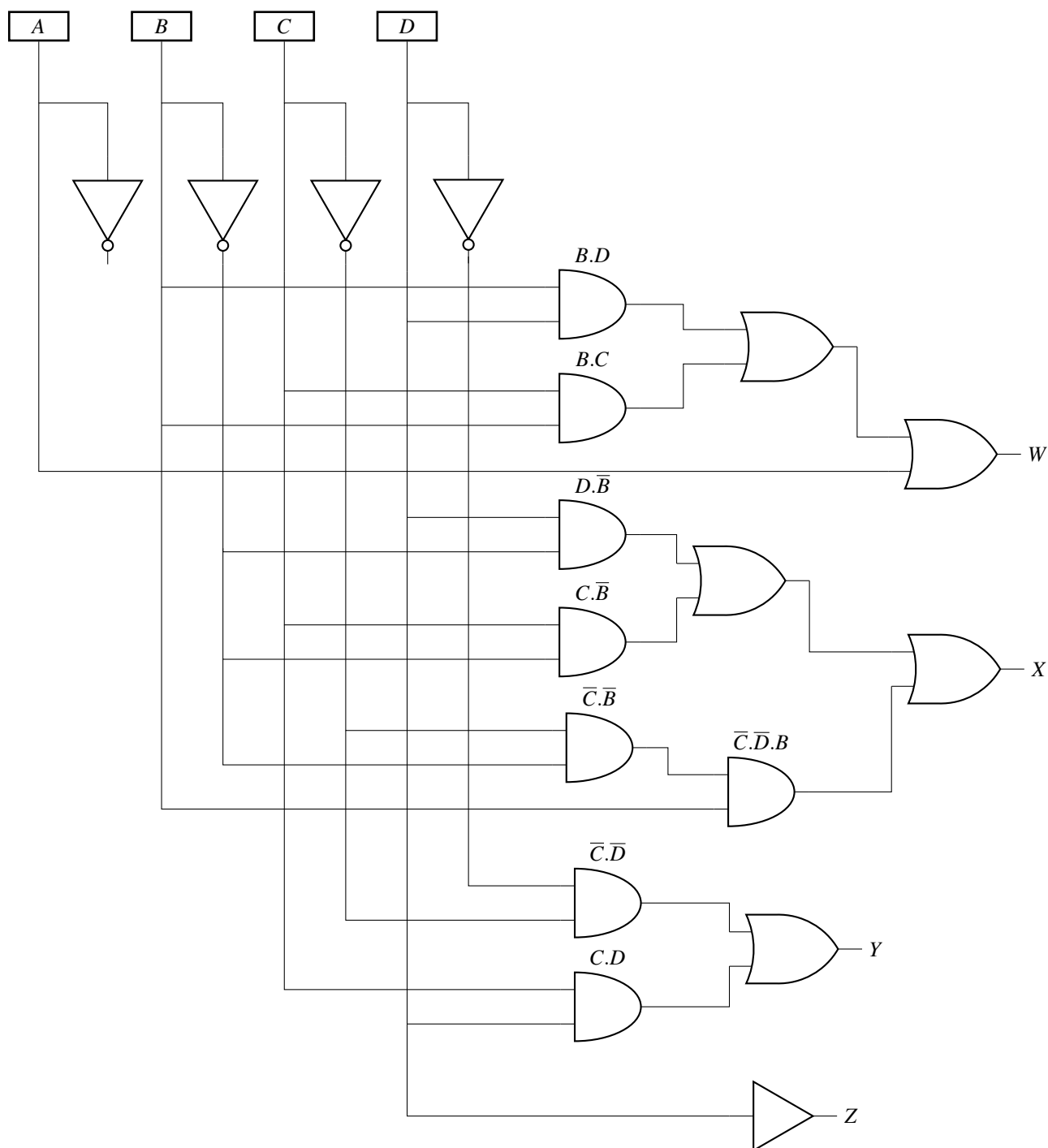
$$W = A + B.D + B.C$$

$$Z = \sum(0; 2; 4; 6; 8)$$

$$Z = \bar{D}$$

3.1.3. Implementación y simulación

3.1.4. Circuito con compuertas lógicas



3.2. Comparador binario

$$S_0 = 1 \rightarrow A > B$$

$$S_1 = 1 \rightarrow A < B$$

$$S_2 = 1 \rightarrow A = B$$

3.2.1. Tabla de verdad

A_1	A_0	B_1	B_0	S_0	S_1	S_2
0	0	0	0	0	0	1
0	0	0	1	0	1	0
0	0	1	0	0	1	0
0	0	1	1	0	1	0
0	1	0	0	1	0	0
0	1	0	1	0	0	1
0	1	1	0	0	1	0
0	1	1	1	0	1	0
1	0	0	0	1	0	0
1	0	0	1	1	0	0
1	0	1	0	0	0	1
1	0	1	1	0	1	0
1	1	0	0	1	0	0
1	1	0	1	1	0	0
1	1	1	0	1	0	0
1	1	1	1	0	0	1

3.2.2. Obtención de funciones lógicas por Karnaugh

ab \ cd	00	01	11	10
00	0	0	0	0
01	0	0	0	0
11	1	1	0	1
10	1	1	0	0

$$S_0 = \sum(4; 9; 15; 14; 13; 12; 8)$$

$$S_0 = (A_0 \cdot \overline{B_1} \cdot \overline{B_0}) + (A_1 \cdot A_0 \cdot \overline{B_0}) + (A_1 \cdot \overline{B_1})$$

ab \ cd	00	01	11	10
00	0	1	1	1
01	0	0	1	1
11	0	0	0	0
10	0	0	1	0

$$S_1 = \sum(1; 2; 3; 6; 7; 11)$$

$$S_1 = (\overline{A_1} \cdot \overline{A_0} \cdot B_0) + (\overline{A_1} \cdot B_1) + (\overline{A_0} \cdot B_1 \cdot B_0)$$

ab \ cd	00	01	11	10
00	1	0	0	0
01	0	1	0	0
11	0	0	1	0
10	0	0	0	1

$$S_2 = \sum(0; 5; 10; 15)$$

$$S_2 = (\overline{A_1} \cdot \overline{A_0} \cdot \overline{B_1} \cdot \overline{B_0}) + (\overline{A_1} \cdot A_0 \cdot \overline{B_1} \cdot B_0) + (A_1 \cdot A_0 \cdot B_1 \cdot B_0)$$

$$+ (A_1 \cdot \overline{A_0} \cdot B_1 \cdot \overline{B_0})$$

$$XNOR = (\overline{X} \cdot \overline{Y}) + (X \cdot Y)$$

$$\Rightarrow S_2 = \overline{A_1} \cdot \overline{B_1} (\overline{A_0} \cdot \overline{B_0} + A_0 \cdot B_0) + A_1 \cdot B_1 (A_0 \cdot B_0 + \overline{A_0} \cdot \overline{B_0})$$

$$S_2 = (\overline{A_0} \cdot \overline{B_0} + A_0 \cdot B_0) \cdot (\overline{A_1} \cdot \overline{B_1} + A_1 \cdot B_1)$$

$$S_2 = (\overline{A_0} \oplus \overline{B_0}) \cdot (\overline{A_1} \oplus \overline{B_1})$$

3.2.3. Implementación y simulación

3.2.4. Circuito con compuertas lógicas

