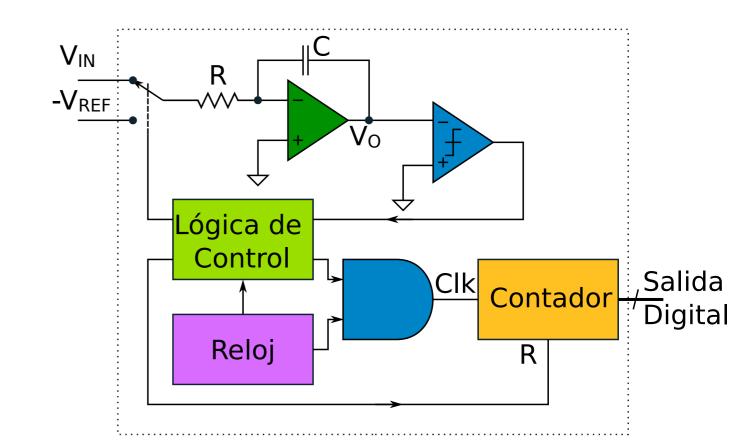
delta

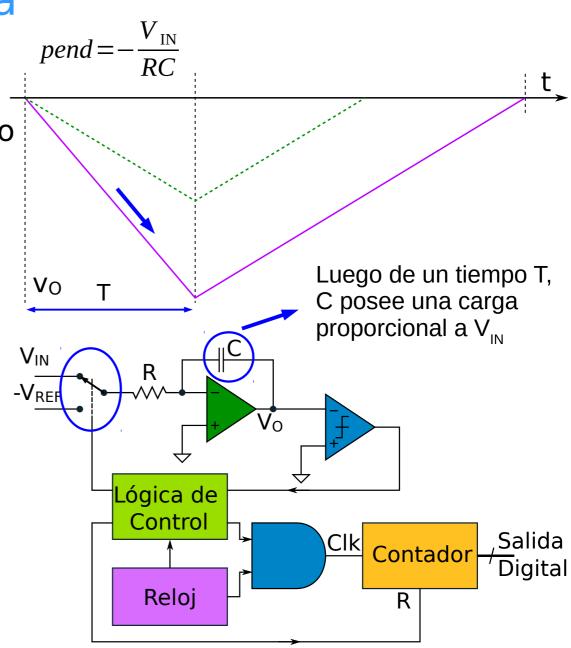
Técnicas Digitales II

ADC de doble rampa, delta y sigma delta

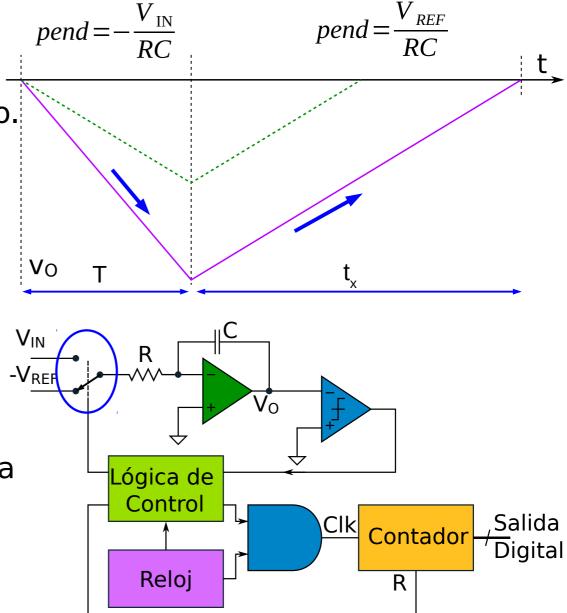
- ADC para aplicaciones de Alta Resolución.
- La precisión es independiente del circuito RC y de la frecuencia



- La VIN se conecta a un integrador y se inicia el conteo
- El reloj cuenta un tiempo fijo T.



- La VIN se conecta a un integrador y se inicia el conteo.
- El reloj cuenta un tiempo fijo T.
- Se conecta al integrador una V_{REF} de polaridad inversa y se reinicia el contador.
- Ahora el C se descarga con una pendiente cte.
- Cuando V_0 llega a cero, finaliza el conteo y el valor del mismo es proporcional a $V_{\rm IN}$



Vo final para la primera rampa.

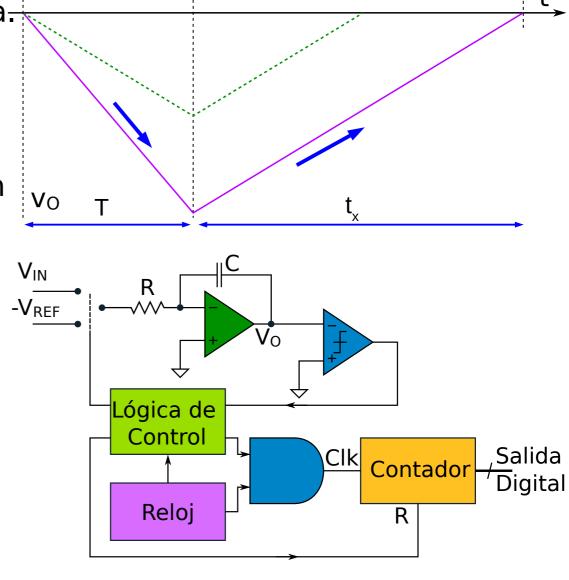
$$V_{Of} = -\frac{V_{IN}}{RC}T$$

 Ahora partiendo de la Vo final de la primera rampa, la segunda rampa llega a 0 en

$$0 = V_{Of} + \frac{V_{REF}}{RC} t_x$$

Reemplazando

$$\frac{V_{\text{IN}}}{RC}T = \frac{V_{\text{REF}}}{RC}t_{x}$$
$$t_{x} = \frac{V_{\text{IN}}}{V_{\text{REF}}}T$$



 $pend = -\frac{V_{IN}}{RC}$

 $pend = \frac{V_{REF}}{RC}$

- Los ADC que integran la señal de entrada, poseen la propiedad de rechazar aquellas señales de ruido que son submúltiplo del tiempo de integración T.
- Esto permite con la adecuada selección de T, rechazar la frecuencia de linea (50/60Hz).
- Este rechazo se cuantifica como Rechazo del modo serie o del modo normal (SMRR, NMRR) y viene dado por el cociente entre la respuesta a la señal de interés (comúnmente continua) y la respuesta a una señal dada.
- Este rechazo se suele expresarse en dB.

$$v_{O} = \frac{V_{S}}{T} \int_{t_{0}}^{t_{0}+T} sen(\omega t) dt = -\frac{V_{S}}{\omega T} \left| \cos(\omega t) \right|_{t_{0}}^{t_{0}+T} = -\frac{V_{S}}{\omega T} \left| \cos(\omega t_{0} + \omega T) - \cos(\omega t_{0}) \right|_{t_{0}}^{t_{0}+T}$$

Identidad trigonométrica (suma/resta a producto)

$$\cos(a) - \cos(b) = -2 \operatorname{sen}\left(\frac{a+b}{2}\right) \operatorname{sen}\left(\frac{a-b}{2}\right)$$

$$v_{o} = 2 \frac{V_{s}}{\omega T} sen \left(\frac{\omega t_{0} + \omega T + \omega t_{0}}{2} \right) sen \left(\frac{\omega t_{0} + \omega T - \omega t_{0}}{2} \right)$$

$$v_{O} = 2 \frac{V_{S}}{\omega T} sen \left(\frac{2 \omega t_{0} + \omega T}{2} \right) sen \left(\frac{\omega T}{2} \right)$$

$$v_{o}=2\frac{V_{s}}{\omega T}sen\left(\frac{2\omega t_{0}+\omega T}{2}\right)sen\left(\frac{\omega T}{2}\right)$$
 El valor máximo será para un t₀ que haga valer 1 el seno

Con esto en cuenta ahora v_0 vale

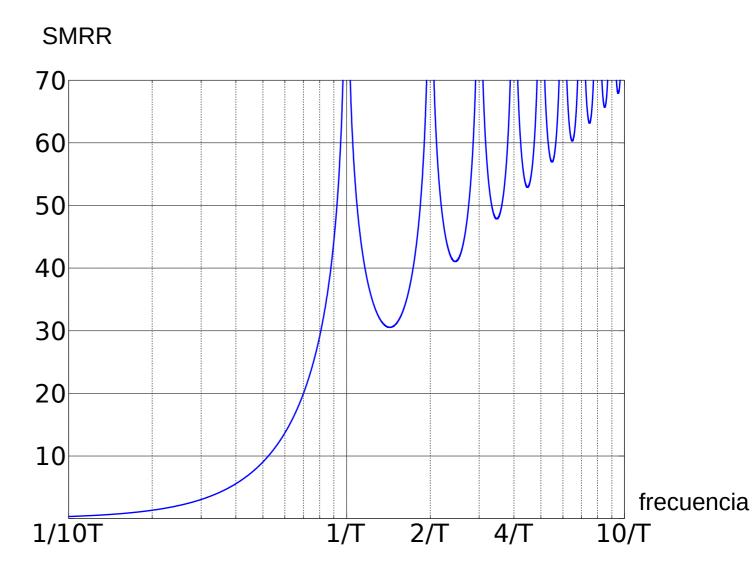
$$v_O = 2 \frac{V_S}{\omega T} sen\left(\frac{\omega T}{2}\right)$$
 $v_O = \frac{V_S}{\pi f T} sen(\pi f T)$

Para una tensión continua $v_O = V_S$

Finalmente el cociente expresado en dB de v_0 en continua y la v0 en función de la frecuencia, nos dará la SMRR

$$SMRR = 20 \log \frac{\pi f T}{sen(\pi f T)}$$

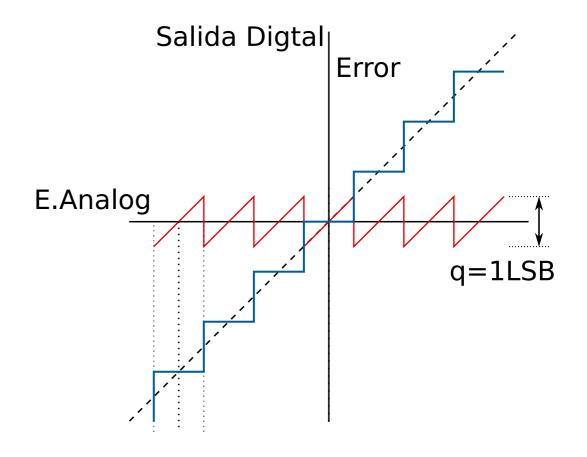
$$SMRR = 20 \log \frac{\pi f T}{sen(\pi f T)}$$



- Como ejemplo para rechazar los 50Hz, se selecciona un T = 20ms o un múltiplo.
- Este beneficio se paga con su lentitud para realizar la conversión.
- Por su característica de alto SMRR, estos ADC son muy utilizados en los multímetros digitales.

Ruido de Cuantización

- El error relacionado a un ADC ideal, es el de cuantización.
- El error máximo será ± ½ LSB



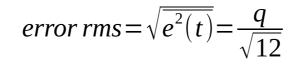
Ruido de Cuantización

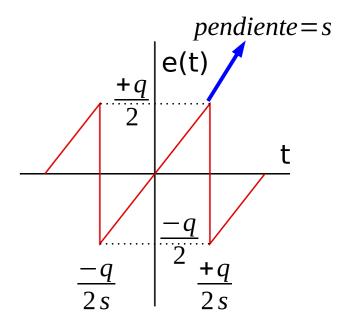
- El error relacionado a un ADC ideal, es el de cuantización.
- El error máximo será ± ½ LSB
- Tenemos entonces que el error en el intervalo $\pm \frac{q}{2s}$

$$e(t)=st, \frac{-q}{2s} < t < \frac{+q}{2s}$$

la media cuadrática

$$\overline{e^2(t)} = \frac{s}{q} \int_{-q/2s}^{+q/2s} (st)^2 dt = \frac{q^2}{12}$$





Ruido de Cuantización

 La relación señal ruido se puede calcular asumiendo una señal de entrada del tipo seno (a escala completa).

$$v(t) = \frac{q2^{N}}{2} sen(2\pi ft)$$

Su valor rms

$$rms v = \frac{q 2^N}{2\sqrt{2}}$$

Ahora la SNR es

$$SNR = 20 \log_{10} \frac{rms \, de \, v}{rms \, de \, q}$$

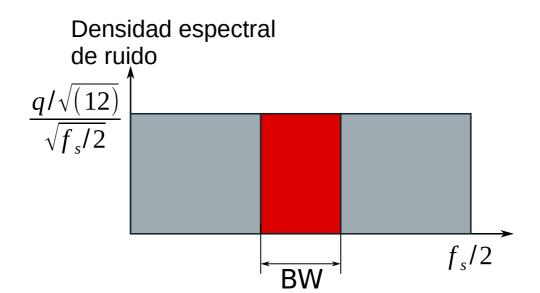
$$SNR = 20 \log_{10} \frac{q \, 2^{N} / 2 \, \sqrt{(2)}}{q / \sqrt{(12)}} = 20 \log_{10} 2^{N} \, \sqrt{(12/8)} = (6.02 \, N + 1.76) \, dB$$

$$SNR = (6,02 N + 1,76) dB$$

"Process Gain"

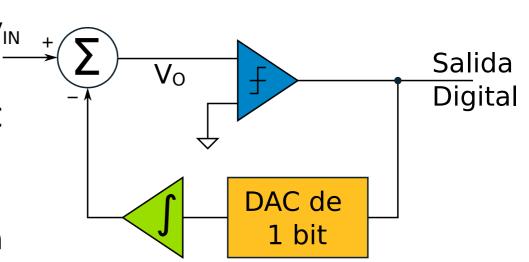
- Esta relación señal ruido es correcta si ocupamos toda la banda de Nyquist (0 a f_s/2)
- El ruido de cuantización se distribuye en todo el ancho de banda.
- En el caso de que solo se utilice una porción de ese ancho de banda, filtrando el resto, se recurre a un factor de corrección (process gain)

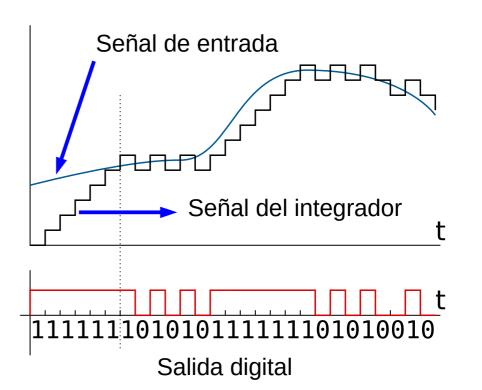
$$SNR = 6,02 N + 1,76 dN + 10 \log_{10} \frac{f_s}{2 BW}$$



- Utilizada en principio como PCM (Modulación de pulso codificada) para transformar señales analógicas en una secuencia de bits (digital).
- El motivo inicial de su uso fue la posibilidad de enviar el cambio de una muestra respecto de la anterior (delta) y no del valor completo.
- Esto significa que el dato a transmitir luego de cada muestra es de 1 bit.

- Una señal analógica es cuantizada por medio de un ADC de 1 bit.
- La salida de este comparador es transformada a analógica con un DAC de 1 bit.
- La salida es integrada y restada a la señal de entrada.
- La resta es la señal analógica cuantizada por el ADC.
- La salida digital indica con "1" una diferencia positiva o un "0" una diferencia negativa.



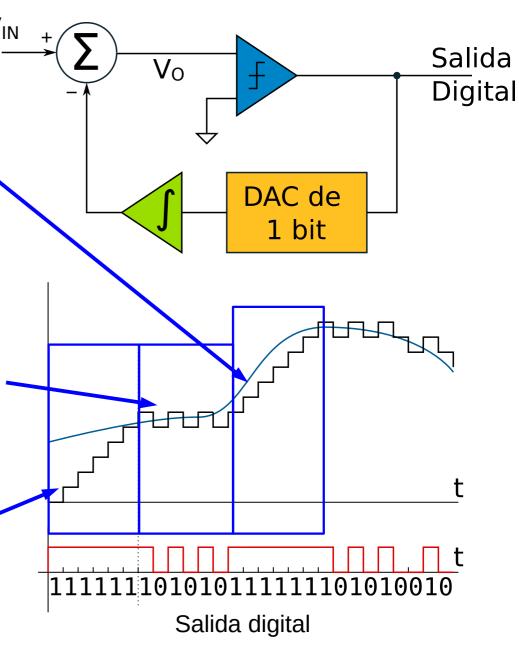


Desventajas

 No hay limite en la cantidad de pulsos de un signo, (no existe recorte de picos), pero una variación rápida de la señal puede recortar la pendiente (sobrecarga de pendiente)

 Durante el período en que la señal permanece cte, se obtiene un patrón de 0 y 1 lo que genera ruido granular.

 En la puesta en marcha se necesita un tiempo hasta que el integrador alcance la señal.

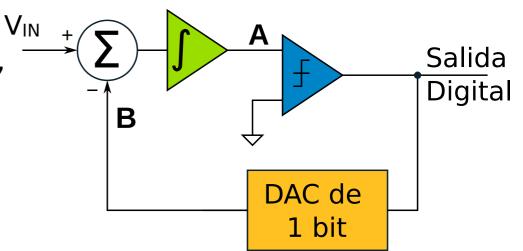


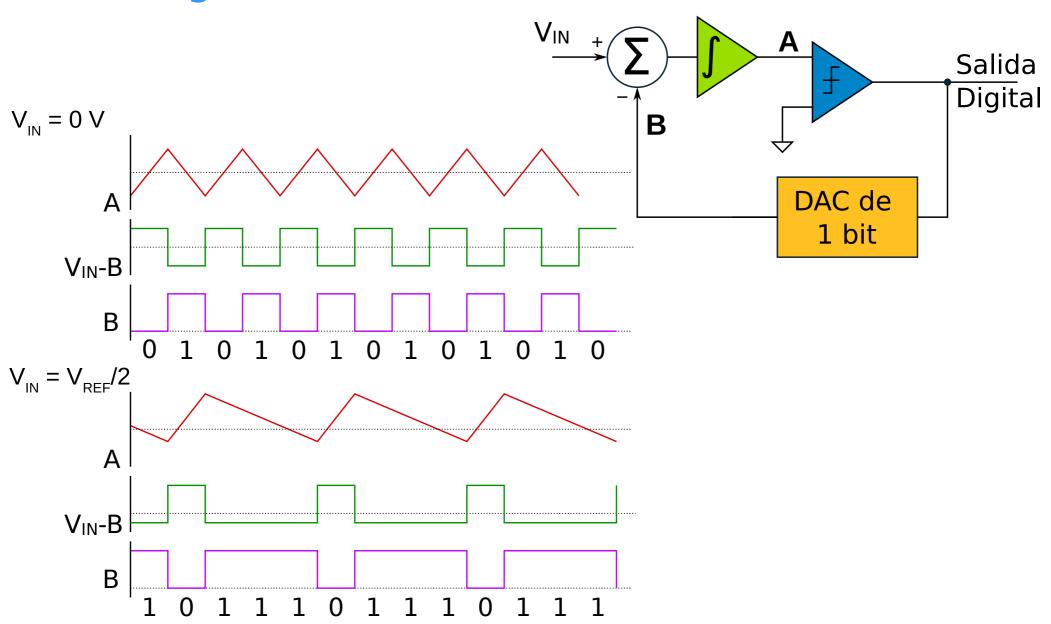
- El problema del recorte en la pendiente, se puede solucionar con el tamaño del paso, como ejemplo el PCM diferencial, posee un DAC multi bit.
- Otra alternativa es aumentar la tasa de muestreo, la modulación delta requiere un muestreo de 20 veces la frecuencia de interés, a diferencia de 2x requerido por Nyquist.

ADC Sigma-Delta

- Este ADC es otra modificación del modulador Delta.
- Y al igual que el Delta, utiliza la técnica del sobremuestreo.
- Trabajos posteriores implementaron un filtro digital y un decimador después del modulador, para transformar al Sigma-Delta en un ADC de Nyquist.
- Es principalmente usado en aplicaciones de alta resolución y baja frecuencia.
- No requiere ajustes.
- La simplicidad de su etapa analógica lo hace susceptible a la integración y por lo tanto a la constante baja de costos principalmente en lo últimos años.

- Asumimos una entrada DC por V_{IN}
- El Integrador aumentará o disminuirá constantemente en A
- La salida del comparador se retroalimenta a través del DAC hasta la entrada de suma en B.
- De esta manera el bucle de realimentación negativa, forzará a que la tensión promedio de ${\bf B}$ sea igual a ${\bf V}_{_{\rm IN}}$
- Luego la salida del DAC estará dada por la densidad de 1 de la salida del comparador.
- Cuando V_{IN} se acerque a V_{REF}
 aumentará la cantidad de "unos"
 con respecto a los "ceros" y
 cuando se acerque a su valor
 inferior aumentaran los "ceros".





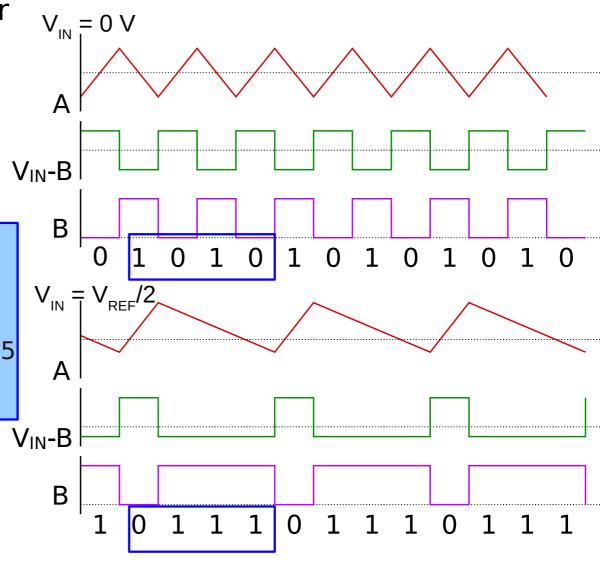
- Filtro digital para decodificar la salida.
- Según la cantidad de bits a promediar, será la resolución del ADC.

Un filtro de 4 bits

- Para $V_{IN} = 0 V \rightarrow 2/4 = 0.5$

- Para $V_{IN} = V_{RFF}/2 V \rightarrow 3/4 = 0.25$

2 bits de resolución



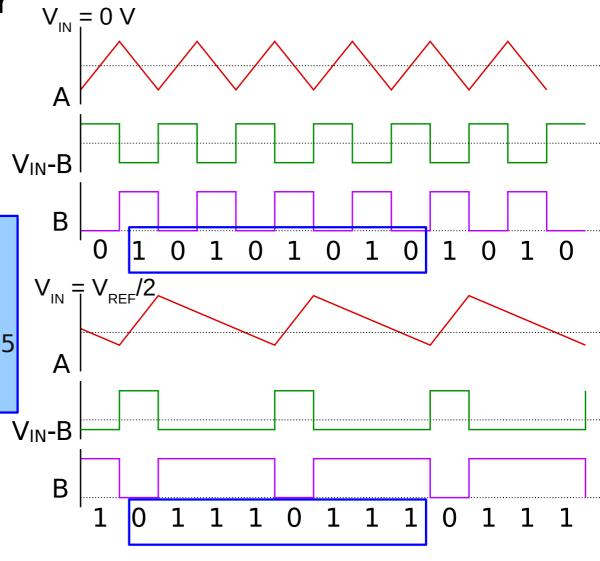
- Filtro digital para decodificar la salida.
- Según la cantidad de bits a promediar, será la resolución del ADC.

Un filtro de 8 bits

- Para $V_{IN} = 0 V \rightarrow 4/8 = 0.5$

- Para $V_{IN} = V_{RFF}/2 V \rightarrow 6/8 = 0.25$

3 bits de resolución



Bibliografía

The Data Conversion Handbook 2005, ISBN 0-7506-7841-0. Also published as Analog-Digital Conversion, Analog Devices, Inc. 2004, ISBN 0-916550-27-3

Capítulos 2 y 3.

¿ Preguntas ?