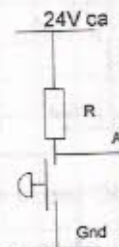


### Examen Final 2014-05-22

#### IDEM Examen final 2014-03-06

### Examen Final 2014-02-20

- 1.- Diseñe la interfase para el control de un contactor con bobina de 220 V ca y consumo de 150 mA. Asimismo la del manejo de la señal de entrada de la figura, usando el punto (A) como acceso hacia el procesador.



#### 2.- IDEM Ejercicio 3 Examen final 2014-03-06

#### 3.- IDEM Ejercicio 4 Examen final 2014-03-06

### Examen Final 2014-07-03

#### 1.- IDEM Ejercicio 1 Examen Final 2014-07-03

#### 2.- IDEM Ejercicio 2 Examen Final 2014-07-03

#### 3.- IDEM Ejercicio 2 Examen Final 2014-07-03

#### 4.- IDEM Ejercicio 4 Examen Final 2014-03-06

### Examen Final 2013-12-12

#### 1.- IDEM Ejercicio 2 Examen Final 2014-02-20

#### 2.- IDEM Ejercicio 1 Examen Final 2014-02-20

- 3.- Una variable de tipo word denominada "puntero" posee la dirección de memoria de un vector de 16 elementos de tipo byte sin signo, escribir el código en assembler necesario para calcular el promedio de este vector.

- 4.- Dibuje el circuito de control de un display de diodos de siete segmentos de 4 dígitos y su interfase con el microcontrolador, para la misma no se permite usar mas de 4 líneas GPIO del microcontrolador en total.

### Examen Final 2013-10-31

- 1.- Se tiene un sistema basado en ARM-7 que tiene tres lazos de comunicación por RS 232-C. Se debe implementar el canal N° 3 de manera discreta. Las condiciones de trabajo son: Frame: 8 bits dato, paridad par, un bit stop. Bitrate: 900 bps. Usted debe implementar el canal de recepción, que implica:

- Diseño del reloj para el receptor de datos. Esto incluye:
  - Especificación de la frecuencia de trabajo y la relación marca-espacio.
  - Especificación básica del circuito de reloj (p. ej. basado en 555 o similar; usando dos inversores y un cristal; etc.) NO NECESARIO el circuito real.
- Diseño del circuito de sincronización de los datos de recepción, completo. Debe incluir la adaptación de nivel RS 232 a lógica usada.
- Diseño del circuito de pasaje serie-paralelo, incluyendo el detector de paridad.
- Diagrama de bloques de la operación, con el uso de interrupciones.