

**UNIVERSIDAD TECNOLÓGICA NACIONAL
FACULTAD REGIONAL CÓRDOBA
DEPARTAMENTO DE ING. ELECTRÓNICA**

Cátedra de Técnicas Digitales II.

Examen final. 5 de febrero de 2009

Se dispone de un conversor D/A de 16 bits, mapeado en la dirección 310h del mapa de entrada / salida. Este conversor tiene una fuente de referencia de 5.0 V nominales. Además se dispone de un 8255 mapeado en la dirección 320h y un controlador de interrupciones ubicado en 328h.

Se pide:

- Simular con estos componentes y los que resultaren necesarios de añadir un conversor A/D de 12 bits.
- Especificar la variación máxima de la fuente de referencia para 12 y 16 bits de error, de modo que éste resulte menor que $\frac{1}{4}$ del bit menos significativo.
- Escribir en forma de diagrama de flujo el esquema de funcionamiento detallado del conversor A/D propuesto.
- Especificar, con estos datos, cuál es el valor del incremento mínimo en 12 bits en [mv]

Escribir la rutina de Assembler para el manejo del registro de aproximaciones sucesivas del A/D a implementar

Considerar como obligatorio el uso de un 8088 en modo mínimo.

**UNIVERSIDAD TECNOLÓGICA NACIONAL
FACULTAD REGIONAL CÓRDOBA
DEPARTAMENTO DE INGENIERÍA ELECTRÓNICA**

Cátedra de Técnicas Digitales II.

Examen final. 12 de febrero de 2009.

Se debe medir potencia en alterna en tres fases (3 x 380 V). Para ello es necesario medir tensión, corriente y la fase entre ellas.

Se necesita una precisión del 1% (clase 1). Se pregunta:

- 1.- ¿qué resolución han de tener el (los) conversores a usar?. Elija en este punto cuántos conversores usará. Justifique. Debe tener en cuenta el multiplexor, si usa sólo uno.
- 2.- Diseñe el circuito de medición de corriente. Tenga en cuenta la precisión requerida. Especifique detalladamente todos los componentes
- 3.- Diseñe el circuito de adaptación de señal que se usará para medir tensión. Tenga en cuenta la precisión requerida. Especifique detalladamente todos los componentes.
- 4.- Proponga un método para calcular la potencia instantánea que garantice el error deseado. Descríbalo en forma de diagrama de flujo.
- 5.- Proponga un método para medir fase.

**UNIVERSIDAD TECNOLÓGICA NACIONAL
FACULTAD REGIONAL CÓRDOBA
DEPARTAMENTO DE ING. ELECTRÓNICA**

Cátedra de Técnicas Digitales II

Examen Final. 26 de febrero de 2009.

Sea una señal que admite una expresión: $s(t) = 2.2 \sin(4.18 \cdot 10^5 t + 0.986)$ [V].

1.- ¿Cuál es la frecuencia de muestreo según Nyquist?. ¿Cuál es la recomendable?
¿Cuál es el tiempo de conversión mínimo para este caso?

2.- En la señal de 1.-) se requiere discriminar la amplitud a 4.4 mV. Especificar el número de bits del conversor a usar.

3.- Para usar un conversor de un solo cuadrante y referencia de 10.0 V, diseñar el circuito de adaptación de señal.

4.- Se requiere un error total igual a $\frac{1}{4}$ lsb. Especifique los componentes de error admisibles en la etapa anterior.

5.- Diseñar el circuito de sample and hold necesario. Calcule el tiempo de apertura y el de retención. Especificar todos sus componentes.

6.- Se implementa el equipo a partir de un NEC V20 a 20 MHz. ¿Puede operarse por interrupción? Justificar respuesta.

7.- Diseñe con componentes discretos (transistores y compuertas) un multiplexor analógico de dos canales. El canal activo se comanda con la variable canal {0, 1} y la salida con la variable sal {0, 1}. Existirá salida cuando sal=0.

Para aprobar el examen se requieren cuatro puntos totalmente correctos, los que deben incluir tres del conjunto de {3, 4, 5, 6, 7}

UNIVERSIDAD TECNOLÓGICA NACIONAL
FACULTAD REGIONAL CÓRDOBA
DEPARTAMENTO DE ING. ELECTRÓNICA

Cátedra de Técnicas Digitales II

Examen Final. 3 de diciembre de 2009.

Sea una señal que admite una expresión: $s(t) = 1.18 \text{sen}(1.2E3t)$ [V].

- 1.- ¿Cuál es la frecuencia de muestreo según Nyquist?. ¿Cuál es la recomendable? ¿Cuál es el tiempo de conversión mínimo para este último caso?
- 2.- En la señal de 1.-) se requiere discriminar la amplitud a 1.0 mV. Especificar el número de bits del conversor a usar.
- 3.- Para usar un conversor de un solo cuadrante y referencia de 10.0 V, diseñar el circuito de adaptación se señal.
- 4.- Se requiere un error total igual a 1 lsb. Especifique los componentes de error admisibles en la etapa anterior.
- 5.- Se implementa el equipo a partir de un procesador de ciclo de máquina (ciclo de base de operación. La instrucción más simple tarda dos ciclos de máquina) igual a dos ciclos de clock con un reloj de 20 MHz. ¿Puede operarse por interrupción? Justificar respuesta.
- 6.- Diseñe con componentes discretos (transistores y compuertas) un multiplexor analógico de dos canales. El canal activo se comanda con la variable canal {0, 1} y la salida con la variable sal {0, 1}. Existirá salida cuando sal=0.
- 7.- Describa el funcionamiento de las instrucciones pop y push, cuál es su función, qué registros modifica y en que posición de memoria leen o escriben un dato, además, si antes de llamar a una subrutina guardo un valor en el stack, de que manera lo puedo leer dentro de la subrutina sin alterar el correcto funcionamiento del programa.
- 8.- Una memoria de 2 Kb se encuentra mapeada a partir de la dirección 0x4E800, para el direccionamiento externo se utilizaron solo las líneas A19, A18 y A15., generando por lo tanto imágenes de la misma en el mapa. Si el microprocesador realiza lecturas en las siguientes direcciones absolutas, en qué caso se direcciona la memoria y cual es la posición leída dentro de ella.
0x7FFFF
0x46800
0x6A9FF

Para aprobar el examen se requieren cinco puntos totalmente correctos, los que deben incluir tres del conjunto de {3, 4, 5, 6, 7}