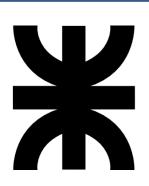
Universidad Tecnológica Nacional Facultad Regional Córdoba



Técnicas DIGITALES I

Prácticos de Laboratorio N°2

NIVEL: 3_{er} año

PLAN: 2024

BLOQUE: Tecnologías Aplicadas

JTP: Olmedo Sergio

Mercado Jorge

<u>Índice</u>

Practico de Laboratorio N° 2. -- Decodificadores -- Comercial // Verilog

Objetivo general

- Manejo de decodificadores comerciales.
- Resolver problemas prácticos (decodificador BCD a 7Seg) utilizando el Kit de CPLD
- Utilizar la herramienta de Xilinx
- Utilizar lenguaje de descripción de hardware (HDL) Verilog.

Objetivos específicos

- Que cada alumno ponga en práctica los conocimientos adquiridos en la materia.
- Realizar ejemplos prácticos para ejercitar los temas teóricos.
- Utilizar CPLDs. (Kit de CPLD).
- Utilizar un decodificador comercial CD4511

2.1 Ejercicios prácticos a realizar.

Utilizar con el minilab un conversor BCD a 7 segmentos (CD4511).

Nota: Debe utilizar todo el potencial del integrado. Especialmente los entradas de control LE ; /BI ; /LT

Objetivo:

El objetivo de este práctico es armar y probar un decodificador BCD a 7 segmentos en un entorno de laboratorio reducido (mini Lab). El decodificador BCD a 7 segmentos (comercial) es un circuito electrónico que toma una entrada de 4 bits en formato BCD (Binary Coded Decimal) y la convierte en una salida correspondiente para mostrar un número decimal en un display de 7 segmentos.

Materiales requeridos:

- Placa de pruebas (mini lab)
- Decodificador BCD a 7 segmentos (componente electrónico CD4511)
- Resistencias.
- Display de 7 segmento.
- Fuente de alimentación.
- Cables de conexión.

Procedimiento:

- 1. Analizar la hora de datos del CD 4511.
- 2. Armar el esquemático.
- 3. Armar el circuito siguiendo el esquemático.
- 4. Coloca la placa de pruebas en una superficie plana y asegúrate de que esté desconectada de cualquier fuente de alimentación.
- 5. Identifica los pines del decodificador BCD a 7 segmentos y el display de 7 segmentos según las especificaciones del fabricante.
- 6. Realiza las conexiones necesarias en la placa de pruebas para conectar el decodificador BCD a 7 segmentos y el display de 7 segmentos. Asegúrate de seguir correctamente el esquema de conexiones.
- 7. Agrega las resistencias necesarias para limitar la corriente en los segmentos del display de 7 segmentos.
- 8. Verifica nuevamente todas las conexiones antes de encender la fuente de alimentación.
- 9. Conecta la fuente de alimentación.

- 10. Enciende la fuente de alimentación y observa el display de 7 segmentos.
- 11. Proporciona una entrada en formato BCD de 4 bits al decodificador y verifica que el número correspondiente se muestre correctamente en el display de 7 segmentos.
- 12. Realiza diferentes pruebas utilizando distintas entradas BCD para asegurarte de que el decodificador funcione correctamente.
- 13. Documenta tus observaciones y resultados obtenidos durante las pruebas.

Nota: Asegúrate de seguir las normas de seguridad en el laboratorio y de consultar la hoja de datos del decodificador BCD a 7 segmentos para obtener información adicional sobre el componente y las conexiones específicas.

Preguntas de análisis:

- 1. ¿Cuál es la función del decodificador BCD a 7 segmentos?
- 2. ¿Cuál es la conexión adecuada entre el decodificador y el display de 7 segmentos?
- 3. ¿Qué sucede si se proporciona una entrada inválida al decodificador?
- 4. ¿Cuál es la relación entre los bits de entrada y los segmentos del display?
- 5. ¿Cuál es la utilidad de las resistencias en el circuito?

2.2 Ejercicios prácticos a realizar.

Descripción HDL de un decodificador BCD a 7 segmentos

Describir en Verilog el comportamiento completo de un decodificador BCD a 7 segmentos. Utilizar la hoja de dato del integrado cd4511.

Nota: Solo el decodificador, es decir, sin utilizar el "Latch Enable" (LE); /BI; /LT. La descripción debe ser combinatoria.

TRUTH TABLE														
LE	흾	ET.	D	c	В	A	•	b	c	d	•	. 1	.9	Display
×	×	0	×	×	×	×	1	1	1	1	1	7	1	8
×	0	1	×	×	х	×	0	0	0	0	0	0	0	Blank
0	1	1	٥	0	o	o	1	1	1	1	1	1	0	0
0	١١	1	0	0	0	1	0	1	1	0	0	0	0	1
.0	1	1	0	0	1	0	١,	1	О	1	1	0	1	2
o	1	1	0	0	1	1	١,	1	7	1	o	o	1	3
0	١,	1	0	1	o	0	٥	1	1	0	0	•	1	4
0	1	1	0	,	0	1	١,	0	1	1	0	1	1	5
0	1	1	0	1	1	0	ŀ	0	1	1	,	1	1	ь
0	1	1	0	1	1	,	ŀ	1	1	0	0	o	0	7
0	1	١,	1	О	0	0	,	1	1	1	1	1	1	8
0	1	1	1	0	0	1 .	,	1	1	0	0	1	1	9
0	1	1	,	0	1	0	0	0	o	O	o	0	0	Blank
0	7	1	1	0	1	,	0	0	0	0	0	0	0	Blank
0	1	1	1	1	0	0	0	0	0	0	0	О	0	Blank
0	1	1	1	1	0	1	0	0	0	0	0	0	0	Blank
0	1	. 1	1	1	1	0	0	0	0	0	0	0	0	Blank
0	יו	1	1	1	1	1	0	0	0	0	0	э	0	Blank
1	1	1	×	х	×	×	L			*		-	_1	*
× = 1	Don'	t Care			* D	epen	ds o	n B	CD	cod		rewis	n est	

plied when LE = 0

Procedimiento:

- 1. Describir en HDL verilog.
- 2. Sintetizar y obtener el RTL en un CPLD XC9572XL.
- 3. Generar el UCF
 - Identifica los pines de display 7 segmentos.
 - Identificar el transistor que activa el display a utilizar.
 - Identificar la llave a utilizar.
- 4. Implementar el diseño.
- 5. Simular.
- 6. Conectar kit CPLD.
- 7. Conecta la fuente de alimentación.
- 8. Abrir "Manager Configuration Project.
- 9. Borrar CPLD
- 10. Cargar archivo binario *.JED
- 11. Demostrar correcto funcionamiento al realizar las diferentes pruebas utilizando distintas entradas BCD para asegurarte de que el decodificador funcione correctamente.
- 12. Documenta tus observaciones y resultados obtenidos durante las pruebas.
- 13. Presentar Informe en la plataforma U.V..

Elementos necesariosTD1 //Año 2025 Prácticos de laboratorio

- · Kit de CPLD.
- · Software Xilinx.
- · Mucha suerte

Consultas.

Ing. Sergio Olmedo a la cuenta de correo solmedo@frc.utn.edu.ar Ing. Jorge Mercado a la cuenta de correo jmercado@frc.utn.edu.ar

La consulta debe ser desde su correo institucional.

El nombre del tema del correo deberá ser TD1_3RY_24 GXX (Y= curso ; XX es nº de grupo. Ej: 01;02; etc).

Fecha de entrega.

Presentación funcionando y el informe del mismo se deberá coordinar con el JTP.

Bibliografia

https://www.ti.com/product/CD4511B?utm_source=supplyframe&utm_medium=SEP&utm_ca_mpaign=not_alldatasheet&DCM=yes&dclid=CM_9q9nR1P8CFR69lQldDd4O9w_https://www.youtube.com/watch?v=IPQGDFPvp_o_https://wp.7robot.net/simulador-de-circuitos-digitales/



Atribución-NoComercial-SinDerivadas

Se permite descargar esta obra y compartirla, siempre y cuando no sea modificado y/o alterase su contenido, ni se comercializase. Referenciarlo de la siguiente manera:

Universidad Tecnológica Nacional Regional Córdoba. Material para la materia "Técnicas digitales I. Córdoba, Argentina.

SDO - Rev 3 - 07/07/2025