

1. Implemente um **registrador de 4bits** com enable, reset assíncrono, entrada paralela e saída paralela.

- Caso ocorra uma borda de descida no reset, o registrador é zerado;
- Na borda de subida do clock, caso o enable esteja em nível alto, a entrada é registrada;
- Caso o enable esteja em nível baixo, o valor registrado é mantido, mesmo que ocorra uma borda de subida do clock;
- A saída sempre reflete o valor registrado.



Diagrama de blocos do registrador de 4bits

Escolha o nível de abstração que mais lhe convém. *Dica: assista o [video](#).*

2. Implemente um testbench para validar cenários representativos do registrador de 4bits implementado no item 1. Simule-o no EDA Playground e cheque se os resultados estão de acordo com o previsto. **Chame o professor para Validar seu progresso até esse ponto.**



3. Utilize os módulos já implementados e validados da Sprint 1 para construir um novo módulo que possibilite armazenar o resultado das operações em um registrador de 4 bits.

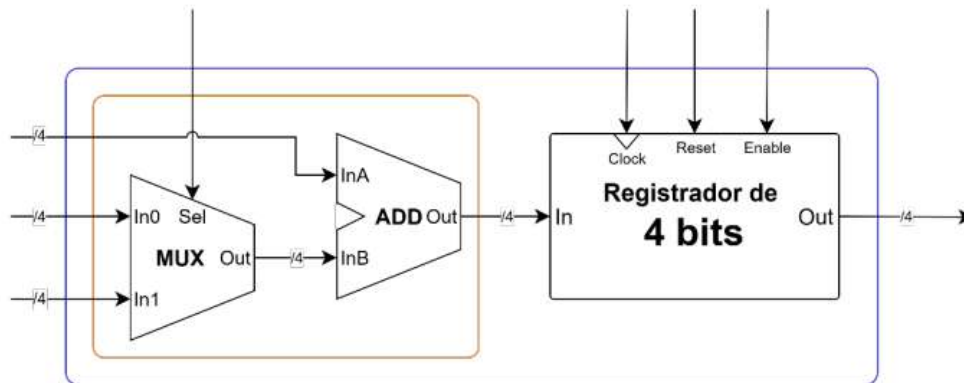


Diagrama de blocos da montagem com o MUX e o somador

4. Implemente um testbench para validar a sua montagem do item 3. Simule-o no EDA Playground e cheque se os resultados estão de acordo com o previsto. Chame o professor para Validar seu progresso até esse ponto.



Após o professor conferir seus testes, compacte todos os arquivos em um **.zip** e submeta-o no **SIGAA**



#### Desafio (Valendo +0,2 na média geral)

1. Utilizando somente os módulos de Somador, Mux2x1 e Registrador que você já implementou e validou, implemente um novo módulo contador de 16 estados. Inclua um sinal para selecionar se a contagem será crescente (0-F) ou decrescente (F-0);
2. Faça um rascunho do diagrama de blocos da sua solução;
3. Implemente um testbench para validar os cenários mais significativos do seu novo módulo de ULA.