

Processador Dynasty

EDU – 2022007610

MARCUS 2022007001

FILIPPE - 2022010099

Descrição do Processador

- Processador RISC;

- Baseado no MIPS;

- Processador de 16bits;

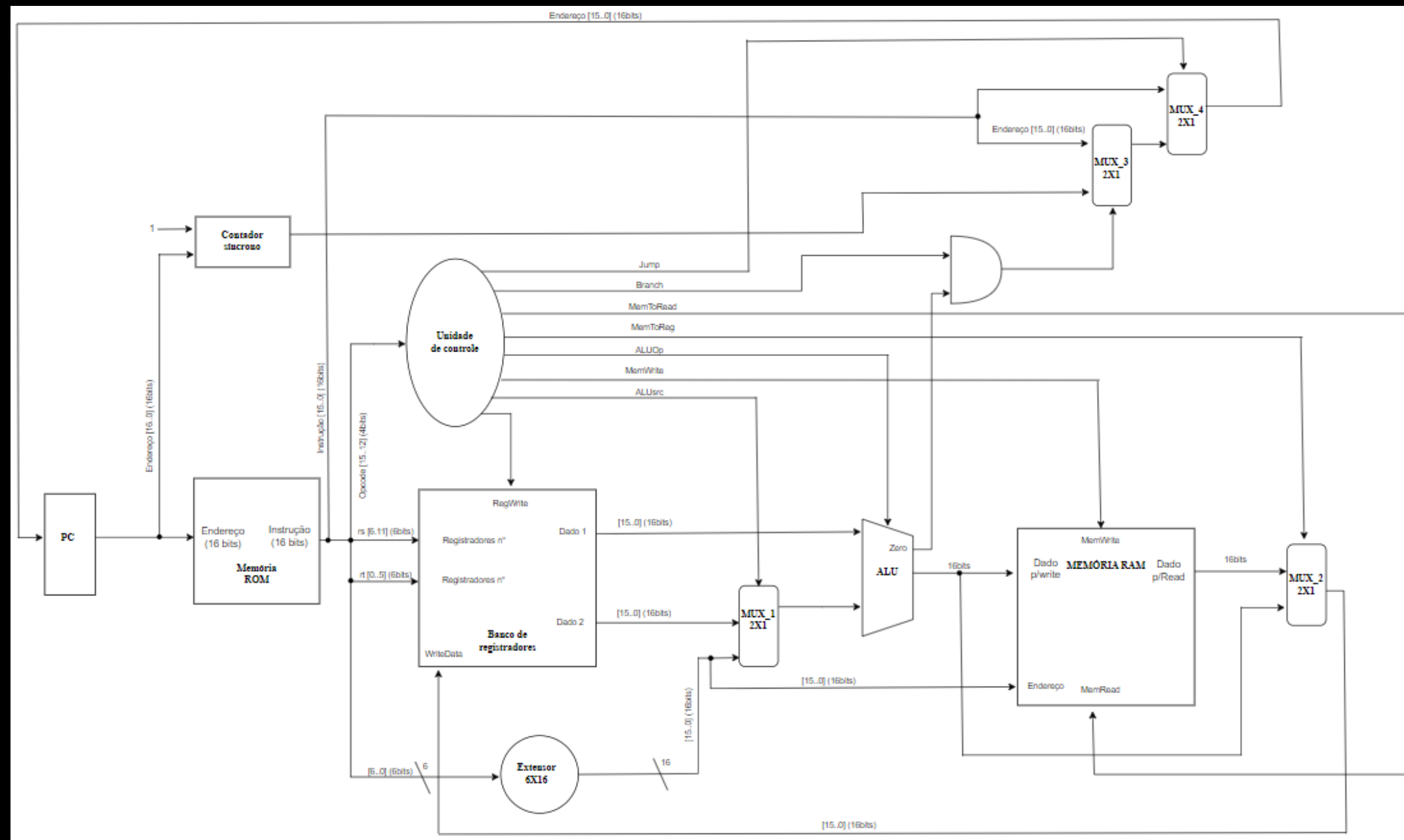
Formatos das Instruções

Instrução do tipo R		
Opcode	rs	rt
4bits	<u>6bits</u>	<u>6bits</u>
15-12	11-6	5-0
Instrução do tipo I		
Opcode	rs	Imediato
4bits	<u>6bits</u>	<u>6bits</u>
15-12	11-6	5-0
Instrução do tipo J		
Opcode	Endereço	
4bits	<u>12bits</u>	
15-12	11-0	

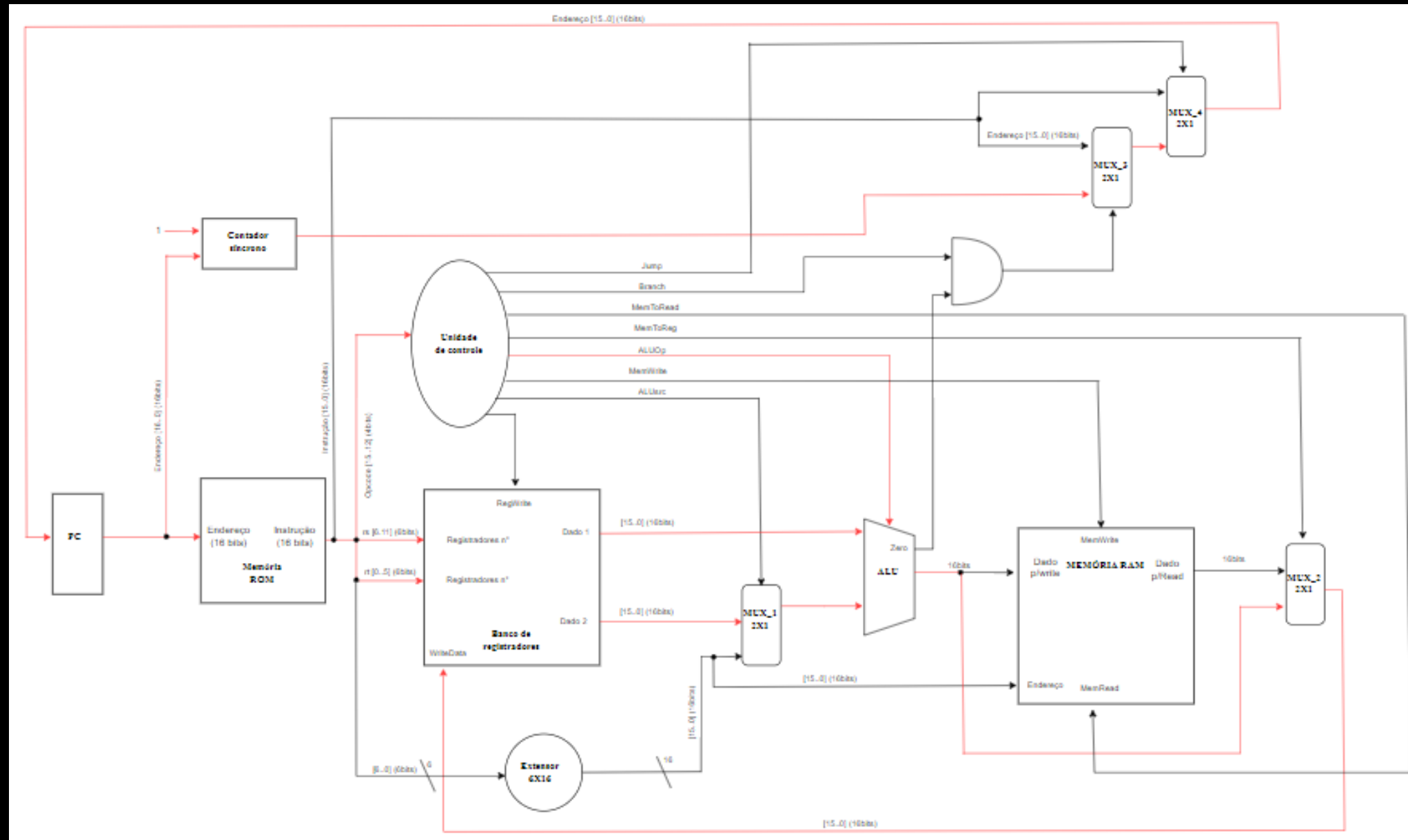
Lista de operações suportadas

Opcode	Sintaxe	Formato	Significado	Exemplo
0000	ADD	R	Soma	<i>add \$s0, \$s1</i>
0001	ADDI	I	Soma imediata	<i>addi \$s0, 1</i>
0010	SUB	R	Subtração	<i>sub \$s0, \$s1</i>
0011	SUBI	I	Subtração imediata	<i>subi \$s0, 3</i>
0100	LW	I	Load	<i>lw \$s0 ram (00)</i>
0101	SW	I	Store	<i>sw \$s0 ram (00)</i>
0110	LI	I	Load imediato	<i>li \$s0 2</i>
0111	BEQ	J	Branch Equal	<i>beq endereço</i>
1000	IF	J	If Equal	<i>if \$s0 \$s1</i>
1001	JUMP	J	Jump	<i>j endereço (0000)</i>

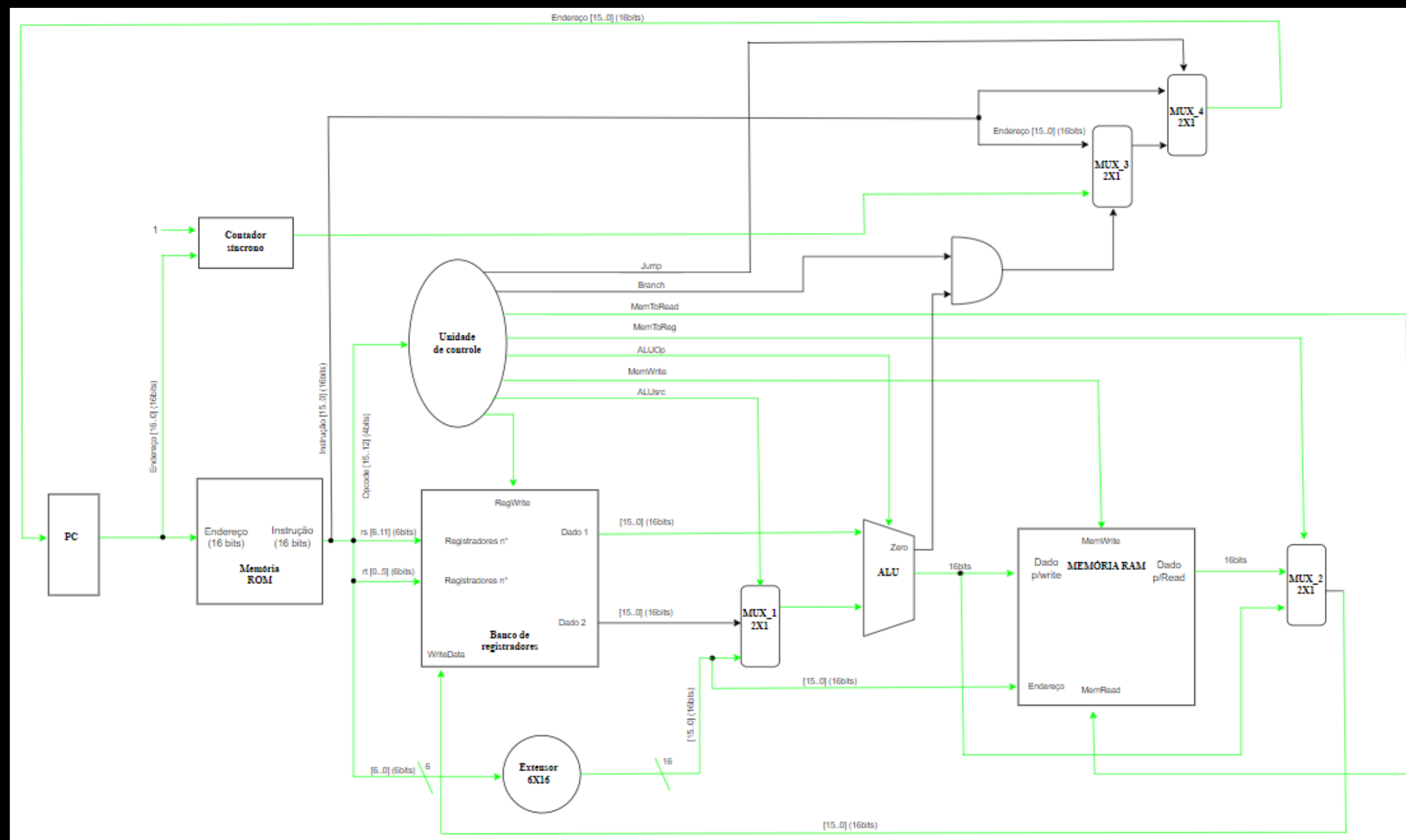
Datapath do Processador



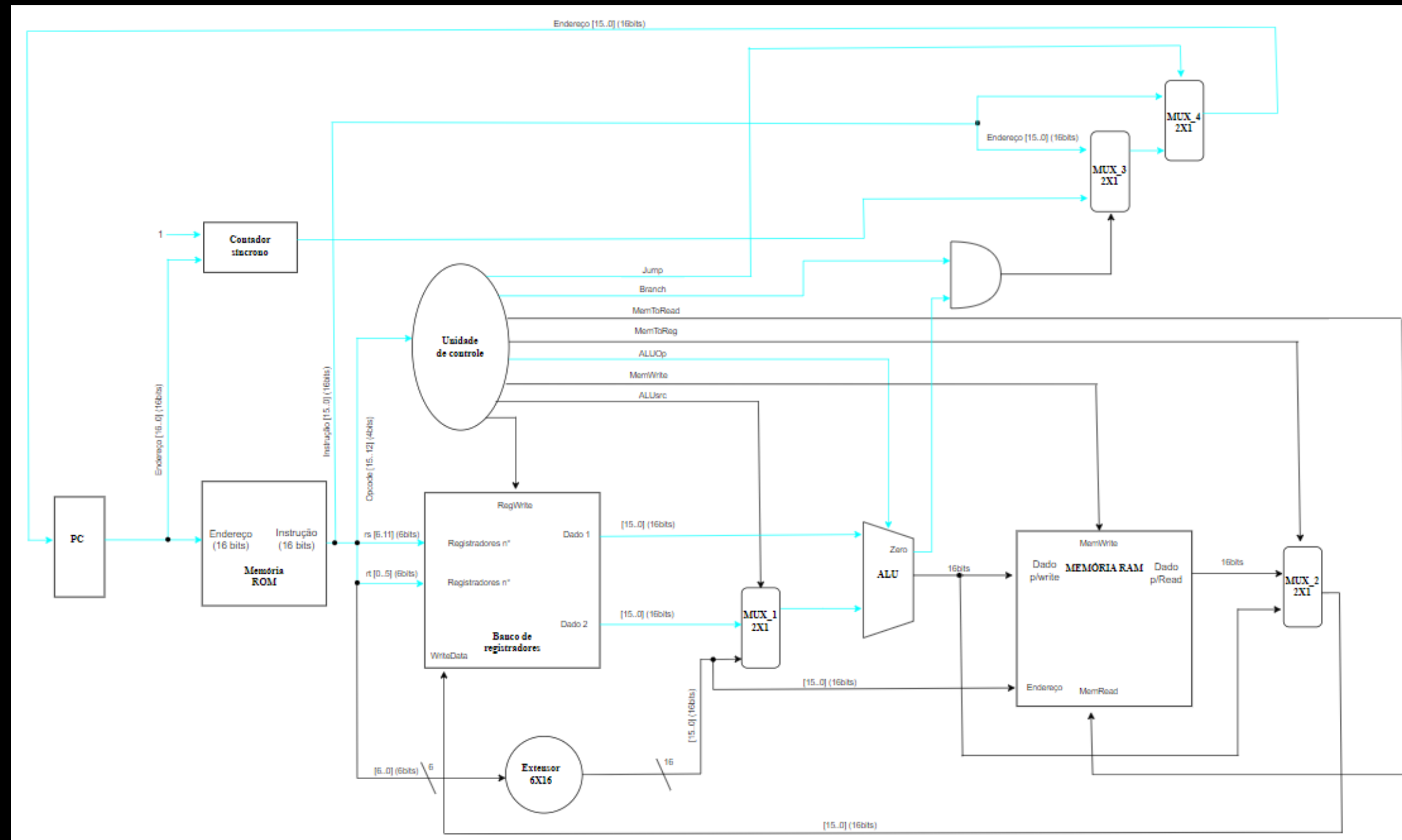
Datapath do tipo R



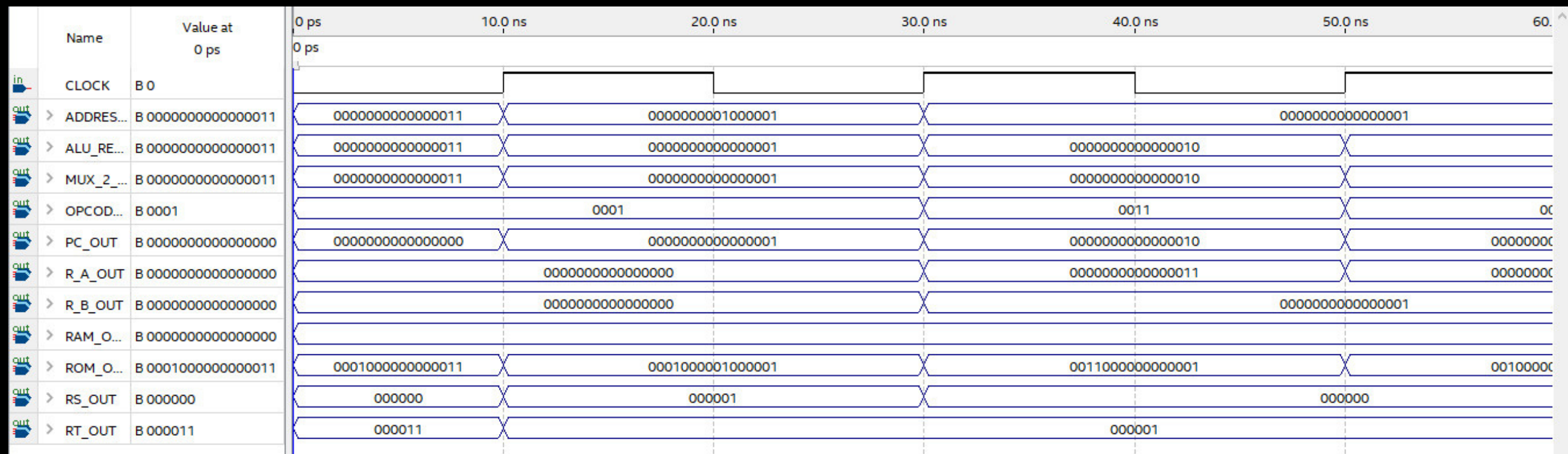
Datapath do tipo I



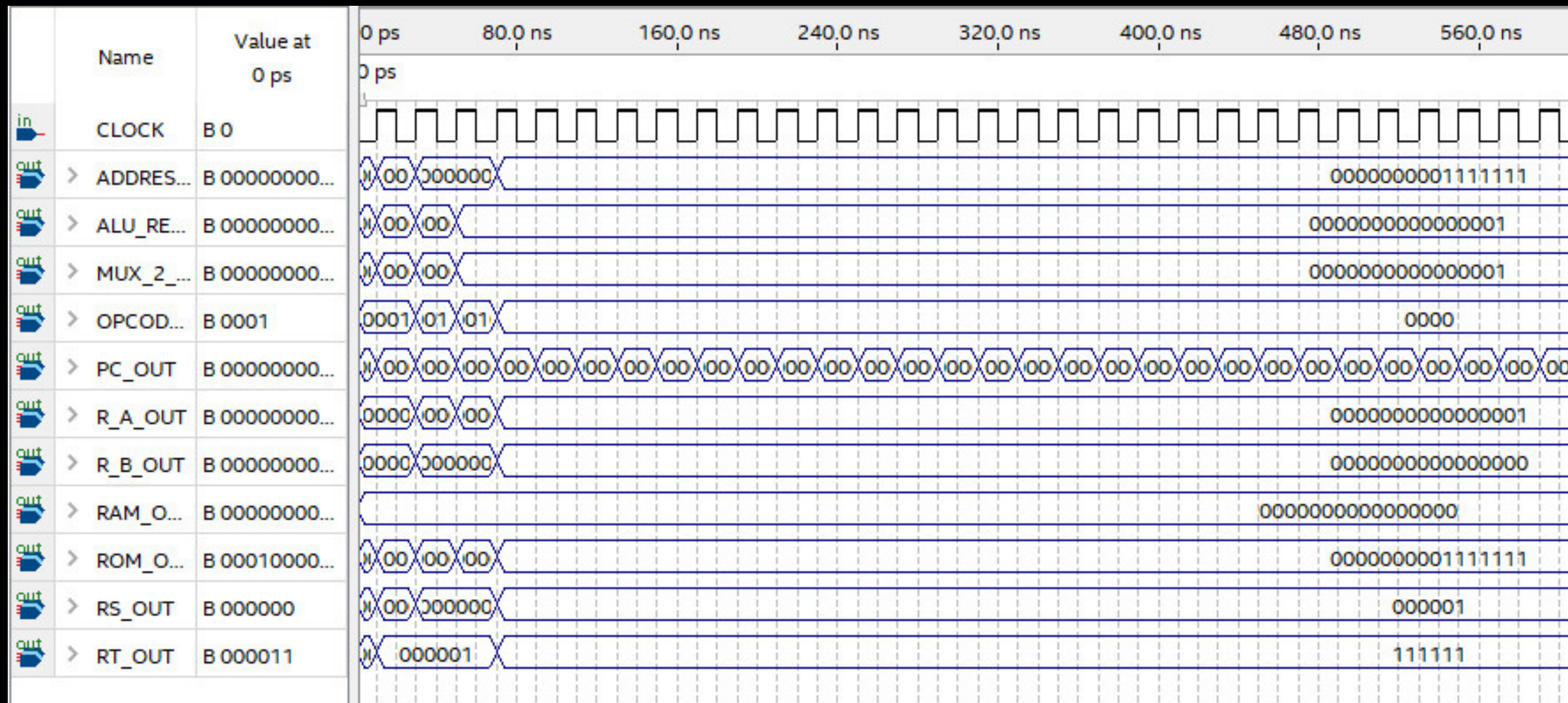
Datapath do tipo J



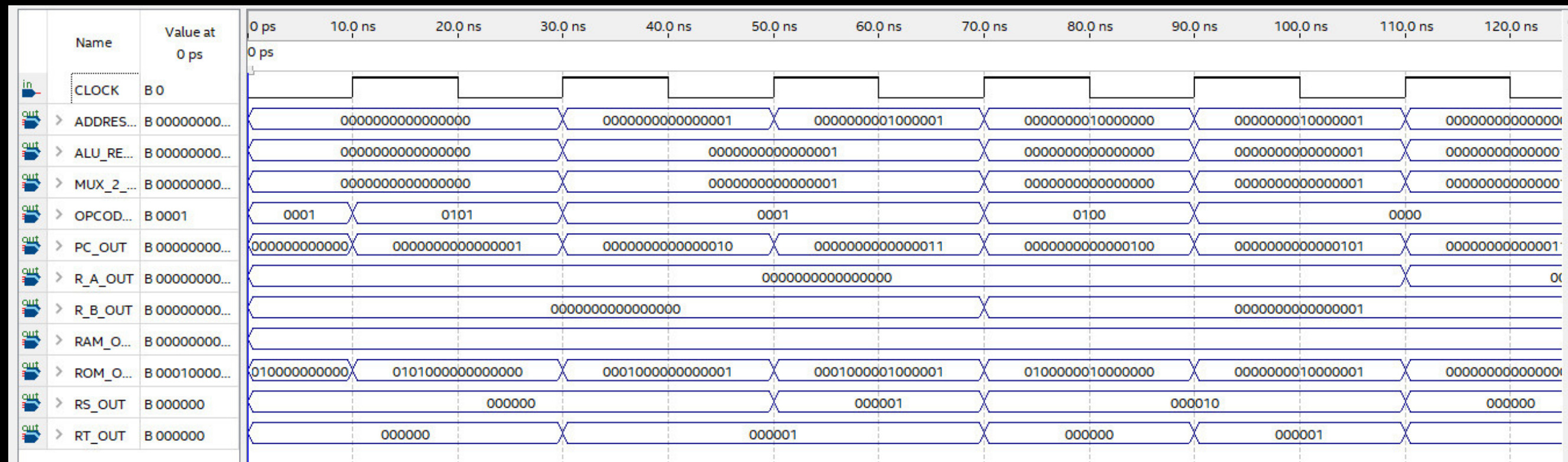
Teste do ADDI, SUB e SUBI



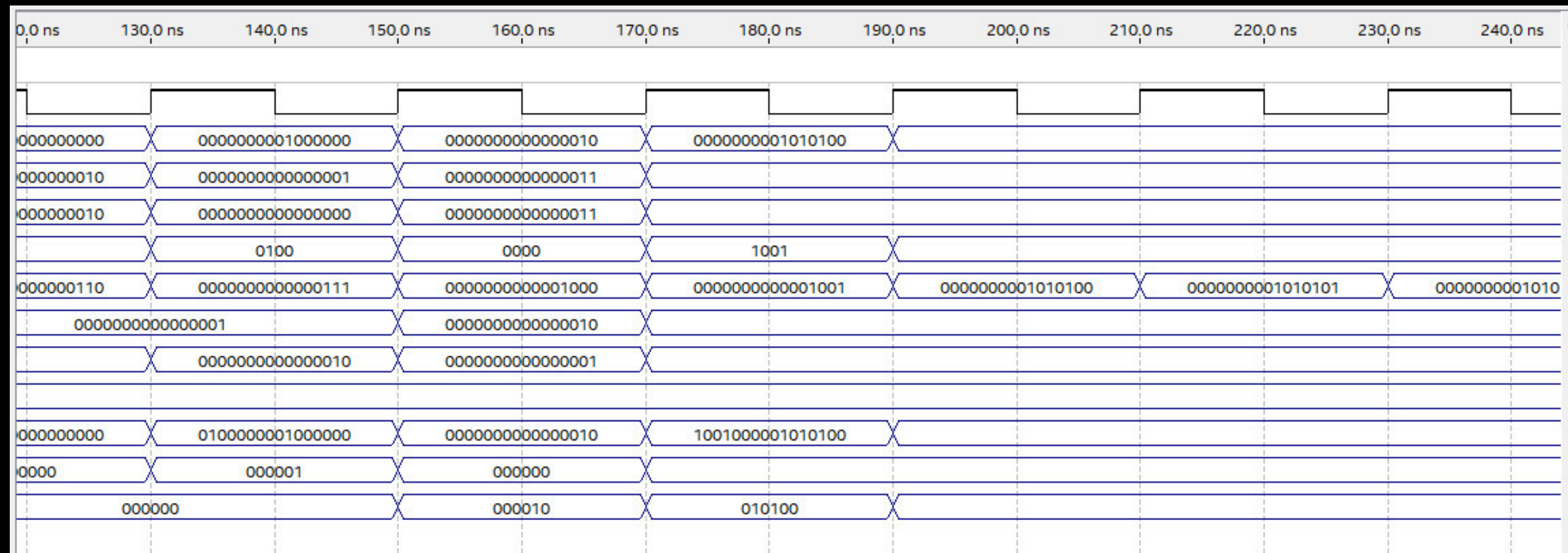
Teste do ADDI, SUB e SUBI



Teste do Fibonacci



Teste do Fibonacci



Limitações e dificuldades

- Falta de documentação online e conteúdo disponível;

- IDE Quartus;

- Simulações e testes usando o waveforms;

Conclusão

Este trabalho apresentou o projeto e implementação do processador de 16 bits denominado de Dynasty, que foi uma rica oportunidade para pôr em prática o que nos foi ensinado na disciplina de AOC, e esclarecer diversos pontos que antes eram difíceis de se entender. “Uma das maiores dificuldades encontradas foi justamente a divisão bits”.

OBRIGADO PELA ATENÇÃO!!!