

Processador 8 bits

INTEGRANTES:
Marcus Vinícius
Ígor Pereira

Descrição do Processador

- Processador RISC;
.....
- Baseado no MIPS;
.....
- Processador de 8bits;
.....

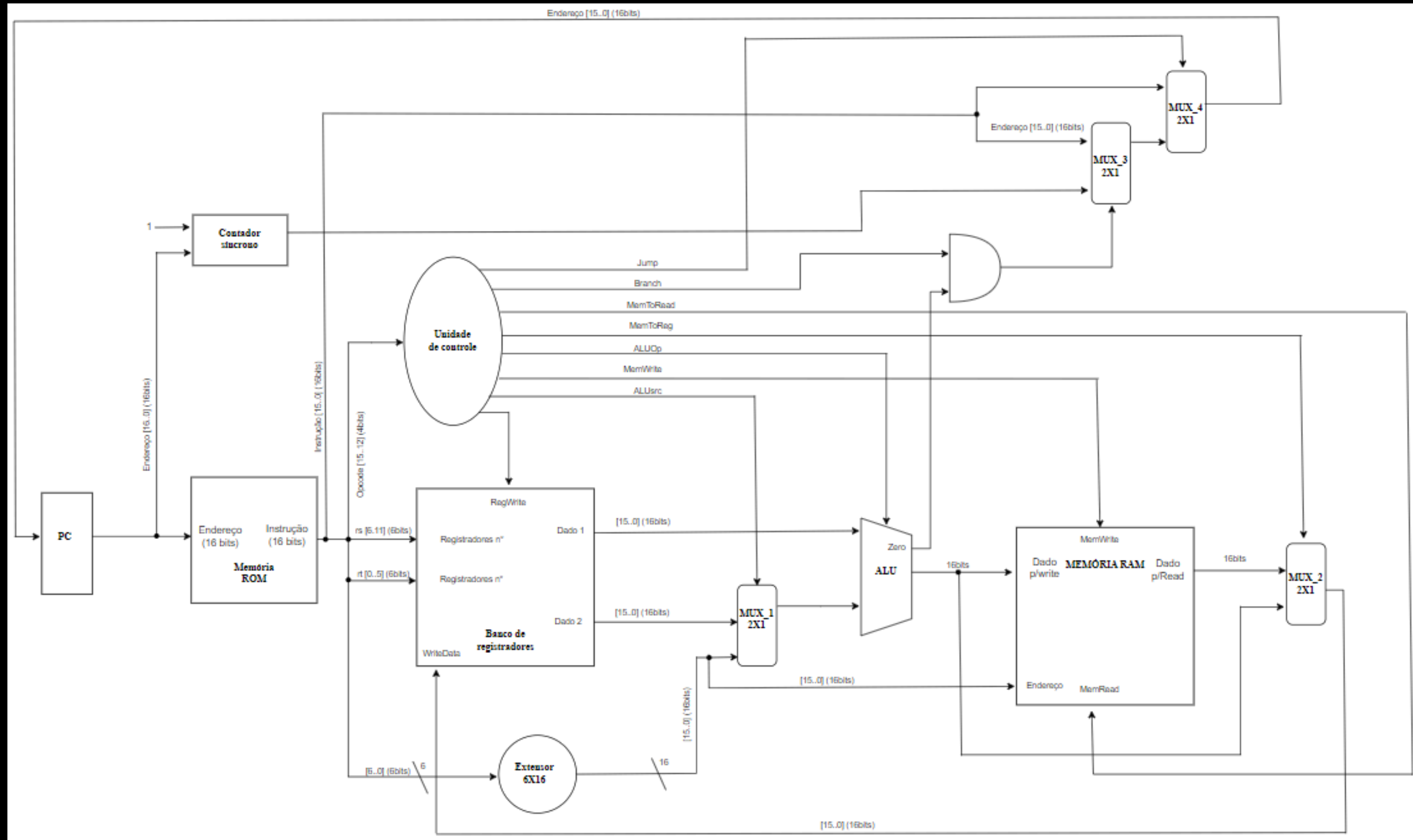
Formatos das Instruções

| Instrução do tipo R | | |
|---------------------|----------|----------|
| Opcode | rs | rt |
| 4bits | 2bits | 2bits |
| 7-4 | 3-2 | 1-0 |
| Instrução do tipo I | | |
| Opcode | rs | Imediato |
| 4bits | 2bits | 2bits |
| 7-4 | 3-2 | 1-0 |
| Instrução do tipo J | | |
| Opcode | Endereço | |
| 4bits | 4bits | |
| 7-4 | 3-0 | |

Lista de operações suportadas

| Opcode | Sintaxe | Formato | Significado | Exemplo |
|--------|---------|---------|--------------------|--------------------------|
| 0000 | ADD | R | Soma | <i>add \$s0, \$s1</i> |
| 0001 | ADDI | I | Soma imediata | <i>addi \$s0, 1</i> |
| 0010 | SUB | R | Subtração | <i>sub \$s0, \$s1</i> |
| 0011 | SUBI | I | Subtração imediata | <i>subi \$s0, 3</i> |
| 0100 | LW | I | Load | <i>lw \$s0 ram (00)</i> |
| 0101 | SW | I | Store | <i>sw \$s0 ram (00)</i> |
| 0110 | LI | I | Load imediato | <i>li \$s0 2</i> |
| 0111 | BEQ | J | Branch Equal | <i>beq endereço</i> |
| 1000 | IF | J | If Equal | <i>if \$s0 \$s1</i> |
| 1001 | JUMP | J | Jump | <i>j endereço (0000)</i> |

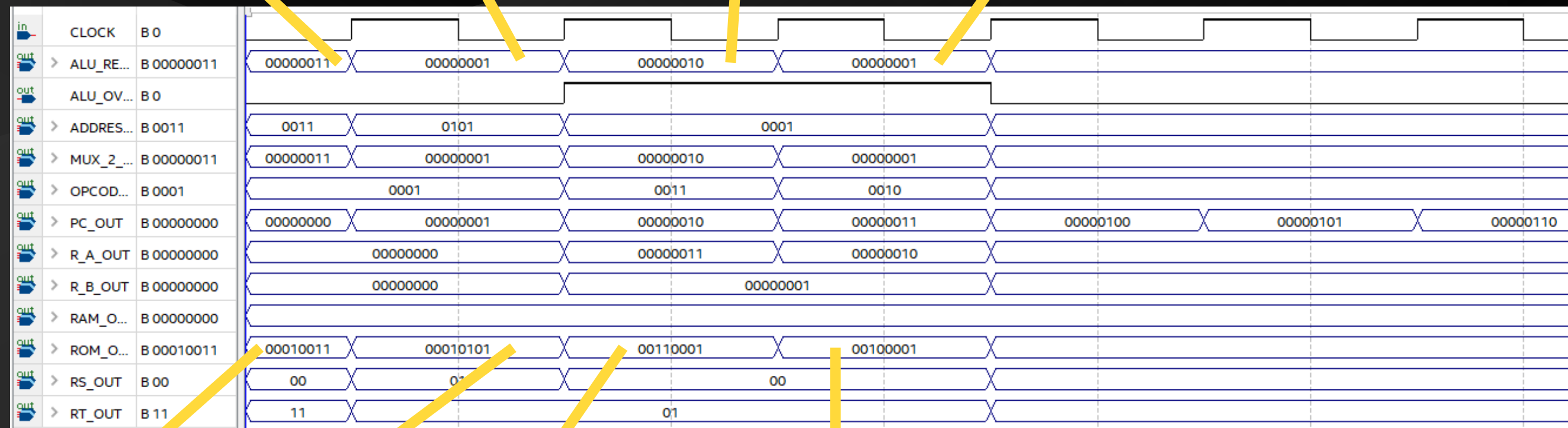
Datapath do Processador



Teste do ADDI, SUB e SUBI

```
-- TESTE DE SUB E SUBI
0 => "00010011", -- ADDI S0 3
1 => "00010101", -- ADDI S1 1
2 => "00110001", -- SUBI S0 1
3 => "00100001", -- SUB S0 S1
```

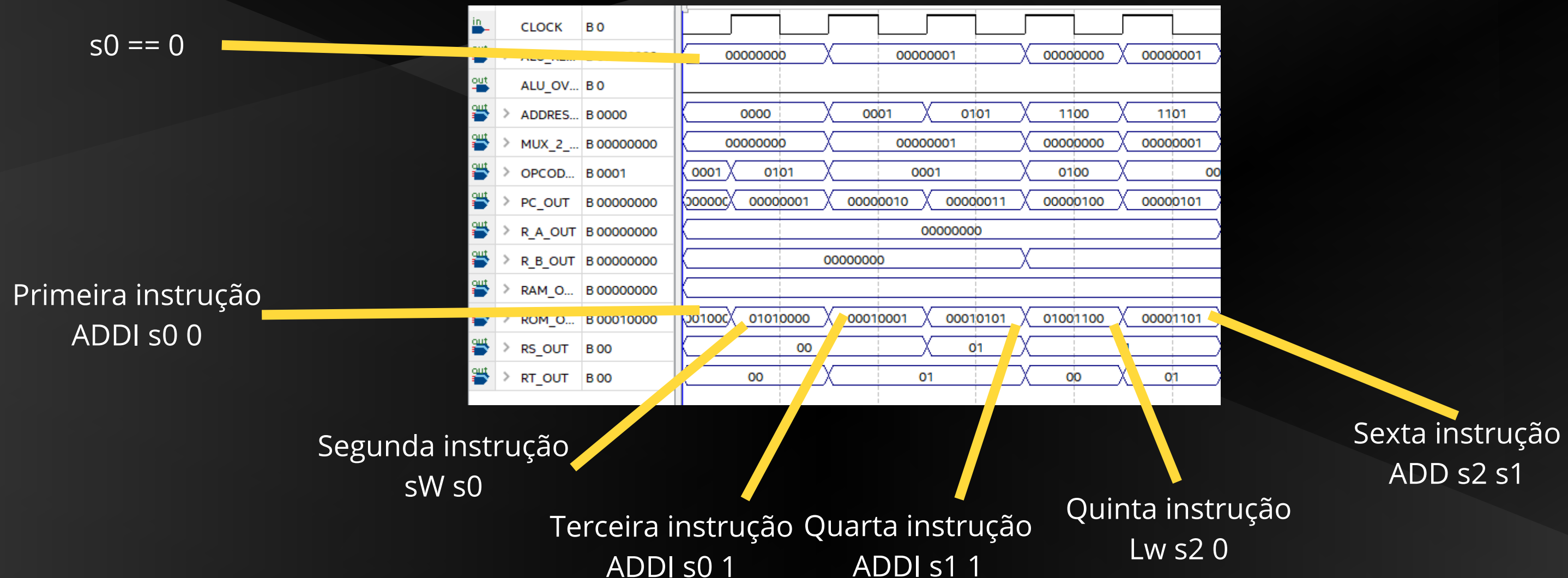
Recebe o valor de 3 Recebe o valor de 1 Subtrai 1 do valor de S0 ficando 2 O resultado é 1 pois $S0 = 2$ e $S1 = 1$ $2 - 1 = 1$



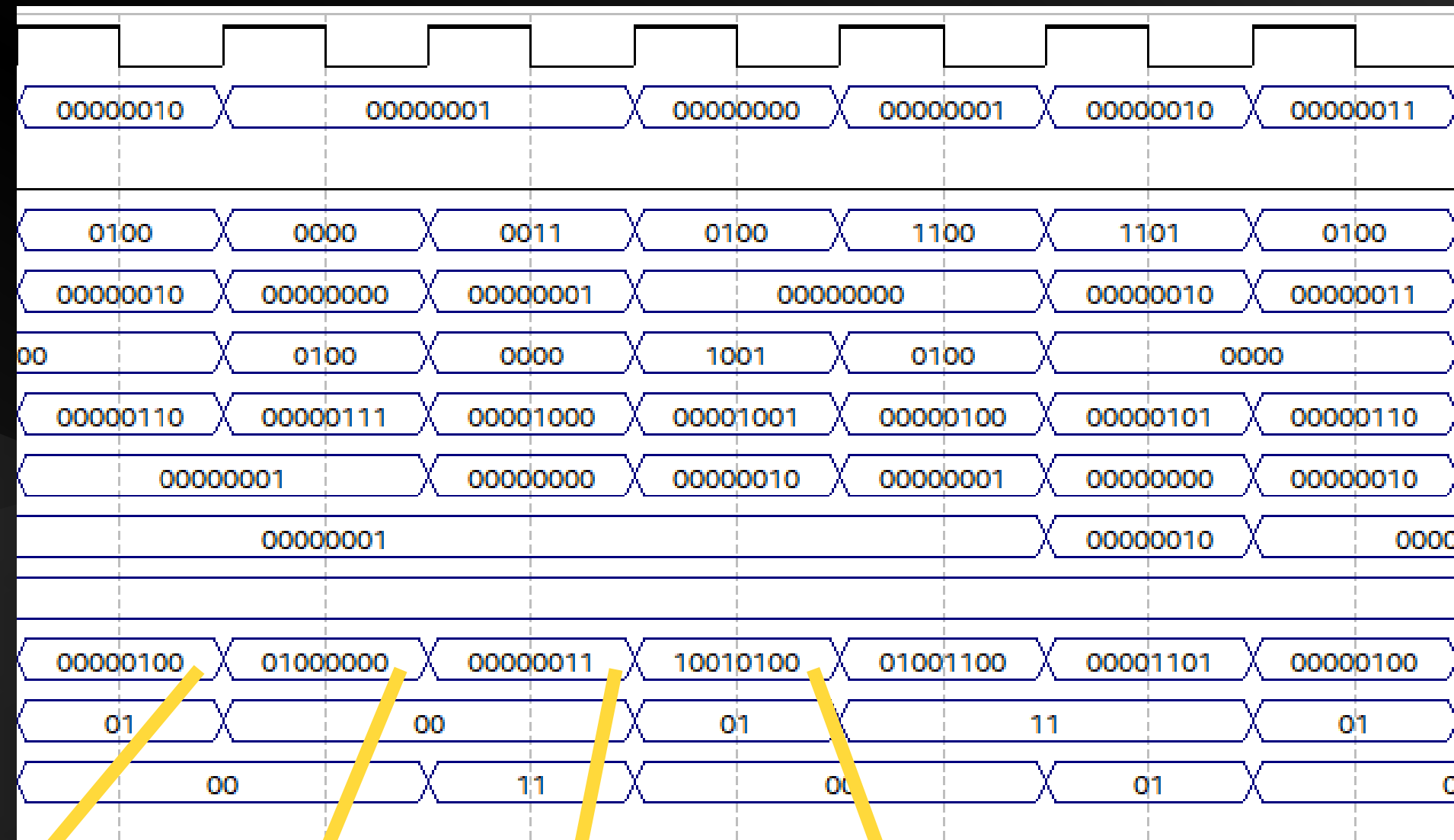
Primeira instrução Segunda instrução Terceira instrução Quarta instrução

Teste do Fibonacci

```
-- TESTE FIBONACCI
0 => "00010000", -- ADDI S0 0
1 => "01010000", -- SW S0
2 => "00010001", -- ADDI S0 1
3 => "00010101", -- ADDI S1 1
4 => "01001100", -- LW S2 00
5 => "00001101", -- ADD S2 S1
6 => "00000100", -- ADD S1 S0
7 => "01000000", -- LW S0 00
8 => "00000011", -- ADD S0 S2
9 => "10010100", -- J 0100
```



Teste do Fibonacci



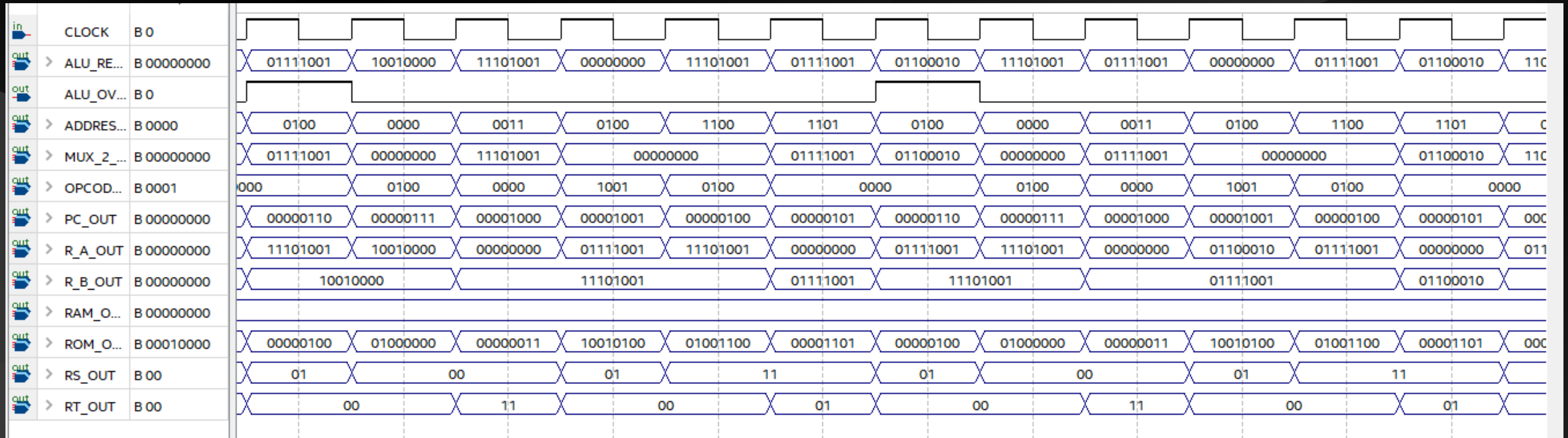
Setima instrução
ADD s1 s0

Oitava instrução
Lw s0 00

Nona instrução
ADD s0 S2

décima instrução
j 0100

Teste do Fibonacci



Conclusão

Este trabalho apresentou o projeto e implementação do processador de 8 bits, que foi uma rica oportunidade para pôr em prática o que nos foi ensinado na disciplina de AOC.

OBRIQADO PELA ATENÇÃO!!!