

ARQ1 \_ Aula\_06

Tema: Introdução à linguagem Verilog e simulação em Logisim

Preparação

Vídeos recomendados

<https://www.youtube.com/watch?v=SvcTSNCB4zI>

<https://www.youtube.com/watch?v=VkJ71Js3QDw>

<https://www.youtube.com/watch?v=JUVeGaJkuDY>

Orientação geral:

Apresentar uma forma de solução em formato texto (.txt).

Os arquivos para simulação em Logisim (.circ) deverão ser identificados internamente e entregues, acompanhados (ou não) de figuras equivalentes exportadas pela ferramenta.

Separar as versões completas (a) das simplificadas (b).

Programas em Verilog poderão ser entregues em formato (.v) com previsão de testes.

Atividade: Simplificação de circuitos

01.) Funções lógicas podem ser simplificadas diretamente do mapa de Veitch-Karnaugh:

		E		
		0	1	
A	xy\z	(0)	(1)	D
	00	(2)	(3)	C
01				
B	11	(6)	(7)	
	10	(4)	(5)	D

$$A = x' \cdot f(z)$$

$$B = x \cdot f(z)$$

$$C = y \cdot f(z)$$

$$D = y' \cdot f(z)$$

$$E = f(x,y)$$

Exemplo:

Dado o mapa de Veitch-Karnaugh abaixo, determinar a função simplificada equivalente.

xy\z		0	1	
A	00	(0)	<b>1</b> <sup>(1)</sup>	D
	01	<b>1</b> <sup>(2)</sup>	<b>1</b> <sup>(3)</sup>	C
		11	(6)	(7)
B	10	<b>1</b> <sup>(4)</sup>	(5)	D

$$f(x,y,z) = \sum m(1, 2, 3, 4) = x' \cdot y' \cdot z + x' \cdot y \cdot z' + x' \cdot y \cdot z + x \cdot y' \cdot z'$$

Com (1, 3):  $x' \cdot z$  (A)

Com (2, 3):  $x' \cdot y$  (E)

$$f(x,y,z) = \sum m(1, 2, 3, 4) = x' \cdot z + x' \cdot y' + x \cdot y' \cdot z'$$

Montar o mapa de Veitch-Karnaugh e simplificar as funções lógicas abaixo e verificar pelas respectivas tabelas-verdades implementadas em Verilog:

a)  $f(x,y,z) = \sum m(1, 4, 5)$

b)  $f(x,y,z) = \sum m(0, 2, 6)$

c)  $f(x,y,z) = \sum m(1, 2, 3, 5)$

d)  $f(x,y,z) = \sum m(1, 2, 5, 7)$

e)  $f(x,y,z) = \sum m(0, 2, 5, 6)$

03.) O mapa de Veitch-Karnaugh também serve para simplificar produtos de somas (MAXTERMOS):

		E		
XYZ		0	1	
A	00	(0)	(1)	D
	01	(2)	(3)	C
		(6)	(7)	
B	11	(4)	(5)	D
	10			

$$A = X + F(Z)$$

$$B = X' + F(Z)$$

$$C = Y' + F(Z)$$

$$D = Y' + F(Z)$$

$$E = F(X, Y)$$

Exemplo:

Dado o mapa de Veitch-Karnaugh abaixo, determinar o produto das somas (PoS) simplificado.

		0	1	
XYZ				
A	00	<b>0</b> <sup>(0)</sup>	<b>1</b> <sup>(1)</sup>	D
	01	<b>1</b> <sup>(2)</sup>	<b>1</b> <sup>(3)</sup>	
		<b>0</b> <sup>(6)</sup>	<b>0</b> <sup>(7)</sup>	C
B	11	<b>1</b> <sup>(4)</sup>	<b>0</b> <sup>(5)</sup>	D
	10			

$$F(X, Y, Z) = \prod M(0, 5, 6, 7) = (X+Y+Z) \cdot (X'+Y+Z') \cdot (X'+Y'+Z) \cdot (X'+Y'+Z')$$

$$\text{Com (5, 7): } (X'+Z') \quad (B)$$

$$\text{Com (6, 7): } (X'+Y') \quad (E)$$

$$F(X, Y, Z) = \prod M(0, 5, 6, 7) = (X+Y+Z) \cdot (X'+Z') \cdot (X'+Y')$$

Montar o mapa de Veitch-Karnaugh e simplificar as funções lógicas abaixo por MAXTERMOS e verificar pelas respectivas tabelas-verdades implementadas em Verilog:

a)  $F(X, Y, Z) = \prod M(0, 5, 7)$

b)  $F(X, Y, Z) = \prod M(1, 3, 7)$

c)  $F(X, Y, Z) = \prod M(1, 2, 5, 6)$

d)  $F(X, Y, Z) = \prod M(0, 2, 4, 5)$

e)  $F(X, Y, Z) = \prod M(2, 3, 5, 6)$

- 03.) Se o número de variáveis aumentar, o mapa deve ser modificado ligeiramente, a fim de que as vizinhanças mantenham apenas uma diferença entre elas.

		E		F	
xy\wz		00	01	11	10
A	00	(0)	(1)	(3)	(2)
	01	(4)	(5)	(7)	(6)
B	11	(12)	(13)	(15)	(14)
	10	(8)	(9)	(11)	(10)
		H	G	H	

$$\begin{array}{lll}
 A = x' \cdot f(w,z) & E = g(x,y) \cdot w' & (A,B) = f(w,z) \\
 B = x \cdot f(w,z) & F = g(x,y) \cdot w & (C,D) = f(w,z) \\
 C = y \cdot f(w,z) & G = g(x,y) \cdot z & (E,F) = g(x,y) \\
 D = y' \cdot f(w,z) & H = g(x,y) \cdot z' & (G,H) = g(x,y)
 \end{array}$$

Exemplo:

Dado o mapa de Veitch-Karnaugh abaixo, determinar a função simplificada equivalente.

		E		F	
xy\wz		00	01	11	10
A	00	<b>0</b> (0)	<b>1</b> (1)	<b>0</b> (3)	<b>1</b> (2)
	01	<b>0</b> (4)	<b>0</b> (5)	<b>1</b> (7)	<b>1</b> (6)
B	11	<b>1</b> (12)	<b>0</b> (13)	<b>0</b> (15)	<b>1</b> (14)
	10	<b>0</b> (8)	<b>1</b> (9)	<b>0</b> (11)	<b>0</b> (10)
		H	G	H	

$$\begin{aligned}
 f(x,y,w,z) &= \sum m(1, 2, 6, 7, 9, 12, 14) \\
 &= x' \cdot y' \cdot w' \cdot z + x' \cdot y' \cdot w \cdot z' + x' \cdot y \cdot w \cdot z' + x' \cdot y \cdot w \cdot z + x \cdot y' \cdot w' \cdot z + x \cdot y \cdot w' \cdot z' + x \cdot y \cdot w \cdot z'
 \end{aligned}$$

$$\begin{array}{ll}
 \text{Com (2, 6): } x' \cdot w \cdot z' & (A) \\
 \text{Com (6, 7): } x' \cdot y \cdot w & (F)
 \end{array}
 \quad
 \begin{array}{ll}
 \text{Com (1,9): } y' \cdot w' \cdot z & (D) \\
 \text{Com (12,14): } x \cdot y \cdot z' & (H)
 \end{array}$$

$$f(x,y,w,z) = x' \cdot w \cdot z' + x' \cdot y \cdot w + y' \cdot w' \cdot z + x \cdot y \cdot z'$$

Construir os mapas de Veitch-Karnaugh e simplificar as funções lógicas abaixo e verificar pelas respectivas tabelas-verdades implementadas em Verilog:

- a)  $f(x,y,w,z) = \sum m(1, 2, 4, 6, 14, 15)$
- b)  $f(x,y,w,z) = \sum m(0, 2, 3, 4, 7, 11)$
- c)  $f(x,y,w,z) = \sum m(0, 1, 2, 3, 5, 7, 9, 13)$
- d)  $f(x,y,w,z) = \sum m(2, 4, 6, 10, 12, 14)$
- e)  $f(x,y,w,z) = \sum m(0, 1, 2, 4, 8, 13, 14, 15)$

04.) O mapa de Veitch-Karnaugh também serve para simplificar produtos de somas (MAXTERMOS):

		E		F		
XYWZ		00	01	11	10	
A	00	(0)	(1)	(3)	(2)	D
	01	(4)	(5)	(7)	(6)	C
11		(12)	(13)	(15)	(14)	
B	10	(8)	(9)	(11)	(10)	D
		H	G		H	

$$\begin{aligned}
 A &= X + F(W,Z) & E &= G(X,Y) + W & (A,B) &= F(W,Z) \\
 B &= X' + F(W,Z) & F &= G(X,Y) + W' & (C,D) &= F(W,Z) \\
 C &= Y' + F(W,Z) & G &= G(X,Y) + Z' & (E,F) &= G(X,Y) \\
 D &= Y + F(W,Z) & H &= G(X,Y) + Z & (G,H) &= G(X,Y)
 \end{aligned}$$

Exemplo:

Dado o mapa de Veitch-Karnaugh abaixo, determinar o produto de somas (PoS) simplificado.

		E		F		
XYWZ		00	01	11	10	
A	00	<b>1</b> <sup>(0)</sup>	<b>1</b> <sup>(1)</sup>	<b>1</b> <sup>(3)</sup>	<b>1</b> <sup>(2)</sup>	D
	01	<b>1</b> <sup>(4)</sup>	<b>0</b> <sup>(5)</sup>	<b>0</b> <sup>(7)</sup>	<b>1</b> <sup>(6)</sup>	C
		<b>11</b>	<b>0</b> <sup>(13)</sup>	<b>0</b> <sup>(15)</sup>	<b>1</b> <sup>(14)</sup>	
B	10	<b>0</b> <sup>(8)</sup>	<b>1</b> <sup>(9)</sup>	<b>1</b> <sup>(11)</sup>	<b>0</b> <sup>(10)</sup>	D
			H	G	H	

$$\begin{aligned}
 F(X,Y,W,Z) &= \prod M(5, 7, 8, 10, 13, 15) \\
 &= (X+Y'+W+Z') \cdot (X+Y'+W'+Z') \cdot (X'+Y'+W+Z') \cdot (X'+Y'+W'+Z') \cdot (X'+Y+W'+Z') \cdot (X'+Y+W'+Z)
 \end{aligned}$$

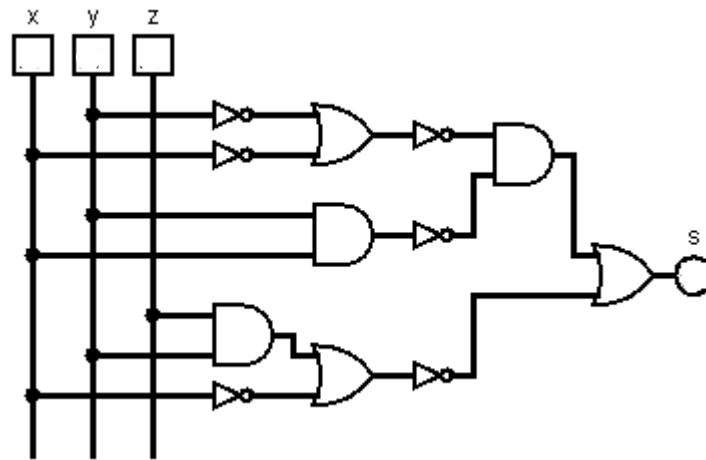
$$\begin{aligned}
 \text{Com } (5, 7): (X+Y'+Z') & \quad (G) & \text{Com } (8,10): (X'+Y+Z) & \quad (H) \\
 \text{Com } (13,15): (X'+Y'+Z') & \quad (G) & \text{Com } (5,7,13,15): (Y'+Z') & \quad (C)
 \end{aligned}$$

$$F(X,Y,W,Z) = (Y'+Z') \cdot (X'+Y+Z)$$

Construir os mapas de Veitch-Karnaugh e simplificar as funções lógicas abaixo por MAXTERMOS e verificar pelas respectivas tabelas-verdades implementadas em Verilog:

- $F(X,Y,W,Z) = \prod M(2, 6, 8, 10)$
- $F(X,Y,W,Z) = \prod M(4, 7, 9, 11, 13)$
- $F(X,Y,W,Z) = \prod M(4, 8, 12, 14, 15)$
- $F(X,Y,W,Z) = \prod M(1, 3, 5, 7, 11, 14)$
- $F(X,Y,W,Z) = \prod M(4, 5, 6, 7, 13, 15)$

- 09.) Identificar a equação característica do circuito lógicos abaixo e simplificá-la pelo mapa de Veitch-Karnaugh usando mintermos. Descrever e simular o circuito simplificado em Verilog e Logisim.



- 10.) Identificar as equações características dos circuitos lógicos abaixo e simplificá-las pelo mapa de Veitch-Karnaugh usando MAXTERMOS. Descrever e simular o circuito simplificado em Verilog e Logisim.

