Painel / Meus cursos

/ ARCO3A-EC-AP

/ Projeto

/ Especificação Projeto (2022-2)

Especificação Projeto (2022-2)

✓ Concluído

Projeto (AOC)

Este projeto tem como objetivo realizar uma implementação completa de uma CPU-RISC de 16 bits, desde sua concepção até sua implementação real (protótipo). Este trabalho foi idealizado para ser implementado por diversas equipes (até 4 pessoas), sendo que cada uma ficará responsável por cada funcionalidade, sendo elas:

(F1) **Projeto**

- Projetar o formato de instruções do processador
- Projetar os registradores
- Diagramação (Datapath)
- Interface para Syscalls
- Determinar representações (números inteiros)
- Determinar espaço de endereçamento
- Projetar os modos de endereçamento

(F2) Ferramenta de desenvolvimento

- Desenvolver um montador para gerar código binário executável a partir do assembly
- Desenvolver o formato de execução do binário
- Desenvolver funcionalidades extras para simplificar o desenvolvimento de aplicações

(F3) Simulador

- Desenvolver um simulador para testar aplicações
- O simulador deverá receber o código binário e executar o programa
- Desenvolver um conjunto de programas teste para validar o projeto
- O simulador deverá contar com dois modos de operação:
 - . Passo a Passo: instruções executam uma a uma mediante a interação com o usuário
 - . Direto: O programa é executado do começo ao fim sem interação com o usuário
 - . Debug: informa as instruções executadas e o estado dos registradores durante, e após a execução

(F4): Protótipo Real

- Uma das equipes ficará responsável por elaborar o protótipo real do processador utilizando um equipamento FPGA fornecido pelo professor
 - O protótipo executará um programa a partir da memória



- O protótipo deverá corresponder ao projeto desempenhado pela equipe responsável pela (F1)

O processador a ser desenvolvido contará com o seguinte conjunto de instruções:

Categoria	Instrução	Opcode	Exemplo
Aritmética	Add	00102	Add \$s1,\$s2,\$s3
	Sub	00112	sub \$s1,\$s2,\$s3
	Addi	1000_2	addi \$s1,100
	Shift	1001_2	Sft \$s1,8
Lógica	And	0100_2	And \$s1,\$s2,\$s3
	Or	0101_2	or \$s1,\$s2,\$s3
	Not	1010_2	Not \$s1
	Xor	0110_2	xor \$s1,\$s2,\$s3
	Slt	0111_2	Slt \$s1,\$s2,\$s3
Transferência	Lw	0000_2	lw \$s1,\$s2,\$s3
	Sw	00012	sw \$s1,\$s2,\$s3
	Lui	10112	Lui \$s1,100
Desvio Condicional	Beq	1100_{2}	beq \$s1,\$s2,5
	Blt	1101_{2}	blt \$s1,\$s2,5
Desvio incondicional	J	1110_{2}	J \$s1,100
	Jal	1111_{2}	Jal \$s1,100

Última atualização: terça, 4 out 2022, 10:15

◆ Checkpoint 3 PROJETO FINAL (14/12/2022)

Seguir para...

Exemplo -

Você acessou como MARIA EDUARDA PEDROSO (Sair) ARCO3A-EC-AP

Tema

Adaptable

Boost

Clássico

Campus

Apucarana

Campo Mourão

Cornélio Procópio

Curitiba

Dois Vizinhos

Francisco Beltrão

Guarapuava Londrina

Medianeira

*

Pato Branco

Ponta Grossa

Reitoria

Santa Helena

Toledo

UTFPR

Ajuda

Chat UTFPR

Calendário Acadêmico

Biblioteca

e-Mail

Nuvem (OwnCloud)

Produção Acadêmica

Secretaria Acadêmica

Sistemas Corporativos

Sistema Eletrônico de Informação - SEI

Suporte ao usuário

Criação de curso

Comunidade

Português - Brasil (pt_br)

Deutsch (de)

English (en)

Português - Brasil (pt_br)

Resumo de retenção de dados

Obter o aplicativo para dispositivos móveis

Dê um feedback sobre este software 🗹



