

# Dispositivos Programáveis

SICO5A – Sistemas Digitais

Curso: Engenharia Elétrica

Professor: Layhon Santos  
[layhonsantos@utfpr.edu.br](mailto:layhonsantos@utfpr.edu.br)

O que veremos na disciplina?

Armazenamento de dados

(Dispositivos de memória)

Operações Lógicas e Matemáticas

(ALU – CPU – **FPGA**)



Comunicação de dados

(Conversores A/D e D/A)



# Dispositivos Programáveis

- **Tecnologias:**



Simple  
Programmable  
Logic  
Device



Complex  
Programmable  
Logic  
Device



Field  
Programmable  
Gate  
Array

# Dispositivos Programáveis

- **FPGA (Field-Programmable Gate Array):**

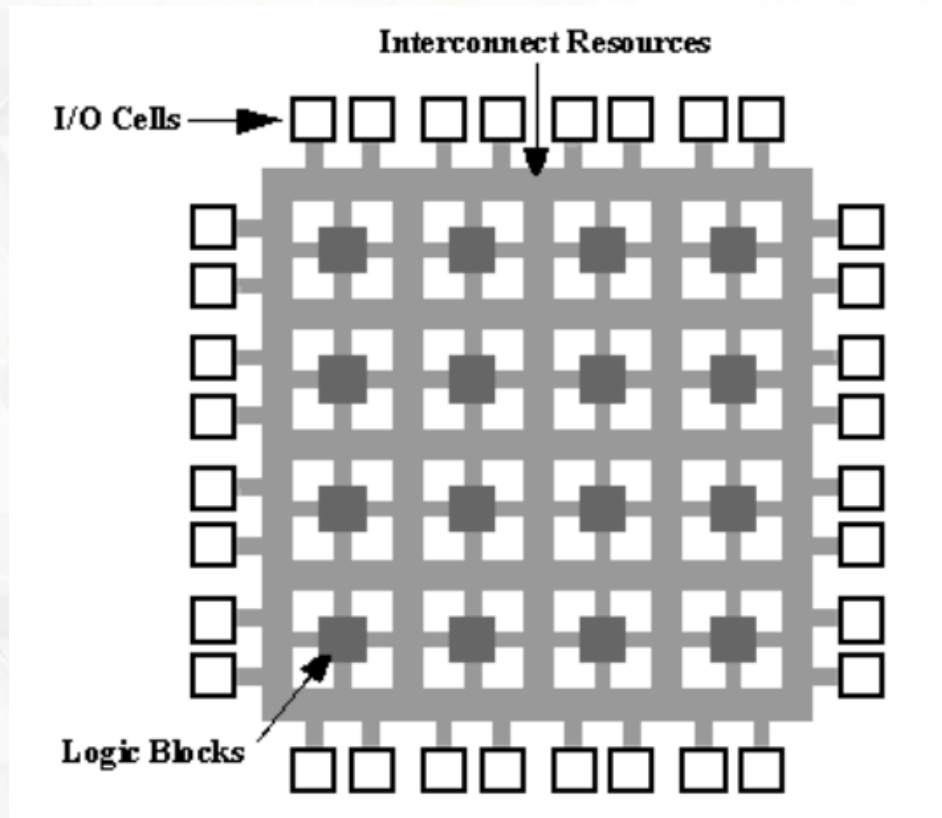
- Não é formada dispositivos PAL/GAL. Ao invés disso, é formada por uma **configuração diferente** baseada em Look-up Tables.
- Basicamente é constituída por blocos lógicos, blocos de entrada e saída, e chaves de interconexão.
- Os blocos lógicos formam uma matriz bidimensional, e as chaves de interconexão são organizadas como canais de roteamento horizontal e vertical entre as linhas e colunas de blocos lógicos.
- Esses canais de roteamento possuem chaves de interligação programáveis que permitem conectar os blocos lógicos de maneira conveniente, em função das necessidades de cada projeto.



# Dispositivos Programáveis

- **FPGA (Field-Programmable Gate Array):**

➤ Estrutura simplificada de um FPGA



# Dispositivos Programáveis

- **FPGA (Field-Programmable Gate Array):**

- Não é formada dispositivos PAL/GAL. Ao invés disso, é formada por uma **configuração diferente** baseada em Look-up Tables.
- Basicamente é constituída por blocos lógicos, blocos de entrada e saída, e chaves de interconexão.
- Os blocos lógicos formam uma matriz bidimensional, e as chaves de interconexão são organizadas como canais de roteamento horizontal e vertical entre as linhas e colunas de blocos lógicos.
- Esses canais de roteamento possuem chaves de interligação programáveis que permitem conectar os blocos lógicos de maneira conveniente, em função das necessidades de cada projeto.

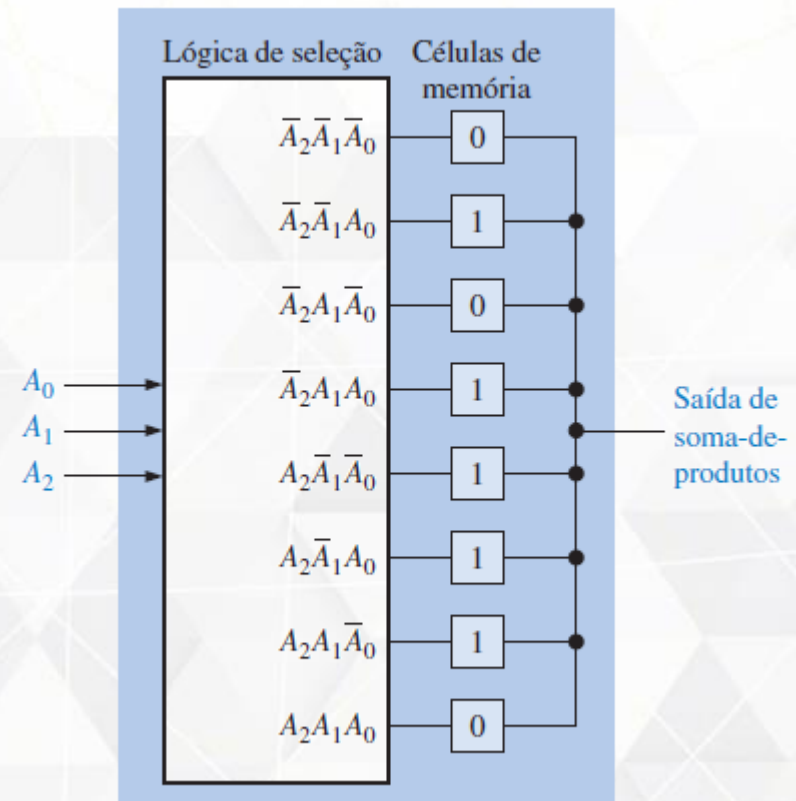
# Dispositivos Programáveis

## • FPGA (Field-Programmable Gate Array):

Não é formada dispositivos PAL/GAL. Ao invés disso, é formada por uma **configuração diferente** baseada em Look-up Tables.

### LUT (Look-up Table):

- Memória programável responsável por definir os termos-produtos presentes na expressão booleana desejada;
- número de células de memória igual a  $2^n$ , onde  $n$  é o número de variáveis de entrada;
- **Nível 1** -> o termo-produto associado que **aparece** na saída de soma-de-produtos;
- **Nível 0** -> o termo-produto associado **não aparece** na saída de soma-de-produtos.





# Dispositivos Programáveis

- **FPGA (Field-Programmable Gate Array):**

Não é formada dispositivos PAL/GAL. Ao invés disso, é formada por uma **configuração diferente** baseada em Look-up Tables.

## Exercício:

- a) defina a LUT básica de três variáveis capaz de produzir a seguinte função de soma-de-produtos:

$$\overline{A}\overline{B}\overline{C} + \overline{A}B\overline{C} + ABC$$

- b) Compare o número de posições de memória em relação ao dispositivo PAL. Tendo em vista tal comparação qual dispositivo tende a ter menor tamanho, PAL ou FPGA?

# Dispositivos Programáveis

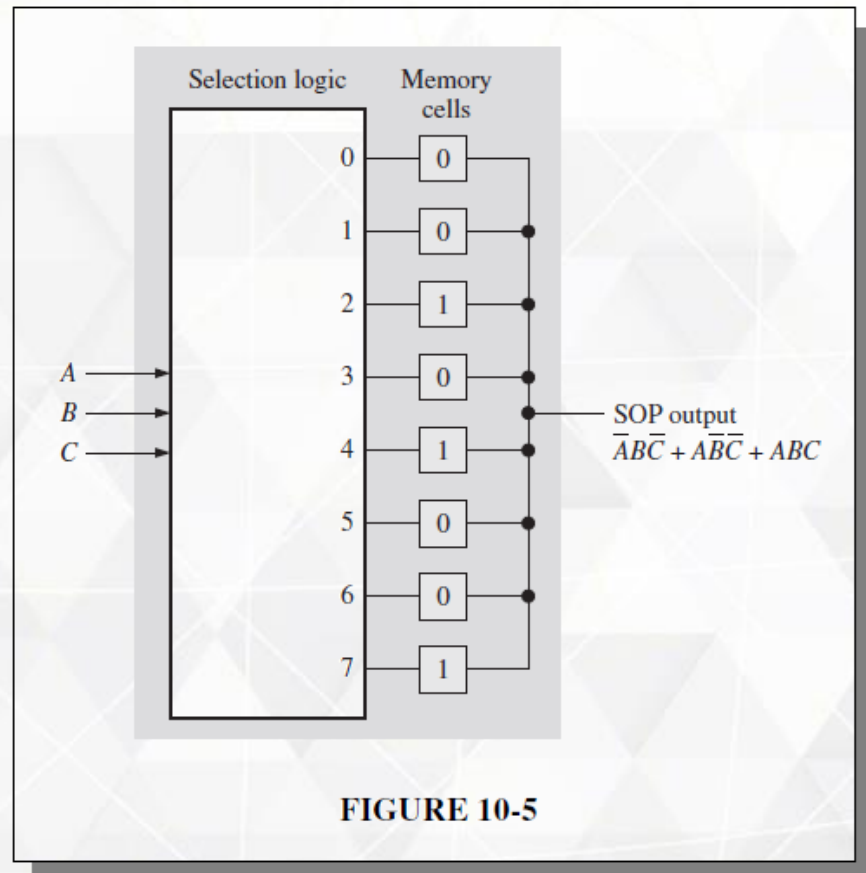
- **FPGA (Field-Programmable Gate Array):**

Não é formada dispositivos PAL/GAL. Ao invés disso, é formada por uma **configuração diferente** baseada em Look-up Tables.

## Exercício:

- a) defina a LUT básica de três variáveis capaz de produzir a seguinte função de soma-de-produtos:

$$\overline{A}\overline{B}\overline{C} + \overline{A}B\overline{C} + A\overline{B}C$$



# Dispositivos Programáveis

## • FPGA (Field-Programmable Gate Array):

Não é formada dispositivos PAL/GAL. Ao invés disso, é formada por uma **configuração diferente** baseada em Look-up Tables.

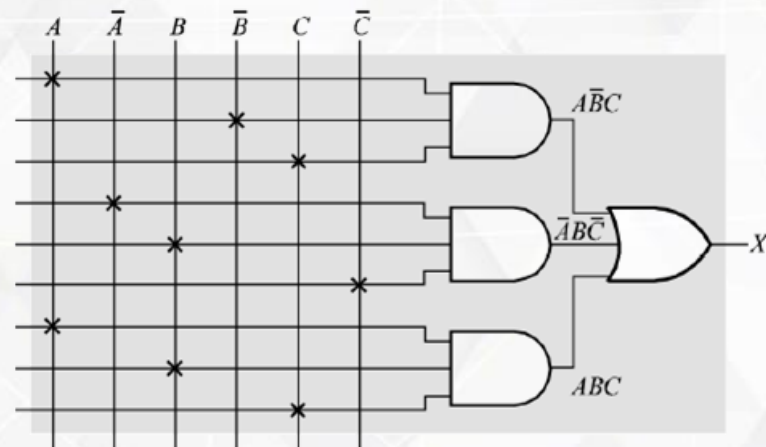
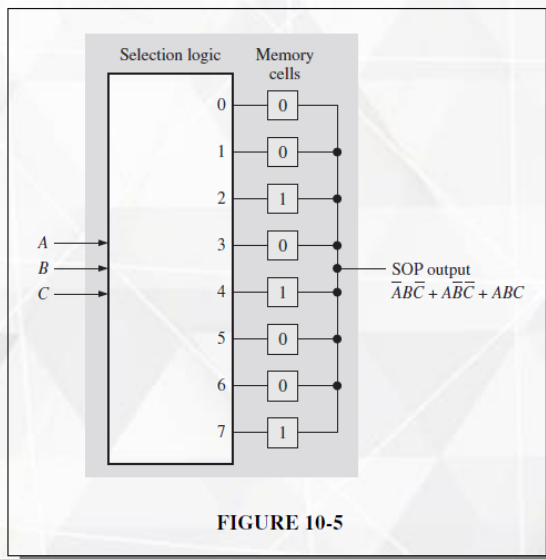
### Exercício:

b) PAL/GAL -> 54 posições

FPGA -> 8 posições

FPGAs tendem a ser menores por utilizarem menos células de memória.

$$\bar{A}\bar{B}\bar{C} + \bar{A}B\bar{C} + ABC$$



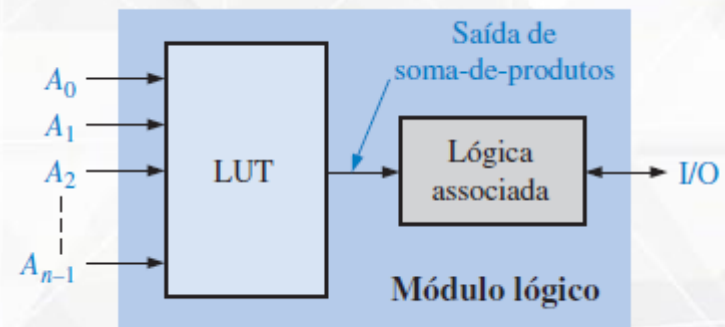
# Dispositivos Programáveis

- **FPGA (Field-Programmable Gate Array):**

Não é formada dispositivos PAL/GAL. Ao invés disso, é formada por uma **configuração diferente** baseada em Look-up Tables.

## Módulo Lógico (Célula Lógica):

- Fazem essencialmente o **mesmo trabalho** que os **dispositivos PAL/GAL**;
- Formado por uma memória programável **LUT** interligada com as saídas/entradas por meio de uma **lógica associada**.
- Pode ser configurada como lógica **combinacional** ou **registrada**



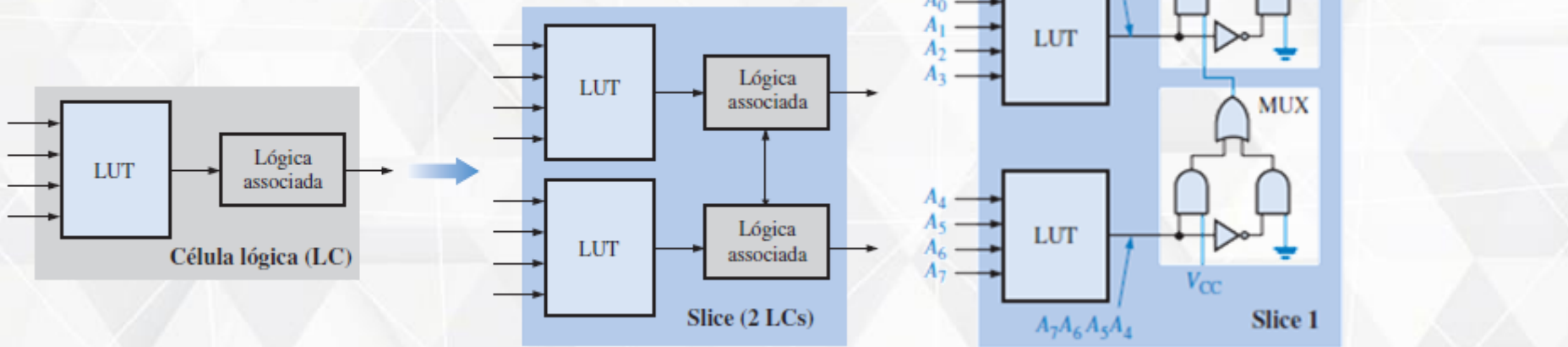
# Dispositivos Programáveis

- **FPGA (Field-Programmable Gate Array):**

Não é formada dispositivos PAL/GAL. Ao invés disso, é formada por uma **configuração diferente** baseada em Look-up Tables.

## Módulo Lógico:

**Slice:** Duas células lógicas idênticas.  
Utilizadas para expansão de células lógicas.





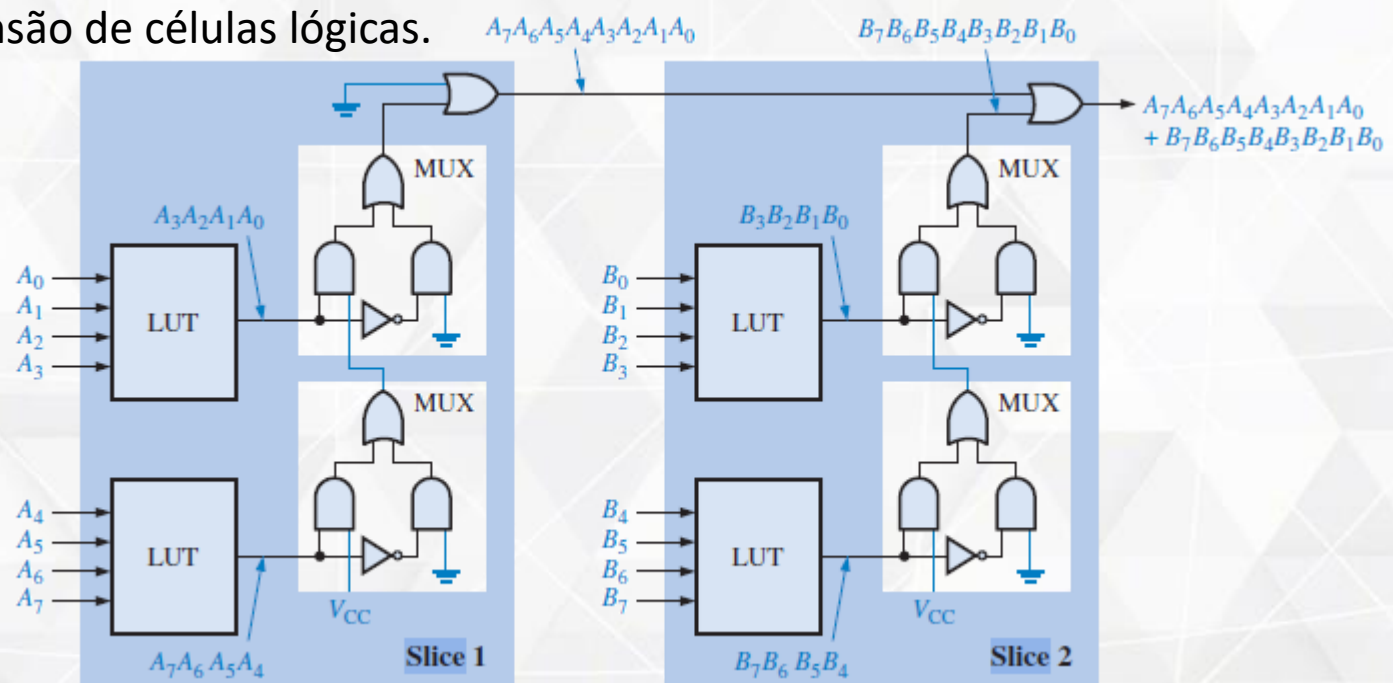
# Dispositivos Programáveis

- **FPGA (Field-Programmable Gate Array):**

Não é formada dispositivos PAL/GAL. Ao invés disso, é formada por uma **configuração diferente** baseada em Look-up Tables.

## Módulo Lógico:

- **Slice:** Expansão de células lógicas.

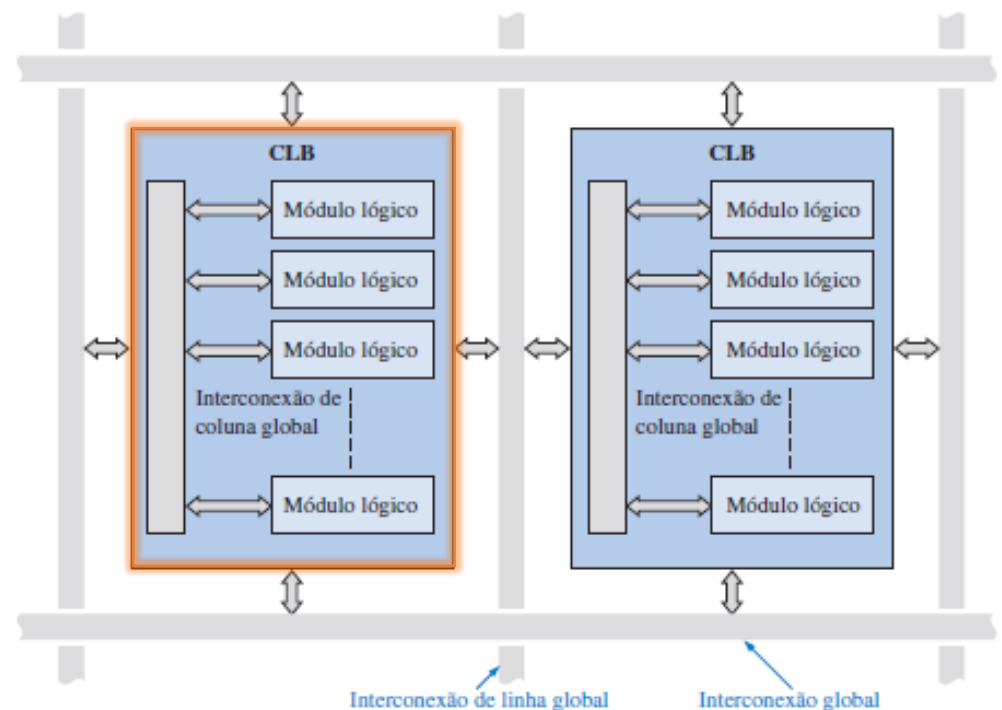


# Dispositivos Programáveis

- **FPGA (Field-Programmable Gate Array):**

Não é formada dispositivos PAL/GAL. Ao invés disso, é formada por uma **configuração diferente** baseada em Look-up Tables.

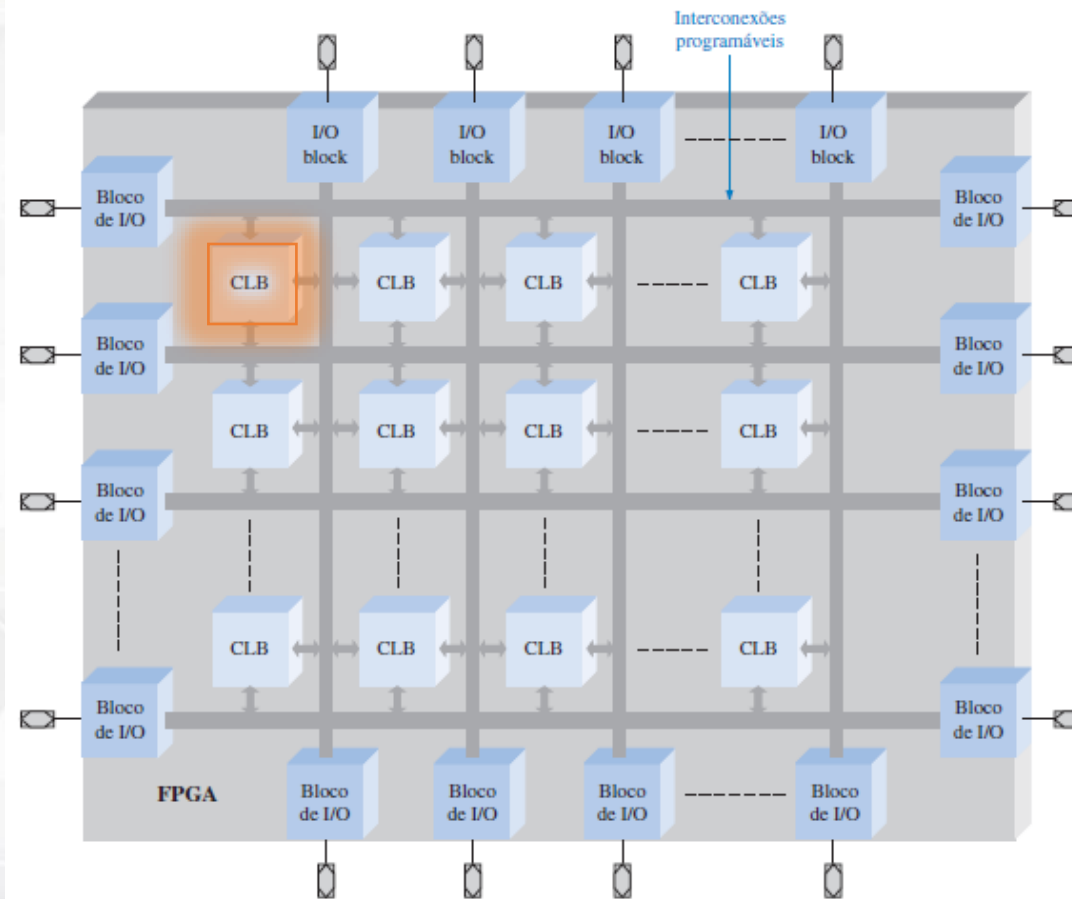
**CLB (Configurable Logic Block):** interconexões programáveis globais em linha/coluna que são usadas para interconectar **blocos lógicos**. Unidades construtivas básicas, que por sua vez são **análogas às macrocélulas** de um dispositivo CPLD.



# Dispositivos Programáveis

- **FPGA (Field-Programmable Gate Array):**

Os três elementos básicos de um FPGA são o **bloco lógico configurável (CLB)**, as **interconexões** e os **blocos de entrada/saída (I/O)**.



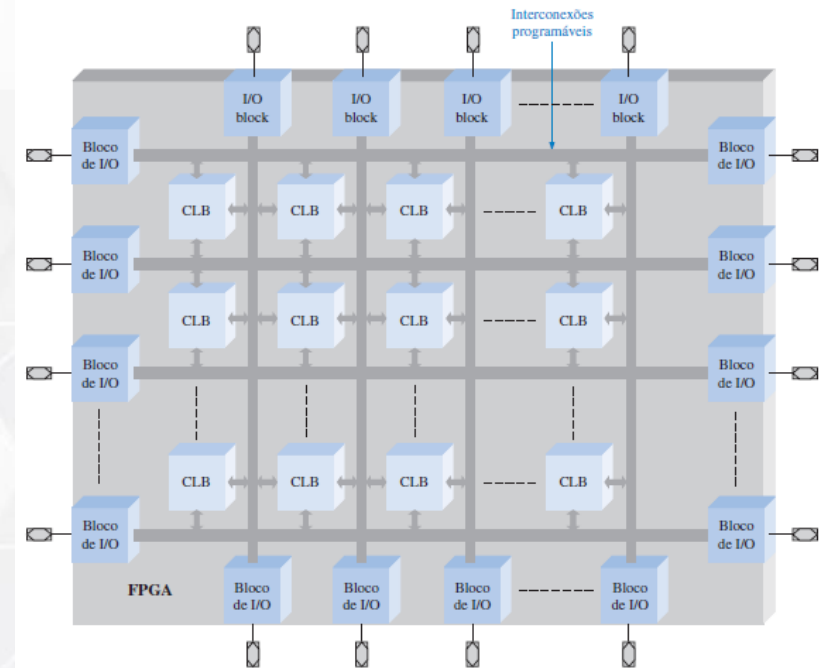
# Dispositivos Programáveis

- **FPGA (Field-Programmable Gate Array):**

Os três elementos básicos de um FPGA são o **bloco lógico configurável (CLB)**, as **interconexões** e os **blocos de entrada/saída (I/O)**.

## Tecnologias:

- **Voláteis:** Baseadas em SRAM
- **Não Voláteis:** Baseadas em tecnologias antifusível (programável uma só vez), EPROM, FLASH.



# Dispositivos Programáveis

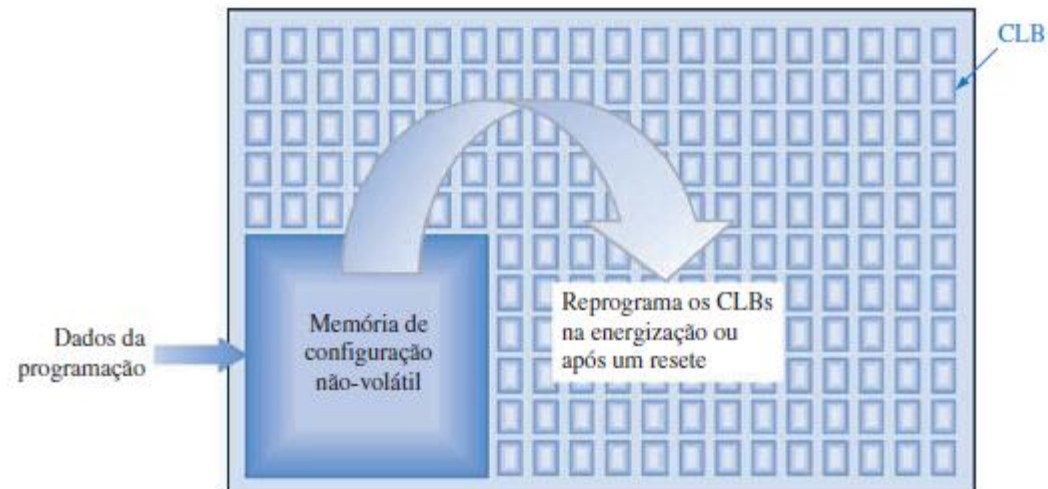
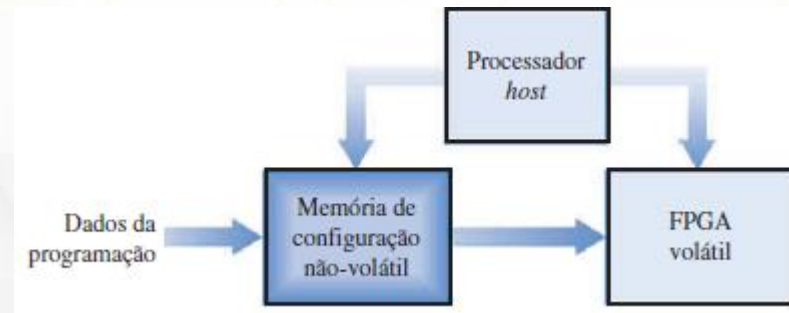
- **FPGA (Field-Programmable Gate Array):**

Particularidades de um FPGA volátil.

Um processador interno (host) é necessário para carregar algumas configurações de fábrica.

## Núcleo de FPGA:

- Dois tipos: rígido ou flexível





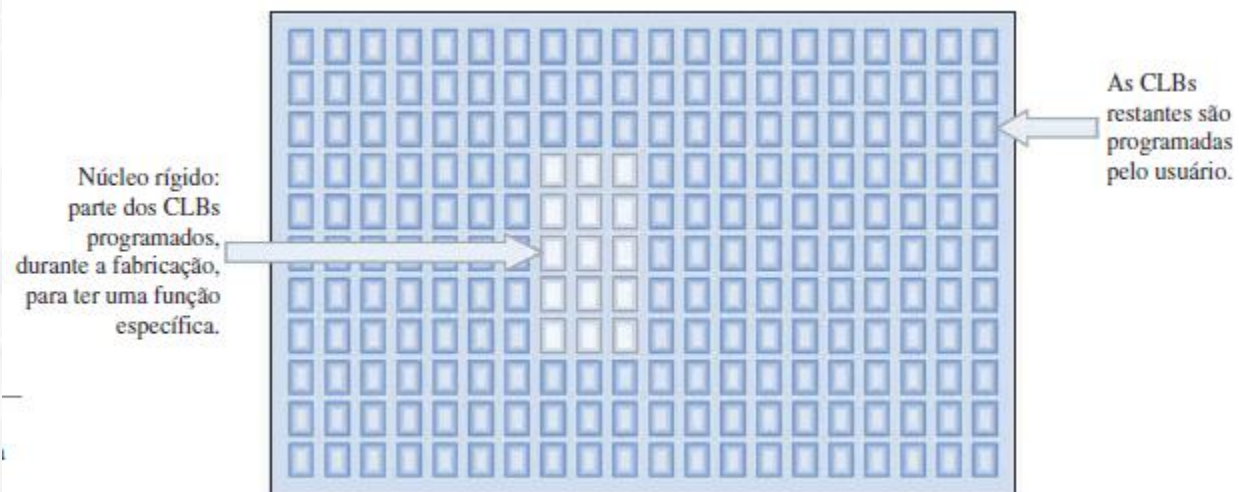
# Dispositivos Programáveis

- **FPGA (Field-Programmable Gate Array):**

Particularidades de um FPGA volátil.

## Núcleo de FPGA:

- **Núcleo rígido:** função embutida com lógica definida de fábrica. Os núcleos rígidos são geralmente comercializados com funções que normalmente são usadas em sistemas digitais, tal como um microprocessador, interfaces padrão de entrada/saída e processadores de sinais digitais.



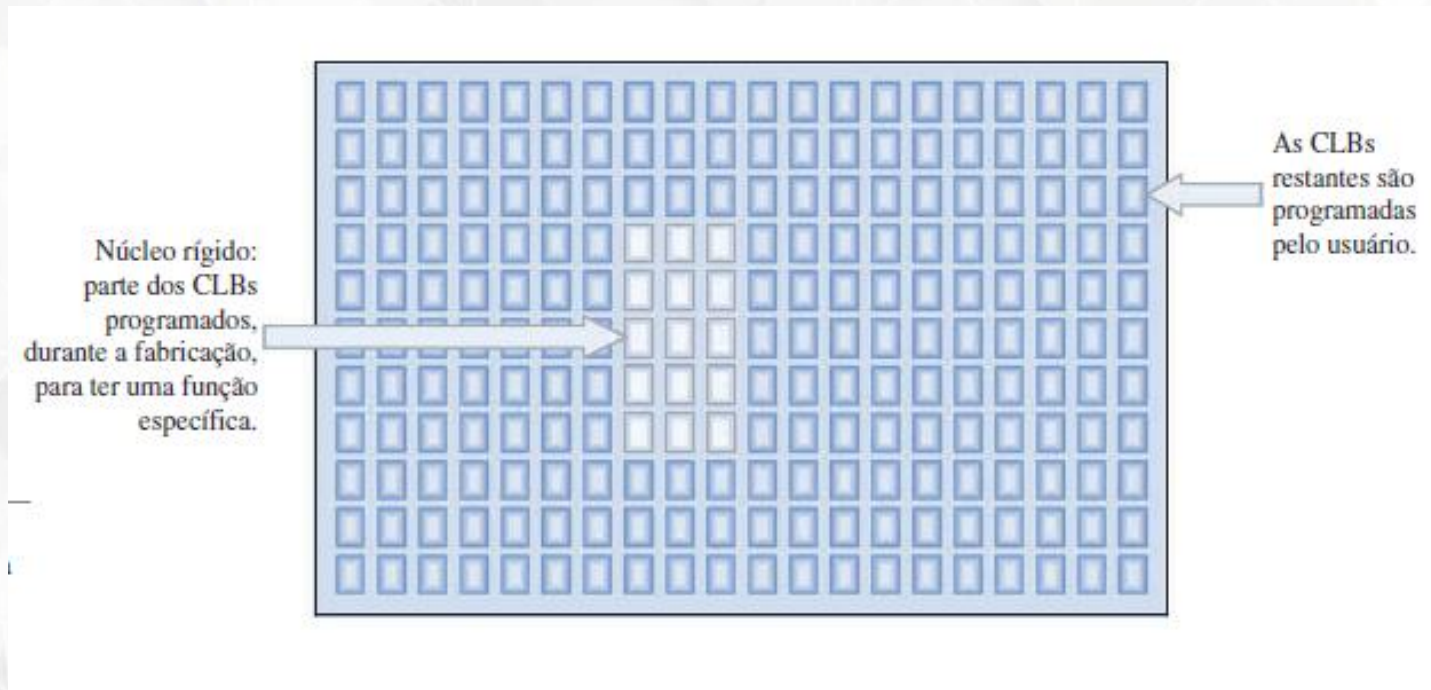
# Dispositivos Programáveis

- **FPGA (Field-Programmable Gate Array):**

Particularidades de um FPGA volátil.

## Núcleo de FPGA:

- **Núcleo flexível:** função embutida com lógica definida pelo usuário

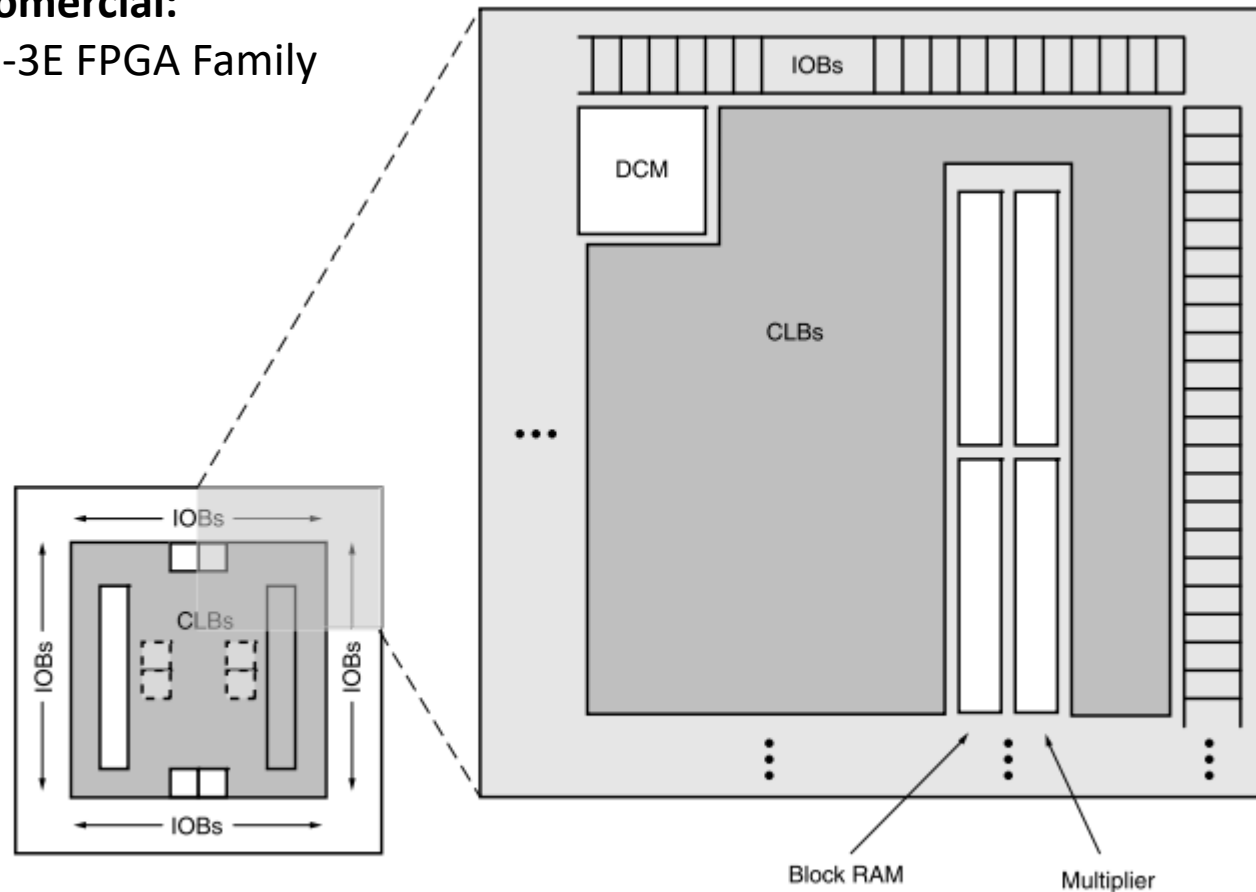


# Dispositivos Programáveis

- **FPGA (Field-Programmable Gate Array):**

**Exemplo comercial:**

- Spartan-3E FPGA Family



DS312\_01\_111904

*Figure 1: Spartan-3E Family Architecture*

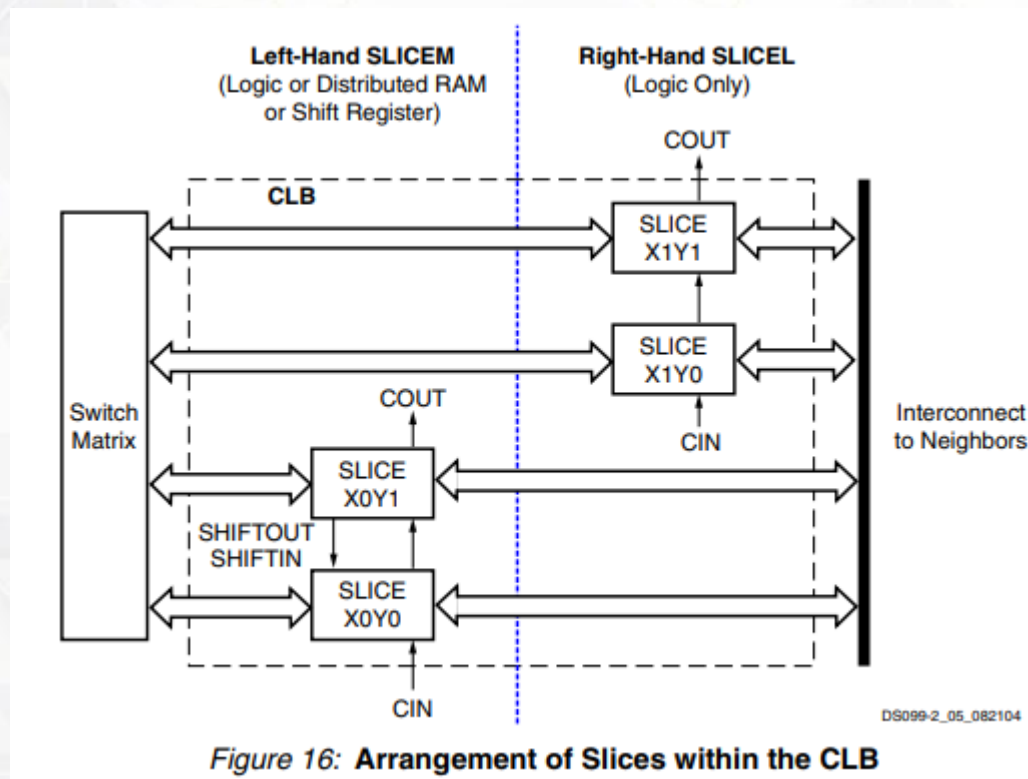
# Dispositivos Programáveis

- **FPGA (Field-Programmable Gate Array):**

**Exemplo comercial:**

- Spartan-3E FPGA Family:

**CLB característico**



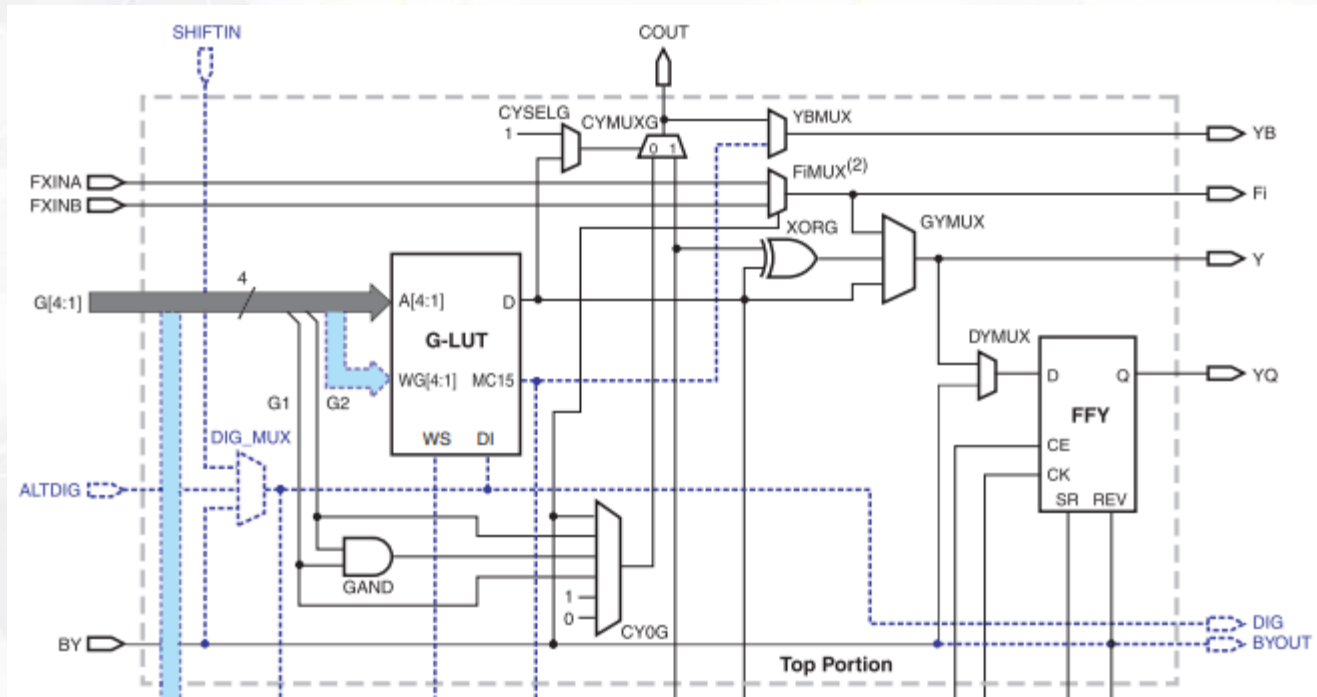
# Dispositivos Programáveis

- **FPGA (Field-Programmable Gate Array):**

**Exemplo comercial:**

- Spartan-3E FPGA Family:

**Lógica adicional e LUT**





# Dispositivos Programáveis

- **FPGA (Field-Programmable Gate Array):**

**Granularidade:**

- Granularidade é uma característica dos FPGAs relacionada com o grão. O grão é a menor unidade configurável que compõe um FPGA.

**(a) Grão Grande:** Os FPGAs dessa categoria podem possuir como grão unidades lógicas aritméticas, pequenos microprocessadores e memórias.

**(b) Grão Médio:** Os FPGAs de grão médio frequentemente contêm dois ou mais LUTs e dois ou mais flip-flops. A maioria das arquiteturas de FPGAs implementam a lógica em LUTs de quatro entradas.

**(c) Grão Pequeno:** Os FPGAs de grão pequeno contêm um grande número de blocos lógicos simples. Os blocos lógicos normalmente contêm uma função lógica de duas entradas ou multiplexadores 4x1 e um flip-flop

# Dispositivos Programáveis - Adicional

- **FPGA (Field-Programmable Gate Array):**

**Granularidade:**

- Granularidade é uma característica dos FPGAs relacionada com o grão. O grão é a menor unidade configurável que compõe um FPGA.

**(a) Grão Grande:** Os FPGAs dessa categoria podem possuir como grão unidades lógicas aritméticas, pequenos microprocessadores e memórias.

**(b) Grão Médio:** Os FPGAs de grão médio frequentemente contêm dois ou mais LUTs e dois ou mais flip-flops. A maioria das arquiteturas de FPGAs implementam a lógica em LUTs de quatro entradas.

**(c) Grão Pequeno:** Os FPGAs de grão pequeno contêm um grande número de blocos lógicos simples. Os blocos lógicos normalmente contêm uma função lógica de duas entradas ou multiplexadores 4x1 e um flip-flop

# Dispositivos Programáveis – Projeto FPGA

- **FPGA (Field-Programmable Gate Array):**

O processo de projeto com FPGA envolve várias etapas que geralmente são automatizadas.

- Especificação e entrada do projeto.
- Síntese e mapeamento da tecnologia.
- Posicionamento e roteamento.
- Verificação e teste.
- Programação do FPGA.

# Dispositivos Programáveis – Projeto FPGA

- **FPGA (Field-Programmable Gate Array):**

- Especificação e entrada do projeto.
  - pode ser realizada de duas formas: um diagrama lógico, desenvolvido a partir de um editor gráfico, no qual é possível utilizar portas lógicas e macroinstruções, ou por meio de um editor de texto que utilize uma linguagem de descrição de hardware HDL (Hardware Description Language).
  - A especificação do projeto é apresentada em termos abstratos ou em métodos formais, seguida pela análise da viabilidade da implementação por meio de simulação de alto nível

# Dispositivos Programáveis – Projeto FPGA

- **FPGA (Field-Programmable Gate Array):**

- Especificação e entrada do projeto.
  - As ferramentas de captura de diagramas lógicos ou editores gráficos permitem que o projetista especifique o circuito como um diagrama lógico em 2D (duas dimensões), conectando componentes lógicos com recursos de roteamento.
  - Os componentes lógicos estão contidos em uma biblioteca de macroinstruções fornecidas por um software ou que podem ser definidas pelo próprio usuário, que contém portas lógicas, pinos de entrada e saída, buffers, multiplexadores, flip-flops, latches, decodificadores, registradores, contadores, comparadores, memórias, funções aritméticas e outras funções especiais.



# Dispositivos Programáveis – Projeto FPGA

- **FPGA (Field-Programmable Gate Array):**

- **Especificação e entrada do projeto.**

- À medida que os projetos ficam mais complexos, as descrições em nível de esquemas lógicos tornam-se inviáveis, fazendo-se necessário descrever esses projetos em modos mais abstratos, tais como as linguagens de descrição de hardware, também conhecidas como HDLs.
- Existem diversas linguagens de descrição de hardware disponíveis, sendo as mais comumente utilizadas: ABEL (Advanced Boolean Equation Language), VHDL (Very High Speed Integrated Circuit Hardware Description Language) e Verilog.

# Dispositivos Programáveis – Projeto FPGA

- **FPGA (Field-Programmable Gate Array):**

- Especificação e entrada do projeto.
  - A linguagem ABEL foi a primeira linguagem HDL a ser desenvolvida. Criada pela empresa americana Data I/O Corp. para programar dispositivos SPLD, é uma linguagem mais simples que a linguagem VHDL.
  - Já as linguagens VHDL e Verilog são capazes de programar sistemas de maior complexidade como, por exemplo, os dispositivos FPGA.
  - As linguagens de descrição de hardware HDL são utilizadas para descrever o comportamento de um sistema digital de variadas formas, inclusive equações lógicas, tabelas verdade e diagramas de formas de onda, que utilizam declaração de constante, estados, configurações, bibliotecas, módulos, etc.

# Dispositivos Programáveis – Projeto FPGA

- **FPGA (Field-Programmable Gate Array):**

- Síntese Lógica e mapeamento da tecnologia.
  - A síntese lógica consiste em duas fases distintas: otimização lógica para minimizar equações booleanas e mapeamento da tecnologia para converter equações em células da biblioteca da tecnologia-alvo.
  - Como a lógica inicial não está otimizada, algoritmos de síntese são utilizados para simplificar as equações booleanas geradas.
  - A fase de mapeamento da tecnologia seleciona um conjunto de portas lógicas de uma dada biblioteca para implementar as representações abstratas, enquanto melhora a área, o atraso ou a combinação de ambos, levando em considerações as restrições arquiteturais da tecnologia-alvo, nesse caso, os FPGAs.

# Dispositivos Programáveis – Projeto FPGA

- **FPGA (Field-Programmable Gate Array):**

- Posicionamento e Roteamento

- Após a minimização lógica e o mapeamento da tecnologia, o projeto consiste em uma representação textual de componentes lógicos a serem designados componentes físicos de uma arquitetura FPGA.
- .O posicionamento e roteamento são dois processos mutuamente dependentes:
  - O posicionamento é a atribuição de componentes particulares do circuito integrado aos componentes lógicos de projeto.
  - O roteamento é a atribuição de trilhas e elementos programáveis, consumindo os recursos disponíveis de interconexão para a comunicação entre os componentes.

# Dispositivos Programáveis – Projeto FPGA

- **FPGA (Field-Programmable Gate Array):**

- Posicionamento e Roteamento

- O software de roteamento aloca os recursos de roteamento do FPGA para interconectar as células posicionadas.
- As ferramentas de roteamento devem assegurar que 100% das conexões requeridas sejam realizadas e devem procurar maximizar a velocidade das conexões críticas, porém essa meta nem sempre é alcançada.

# Dispositivos Programáveis – Projeto FPGA

- **FPGA (Field-Programmable Gate Array):**

- Verificação e Teste

- A simulação é o tipo mais comum de verificação utilizada em projetos com FPGAs. Ela é realizada geralmente em fase inicial, para verificação funcional, podendo ser realizada em nível comportamental ou em nível de portas lógicas.

- softwares EDA:

- Viewsim®: desenvolvido pela empresa Mentor Graphics.
    - Synopsys®: desenvolvido pela empresa Synopsys.
    - Quartus®: desenvolvido pela empresa Altera Corp.



# Dispositivos Programáveis – Projeto FPGA

- **FPGA (Field-Programmable Gate Array):**

- Programação do FPGA.
  - Após a verificação e teste a implementação do projeto é completada, mas ainda resta um passo final que é a programação do FPGA.
  - Nesse ponto é gerado um arquivo de configuração, que deve ser carregado no dispositivo-alvo softwares EDA:
  - Um FPGA pode ser programado de diversos modos.
    - Um dos modos recomendados é a interface JTAG (por um cabo de impressora padrão), pois o arquivo de configuração pode ser transferido, pela porta de comunicação paralela do computador para o dispositivo FPGA