

Dispositivos Programáveis

SICO5A – Sistemas Digitais

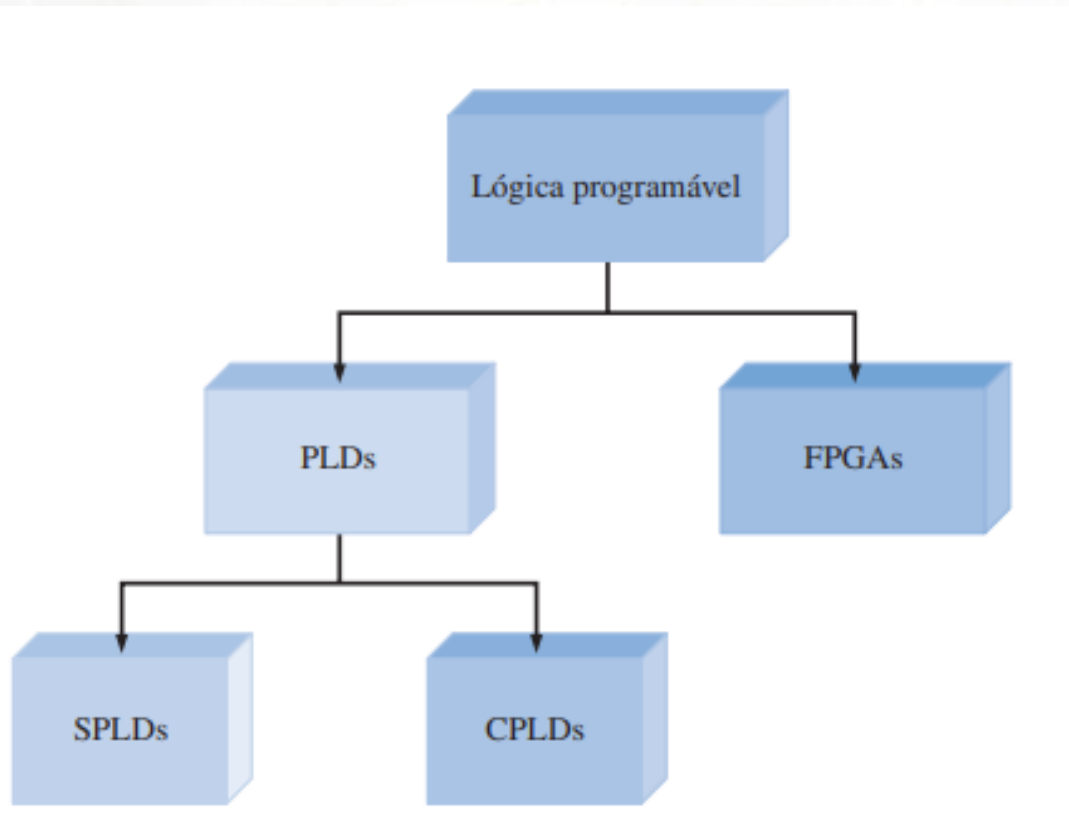
Curso: Engenharia Elétrica

Professor: Layhon Santos
layhonsantos@utfpr.edu.br

Tópicos

- ✓ A lógica de programação necessita de hardware e software.
- ✓ Dispositivos de lógica programável podem ser programados para realizar funções lógicas especificadas pelo fabricante ou pelo usuário.
- ✓
- ✓ Uma vantagem da lógica programável sobre a lógica de funções fixas é que os dispositivos programáveis ocupam bem menos espaço na placa para uma mesma quantidade de lógica.
- ✓ Com a lógica programável pode-se alterar os projetos com facilidade sem alterações físicas no hardware ou substituição de componentes.
- ✓ Um projeto lógico geralmente pode ser implementado mais rápido e com um menor custo com a lógica programável do que com CIs de função fixa

Tópicos



SPLD

Tipos principais:

- ✓ PAL: Lógica de arranjo programável).
- ✓ GAL (Lógica de arranjo genérico).
- ✓ PAL, normalmente, é programável uma vez (OTP – *one-time programmable*)
- ✓ GAL é um dispositivo reprogramável.

SPLD

- ✓ A estrutura básica de PALs e GALs é um arranjo AND programável e um arranjo OR fixo, que é uma arquitetura básica de soma-de-produtos.

CPLD

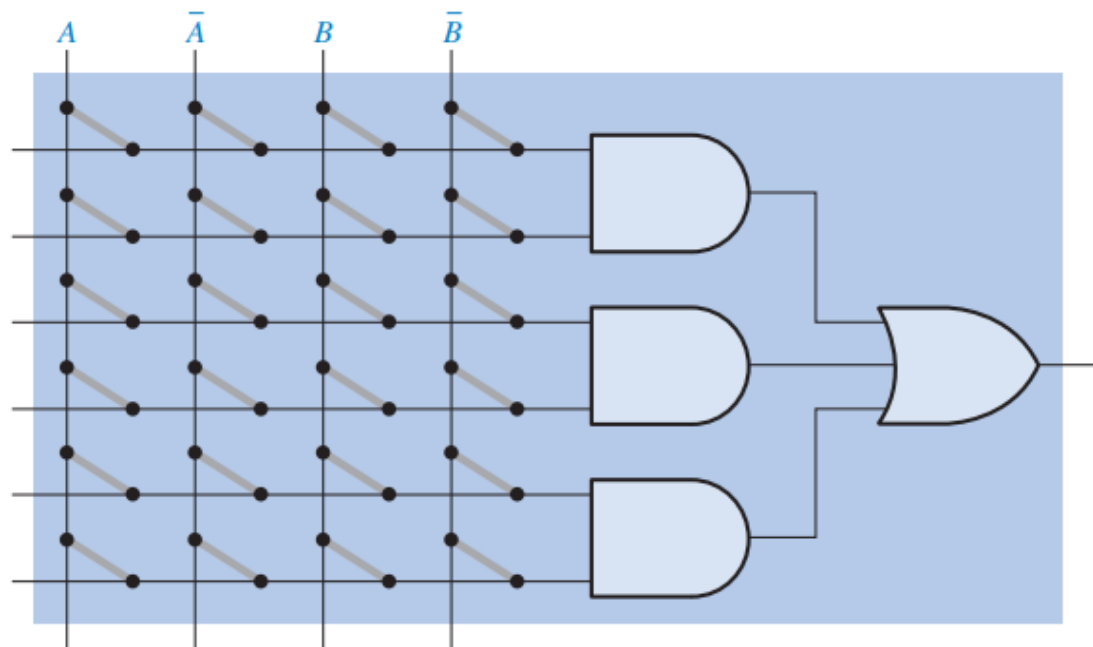
O dispositivo lógico programável complexo (CPLD) é basicamente um único dispositivo com múltiplos SPLDs, que proporcionam maior capacidade para projeto de circuitos lógicos maiores.

Objetivos da Aula

- ✓ Descrever uma operação SPDL.
- ✓ Mostrar como uma operação de soma-de-produtos é implementada num dispositivo PAL ou GAL.
- ✓ Explicar diagramas simplificados PAL ou GAL.
- ✓ Descrever uma macrocélula PAL/GAL.
- ✓ Descrever um CPLD básico.

SPLD - PAL

- ✓ Um dispositivo **PAL** (programmable array logic) consiste em um arranjo programável de portas AND que se conecta a um arranjo fixo de portas OR.
- ✓ Geralmente, os dispositivos PALs são implementados com a tecnologia de **conexão a fusível** e, portanto, **são programáveis uma vez (OTP)**.



Estrutura AND/OR básica de um dispositivo PAL

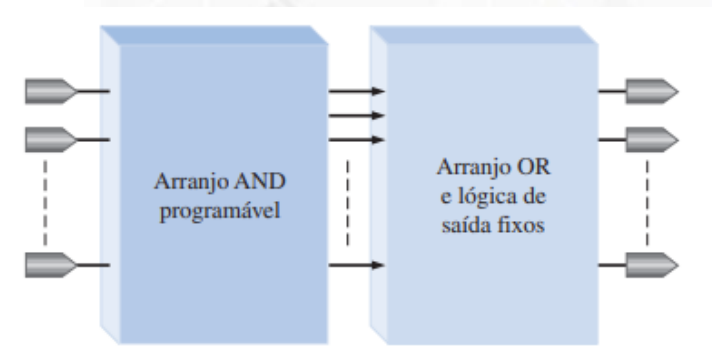


Diagrama de Blocos PAL

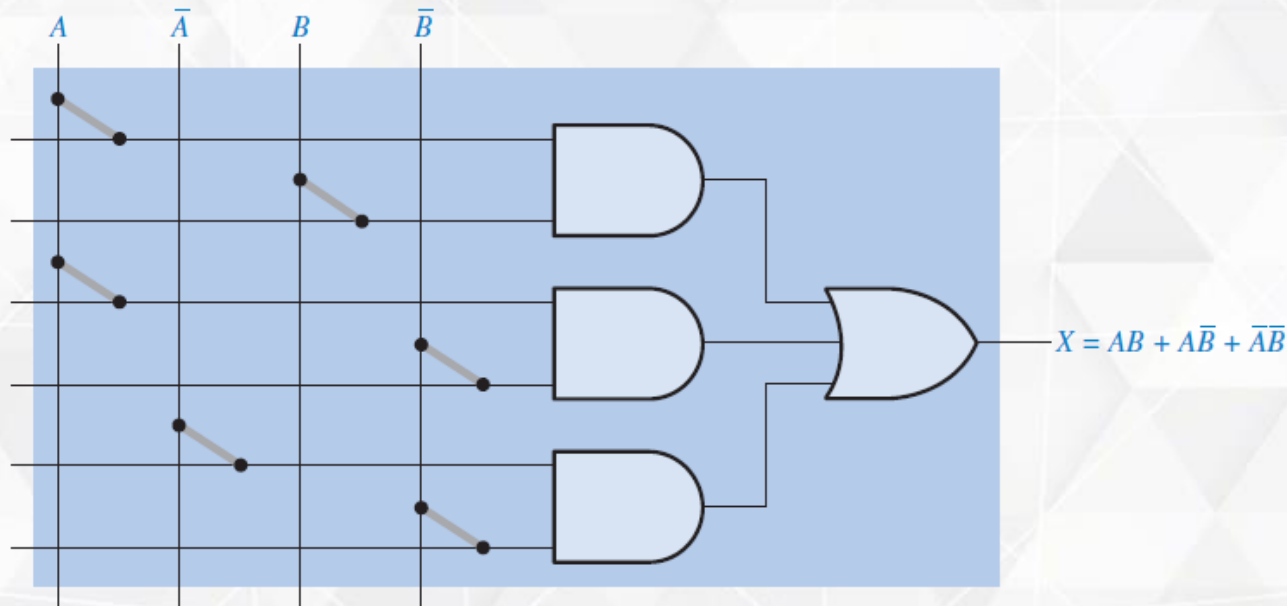
Dispositivos Programáveis

- **SPLD (Simple Programmable Logic Device):**

PAL (Programmable Array Logic):

- Exemplo: Implementação de uma expressão booleana na forma de soma-de-produtos.

$$X = AB + \bar{A}\bar{B} + \bar{A}B$$

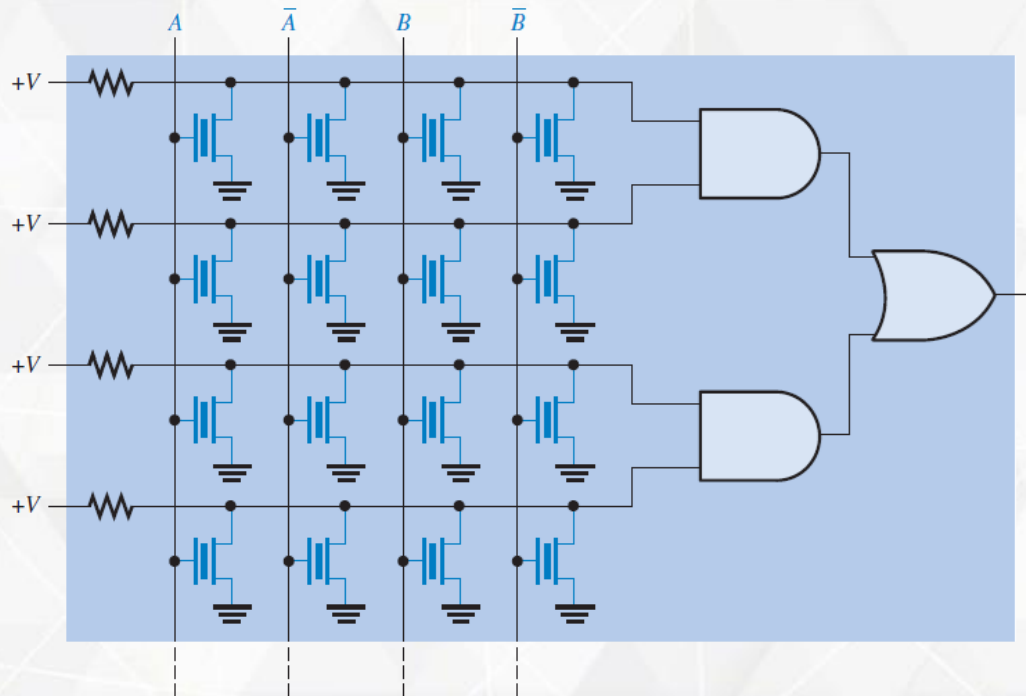


Dispositivos Programáveis

- **SPLD (Simple Programmable Logic Device):**

GAL (Generic Array Logic):

- O dispositivo **GAL** é essencialmente um dispositivo PAL que pode ser reprogramado.
- Tecnologia de processo reprogramável, como por exemplo EEPROM, em vez de fusíveis.



Estrutura AND/OR básica de um dispositivo GAL

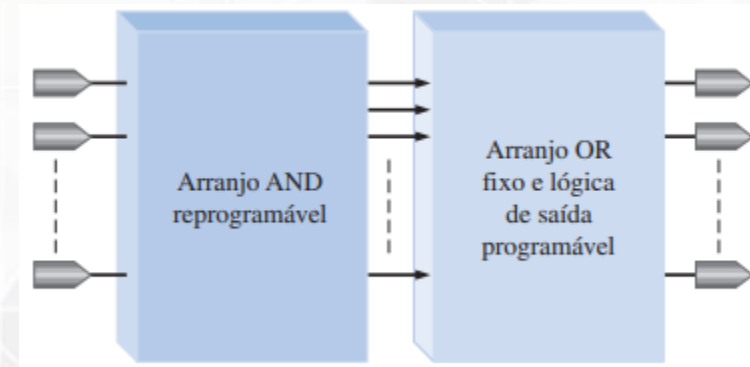


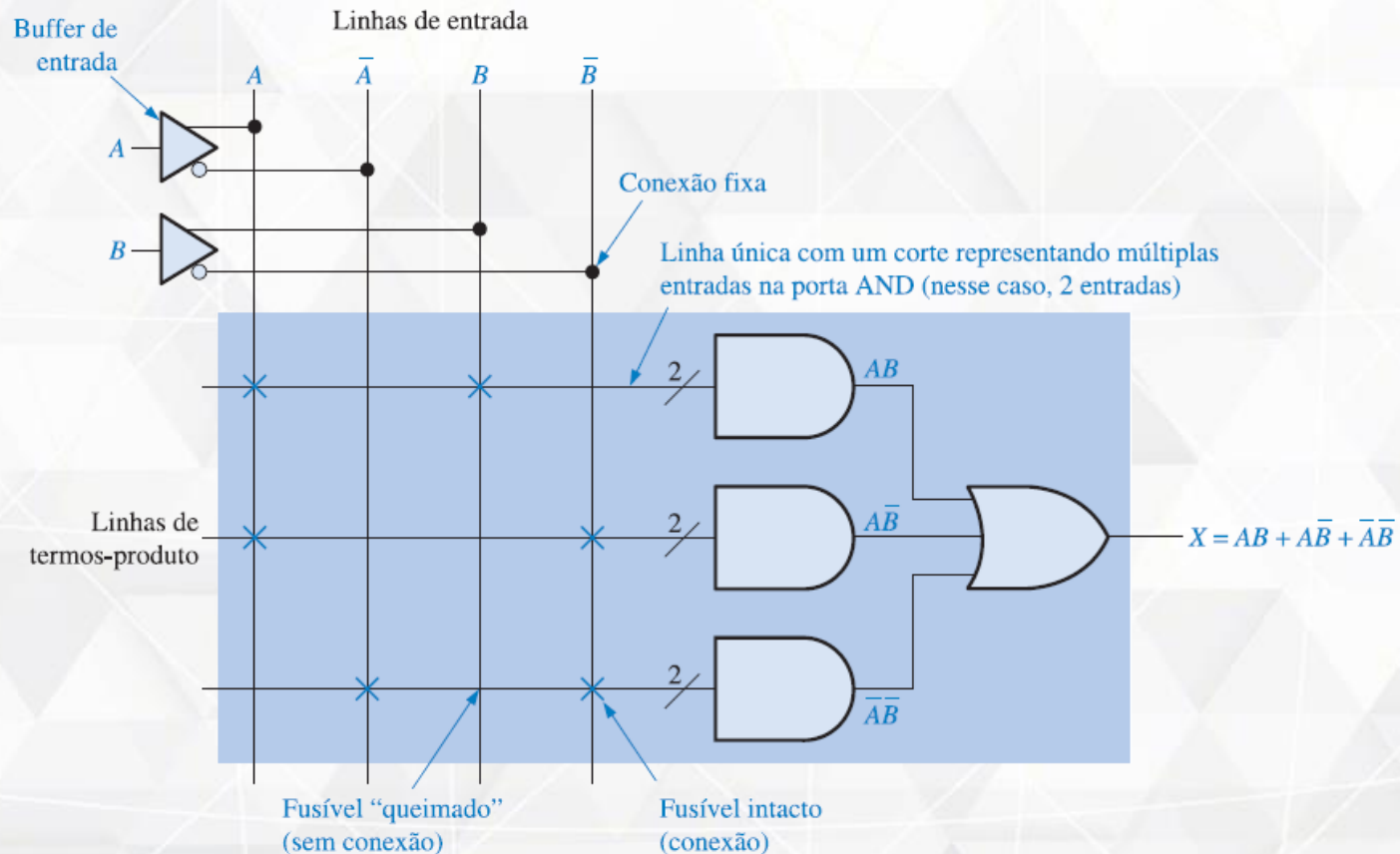
Diagrama de Blocos GAL

Dispositivos Programáveis

- **SPLD (Simple Programmable Logic Device):**

PAL/GAL

- **Notação Simplificada:**



Dispositivos Programáveis

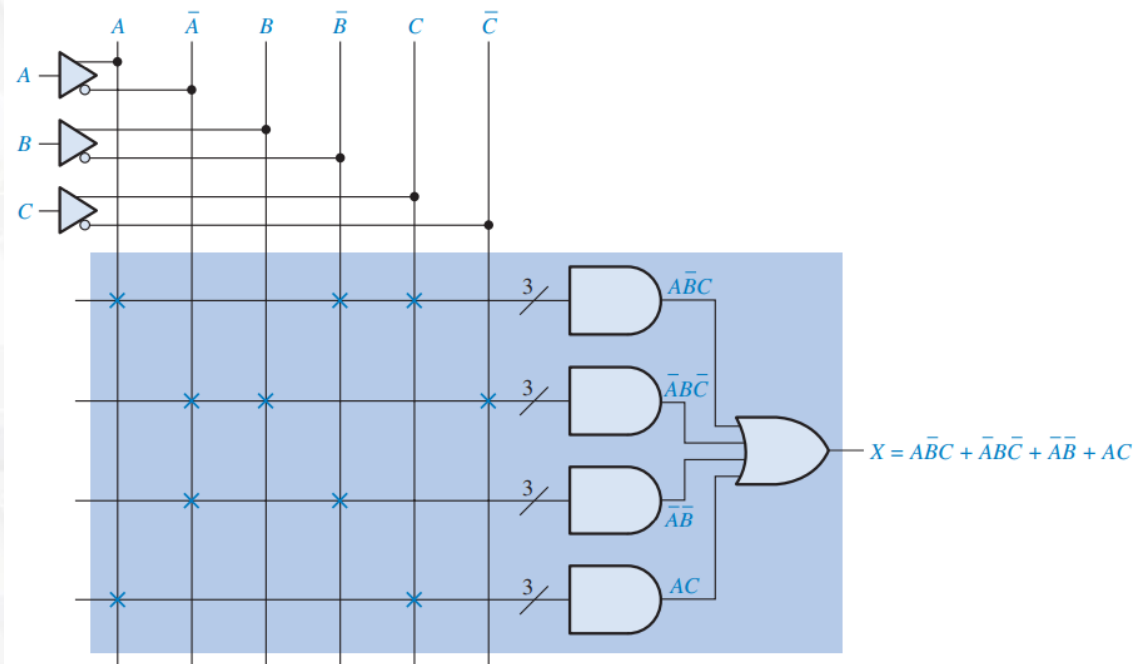
- **SPLD (Simple Programmable Logic Device):**

- Exemplo:

Mostre como um dispositivo PAL é programado para a seguinte função lógica de 3 variáveis:

$$X = A\bar{B}C + \bar{A}BC + \bar{A}\bar{B} + AC$$

- Solução:



A ausência de um x significa que o fusível está aberto

Dispositivos Programáveis

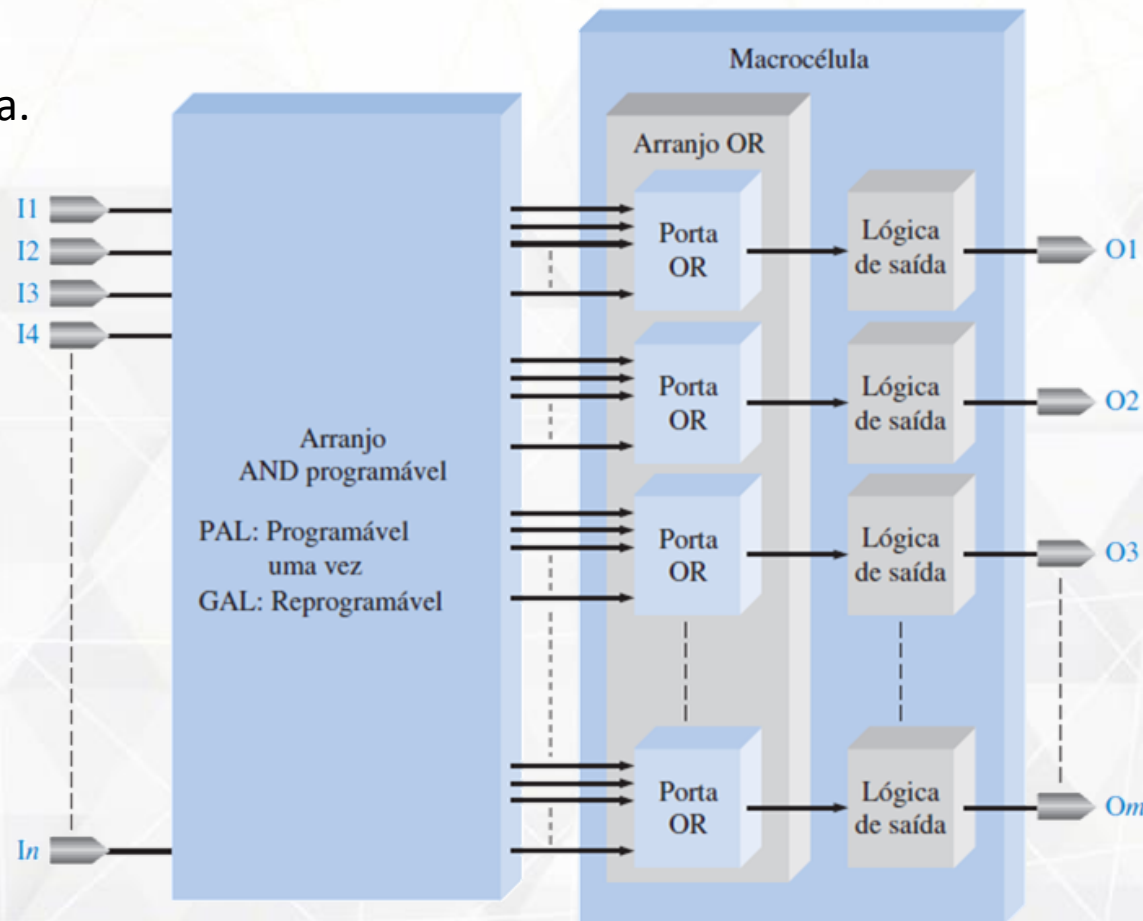
- ✓ Lembre-se, a diferença básica é que um dispositivo GAL tem um arranjo reprogramável e um dispositivo PAL é programável apenas uma vez.
- ✓ PAL/GAL: As saídas do arranjo AND programável vão para as portas OR fixas que são conectadas à lógica de saída adicional.
- ✓ PAL/GAL: Uma porta OR combinada com a sua lógica de saída associada é tipicamente denominada macrocélula.
- ✓ A complexidade da macrocélula depende do dispositivo em particular, sendo sempre reprogramável nos dispositivos GAL

Dispositivos Programáveis

- **SPLD (Simple Programmable Logic Device):**

Diagrama em Bloco Geral de Dispositivos PAL/GAL

- **Macro célula: arranjo OR e** alguma **lógica de saída** associada. Podem variar em complexidade, desde simples lógicas combinacionais até complexas lógicas registradas (sequenciais) utilizando flip-flops.



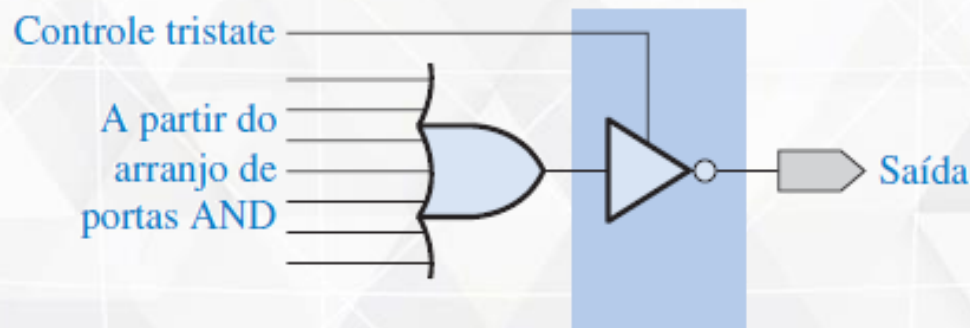
Dispositivos Programáveis

- **SPLD (Simple Programmable Logic Device):**

Diagrama em Bloco Geral de Dispositivos PAL/GAL

- **Tipos básicos de macrocélulas:**

Saída Combinacional: a saída do inversor tri-state pode ser nível ALTO, nível BAIXO ou desconectado (alta impedância).



(a) Saída combinacional (ativa em nível BAIXO). Uma saída ativa em nível ALTO seria mostrada sem o pequeno círculo no símbolo da porta tristate.

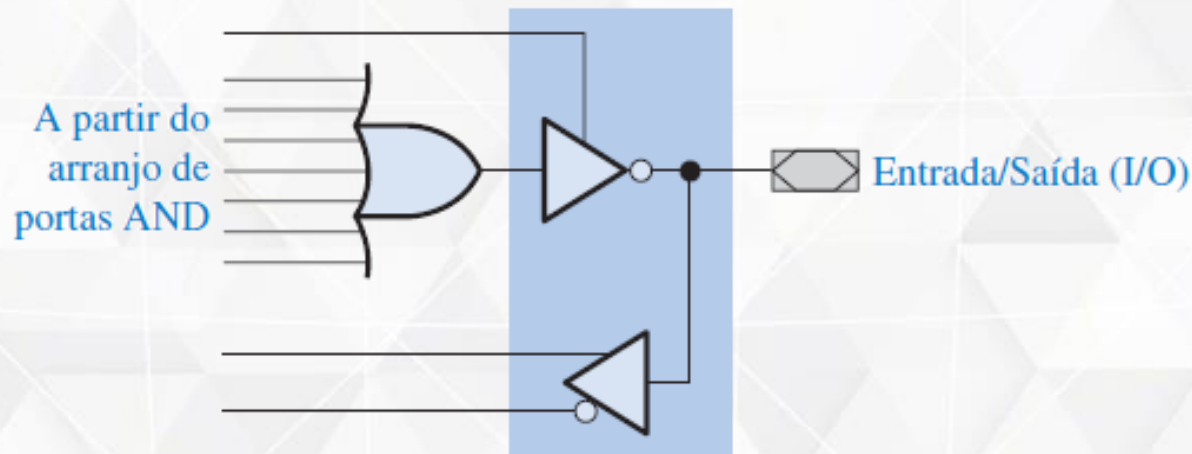
Dispositivos Programáveis

- **SPLD (Simple Programmable Logic Device):**

Diagrama em Bloco Geral de Dispositivos PAL/GAL

- **Tipos básicos de macrocélulas:**

Entrada e Saída Combinacional: Quando a saída é usada como uma entrada, o inversor tri-state é desconectado e a entrada.



(b) Entrada/Saída combinacional (ativa em nível BAIXO)

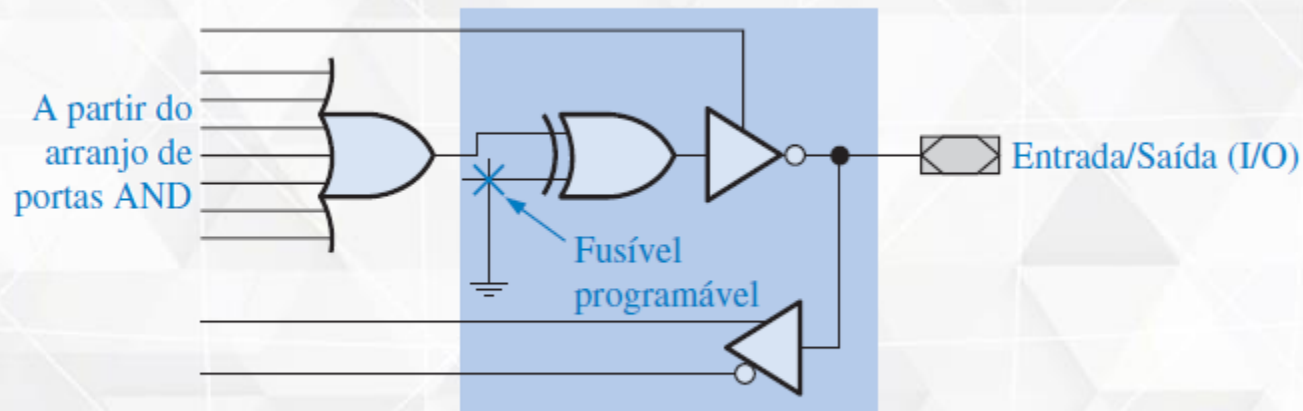
Dispositivos Programáveis

- **SPLD (Simple Programmable Logic Device):**

Diagrama em Bloco Geral de Dispositivos PAL/GAL

- **Tipos básicos de macrocélulas:**

Entrada e Saída Combinacional: Fusível presente ativo **em nível baixo**/ Fusível queimado ativo **em nível alto**.



(c) Saída com polaridade programável

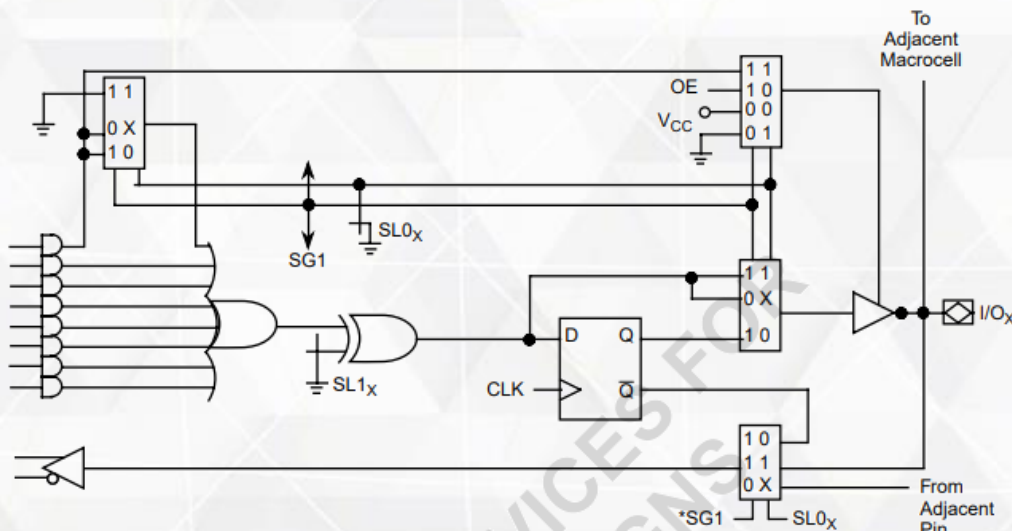
Dispositivos Programáveis

- **SPLD (Simple Programmable Logic Device):**

Diagrama em Bloco Geral de Dispositivos PAL/GAL

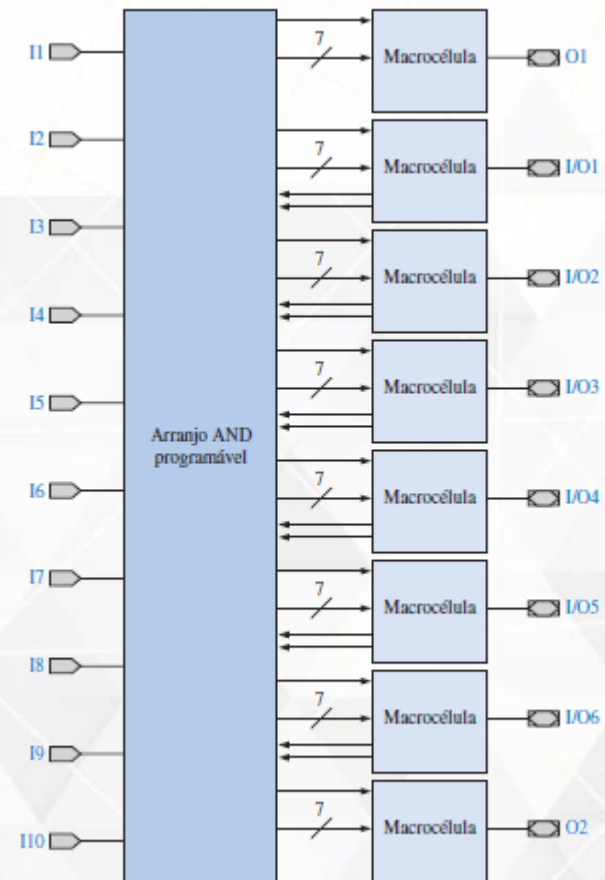
- **Exemplo comercial:**

PAL16V8 – PAL avançado que permite apagar.



**In macrocells MC₀ and MC₇, SG1 is replaced by $\overline{SG0}$ on the feedback multiplexer.*

Macro células de 1 a 6



Dispositivos Programáveis

- ✓ O que quer dizer PAL?
- ✓ O que quer dizer GAL?
- ✓ Qual é a diferença entre PAL e GAL?
- ✓ Basicamente, o que contém uma macrocélula?
- ✓ O que é um CPLD?

Dispositivos Programáveis

- **Tecnologias:**



Simple
Programmable
Logic
Device



Complex
Programmable
Logic
Device



Field
Programmable
Gate
Array

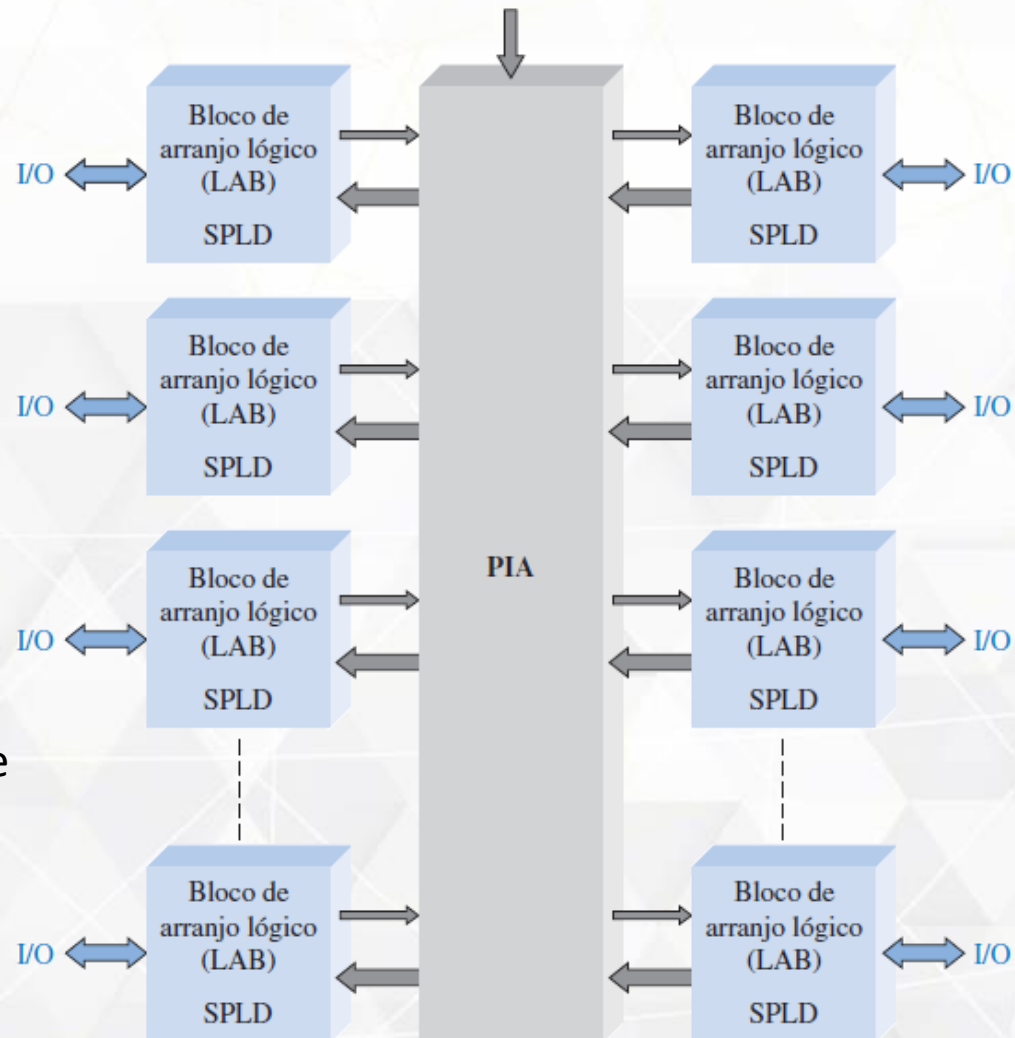
Dispositivos Programáveis

- **CPLD (Complex Programmable Logic Device):**

Múltiplos arranjos SPLDs com interconexões programáveis.

- **LAB** (*logic array block* – bloco de arranjo lógico): SPLD
- **PIA** (*programmable interconnect array* – arranjo de interconexões programáveis)

A maioria das CPLDs são reprogramáveis e usam tecnologia de processo de **EEPROM** ou **SRAM** para as conexões programáveis.



Dispositivos Programáveis

- **CPLD (Complex Programmable Logic Device):**
- **Exemplo comercial:** CPLD série MAX 7000.

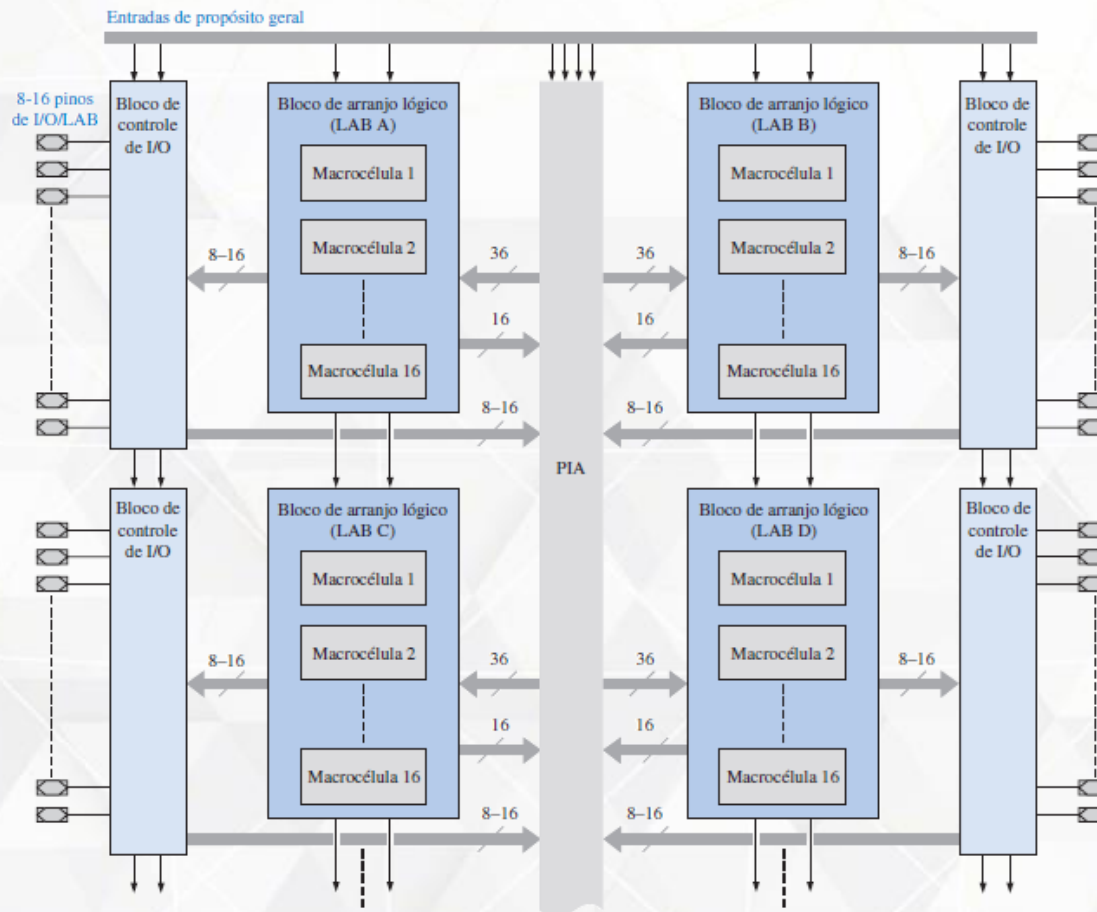


Diagrama Geral

Dispositivos Programáveis

- **CPLD (Complex Programmable Logic Device):**
- **Exemplo comercial:** CPLD série MAX 7000.

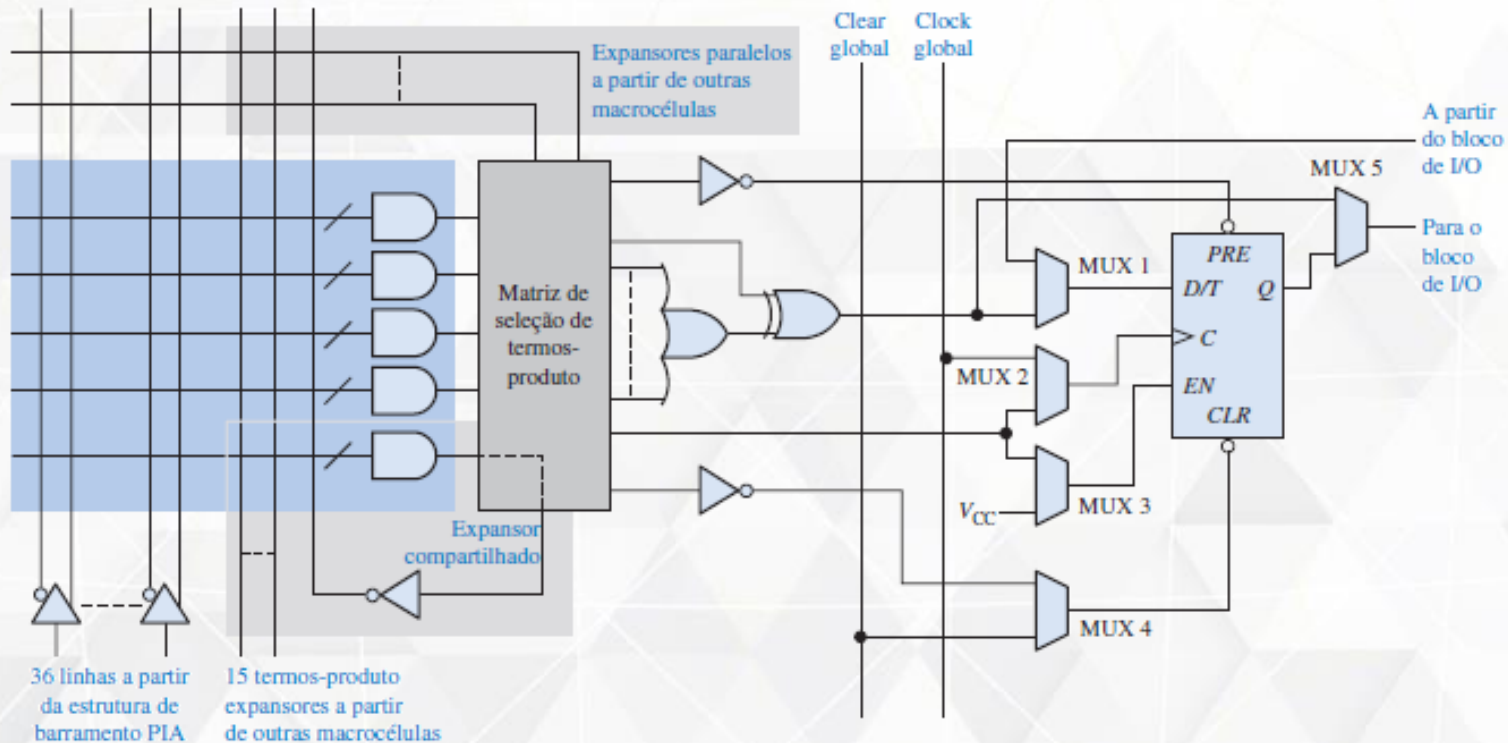


Diagrama de uma macrocélula conectada a uma arranjo AND programável

Dispositivos Programáveis

- **CPLD (Complex Programmable Logic Device):**
- **Exemplo comercial:** CPLD série MAX 7000.
- *Modo combinacional*

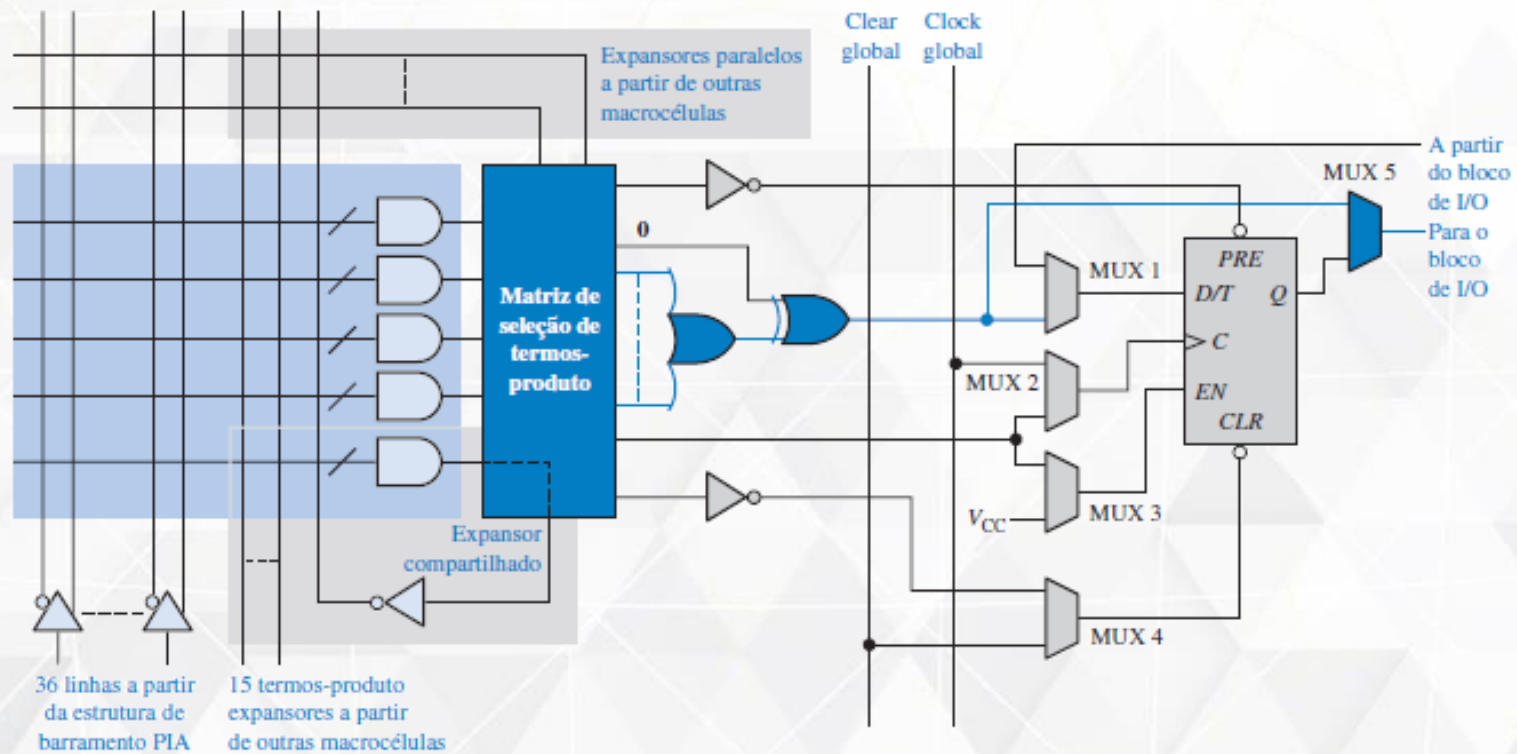


Diagrama de uma macrocélula conectada a uma arranjo AND programável

Dispositivos Programáveis

- **CPLD (Complex Programmable Logic Device):**
- **Exemplo comercial:** CPLD série MAX 7000.
- *Modo combinacional e sequencial*

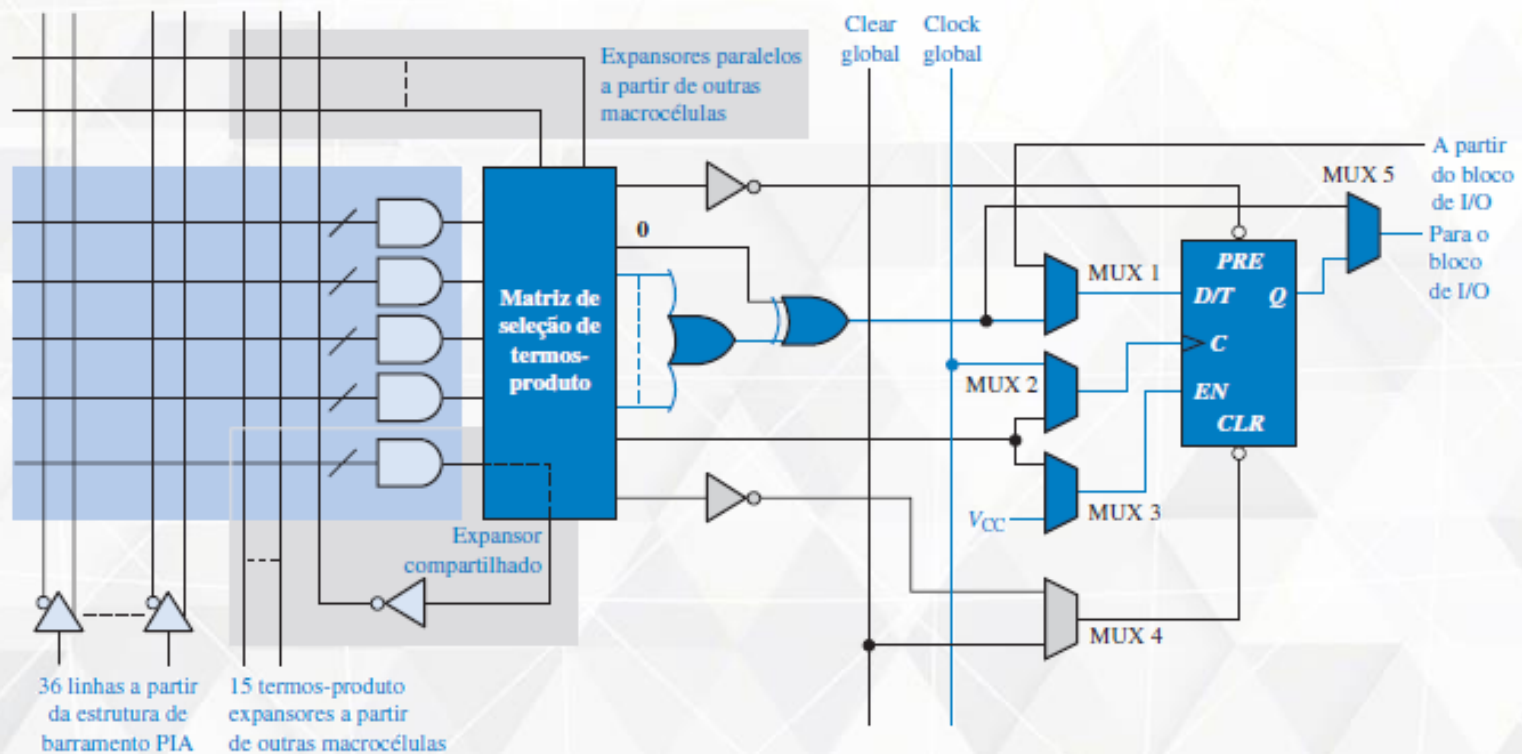


Diagrama de uma macrocélula conectada a um arranjo AND programável

Dispositivos Programáveis

- **CPLD (Complex Programmable Logic Device):**
- **Exemplo**

Determine o arranjo PAL simples para a expressão de saída Booleana abaixo:

$$(a) \ Y = \overline{A}\overline{B}C + \overline{A}B\overline{C} + ABC$$

Dispositivos Programáveis

- **CPLD (Complex Programmable Logic Device):**

- **Exemplo**

Determine o arranjo PAL simples para a expressão de saída Booleana abaixo:

(a) $Y = A\bar{B}C + \bar{A}B\bar{C} + ABC$

