Máquina de Estados

SICO5A – Sistemas Digitais

Curso: Engenharia Elétrica

Professor: Layhon Santos
layhonsantos@utfpr.edu.br

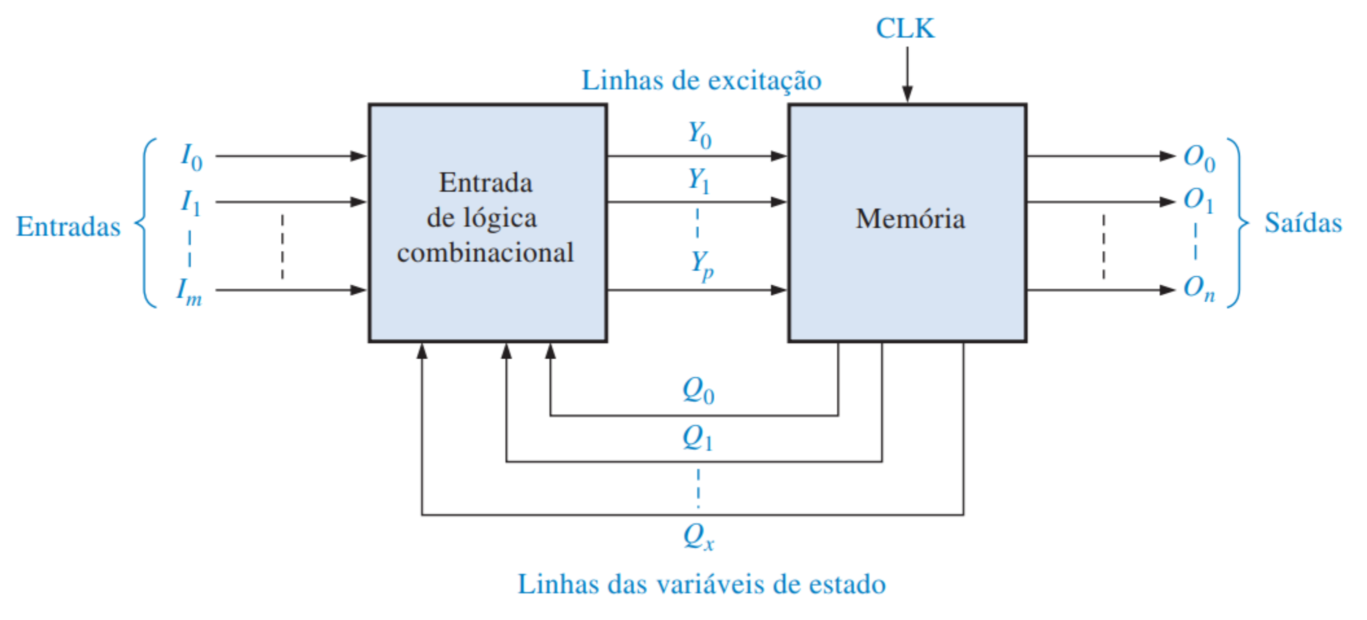
Câmpus Apucarana

UNIVERSIDADE TECNOLÓGICA FEDERAL DO PARANÁ
CÂMPUS APUCARANA

MINISTÉRIO DA EDUCAÇÃO

Máquina de Estados

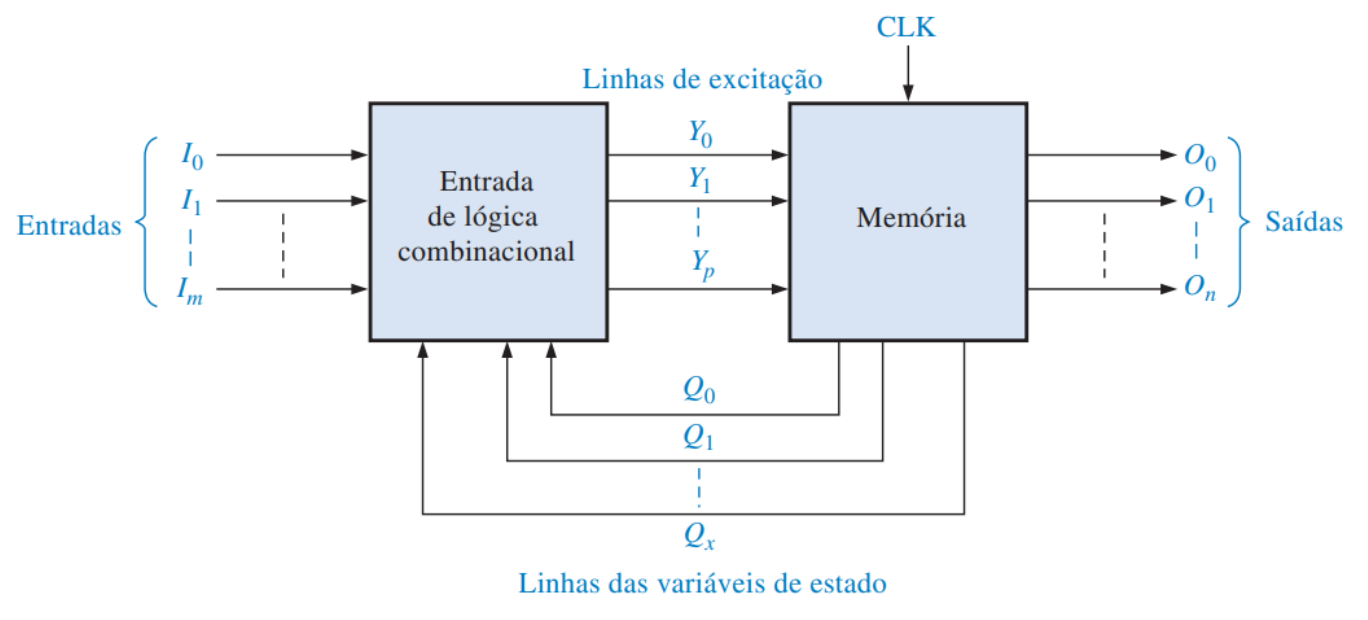
✓**circuito seqüencial** ou **máquina de estados**: um circuito seqüencial geral consiste de uma seção de lógica combinacional e uma seção de memória (flip-flops). Num circuito seqüencial com clock, existe uma entrada de clock para a seção de memória como indicado.



Floyd, T. Sistemas digitais, fundamentos e aplicações. 9 ed. Porto Alegre. Bookman, 2007.

Máquina de Estados

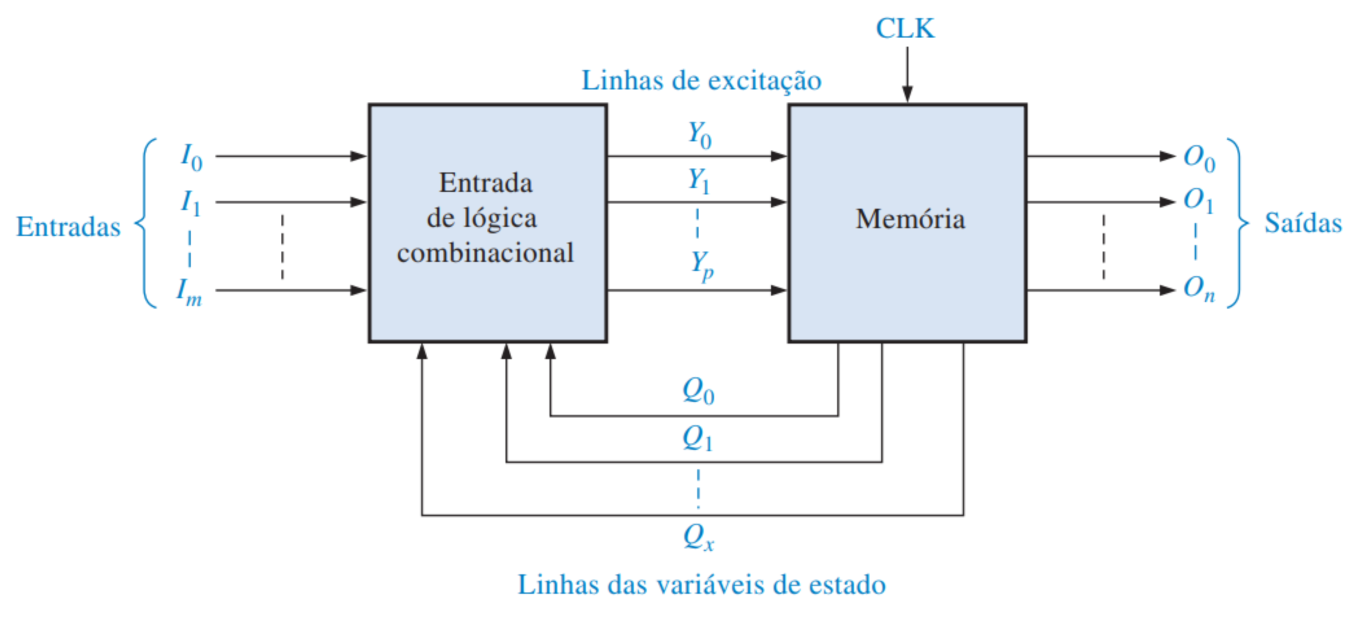
✓A informação armazenada na seção da memória, bem como as entradas da lógica combinacional (I_0, I_1,..., I_m), são necessárias para a operação adequada do circuito.



Floyd, T. Sistemas digitais, fundamentos e aplicações. 9 ed. Porto Alegre. Bookman, 2007.

Máquina de Estados

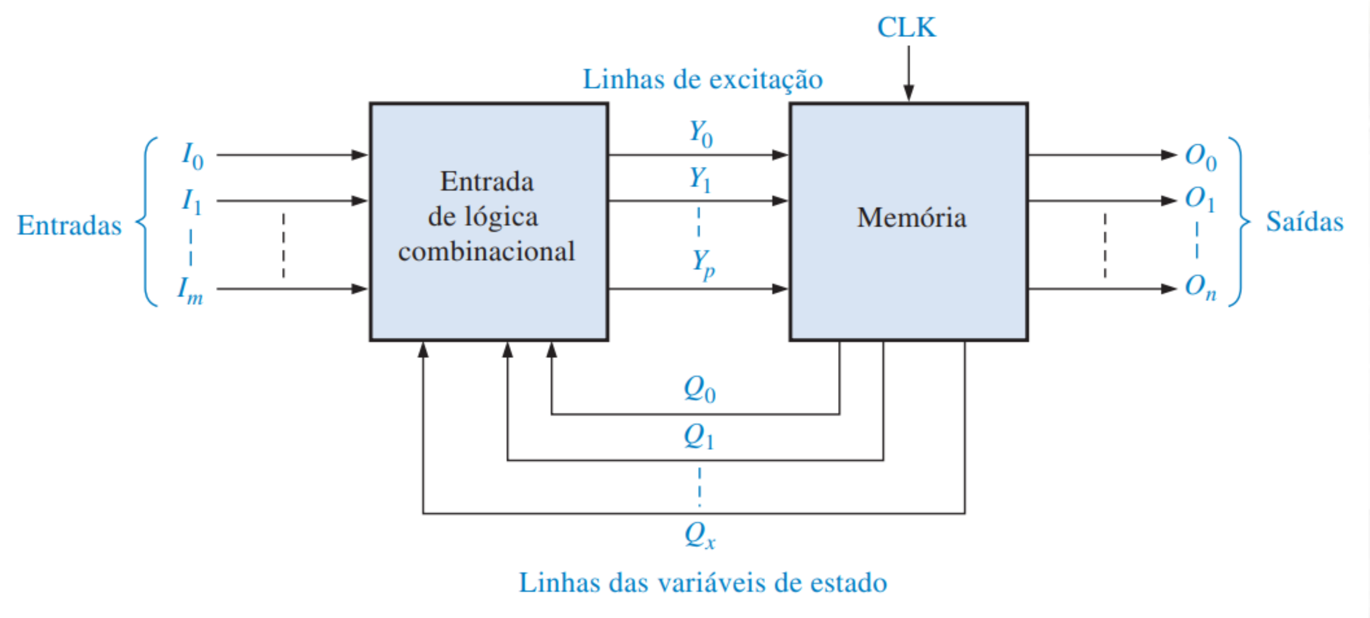
✓Para qualquer instante dado, a memória está num estado denominado estado atual e avança para o próximo estado num pulso de clock conforme determinado pelas condições das linhas de excitação (Y_0, Y_1,..., Y_p).



Floyd, T. Sistemas digitais, fundamentos e aplicações. 9 ed. Porto Alegre. Bookman, 2007.

Máquina de Estados

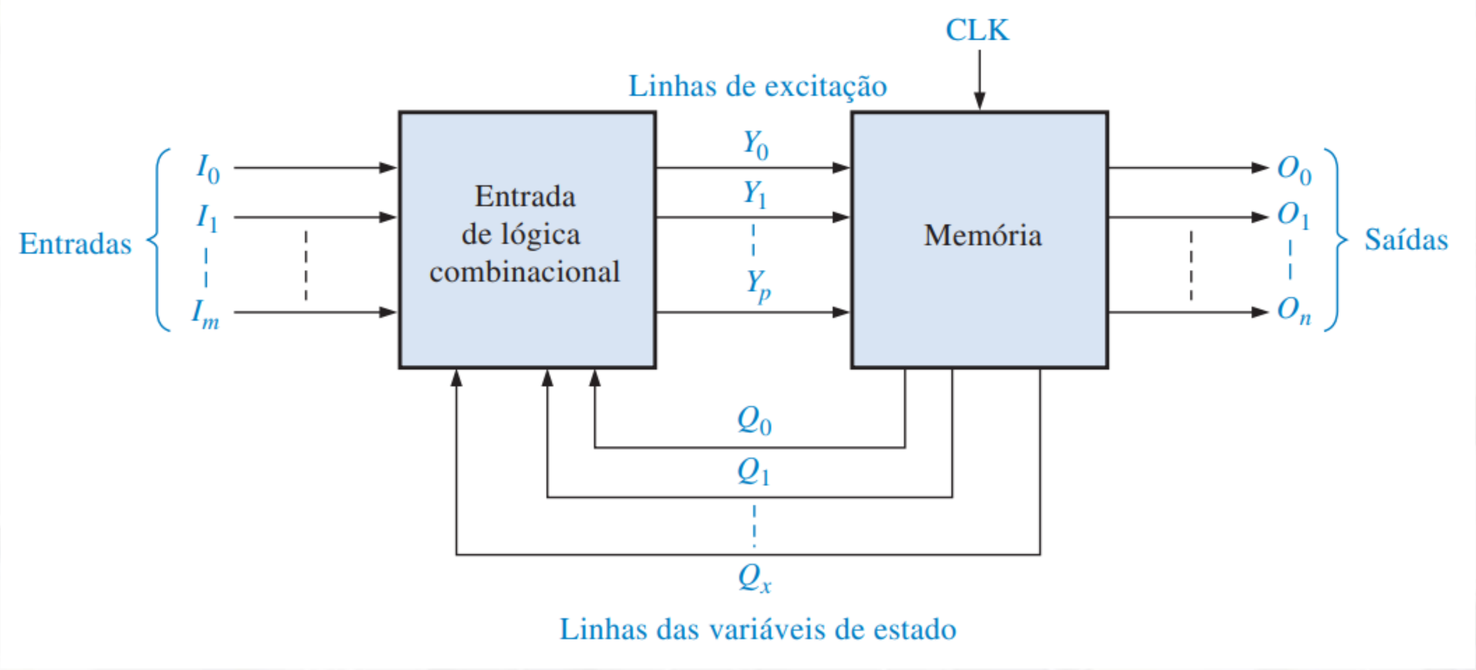
✓O estado atual da memória é representado pelas variáveis de estado (Q_0, Q_1,..., Q_x). Essas variáveis de estado, juntamente com as entradas (I_0, I_1,..., I_m), determinam as saída do sistema (O_0, I_1,..., I_n).



Floyd, T. Sistemas digitais, fundamentos e aplicações. 9 ed. Porto Alegre. Bookman, 2007.

Máquina de Estados

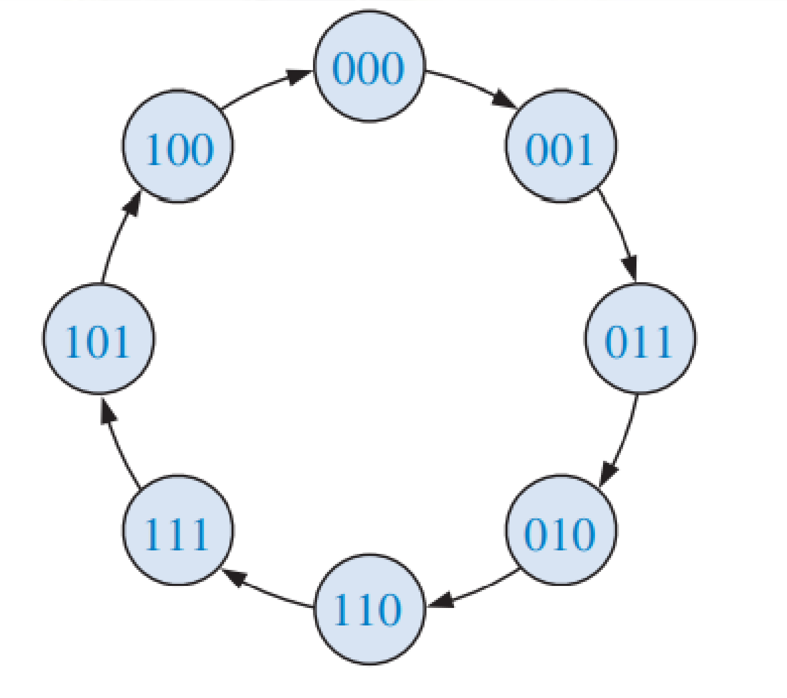
✓Os circuitos seqüenciais têm variáveis de entrada e saída. Entretanto, todos têm variáveis de excitação e variáveis de estado. Os contadores são um caso especial de circuitos seqüenciais com clock.



Floyd, T. Sistemas digitais, fundamentos e aplicações. 9 ed. Porto Alegre. Bookman, 2007.

Diagrama de Estados

✓O primeiro passo no projeto de um contador é criar um diagrama de estados. Um diagrama de estados mostra progressão de estados através dos quais o contador avança quando recebe clock.



➢ diagrama de estados para um contador de código Gray de 3 bits. Esse circuito em particular não tem outras entradas além do clock nem outras saídas além das saídas obtidas de cada flip-flop do contador.

Floyd, T. Sistemas digitais, fundamentos e aplicações. 9 ed. Porto Alegre. Bookman, 2007.

Tabela do Próximo Estado

✓ O segundo passo é deduzir a tabela do próximo estado, a qual apresenta cada estado do contador (estado atual) juntamente com o próximo estado correspondente. O próximo estado é o estado para o qual o contador passa a partir do estado atual com a aplicação de um pulso de clock.

ESTADO ATUAL			PRÓXIMO ESTADO		
Q_2	Q_1	Q_0	Q_2	Q_1	Q_0
0	0	0	0	0	1
0	0	1	0	1	1
0	1	1	0	1	0
0	1	0	1	1	0
1	1	0	1	1	1
1	1	1	1	0	1
1	0	1	1	0	0
1	0	0	0	0	0

- A tabela do próximo estado é deduzida a partir do diagrama de estados e está mostrada na Tabela para o contador de código Gray de 3 bits.
- Q0 é o bit menos significativo.

Floyd, T. Sistemas digitais, fundamentos e aplicações. 9 ed. Porto Alegre. Bookman, 2007.

Tabela de Transição de Flip-Flop

✓Terceiro passo: todas as transições de saída são relacionadas mostrando a saída Q do flip-flop indo dos estados atuais para os próximos estados. Q_N é o estado atual do flip-flop (antes do pulso de clock) e Q_(N + 1) é o próximo estado (após o pulso de clock). Para cada transição de saída, as entrada J e K que fazem com que ocorram a transição são relacionadas. Um X indica um "don't care" (a entrada que pode ser 1 ou 0).

TRANSIÇÕES DE SAÍDA			ENTRADAS DO FLIP-FLOP	
Q_N		Q_{N+1}	J	K
0	⟶	0	0	X
0	⟶	1	1	X
1	⟶	0	X	1
1	⟶	1	X	0

Q_N: estado atual

Q_{N+1}: próximo estado

X: "don't care"

- A tabela de transição é aplicada para cada um dos flip-flops do contador, baseado na tabela do próximo estado (Tabela 8–7). Por exemplo, para o estado atual 000, Q0 passa do estado atual que é 0 para o próximo estado que é 1. Para isso acontecer, J0 tem que ser nível 1 e não importa o estado de K0 (J0 = 1, K0 = X), como podemos ver na tabela de transição.

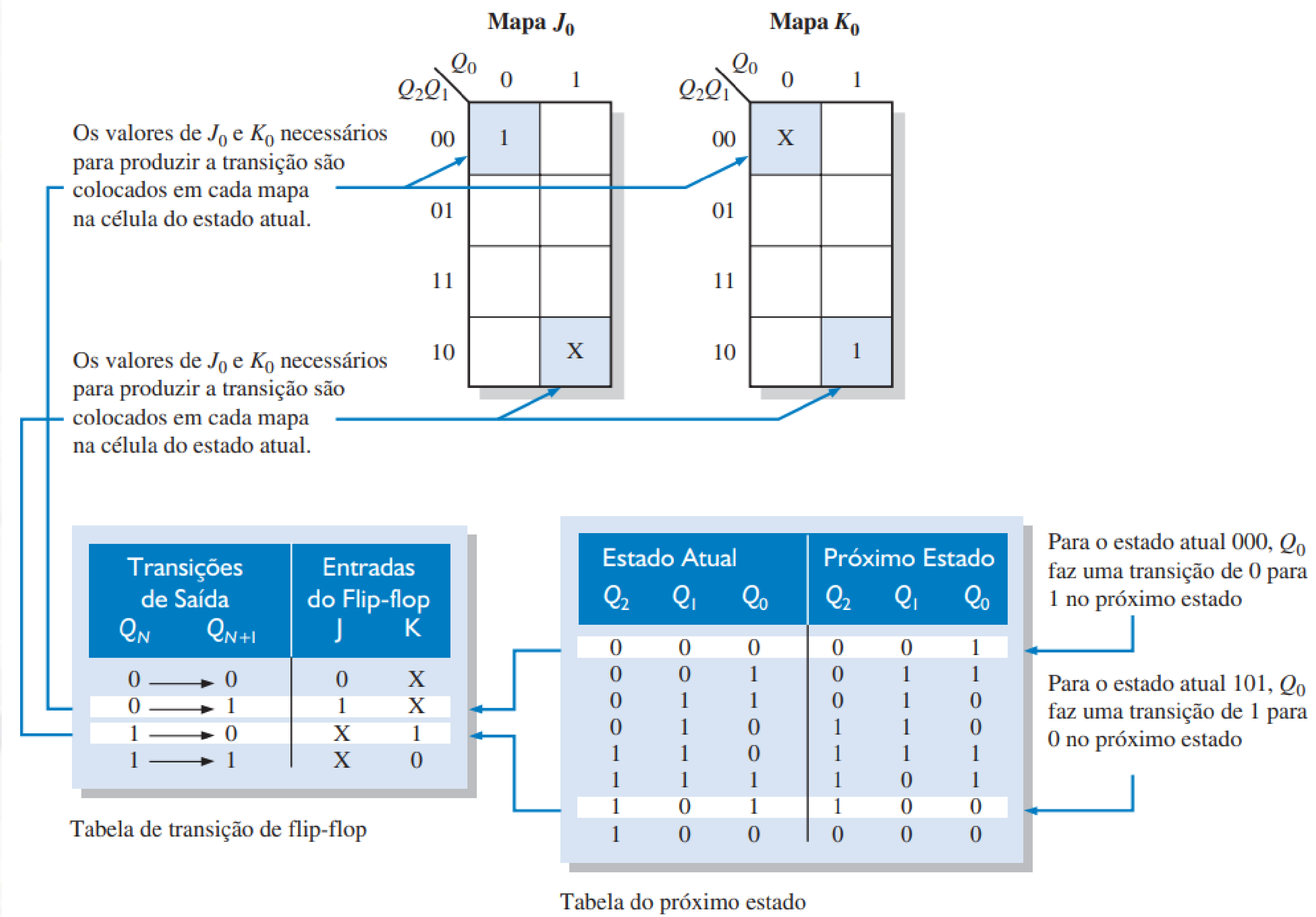
Floyd, T. Sistemas digitais, fundamentos e aplicações. 9 ed. Porto Alegre. Bookman, 2007.

Mapas de Karnaugh

- ✓Os mapas de Karnaugh podem ser usados para determinar a lógica necessária para as entradas J e K de cada flip-flop no contador. Existe um mapa de Karnaugh para a entrada J e outra para a entrada K de cada flip-flop. Nesse procedimento de projeto, cada célula no mapa de Karnaugh representa um dos estados atuais na seqüência do contador relacionado

Floyd, T. Sistemas digitais, fundamentos e aplicações. 9 ed. Porto Alegre. Bookman, 2007.

Mapas de Karnaugh



Mapa J_0

Q_2Q_1 \ Q_0	0	1
00	1	
01		
11		
10		X

Mapa K_0

Q_2Q_1 \ Q_0	0	1
00	X	
01		
11		
10		1

Transições de Saída		Entradas do Flip-flop	
Q_N	Q_{N+1}	J	K
0 →	0	0	X
0 →	1	1	X
1 →	0	X	1
1 →	1	X	0

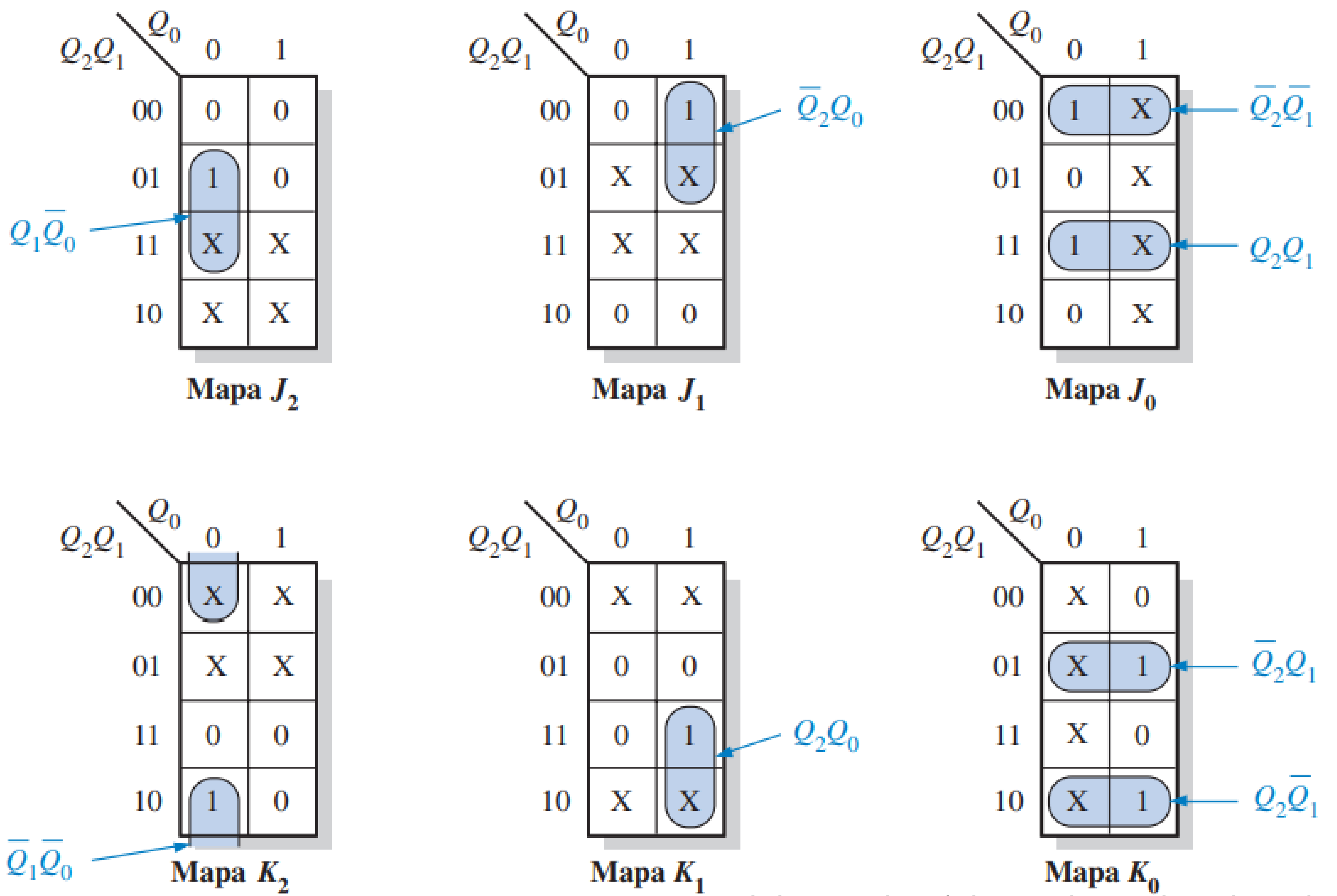
Tabela de transição de flip-flop

Estado Atual			Próximo Estado		
Q_2	Q_1	Q_0	Q_2	Q_1	Q_0
0	0	0	0	0	1
0	0	1	0	1	1
0	1	1	0	1	0
0	1	0	1	1	0
1	1	0	1	1	1
1	1	1	1	0	1
1	0	1	1	0	0
1	0	0	0	0	0

Tabela do próximo estado

Floyd, T. Sistemas digitais, fundamentos e aplicações. 9 ed. Porto Alegre. Bookman, 2007.

Mapas de Karnaugh



Floyd, T. Sistemas digitais, fundamentos e aplicações. 9 ed. Porto Alegre. Bookman, 2007.

Expressões Lógicas para as Entradas dos Flip-flops

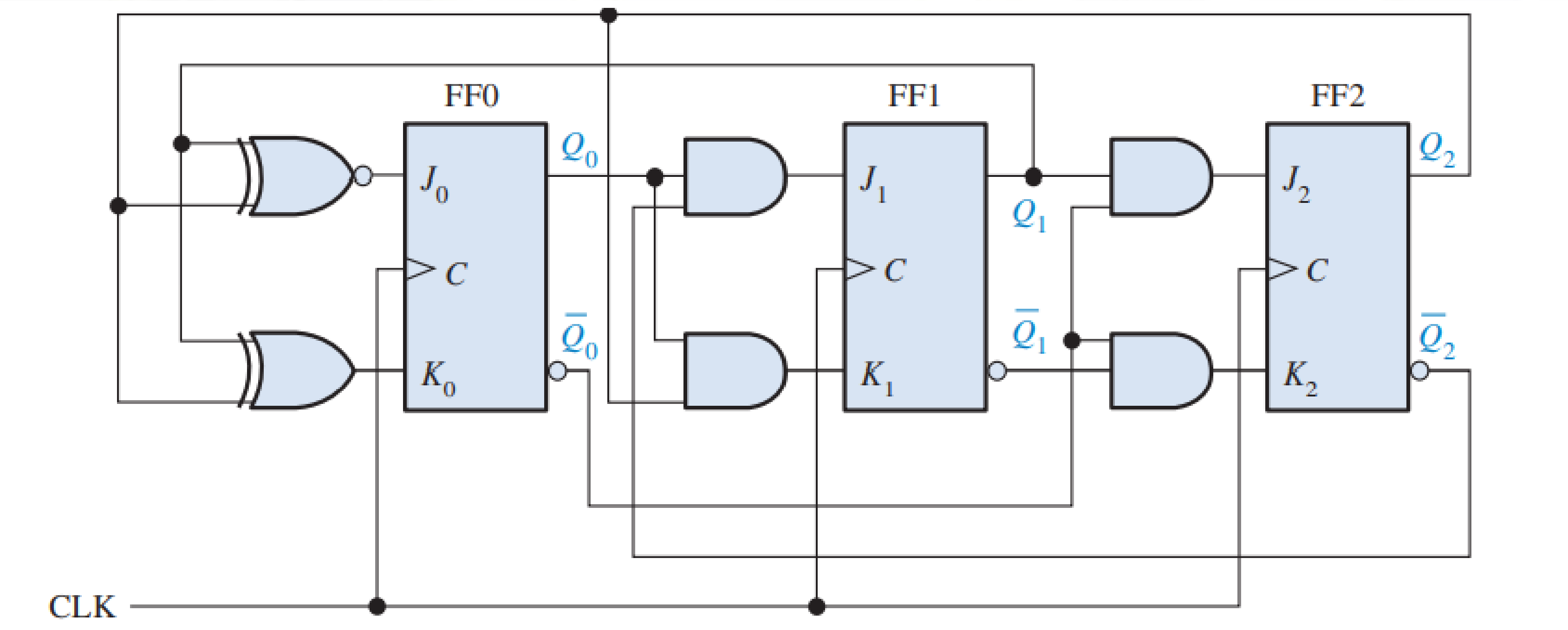
✓A partir dos mapas de Karnaugh têm-se as seguintes expressões para as entradas J e K de cada flip-flop.

$$J_0 = Q_2Q_1 + \overline{Q}_2\overline{Q}_1 = \overline{Q_2 \oplus Q_1}$$
$$K_0 = Q_2\overline{Q}_1 + \overline{Q}_2Q_1 = Q_2 \oplus Q_1$$
$$J_1 = \overline{Q}_2Q_0$$
$$K_1 = Q_2Q_0$$
$$J_2 = Q_1\overline{Q}_0$$
$$K_2 = \overline{Q}_1\overline{Q}_0$$

Floyd, T. Sistemas digitais, fundamentos e aplicações. 9 ed. Porto Alegre. Bookman, 2007.

Implementação do Contador

✓A partir dos mapas de Karnaugh têm-se as seguintes expressões para as entradas J e K de cada flip-flop.



Floyd, T. Sistemas digitais, fundamentos e aplicações. 9 ed. Porto Alegre. Bookman, 2007.

Resumo dos passos seguidos no projeto desse contador

- ✓Especifique a seqüência do contador e desenhe o diagrama de estados.
- ✓Deduza a tabela do próximo estado a partir do diagrama de estados.
- ✓Desenvolva uma tabela de transição mostrando as entradas dos flip-flops necessárias para cada transição. A tabela de transição é sempre a mesma para um dado tipo de flip-flop.
- ✓Transfira os estados de J e K a partir da tabela de transição para os mapas de Karnaugh. Existe um mapa de Karnaugh para cada entrada de cada flip-flop.
- ✓Agrupe as células dos mapas de Karnaugh para garantir e deduzir a expressão lógica para cada entrada de flip-flop.
- ✓Implemente as expressões com lógica combinacional e combine com os flip-flops para criar o contador.

Floyd, T. Sistemas digitais, fundamentos e aplicações. 9 ed. Porto Alegre. Bookman, 2007.

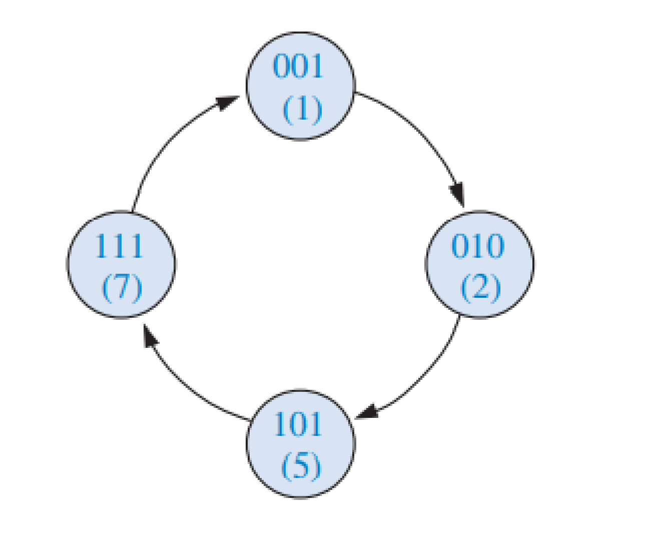
Resumo dos passos seguidos no projeto desse contador

- ✓Especifique a seqüência do contador e desenhe o diagrama de estados.
- ✓Deduza a tabela do próximo estado a partir do diagrama de estados.
- ✓Desenvolva uma tabela de transição mostrando as entradas dos flip-flops necessárias para cada transição. A tabela de transição é sempre a mesma para um dado tipo de flip-flop.
- ✓Transfira os estados de J e K a partir da tabela de transição para os mapas de Karnaugh. Existe um mapa de Karnaugh para cada entrada de cada flip-flop.
- ✓Agrupe as células dos mapas de Karnaugh para garantir e deduzir a expressão lógica para cada entrada de flip-flop.
- ✓Implemente as expressões com lógica combinacional e combine com os flip-flops para criar o contador.

Floyd, T. Sistemas digitais, fundamentos e aplicações. 9 ed. Porto Alegre. Bookman, 2007.

Exemplo

✓Projete um contador com a seqüência de contagem binária irregular mostrada no diagrama de estados visto na Figura abaixo. Use flip-flops J-K.



Floyd, T. Sistemas digitais, fundamentos e aplicações. 9 ed. Porto Alegre. Bookman, 2007.

Exemplo – Passo 1

- ✓O diagrama de estados é mostrado na Figura. Embora existam apenas quatro estados, um contador de 3 bits é necessário para implementar seis seqüências porque acontagem máxima é sete.
- ✓Como a seqüência necessária não inclui todos os estados binários possíveis, os estados inválidos (0, 3, 4 e 6) podem ser tratados como “don’t cares” no projeto. Entretanto, caso o contador passe erroneamente por um estado inválido, temos que ter certeza de que ele volta para um estado válido.

Floyd, T. Sistemas digitais, fundamentos e aplicações. 9 ed. Porto Alegre. Bookman, 2007.

Exemplo – Passo 2

✓A tabela do próximo estado é desenvolvida a partir do diagrama de estados e é dada na Tabela.

ESTADO ATUAL			PRÓXIMO ESTADO		
Q_2	Q_1	Q_0	Q_2	Q_1	Q_0
0	0	1	0	1	0
0	1	0	1	0	1
1	0	1	1	1	1
1	1	1	0	0	1

Floyd, T. Sistemas digitais, fundamentos e aplicações. 9 ed. Porto Alegre. Bookman, 2007.

Exemplo – Passo 3

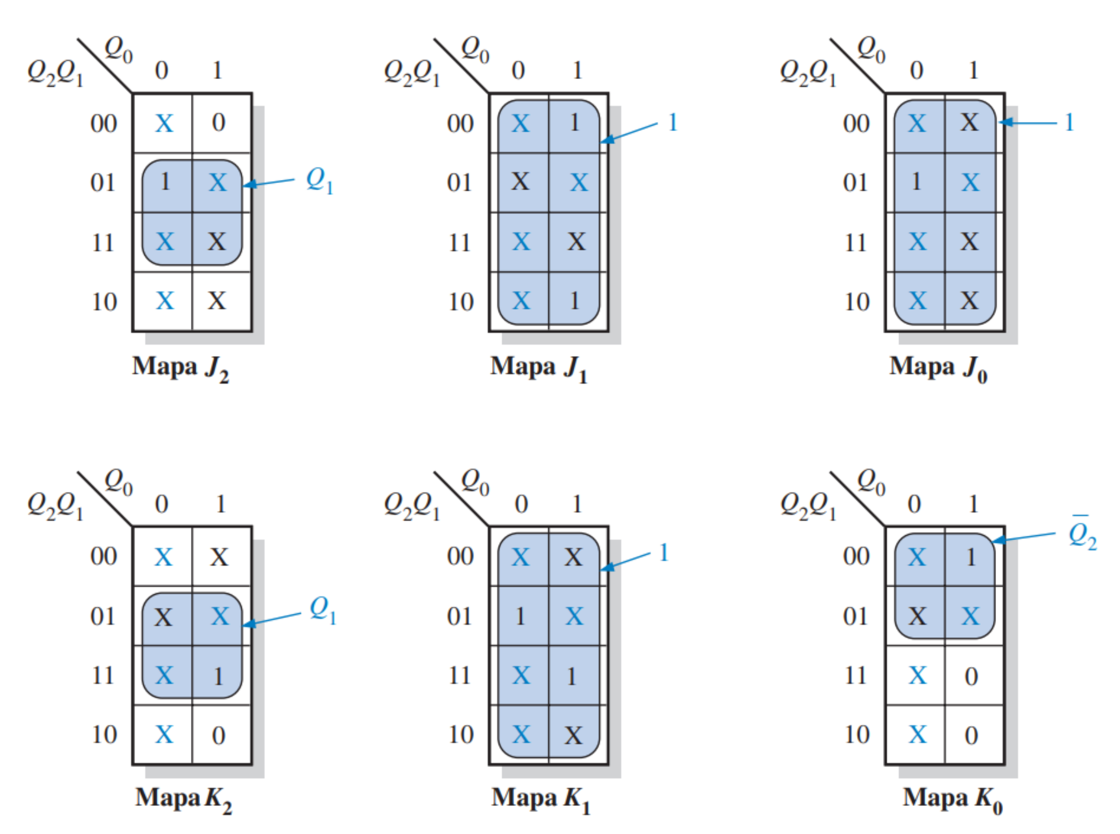
✓A tabela de transição para o flip-flop J-K é repetida na Tabela.

TRANSIÇÕES DE SAÍDA			ENTRADAS DO FLIP-FLOP	
Q_N		Q_{N+1}	J	K
0	⟶	0	0	X
0	⟶	1	1	X
1	⟶	0	X	1
1	⟶	1	X	0

Floyd, T. Sistemas digitais, fundamentos e aplicações. 9 ed. Porto Alegre. Bookman, 2007.

Exemplo – Passo 4

- ✓ As entradas J e K são inseridas nos mapas de Karnaugh do estado atual mostrados na Figura 8–33. Além disso, condições “don’t care” podem ser colocadas nas células correspondentes aos estados inválidos de 000, 011, 100 e 110, conforme indicado pelos Xs em laranja.



Floyd, T. Sistemas digitais, fundamentos e aplicações. 9 ed. Porto Alegre. Bookman, 2007.

Exemplo – Passo 6

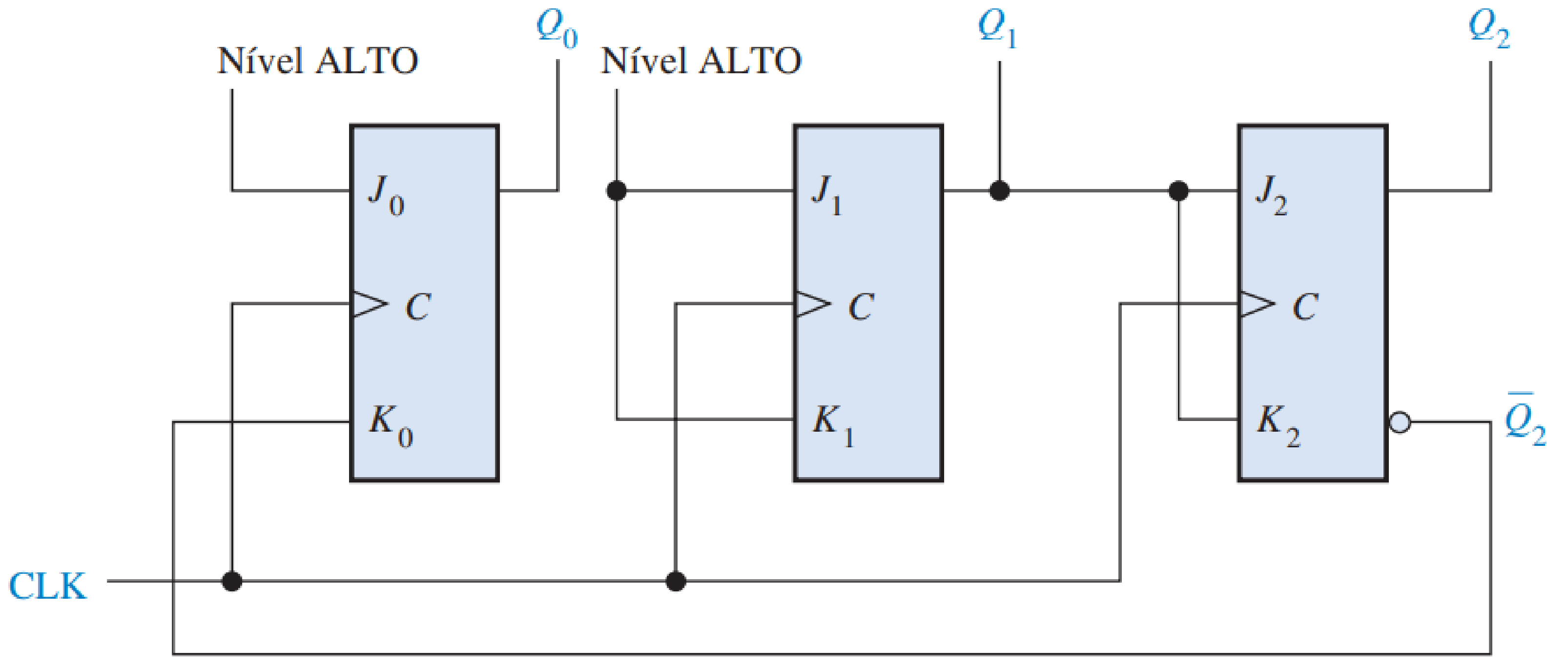
- ✓ Os grupos de 1s são formados com os estados "don't care" possíveis para se obter simplificação máxima, conforme mostra a Figura 8–33. Observe que quando todas as células do mapa são agrupadas, a expressão é simplesmente igual a 1. A expressão para cada entrada J e K obtida dos mapas são as seguintes:

$$J_0 = 1, K_0 = \overline{Q}_2$$
$$J_1 = K_1 = 1$$
$$J_2 = K_2 = Q_1$$

Floyd, T. Sistemas digitais, fundamentos e aplicações. 9 ed. Porto Alegre. Bookman, 2007.

Exemplo – Passo 6

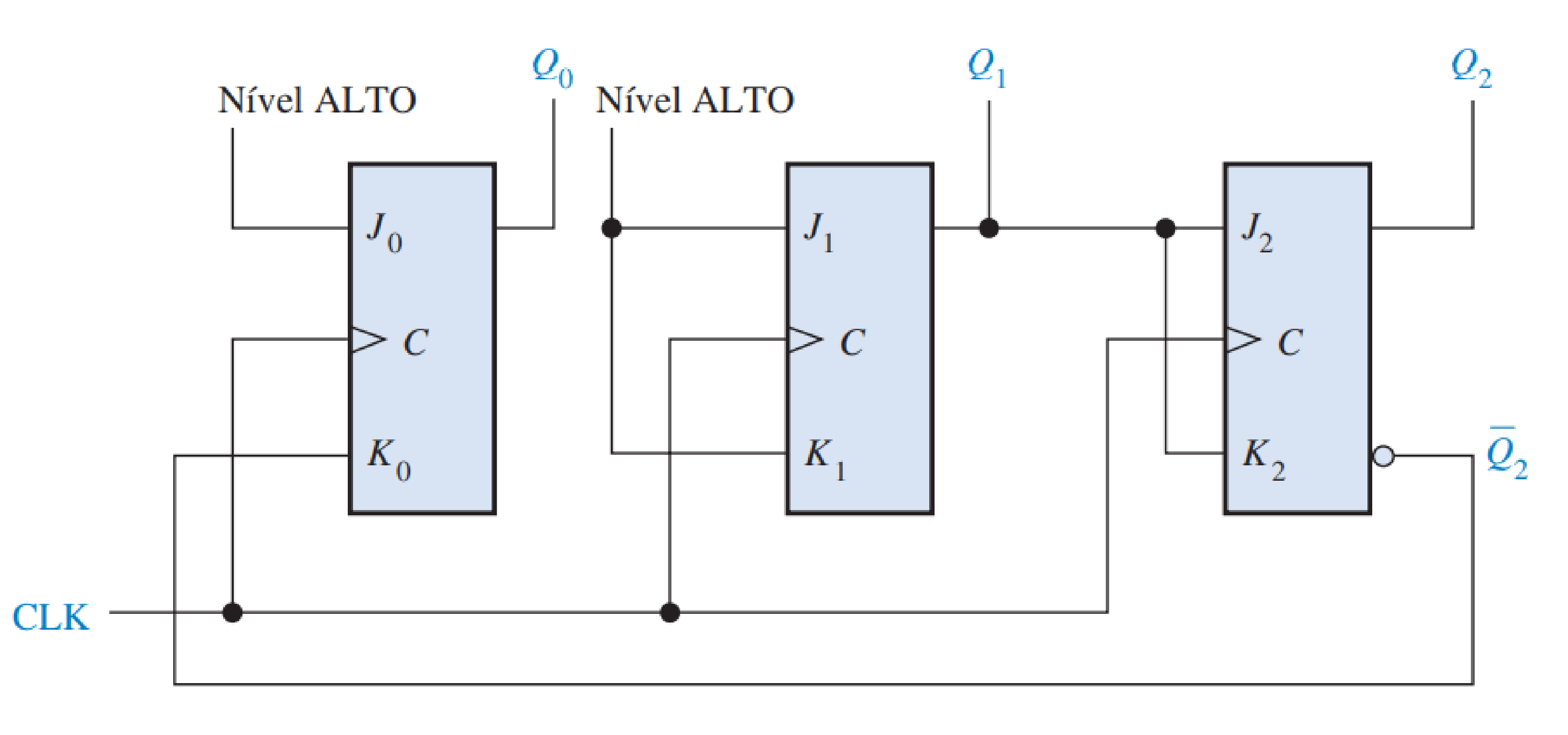
✓A implementação do contador:



Floyd, T. Sistemas digitais, fundamentos e aplicações. 9 ed. Porto Alegre. Bookman, 2007.

Exemplo – Passo 6

✓A implementação do contador:



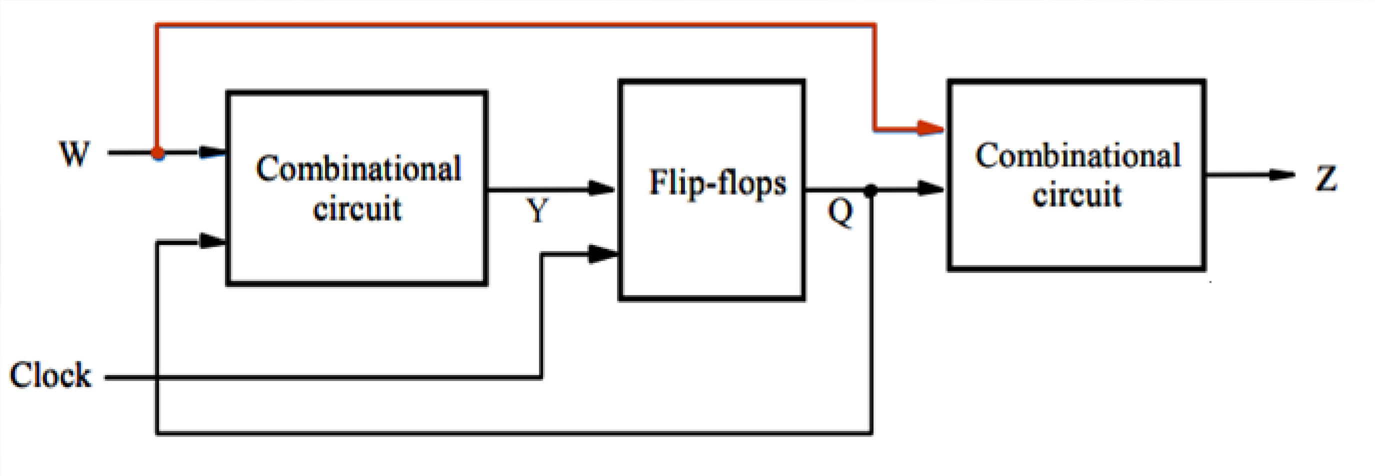
✓Uma análise mostra que se o contador, acidentalmente, entrar em estados inválidos (0, 3, 4, 6), ele sempre retorna para um estado válido de acordo com as seqüências a seguir: 0 → 3 → 4 → 7 e 6 → 1.

Floyd, T. Sistemas digitais, fundamentos e aplicações. 9 ed. Porto Alegre. Bookman, 2007.

Máquinas de Estados

✓Em geral, os circuitos seqüenciais podem ser classificados em dois tipos:

- ➢aquele no qual a(s) saída(s) depende(m) apenas do estado atual interno (denominado circuitos Moore);
- ➢aquele no qual a(s) saída(s) depende(m) do estado atual e da(s) entrada(s) (denominados de circuitos Mealy).



Floyd, T. Sistemas digitais, fundamentos e aplicações. 9 ed. Porto Alegre. Bookman, 2007.

Máquinas de Moore

Máquinas de Moore:

✓próximo conteúdo dos flip-flops (Y) depende das entradas (W) e do estado atual (Q).

✓ saída depende do estado atual (Q).

Máquina de Mealy

✓próximo conteúdo dos flip-flops (Y) depende das entradas (W) e do estado atual (Q)

✓saída depende do estado atual (Q) e das entradas (W)

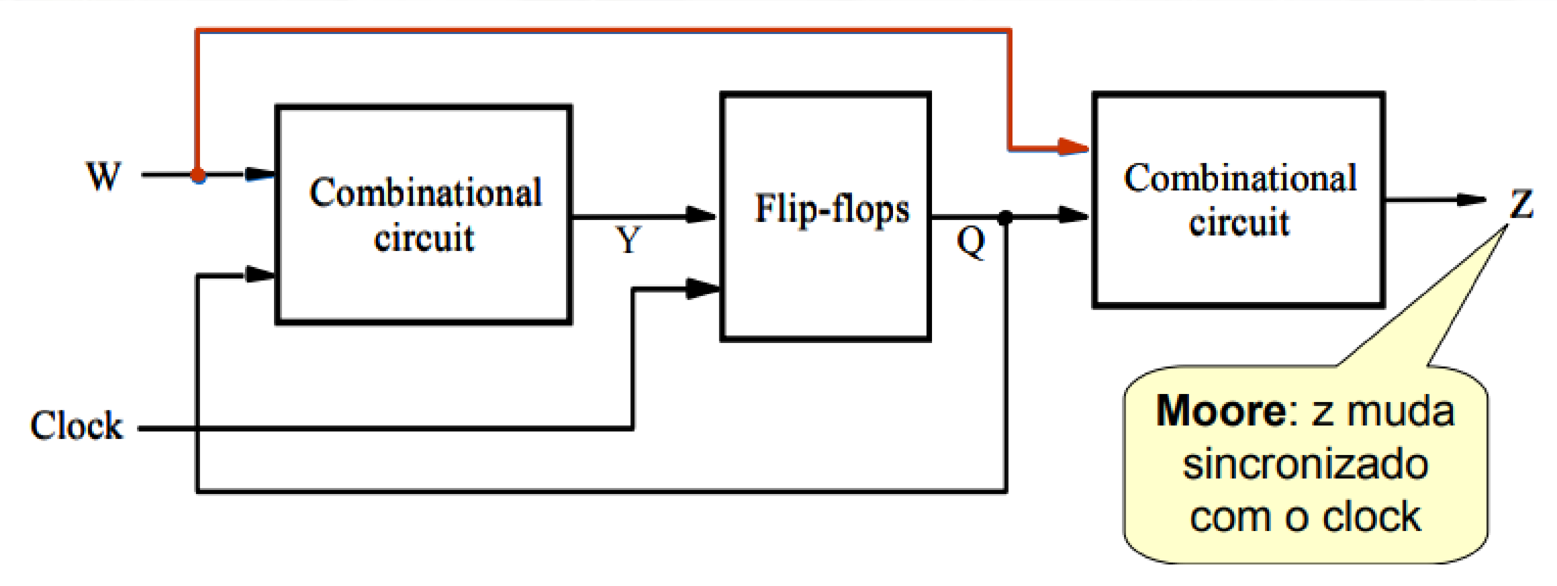
Floyd, T. Sistemas digitais, fundamentos e aplicações. 9 ed. Porto Alegre. Bookman, 2007.

Máquinas de Moore

Máquinas de Moore:

✓próximo conteúdo dos flip-flops (Y) depende das entradas (W) e do estado atual (Q).

✓ saída depende do estado atual (Q).



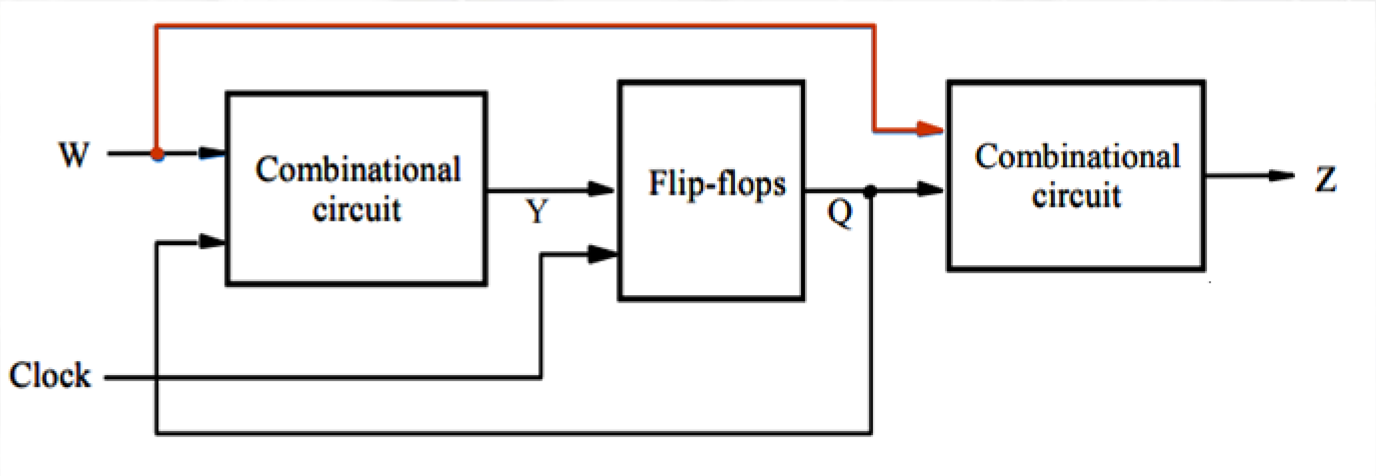
Floyd, T. Sistemas digitais, fundamentos e aplicações. 9 ed. Porto Alegre. Bookman, 2007.

Máquinas de Moore

Máquinas de Moore:

✓próximo conteúdo dos flip-flops (Y) depende das entradas (W) e do estado atual (Q).

✓ saída depende do estado atual (Q).

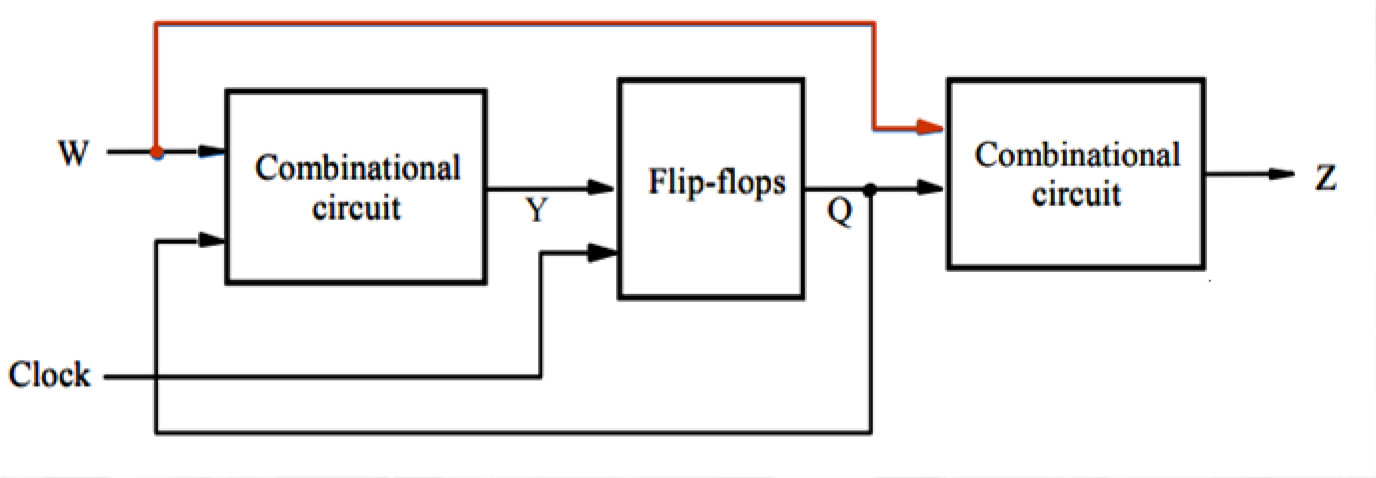


Floyd, T. Sistemas digitais, fundamentos e aplicações. 9 ed. Porto Alegre. Bookman, 2007.

Máquinas de Moore

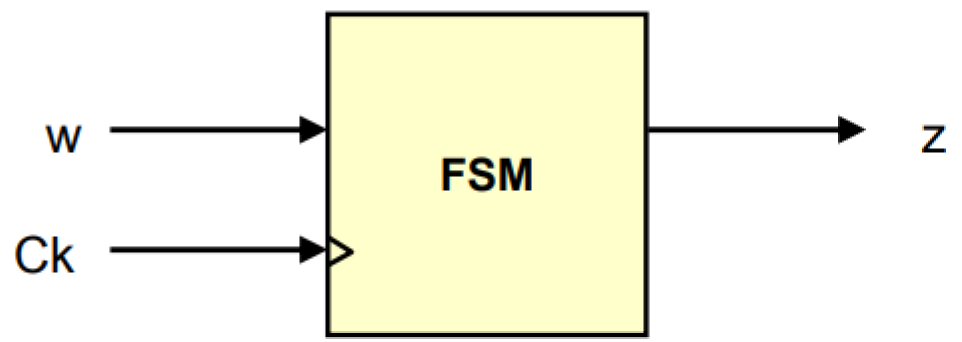
Máquina de Mealy

- ✓próximo conteúdo dos flip-flops (Y) depende das entradas (W) e do estado atual (Q)
- ✓saída depende do estado atual (Q) e das entradas (W)



Máquinas de Moore

- ✓O circuito tem uma entrada w e uma saída z
- ✓Todas as mudanças ocorrem na borda de subida do clock
- ✓ z=1 se w=1 nos dois últimos ciclos de clock
- ✓z=0 caso contrário



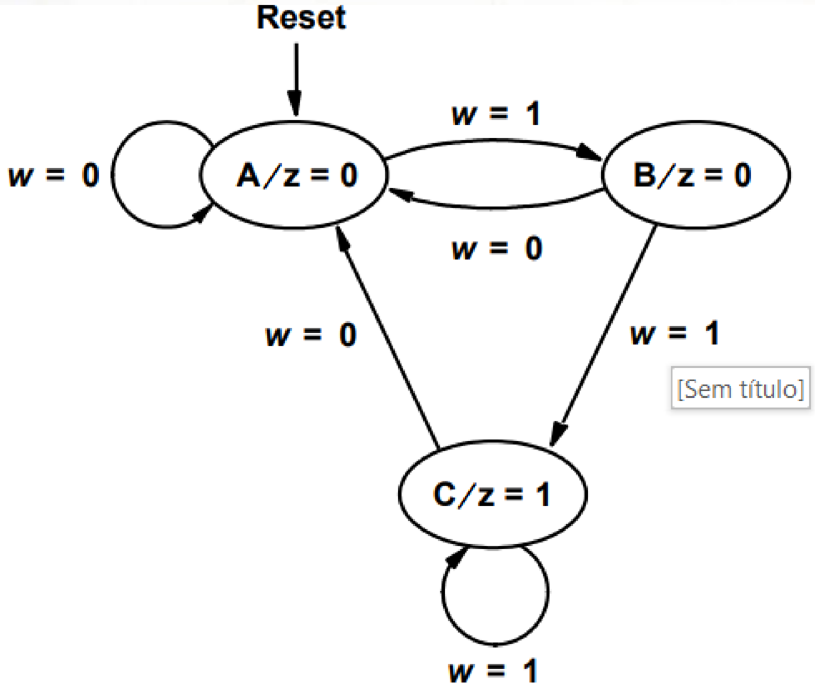
Ciclo:	t_0	t_1	t_2	t_3	t_4	t_5	t_6	t_7	t_8	t_9	t_{10}
w:	0	1	0	1	1	0	1	1	1	0	1
z:	0	0	0	0	0	1	0	0	1	1	0

Máquinas de Moore

DEFINIÇÃO DOS ESTADOS

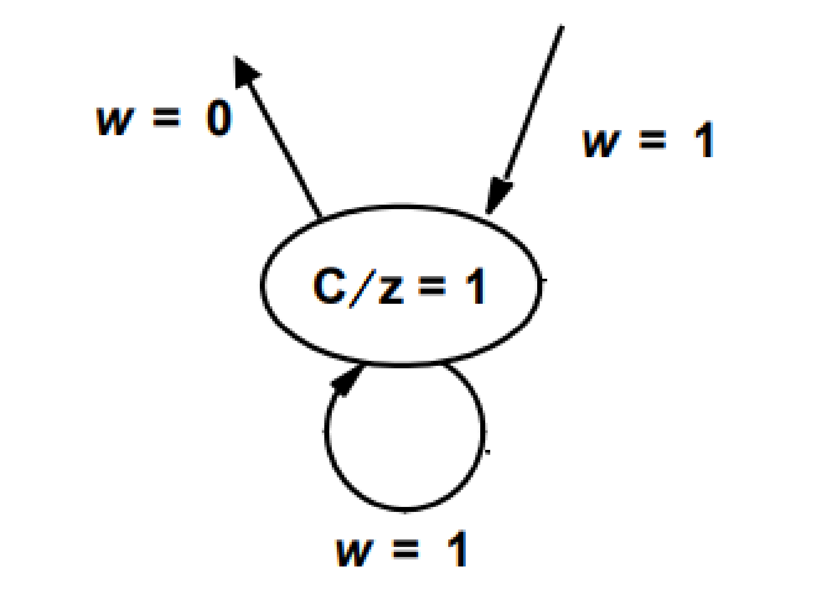
- ✓Primeiro passo: quantos estados são necessários para representar o histórico?
- ✓Não há método sistemático
- ✓Imaginemos estado inicial (power-up ou reset) A com z = 0 – desde que w=0, FSM mantém-se em A
- ✓Se w=1 por um clock estado B – significa histórico = um clock apenas com w=1
- ✓Em B
  - ✓ se w=1 estado C e z =1
  - ✓ se w=0 volta para A
- ✓Três estados são suficientes.

Máquinas de Moore



Ciclo:	t_0	t_1	t_2	t_3	t_4	t_5	t_6	t_7	t_8	t_9	t_{10}
w:	0	1	0	1	1	0	1	1	1	0	1
z:	0	0	0	0	0	1	0	0	1	1	0

Máquinas de Moore

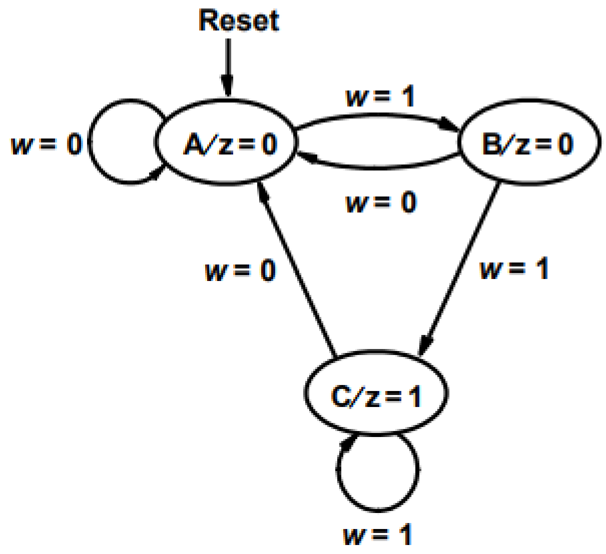


Notação do diagrama.

- ✓Nesta modalidade: há uma saída determinada para cada estado (C/z=1)
- ✓ Transições de estado
  - ✓saindo de C: uma para cada combinação de entradas
  - ✓entrando em C: arbitrário (mas deve haver alguma, senão o estado nunca é alcançado)

Máquinas de Moore

Tabela de Transição de Estados

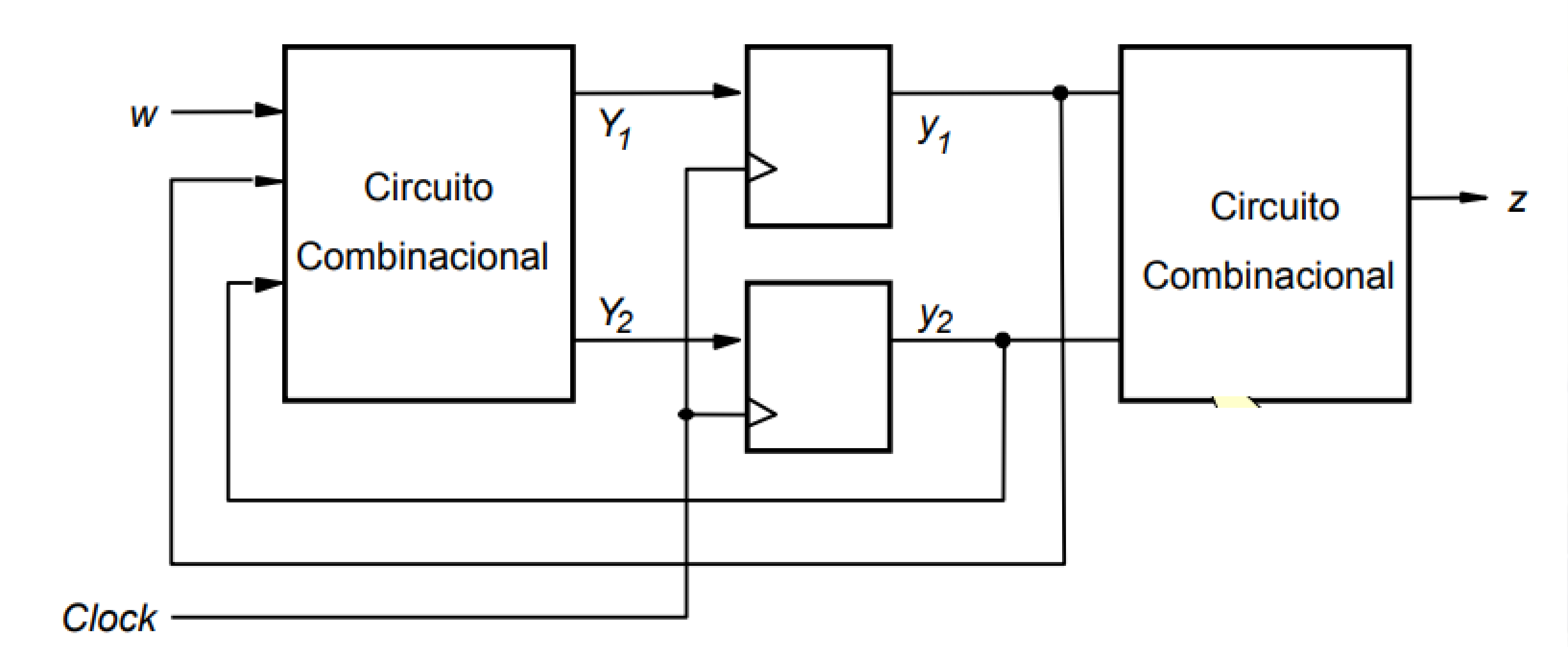


Estado atual	Próx estado		saída
	$w = 0$	$w = 1$	z
A	A	B	0
B	A	C	0
C	A	C	1

Notar a ausência de Reset na tabela
– clear do FF

Máquinas de Moore

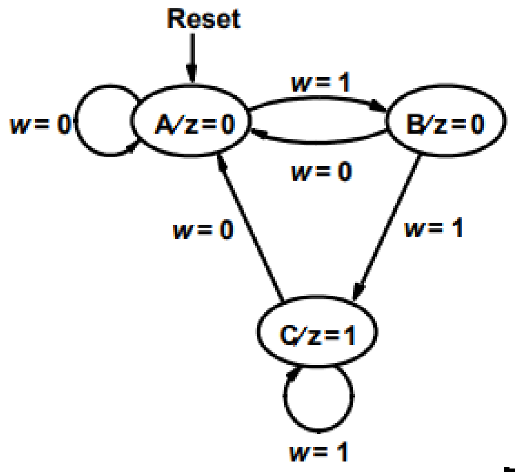
Estrutura da máquina de estados



Notar a ausência de Reset na tabela
– clear do FF

Máquinas de Moore

Atribuição do Estado.

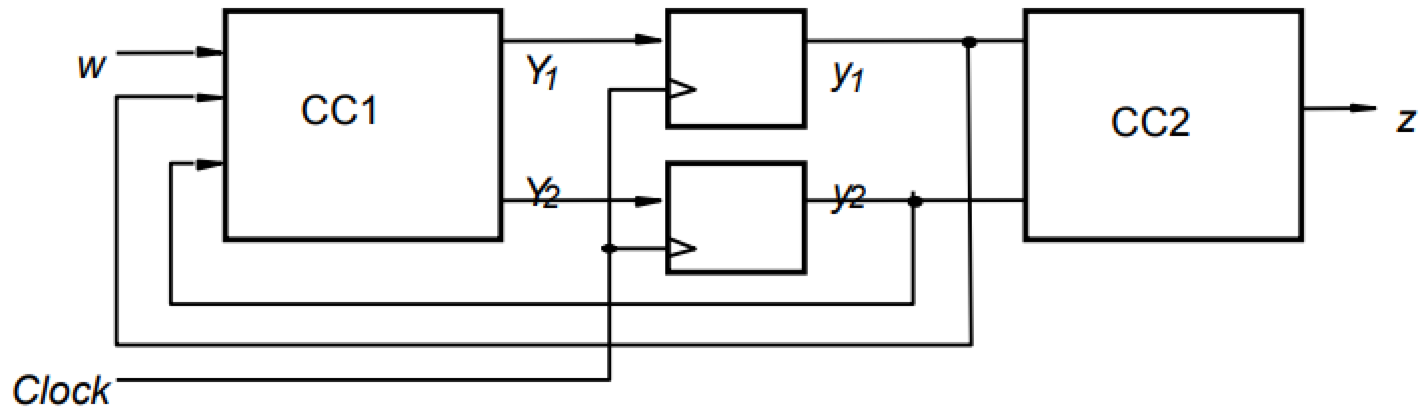


Estado atual	Próx estado $w = 0$	Próx estado $w = 1$	saída z
A	A	B	0
B	A	C	0
C	A	C	1

Entrada w	Estado atual y2y1	Próximo estado Y2Y1	Saída z
0	A=00	A=00	0
0	B=01	A=00	0
0	C=10	A=00	1
0	11	dd	d
1	A=00	B=01	0
1	B=01	C=10	0
1	C=10	C=10	1
1	11	dd	d

Máquinas de Moore

TABELA VERDADE



w	y2	y1	Y2	Y1
0	0	0	0	0
0	0	1	0	0
0	1	0	0	0
0	1	1	d	d
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	d	d

w	y2	y1	z
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	d
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	d

Máquinas de Moore

Síntese de CC1 e CC2.

$w \backslash y_2y_1$	00	01	11	10
0	0	0	d	0
1	1	0	d	0

$w \backslash y_2y_1$	00	01	11	10
0	0	0	d	0
1	0	1	d	1

$y_2 \backslash y_1$	0	1
0	0	0
1	1	d

Sem don't cares

$$Y_1 = w\bar{y}_1\bar{y}_2$$

$$Y_2 = wy_1\bar{y}_2 + w\bar{y}_1y_2$$

$$z = \bar{y}_1y_2$$

Com don't cares

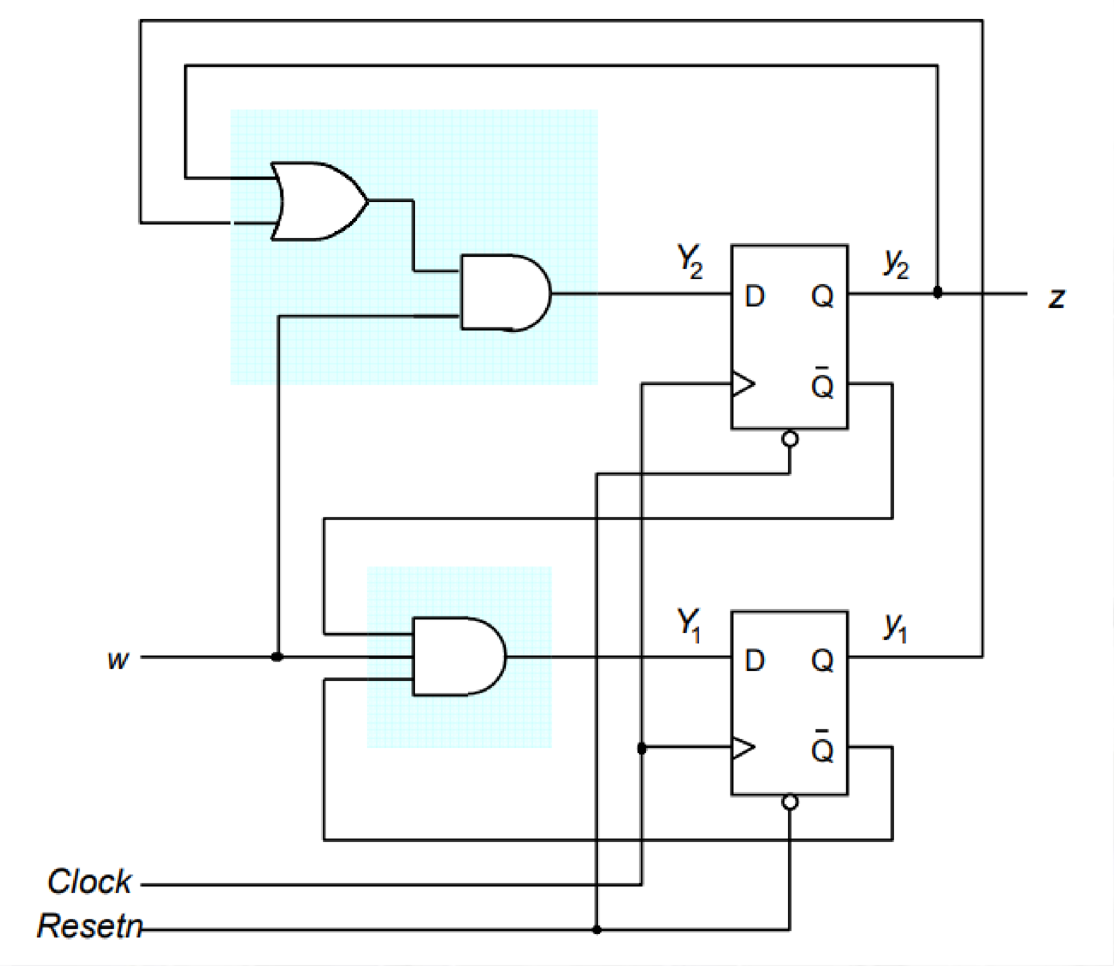
$$Y_1 = w\bar{y}_1\bar{y}_2$$

$$\begin{aligned} Y_2 &= wy_1 + wy_2 \\ &= w(y_1 + y_2) \end{aligned}$$

$$z = y_2$$

Máquinas de Moore

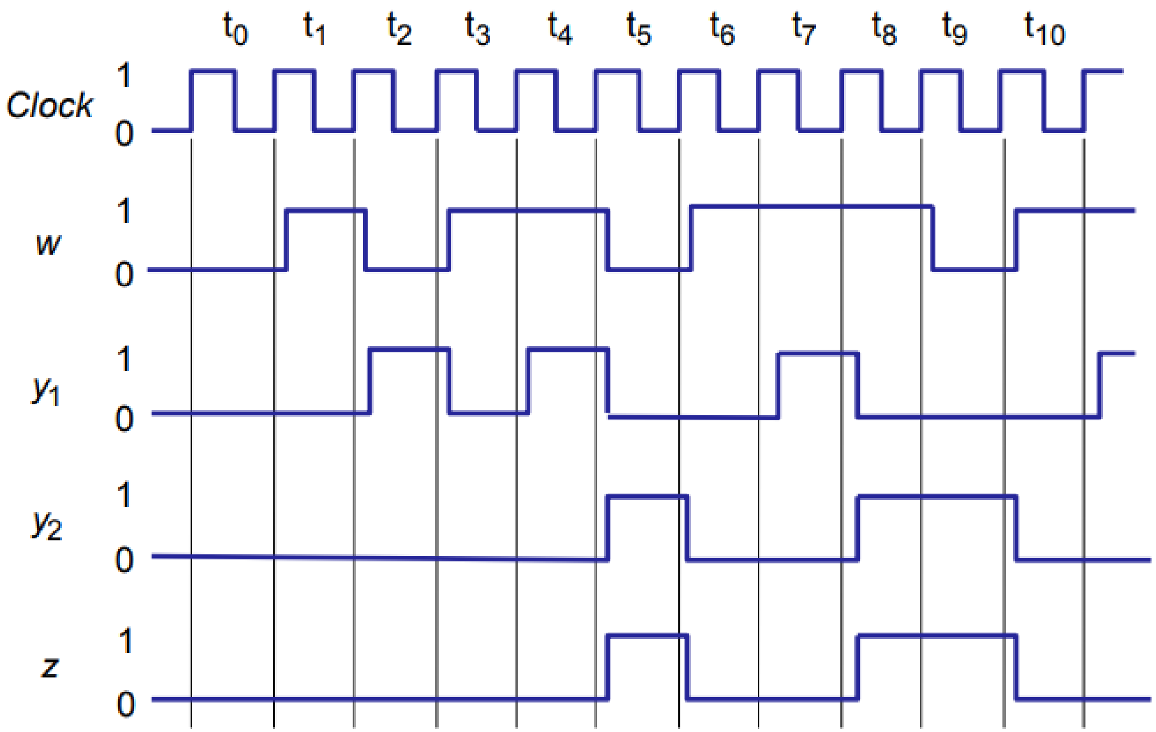
Síntese de CC1 e CC2.



Máquinas de Moore

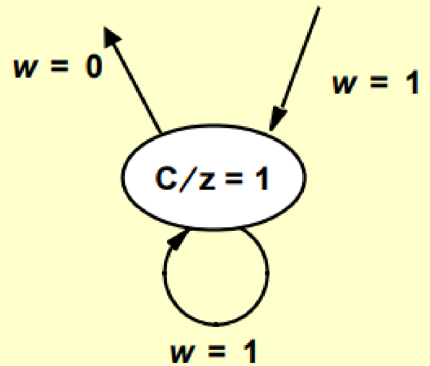
Diagrama de Tempo Máquina de Estados

Ciclo:	t_0	t_1	t_2	t_3	t_4	t_5	t_6	t_7	t_8	t_9	t_{10}
w:	0	1	0	1	1	0	1	1	1	0	1
z:	0	0	0	0	0	1	0	0	1	1	0



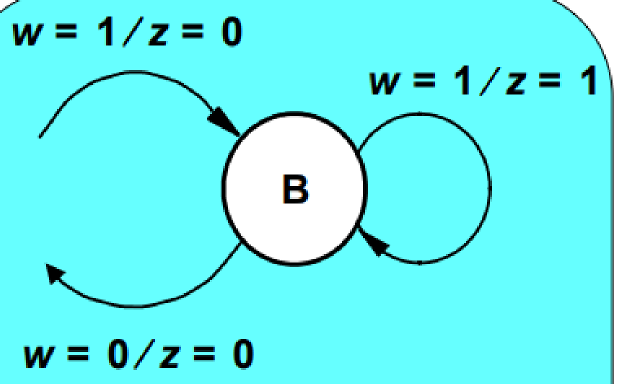
Máquinas de Mealy

Notação Moore e Mealy



Moore

- Saída definida pelo estado atual
- Arcos de transição de estados não mostram saídas

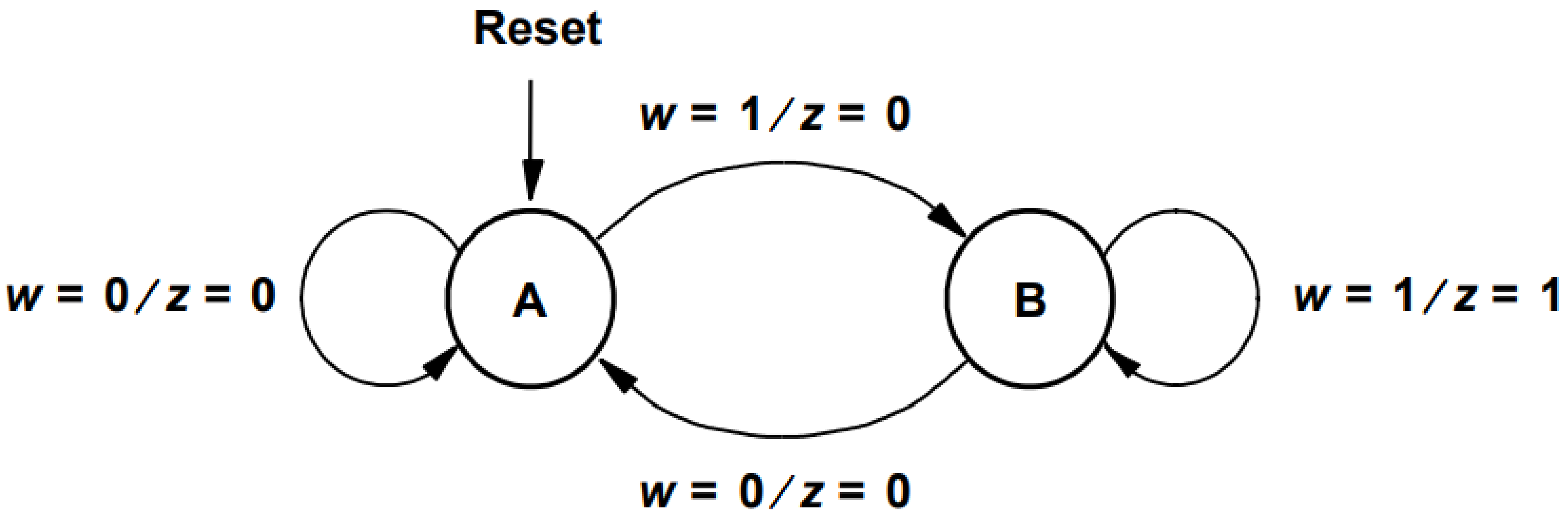


Mealy

- O estado atual pode ter várias saídas, em função de w
- Arcos de transição mostram w e z

Máquinas de Mealy

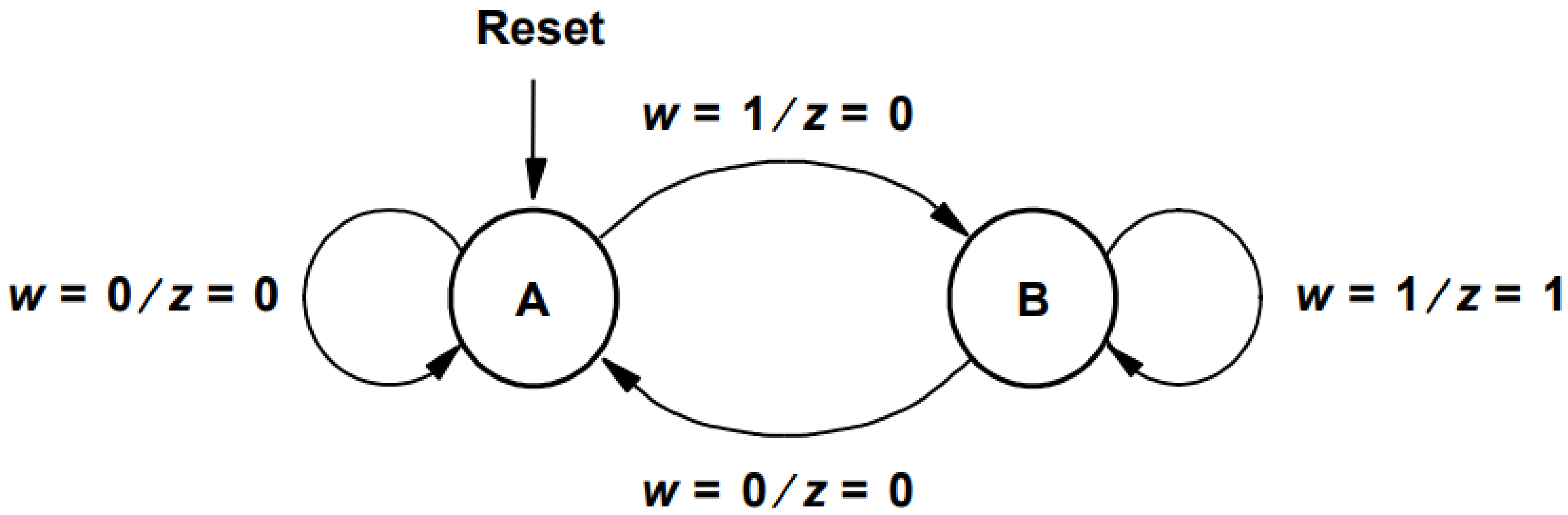
Diagrama de Transição de Estados.



Clock cycle:	t_0	t_1	t_2	t_3	t_4	t_5	t_6	t_7	t_8	t_9	t_{10}
w:	0	1	0	1	1	0	1	1	1	0	1
z:	0	0	0	0	1	0	0	1	1	0	0

Máquinas de Mealy

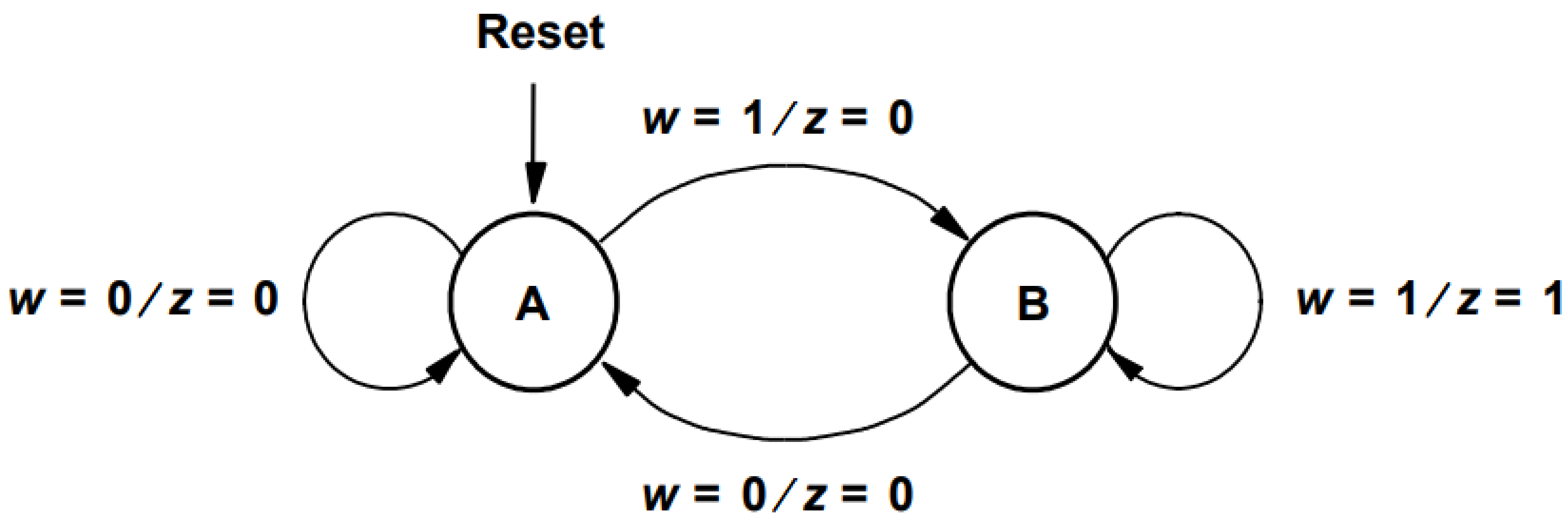
Tabela de Transição de Estados.



Present state	Next state		Output z	
	$w = 0$	$w = 1$	$w = 0$	$w = 1$
A	A	B	0	0
B	A	B	0	1

Máquinas de Mealy

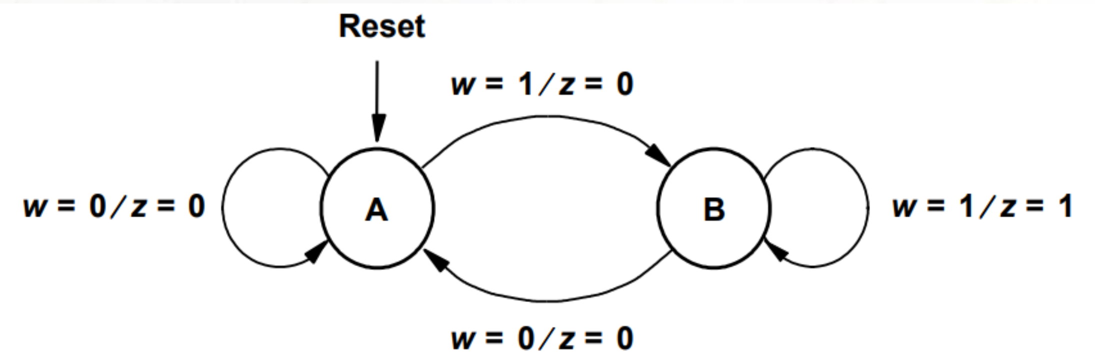
Tabela de Transição de Estados.



Present state	Next state		Output z	
	$w = 0$	$w = 1$	$w = 0$	$w = 1$
A	A	B	0	0
B	A	B	0	1

Máquinas de Mealy

Tabela de Transição de Estados.

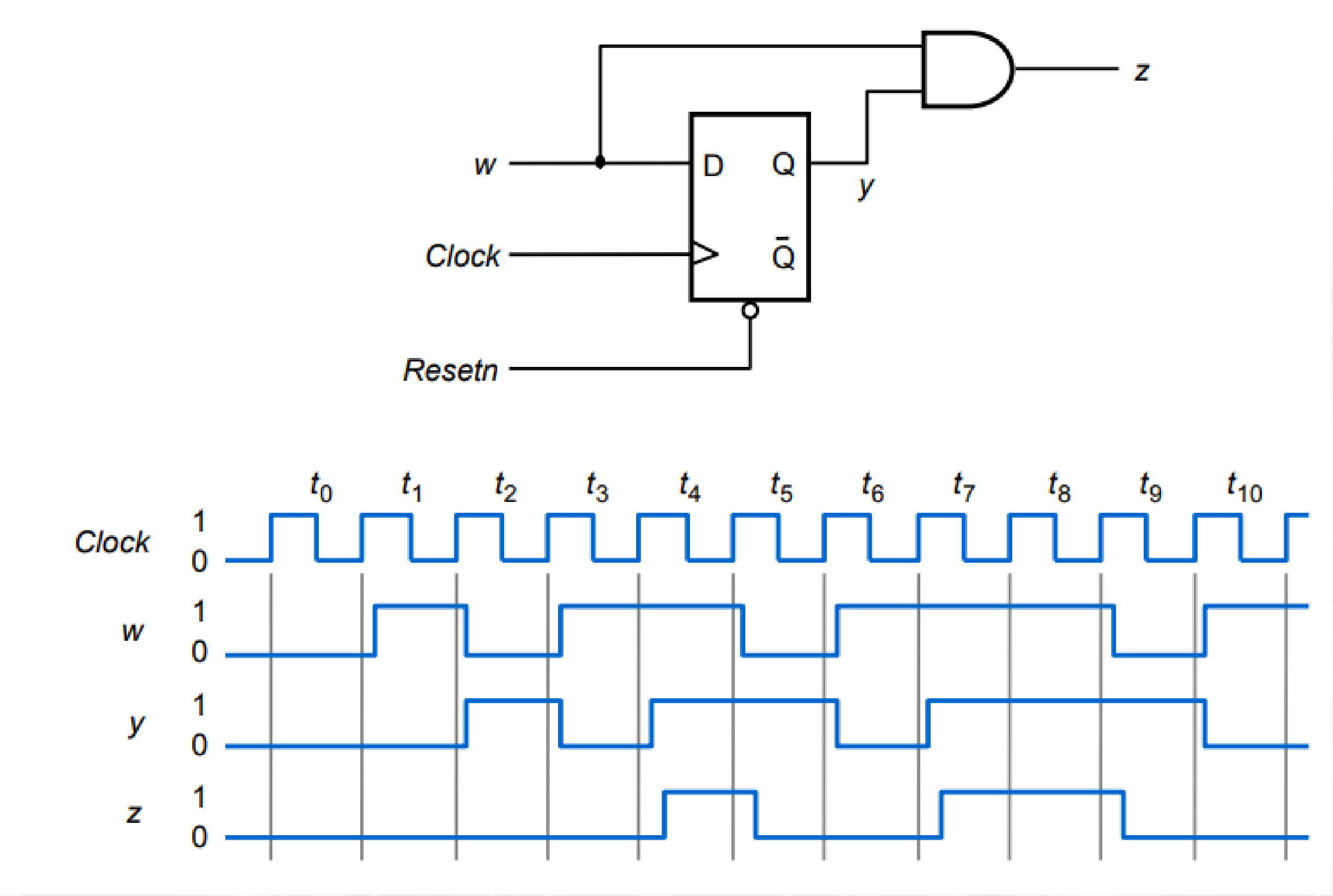


Present state	Next state		Output z	
	$w = 0$	$w = 1$	$w = 0$	$w = 1$
A	A	B	0	0
B	A	B	0	1

	Present state	Next state		Output	
		$w = 0$	$w = 1$	$w = 0$	$w = 1$
	y	Y	Y	z	z
A	0	0	1	0	0
B	1	0	1	0	1

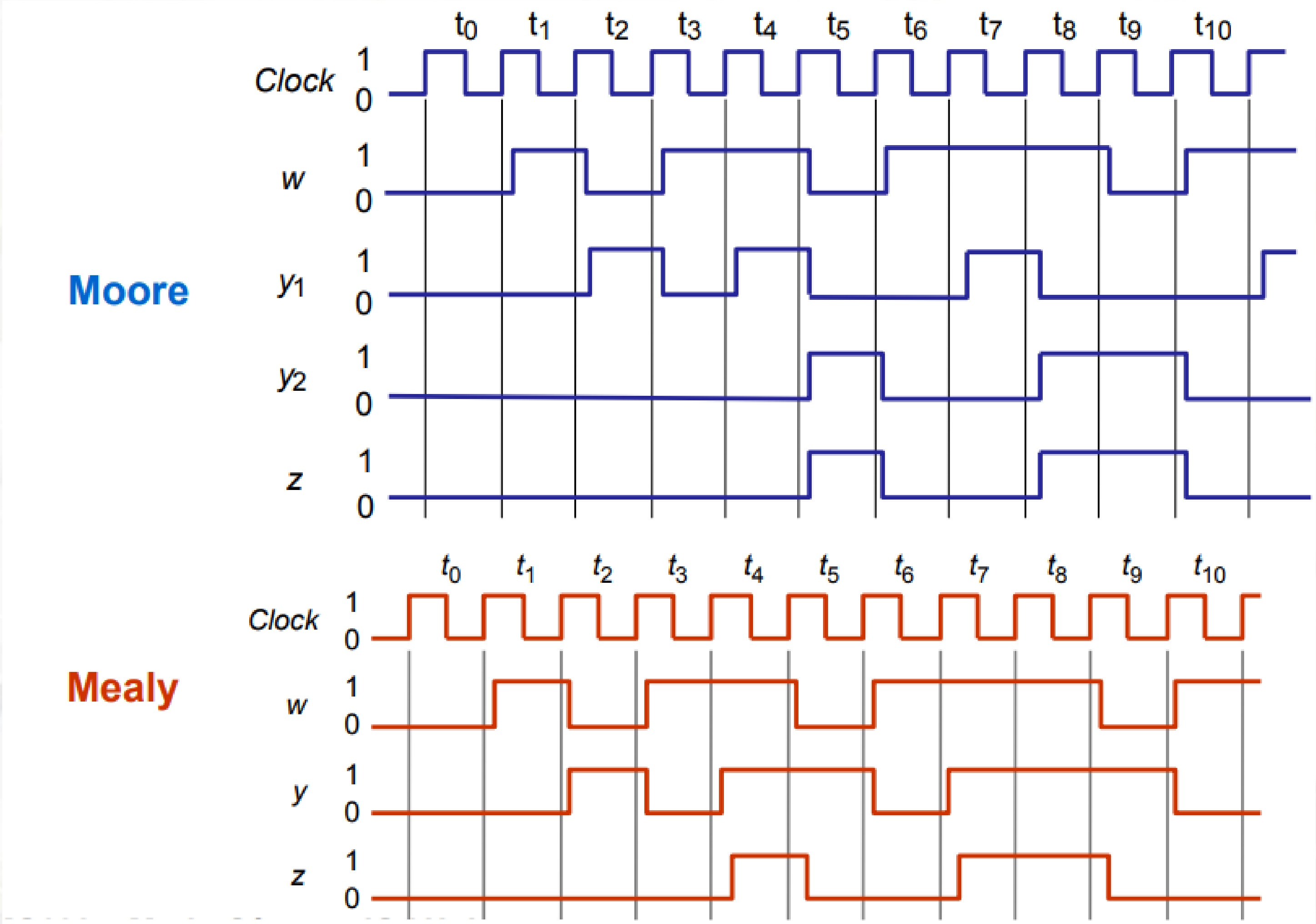
Máquinas de Mealy

Circuito e seu comportamento.



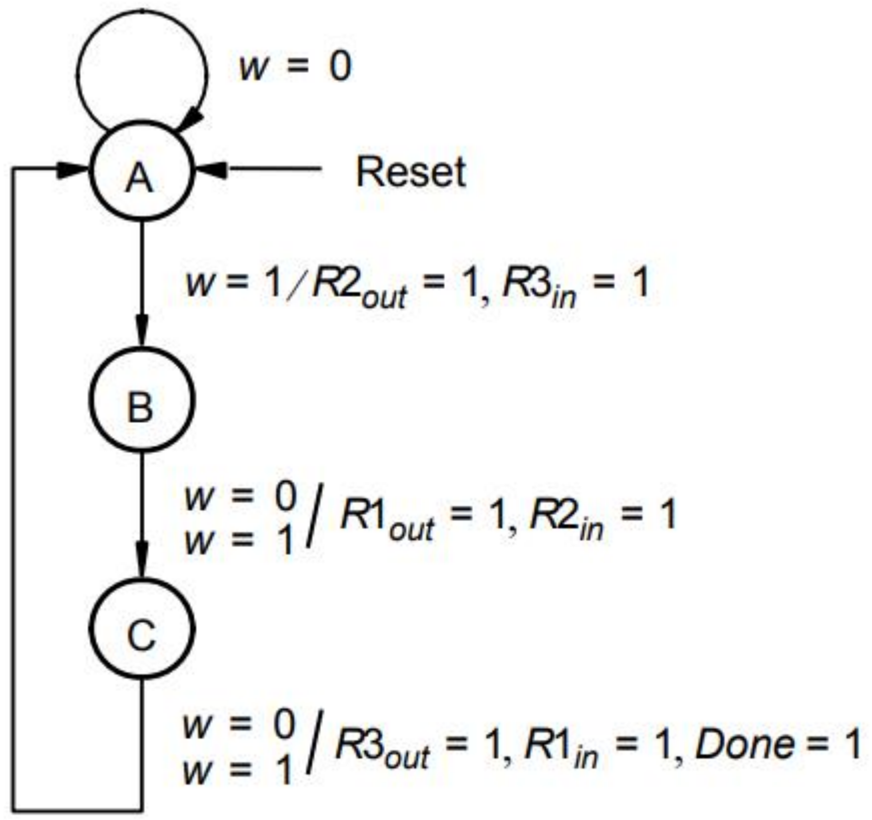
Máquinas de Mealy

Circuito e seu comportamento.



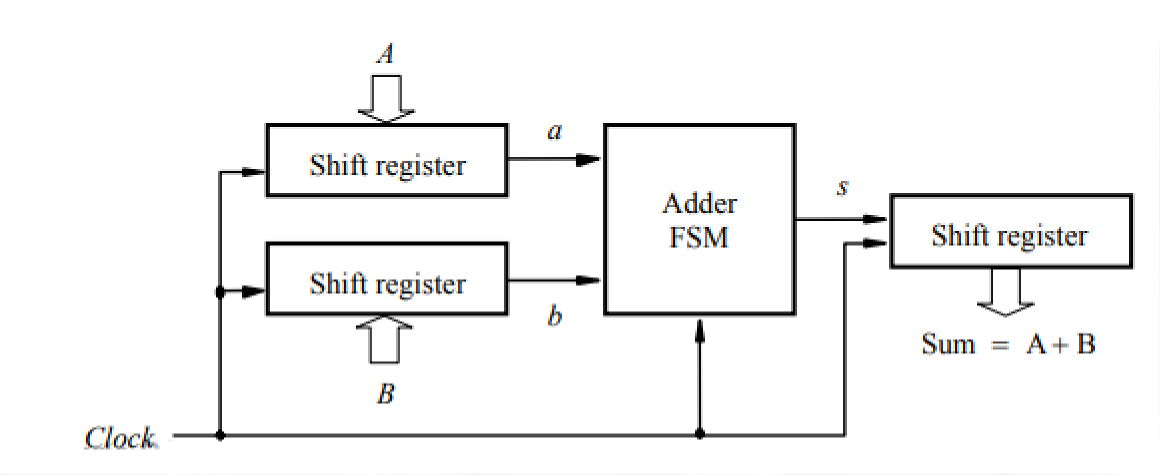
Máquinas de Mealy

Exemplo



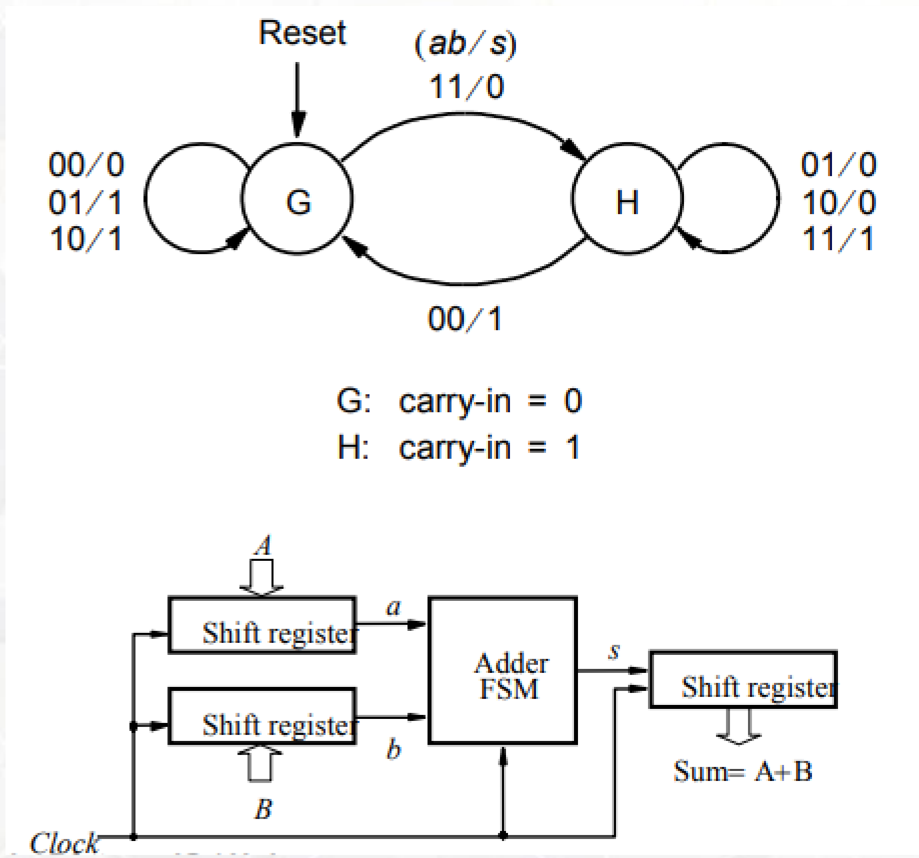
Máquinas de Mealy

Exemplo – Somador Serial.



Máquinas de Mealy

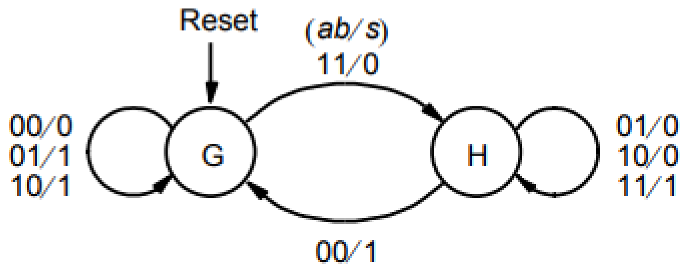
Exemplo – Somador Serial.



Máquinas de Mealy

Exemplo – Tabelas de Transição de Estados.

G: carry-in = 0
H: carry-in = 1



Estados genéricos

Present state	Next state				Output s			
	ab =00	01	10	11	00	01	10	11
G	G	G	G	H	0	1	1	0
H	G	H	H	H	1	0	0	1

Estados atribuídos

Present state	Next state				Output			
	ab =00	01	10	11	00	01	10	11
y	Y				s			
0	0	0	0	1	0	1	1	0
1	0	1	1	1	1	0	0	1

Máquinas de Mealy

Exemplo – Circuito somador de Estados.