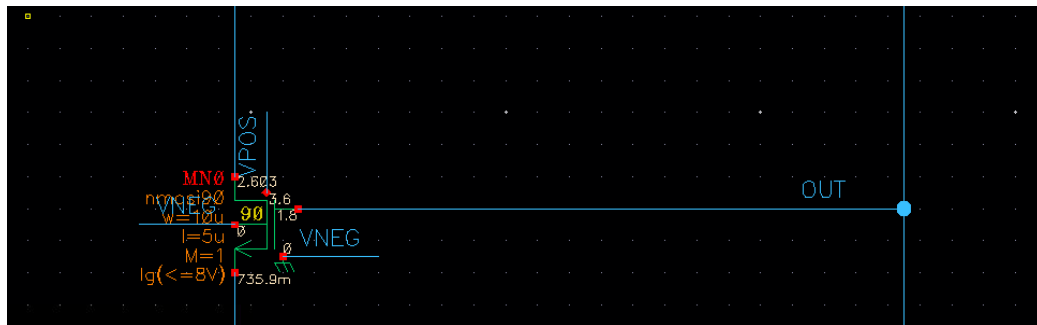


Offset y Ruido

Ejercicio 1

Utilizar la celda que se encuentra en `/active/LAB05_cells/opamp` y responder.

a) Realizar una simulación DC y registrar el valor de la salida



b) Configurar una simulación `dcmatch` y responder:

i.Cuál es el valor del 3-sigma del offset?

The total 3-sigma output variation $V(OUT, VNEG) = 1.8V \pm 5.0187m$

ii.Cuál es el valor RMS y pico a pico del offset?

El valor pico a pico es $\pm 5mV$. Para el valor RMS, como la media del offset es cero, el valor RMS coincide con el sigma, por lo tanto será igual a $5mV / 3$

iii. Qué transistores contribuyen más al offset y por qué? Pegar reporte del Cadence

DC-Mismatch Summary		
mismatch		
	Contribution(V)	Sensitivity()
MN2.sg_mm_z\(\m\)	-3.3705m	-1.1235m
MN0.sg_mm_z\(\m\)	3.3704m	1.1235m
MP8.sg_mm_z\(\m\)	-1.1128m	-370.93u
MP7.sg_mm_z\(\m\)	1.1084m	369.48u
MN1.sg_mm_z\(\m\)	-8.8534u	-2.9511u
MN3.sg_mm_z\(\m\)	6.3317u	2.1106u
MP0.sg_mm_z\(\m\)	2.2514u	750.47n
MN4.sg_mm_z\(\m\)	-122.83n	-40.943n
The total 3-sigma output variation V(OUT,VNEG) = 1.8V +/- 5.0187m		

Los que más contribuyen son los transistores del par diferencial de entrada, que son los que afectan a los otros MOS por la ganancia.

iv. Por qué la contribución del transistor MN1 es tan baja?

La contribución es baja porque el offset de MN1 es de CM, y el amplificador rechaza al mismo.

v. Por qué la suma de todas las contribuciones que se muestran en el reporte no es igual al valor del offset?

La suma debería ser cuadrática para el resultado sea correcto

vi. Qué modificaciones haría para reducir el offset? Realizar las simulaciones con las modificaciones propuestas (al menos 2)

Una de las modificaciones es aumentar la multiplicidad y del par diferencial (aumenta gm). Uso por ejemplo M=10 en MN2 y MN0

The total 3-sigma output variation V(OUT,VNEG) = 1.8V +/- 1.6644m

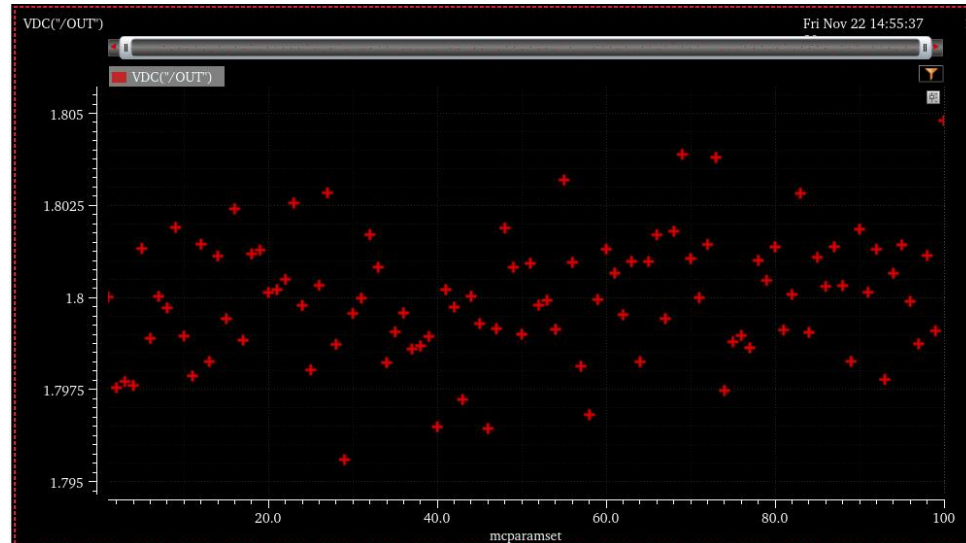
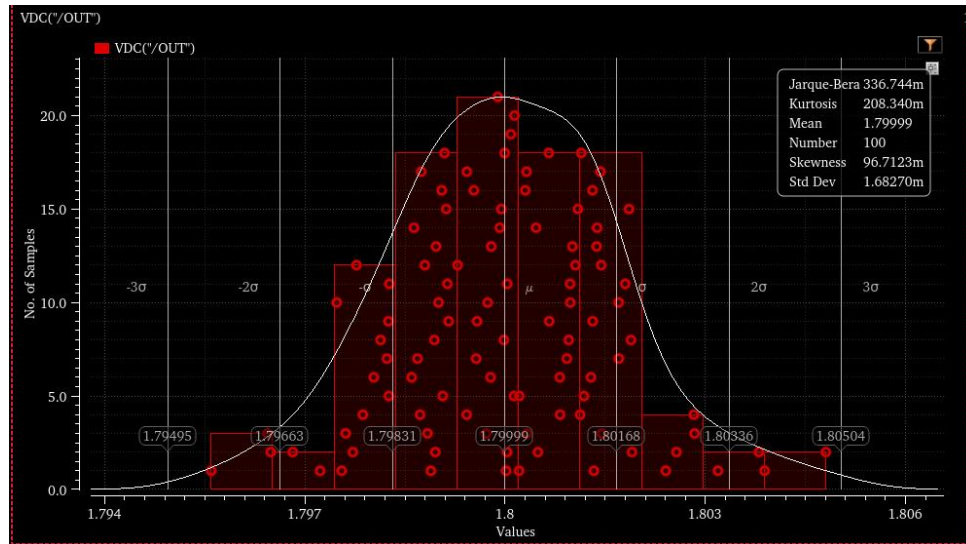
Otra modificación sería disminuir la corriente de ibias que circula por MN4 (ibias de 2uA)

The total 3-sigma output variation V(OUT,VNEG) = 1.8V +/- 4.9853m

c) Realizar una simulación MonteCarlo de 100 corridas considerando sólo mismatch.

i. Graficar la distribución de la tensión de salida y obtener el valor del offset.

Comparar con el resultado del punto b)

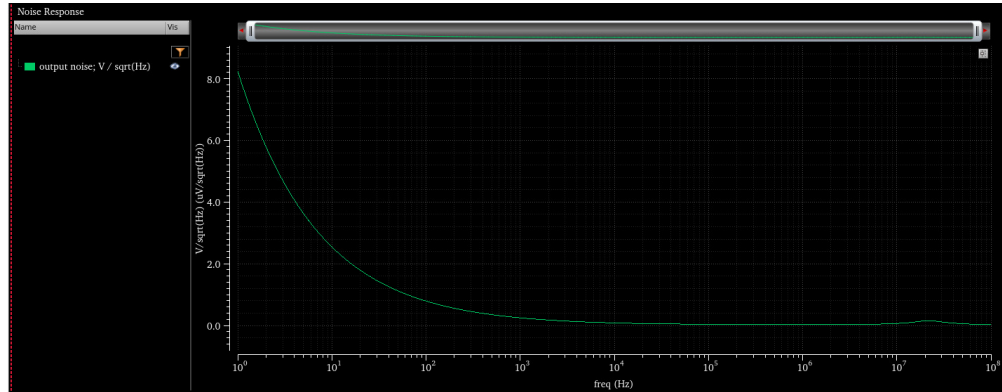


Test	Name	Yield	Min	Target	Max	Mean -3Sigma	Mean	Mean +3Sigma	Std Dev	Cpk	Errors
Filter	Filter	Filter	Filter	Filter	Filter	Filter	Filter	Filter	Filter	Filter	Filter
Yield Estimate: 100 % (100 passed/100 pts) Confidence Level: <not set> Filter: <not set>											
Lab5_opamp_tb_1											
	VDC(OUT)	100% (100/100)	1.796	info	1.805	1.795	1.8	1.805	1.683m		0

El resultado de sigma es similar a lo hallado en b) (en la imagen, dividido por 3)

d) Configurar una simulación noise desde 1Hz hasta 100MHz y responder:

i. Graficar la distribución de la densidad de ruido



ii. Cuál es el valor de la densidad de ruido a 1Hz y a 1MHz? Qué tipo de ruidos son?

M3: 1.0Hz 8.23931uV / sqrt(Hz)

M4: 1.0MHz 32.7048nV / sqrt(Hz)

A 1Hz es ruido flicker y a 1Mhz es ruido térmico

iii. Qué transistores contribuyen más al ruido y por qué? Pegar reporte de Cadence

Device	Param	Noise Contribution	% Of Total
/MNO/m0	fn	1.72681e-07	48.49
/MN2/m0	fn	1.72641e-07	48.47
/MP8/m0	fn	2.09519e-08	0.71
/MP7/m0	fn	2.08688e-08	0.71
/MN2/m0	id	1.63476e-08	0.43
/MNO/m0	id	1.63472e-08	0.43
/MP8/m0	id	1.50888e-08	0.37
/MP7/m0	id	1.503e-08	0.37
/MN2/medge	id	2.03561e-09	0.01
/MNO/medge	id	2.0356e-09	0.01
/MN1/m0	fn	3.75819e-10	0.00
/MN3/m0	fn	3.32275e-10	0.00
/MN1/m0	id	4.66257e-11	0.00
/MP0/m0	fn	4.16755e-11	0.00
/MN3/m0	id	3.28587e-11	0.00

Spot Noise Summary (in V/sqrt(Hz)) at 1K Hz Sorted By Noise Contributors
 Total Summarized Noise = 2.47981e-07
 No input referred noise available
 The above noise summary info is for noise data

vi. Qué modificaciones haría para reducir el ruido? Realizar las simulaciones con las modificaciones propuestas (al menos 2)

Al igual que en el punto donde se proponen modificaciones, aumentando la multiplicidad del par diferencial a $M=10$, me da

```
Spot Noise Summary (in V/sqrt(Hz)) at 1K Hz Sorted By Noise Contributors  
Total Summarized Noise = 5.30133e-08
```

Y variando la I_{bias} da a $2\mu A$, también disminuyo el ruido

```
Spot Noise Summary (in V/sqrt(Hz)) at 1K Hz Sorted By Noise Contributors  
Total Summarized Noise = 1.92979e-07
```

Ejercicio 2

Como se vio en clase, una técnica muy utilizada para eliminar el offset en amplificadores se denomina “*Chopper*”. Consiste en modular la señal de entrada para que esta quede en AC dejando el offset en DC. A la salida del amplificador la señal es demodulada y el offset puede ser removido a través de un filtro.

Utilizar la celda que se ubica en `/active/lab5/Folded_Cascode` y los siguientes valores:

$V_{POS} = 3.6V$

$I_{BIAS} = 10\mu A$

$V_{CM_REF} = 1.8V$

$V_{CM_IN} = 1.8V$

$P_{CAS} = 1V$

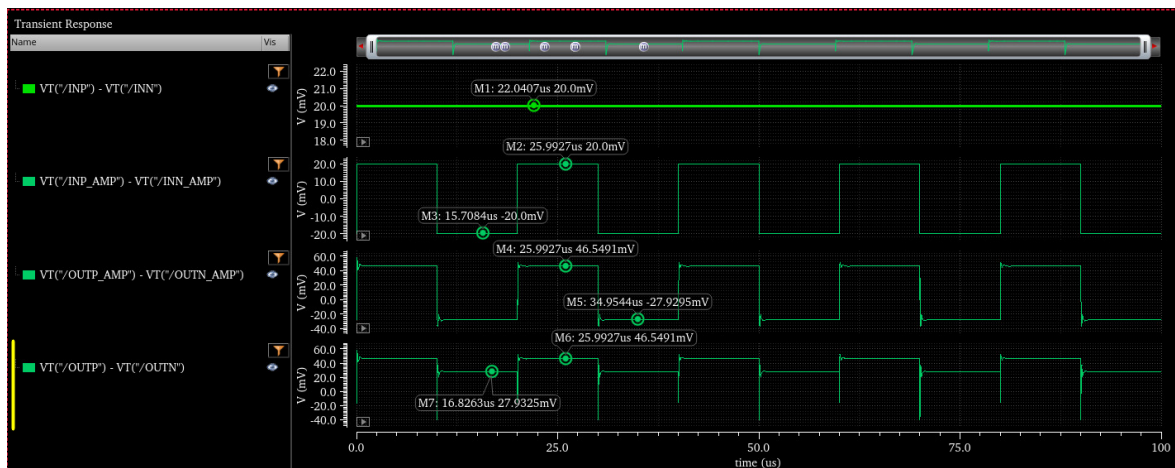
$N_{CAS} = 2V$

Armar un testbench para realizar una simulación *transient* con los siguientes elementos:

- Configurar el opamp para que tenga una ganancia de 2 utilizando resistencias de $1M\Omega$ y $500k\Omega$
- Utilizar los switches ideales de “*analogLib -> switch*” para implementar los switches de modulación y demodulación
- Utilizar la fuente “*vpulse*” para generar un clock de $50kHz$
- Poner una fuente en el opamp para que represente un offset de $5mV$ y una señal diferencial de entrada de $20mV$

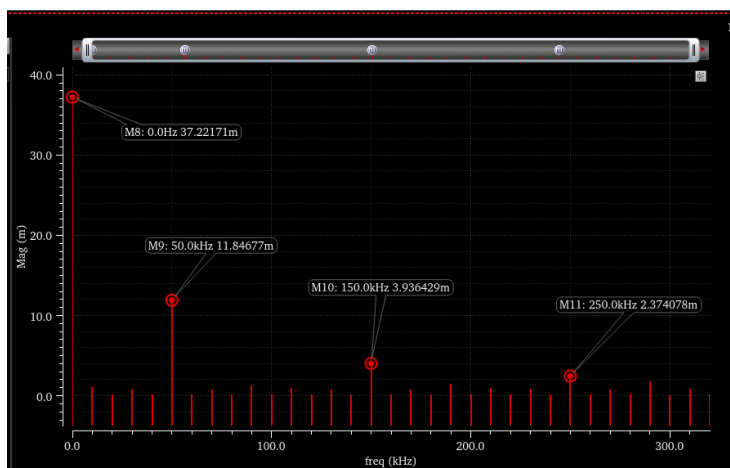
Responder:

- a) Verificar el comportamiento del chopper e indicar el valor de la señal y del offset a la salida del opamp. Referenciar el offset a la entrada.



Se puede obtener de los gráficos, a la salida, los valores de señal y offset haciendo el promedio de la suma (señal) y el promedio de la resta (offset), obteniéndose 20mv y 5mv (aprox.) respectivamente.

- b) Realizar una FFT de la señal de salida. Dónde se ve la señal y dónde el offset?



En DC vemos la señal (en el gráfico se ve con una ganancia de 1.86 del opamp) y en los armónicos de 50kHz vemos el offset (también amplificado)

- c) En amplificadores folded cascode la demodulación suele hacerse entre los transistores que forman el cascode como se indica a continuación. Qué ventajas y desventajas presenta esta implementación?

Desventajas: Demodulando en corriente (internamente), resulta que los transistores que forman el cascode quedan fuera del choppeo, offset y ruido va a seguir habiendo

Ventaja: En la posición que se encuentran los switches (demoduladores), nodos de baja impedancia, hace que el chopper sea más rápido.

