

TP3 – ISCMOS – FI UBA

MAESTRÍA EN CIENCIA DE LA INGENIERÍA

MARIANO MOREL

A CONTINUACIÓN SE MUESTRA LA IMPLMENTACIÓN SIMPLIFICADA DE UNA CELDA HALL QUE TIENE EN CUENTA EL CAMPO B Y EL TENSIÓN DE OFFSET CON CURRENT SPINNING

```
// VerilogA for TP-ISCMOS, integracion, veriloga

#include "constants.vams"
#include "disciplines.vams"

module hall_integrated(B, vout, vdd, clk);
  input B, vdd, clk; // Entradas: Campo magnético, alimentación, reloj
  output vout; // Salida: Voltaje Hall + offset
  electrical B, vdd, clk, vout; // Terminales eléctricos

  // Parametros ajustables
  parameter real I_bias = 1e-3; // Corriente de bias (1 mA)
  parameter real K_Hall = 1; // Sensibilidad Hall
  parameter real V_offset = 1e-1; // Offset de voltaje (1 mV)
  parameter real R_on = 1; // Resistencia ON de los interruptores

  // Variables internas
  real I_spun; // Corriente conmutada (current spinning)

  analog begin
    // 1. Lógica de Current Spinning (conmutación de corriente)
    if (V(clk) > 0.5) begin // CLK alto: corriente directa
      I_spun = I_bias;
    end else begin // CLK bajo: corriente invertida
      I_spun = -I_bias;
    end

    // 2. Modelo del Hall transducer
    if (I_spun > 0) begin
      V(vout) <+ K_Hall * V(B) + V_offset;
    end else begin
      V(vout) <+ K_Hall * V(B) - V_offset;
    end
  end
end
endmodule
```



