

**Comenzado el** jueves, 16 de mayo de 2024, 20:09

**Estado** Finalizado

**Finalizado en** jueves, 16 de mayo de 2024, 20:17

**Tiempo empleado** 7 minutos 55 segundos

**Puntos** 1/3

**Calificación** 3 de 10 (33%)

Pregunta **1**

Correcta

Se puntúa 1 sobre 1

Con respecto al régimen de **inversión fuerte** para una estructura MOS con Gate de Aluminio, SiO<sub>2</sub> como material aislante, y sustrato de silicio tipo P. ¿Cuál de las siguientes afirmaciones es correcta?

- ☐ a. La tensión umbral ( $V_T$ ) está definida para cuando los minoritarios igualan a los mayoritarios en la superficie del semiconductor, es decir para cuando  $n(x=0) = p(x=0)$ .
- ☐ b. La capacitancia de la estructura MOS medida a bajas frecuencias en la condición umbral ( $V_G = V_T$ ) es igual a la capacitancia del óxido ( $C_{ox}$ )
- ☒ c. La capacitancia de la estructura MOS medida a altas frecuencias en inversión fuerte alcanza el valor mínimo. ✔ Esta afirmación es **correcta**. Debido al tiempo de respuesta de los portadores minoritarios, éstos no llegan a la capa de inversión para generar un cambio de carga. Los mayoritarios responden más rápido al cambio de carga, produciendo una variación en el ancho de la zona de vaciamiento en  $W_d = W_{dm}$ , y por lo tanto la capacidad alcanza su valor mínimo.
- ☐ d. La carga en el semiconductor se debe únicamente a la carga de los portadores minoritarios que incrementaron su valor considerablemente.

Respuesta correcta

La respuesta correcta es:

La capacitancia de la estructura MOS medida a altas frecuencias en inversión fuerte alcanza el valor mínimo.

Pregunta 2

Incorrecta

Se puntúa 0 sobre 1

Con respecto al régimen de **vaciamiento** para una estructura MOS con Gate de Aluminio,  $\text{SiO}_2$  como material aislante, y sustrato de silicio tipo P. ¿Cuál de las siguientes afirmaciones es correcta?

- ☐ a. La capacidad en vaciamiento disminuye a medida que aumenta la tensión aplicada ( $V_G$ )
- ☒ b. En vaciamiento se encuentra el mínimo valor de capacitancia de la estructura MOS que se produce justo en el límite con el régimen de inversión ( $V_G = V_T$ ) ✗ Esta afirmación es **incorrecta**. Si bien es cierto que el mínimo de capacitancia se produce en el régimen de vaciamiento, ocurre para  $V_G < V_T$ , ya que antes de llegar a la condición umbral, la carga de los portadores minoritarios (carga de inversión) pasa a ser comparable con la carga de vaciamiento, aumentando el valor de capacidad.
- ☐ c. La capacitancia de vaciamiento es consecuencia de la variación de la densidad de portadores minoritarios.
- ☐ d. La carga del semiconductor en el régimen de vaciamiento es prácticamente nula.

Respuesta incorrecta.

Las respuestas correctas son: La capacitancia de vaciamiento es consecuencia de la variación de la densidad de portadores minoritarios., La capacidad en vaciamiento disminuye a medida que aumenta la tensión aplicada ( $V_G$ )

Pregunta 3

Incorrecta

Se puntúa 0 sobre 1

Con respecto al régimen de **acumulación** para una estructura MOS con Gate de Aluminio,  $\text{SiO}_2$  como material aislante, y sustrato de silicio tipo P. ¿Cuál de las siguientes afirmaciones es correcta?

- ☐ a. El potencial de superficie es **exactamente** 0 para cualquier valor de  $V_G$  en acumulación.
- ☐ b. La carga de acumulación en el SC es negativa.
- ☒ c. En tecnologías "modernas" con espesores de óxido menores a 10 nm, el espesor de la capa de acumulación es despreciable. ✗ Esta afirmación es **incorrecta**. El espesor de la capa de acumulación toma valor del orden entre 1-100 nm dependiendo del dopaje del sustrato, comparable con los espesores de óxido modernos.
- ☐ d. La capacidad de la estructura MOS en un entorno de la condición de Flat-Band es menor a la capacidad del óxido  $C_{ox}$ .

Respuesta incorrecta.

La respuesta correcta es: La capacidad de la estructura MOS en un entorno de la condición de Flat-Band es menor a la capacidad del óxido  $C_{ox}$ .

 Ir a...

[Avisos ►](#)