

MOSFET: Efectos de Canal Corto

Dispositivos Semiconductores

Maestría en Ciencias de la Ingeniería

Universidad de Buenos Aires, Facultad de Ingeniería

Docentes a cargo: **M. G. González y S. H. Carbonetto**

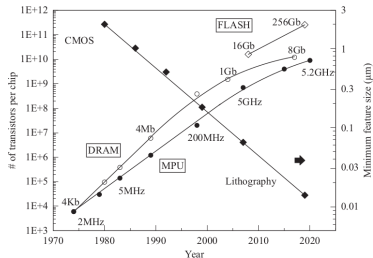


MOSFET: Efectos de canal corto

Scaling

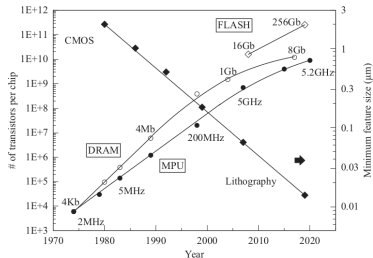
Evolución de tecnología VLSI:

- Disminuir el **Minimum Feature Size** (L_{\min}).
- Aumenta la densidad de dispositivos en un chip.
- Mejora la velocidad de trabajo de los dispositivos.
- Disminuye la disipación de potencia.



MOSFET: Efectos de canal corto

Scaling



Evolución de tecnología VLSI:

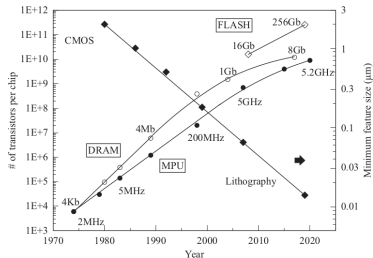
- Disminuir el **Minimum Feature Size** (L_{\min}).
- Aumenta la densidad de dispositivos en un chip.
- Mejora la velocidad de trabajo de los dispositivos.
- Disminuye la disipación de potencia.

Disminuir el L :

- Puede provocar que las SCR de Source y Drain se solapen.
- Requiere aumentar N_a .
- \Rightarrow Aumenta V_T .
- \Rightarrow Requiere disminuir t_{ox} .

MOSFET: Efectos de canal corto

Scaling



Evolución de tecnología VLSI:

- Disminuir el **Minimum Feature Size** (L_{\min}).
- Aumenta la densidad de dispositivos en un chip.
- Mejora la velocidad de trabajo de los dispositivos.
- Disminuye la disipación de potencia.

Disminuir el L :

- Puede provocar que las SCR de Source y Drain se solapen.
- Requiere aumentar N_a .
- \Rightarrow Aumenta V_T .
- \Rightarrow Requiere disminuir t_{ox} .

De manera ideal, el factor de escala mantendría \mathcal{E} constante entre nodos tecnológicos.

Esto no es posible, si $L \downarrow \Rightarrow \mathcal{E} \uparrow$.

Parameter	Scaling factor: Constant- \mathcal{E}	Scaling factor: Actual	Limitation
L	$1/\kappa$	/	/
\mathcal{E}	1	> 1	/
d	$1/\kappa$	$> 1/\kappa$	Tunneling, defects
r_f	$1/\kappa$	$> 1/\kappa$	Resistance
V_T	$1/\kappa$	$\gg 1/\kappa$	Off current
V_D	$1/\kappa$	$\gg 1/\kappa$	System, V_T
N_A	κ	$< \kappa$	Junction breakdown

MOSFET: Efectos de canal corto

¿Qué son los “Efectos de canal corto”?

El objetivo del **scaling** es que el comportamiento del MOSFET no se aparte de los modelos para Canal Largo a medida que disminuyen las dimensiones.

Los “Efectos de canal corto” engloban todas las consecuencias de disminuir las dimensiones del MOSFET al punto en que no se cumplan varias de las hipótesis planteadas para **Canal largo**.

MOSFET: Efectos de canal corto

¿Qué son los “Efectos de canal corto”?

El objetivo del **scaling** es que el comportamiento del MOSFET no se aparte de los modelos para Canal Largo a medida que disminuyen las dimensiones.

Los “Efectos de canal corto” engloban todas las consecuencias de disminuir las dimensiones del MOSFET al punto en que no se cumplan varias de las hipótesis planteadas para **Canal largo**.

- \mathcal{E}_y es comparable con \mathcal{E}_x .

MOSFET: Efectos de canal corto

¿Qué son los “Efectos de canal corto”?

El objetivo del **scaling** es que el comportamiento del MOSFET no se aparte de los modelos para Canal Largo a medida que disminuyen las dimensiones.

Los “Efectos de canal corto” engloban todas las consecuencias de disminuir las dimensiones del MOSFET al punto en que no se cumplan varias de las hipótesis planteadas para **Canal largo**.

- \mathcal{E}_y es comparable con \mathcal{E}_x .
- La función potencial eléctrica tiene una distribución en 2-D.

MOSFET: Efectos de canal corto

¿Qué son los “Efectos de canal corto”?

El objetivo del **scaling** es que el comportamiento del MOSFET no se aparte de los modelos para Canal Largo a medida que disminuyen las dimensiones.

Los “Efectos de canal corto” engloban todas las consecuencias de disminuir las dimensiones del MOSFET al punto en que no se cumplan varias de las hipótesis planteadas para **Canal largo**.

- \mathcal{E}_y es comparable con \mathcal{E}_x .
- La función potencial eléctrica tiene una distribución en 2-D.
- Ya no es válida la aproximación de canal gradual.

MOSFET: Efectos de canal corto

¿Qué son los “Efectos de canal corto”?

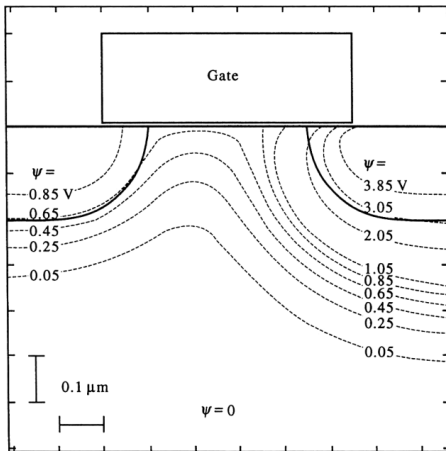
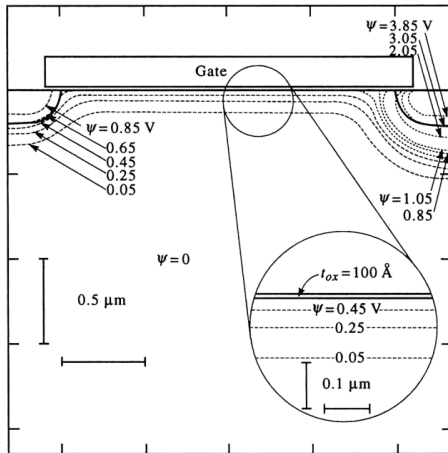
El objetivo del **scaling** es que el comportamiento del MOSFET no se aparte de los modelos para Canal Largo a medida que disminuyen las dimensiones.

Los “Efectos de canal corto” engloban todas las consecuencias de disminuir las dimensiones del MOSFET al punto en que no se cumplan varias de las hipótesis planteadas para **Canal largo**.

- \mathcal{E}_y es comparable con \mathcal{E}_x .
- La función potencial eléctrica tiene una distribución en 2-D.
- Ya no es válida la aproximación de canal gradual.
- Por el aumento de \mathcal{E}_y , no puede considerarse μ constante.

MOSFET: Efectos de canal corto

¿Qué son los “Efectos de canal corto”?



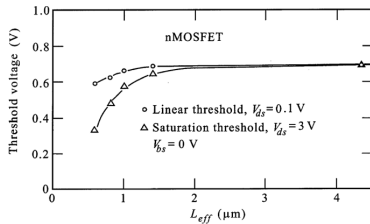
MOSFET: Efectos de canal corto

¿Qué son los “Efectos de canal corto”?

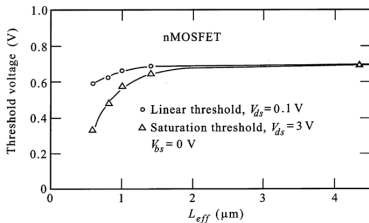
Resumidamente, las consecuencias de los efectos de canal corto incluyen:

- Dependencia de V_T con L .
- I_D ya no satura como consecuencia de disminución de carga en el canal de inversión en el extremo de Drain.
- I_D no es inversamente proporcional a L .
- Existe degradación de los dispositivos con el tiempo.

Disminución de V_T



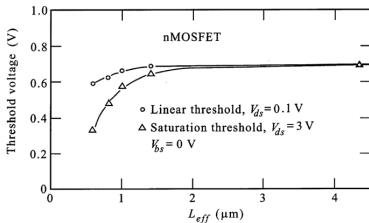
Disminución de V_T



MOSFET Canal Largo: Toda la carga de inversión y deserción se compensa con la carga en el Gate.

$$V_T^{LC} = V_{FB} - 2\psi_B + \frac{W L q N_a W_{dm}}{C_{ox}}$$

Disminución de V_T

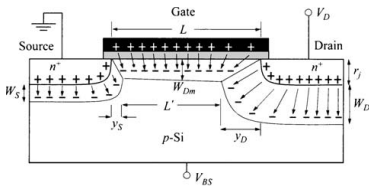


MOSFET Canal Largo: Toda la carga de inversión y deserción se compensa con la carga en el Gate.

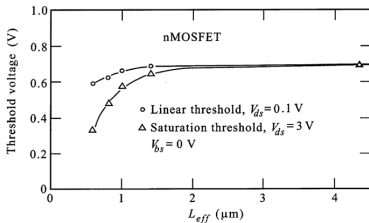
$$V_T^{\text{LC}} = V_{FB} - 2\psi_B + \frac{W L q N_a W_{dm}}{C_{ox}}$$

MOSFET Canal Corto: Parte de la carga de deserción es compensada con la carga en las SCR de source y drain.

⇒ Necesito menos carga en Gate para alcanzar la condición umbral ⇒ $V_T \downarrow$.



Disminución de V_T

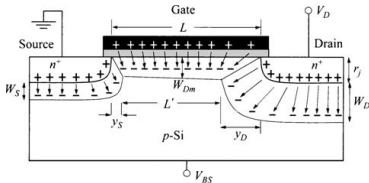


MOSFET Canal Largo: Toda la carga de inversión y deserción se compensa con la carga en el Gate.

$$V_T^{LC} = V_{FB} - 2\psi_B + \frac{W L q N_a W_{dm}}{C_{ox}}$$

MOSFET Canal Corto: Parte de la carga de deserción es compensada con la carga en las SCR de source y drain.

\Rightarrow Necesito menos carga en Gate para alcanzar la condición umbral $\Rightarrow V_T \downarrow$.



La porción de carga que se compensa en el Gate puede aproximarse ($V_{DS} \approx 0$):

$$Q_d^{SC} = W q N_a W_{dm} \left(\frac{L + L'}{2} \right) \Rightarrow \Delta V_T = \frac{Q_d^{SC} - Q_d^{LC}}{C_{ox}} = \frac{W q N_a W_{dm}}{C_{ox}} \left(\frac{L + L'}{2} - L \right)$$

$$\Delta V_T = -\frac{q N_a W_{dm}}{C'_{ox} L} \left(\frac{L - L'}{2} \right) \quad (1)$$

$$\Delta V_T = -\frac{q N_a W_{dm}}{C'_{ox} L} \left(\frac{L - L'}{2} \right) \quad (1)$$

Reescribiendo L' en función de los parámetros constructivos:

$$\frac{L - L'}{2} = \sqrt{t_j^2 + 2W_{dm}t_j} - t_j$$

donde t_j es la profundidad de las difusiones de Drain y Source.

$$\Delta V_T = -\frac{q N_a W_{dm}}{C'_{ox} L} \left(\frac{L - L'}{2} \right) \quad (1)$$

Reescribiendo L' en función de los parámetros constructivos:

$$\frac{L - L'}{2} = \sqrt{t_j^2 + 2W_{dm}t_j} - t_j$$

donde t_j es la profundidad de las difusiones de Drain y Source.

Y considerando $V_{DS} > 0$; $V_{BS} < 0$:

$$\Delta V_T = -\frac{q N_a W_{dm} t_j}{2 C'_{ox} L} \left[\left(\sqrt{1 + \frac{2y_S}{t_j}} - 1 \right) + \left(\sqrt{1 + \frac{2y_D}{t_j}} - 1 \right) \right]$$

$$y_S \approx \sqrt{\frac{2\epsilon_s}{q N_a} (\psi_{bi} - \psi_s - V_{BS})}$$

$$y_D \approx \sqrt{\frac{2\epsilon_s}{q N_a} (\psi_{bi} + V_{DS} - \psi_s - V_{BS})}$$

$$\Delta V_T = -\frac{q N_a W_{dm}}{C'_{ox} L} \left(\frac{L - L'}{2} \right) \quad (1)$$

Reescribiendo L' en función de los parámetros constructivos:

$$\frac{L - L'}{2} = \sqrt{t_j^2 + 2W_{dm}t_j} - t_j$$

donde t_j es la profundidad de las difusiones de Drain y Source.

Y considerando $V_{DS} > 0$; $V_{BS} < 0$:

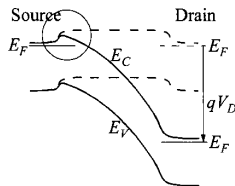
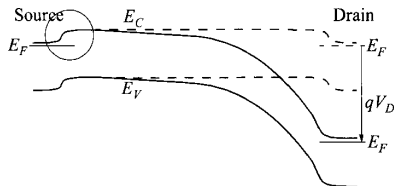
$$\Delta V_T = -\frac{q N_a W_{dm} t_j}{2 C'_{ox} L} \left[\left(\sqrt{1 + \frac{2y_S}{t_j}} - 1 \right) + \left(\sqrt{1 + \frac{2y_D}{t_j}} - 1 \right) \right]$$

$$y_S \approx \sqrt{\frac{2\epsilon_s}{qN_a} (\psi_{bi} - \psi_s - V_{BS})}$$

$$y_D \approx \sqrt{\frac{2\epsilon_s}{qN_a} (\psi_{bi} + V_{DS} - \psi_s - V_{BS})}$$

Si W también es comparable con W_{dm} , V_T también se vuelve dependiente de W .

Drain Induced Barrier Lowering (DIBL)

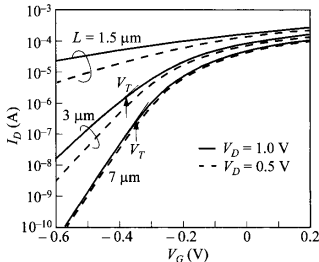
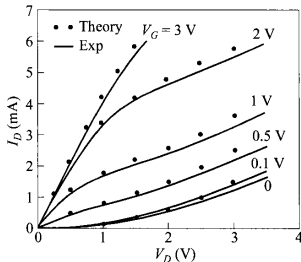


MOSFET Canal Largo (izq.): La barrera de potencial en el source no cambia su “altura” con V_{DS} (aunque puede existir efecto de modulación de L).

MOSFET Canal Corto (der.): La barrera de potencial en el source SÍ cambia su “altura” con V_{DS} .

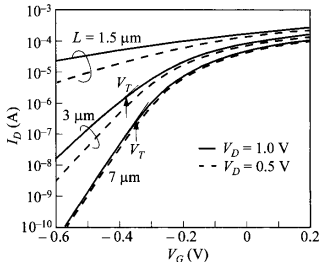
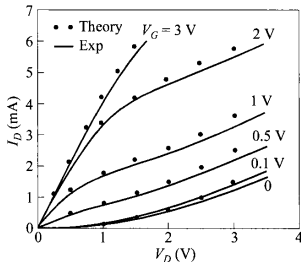
⇒ Hay mayor inyección de portadores aumentando la corriente. Esta “fuga” de corriente entre Source y Drain se denomina **Punch-through** y ocurre tanto en Subumbral como en Saturación/Triodo.

Drain Induced Barrier Lowering (DIBL)



En las curvas se observa el efecto de DIBL, donde en consecuencia del punch-through, la corriente es mayor y dependiente de V_{DS} .

Drain Induced Barrier Lowering (DIBL)



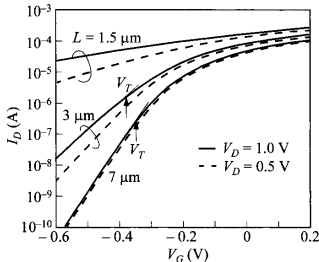
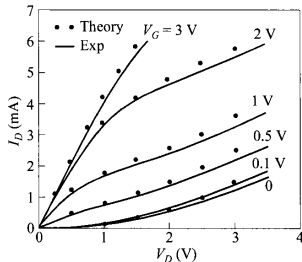
En las curvas se observa el efecto de DIBL, donde en consecuencia del punch-through, la corriente es mayor y dependiente de V_{DS} .

La tensión $V_{DS} = V_{pt}$ a la que ocurre el punch-through y la densidad de corriente por efecto de DIBL pueden estimarse:

$$V_{pt} \approx V_{FB} + \frac{qN_a(L - y_s)^2}{2\epsilon_s} \quad J_{D,pt} \approx \frac{9\epsilon_s\mu_n V_{DS}^2}{8L^3}$$

(Esta corriente circula "en paralelo" a la corriente de inversión.)

Drain Induced Barrier Lowering (DIBL)



En las curvas se observa el efecto de DIBL, donde en consecuencia del punch-through, la corriente es mayor y dependiente de V_{DS} .

La tensión $V_{DS} = V_{pt}$ a la que ocurre el punch-through y la densidad de corriente por efecto de DIBL pueden estimarse:

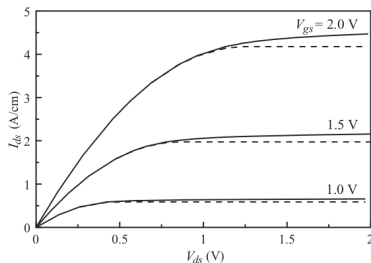
$$V_{pt} \approx V_{FB} + \frac{qN_a(L - y_s)^2}{2\epsilon_s} \quad J_{D,pt} \approx \frac{9\epsilon_s\mu_n V_{DS}^2}{8L^3}$$

(Esta corriente circula "en paralelo" a la corriente de inversión.)

El efecto DIBL puede incluirse en una variación de V_T :

$$V_T = V_T^{LC} - \frac{6t_{ox}}{W_{dm}} [2(\psi_{bi, sb} - V_{BS}) + V_{DS}] \exp\left(-\frac{\pi L}{4W_{dm}}\right)$$

Efecto de modulación del largo del canal (CLM)

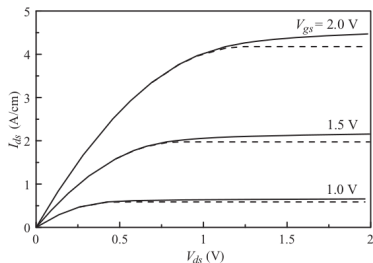


Canal Corto: la GCA no es válida.

Canal Largo: En régimen de saturación, \mathcal{E} en el extremo de Drain aumenta considerablemente para mantener la corriente I_D "sin" Q_{inv} .

En ese caso tampoco es válida la GCA, y la consecuencia es que $I_D > I_{D(sat)}$ (ec. 7.12).

Efecto de modulación del largo del canal (CLM)

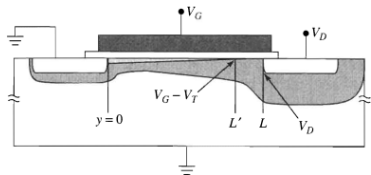


Canal Corto: la GCA no es válida.

Canal Largo: En régimen de saturación, \mathcal{E} en el extremo de Drain aumenta considerablemente para mantener la corriente I_D "sin" Q_{inv} .

En ese caso tampoco es válida la GCA, y la consecuencia es que $I_D > I_{D(sat)}$ (ec. 7.12).

Un modelo sencillo para explicar esta dependencia, indica que el y en donde $Q_{inv} \approx 0$ se aleja del Drain, acortando el largo efectivo del canal ($L' < L$) y en consecuencia, aumentando I_D .



Efecto de modulación del largo del canal (CLM)

$$\Delta L = L - L' = \sqrt{\frac{2\epsilon_s}{qN_a}(V_{DS} - V_{DS(sat)})} \approx \alpha V_{DS}$$

$$\Rightarrow I_D = \mu_n C'_{ox} \frac{W}{L - \Delta L} \frac{1}{2m} (V_{GS} - V_T)^2 \approx \mu_n C'_{ox} \frac{W}{L} \frac{1}{2m} (V_{GS} - V_T)^2 \left(1 + \frac{\Delta L}{L}\right)$$

$$I_D \approx \mu_n C'_{ox} \frac{W}{L} \frac{1}{2m} (V_{GS} - V_T)^2 (1 + \lambda V_{DS}) \quad (2)$$

donde $\lambda = 1/V_{A(\text{CLM})}$ es análogo al parámetro de Efecto Early en TBJ.

Resistencia de salida: DIBL y CLM

Tanto el DIBL como el CLM afectan a I_D en saturación, haciendo que aumente respecto de $I_{D(sat)}$.

La conductancia de salida da cuenta del aumento de I_D a mayores V_{DS} .

$$g_o = \frac{dI_D}{dV_{DS}} \approx \frac{I_D}{V_A}$$

V_A debe incluir el aumento de la corriente tanto por CLM como por DIBL. Como ambos fenómenos ocurren “en paralelo”, una forma de unificarlos es considerar:

$$\frac{1}{V_A} = \frac{1}{V_{A(\text{CLM})}} + \frac{1}{V_{A(\text{DIBL})}}$$

Mientras que $V_{(\text{CLM})}$ es aproximadamente constante, $V_{(\text{DIBL})}$ depende de V_{DS} por la dependencia cuadrática de $I_{D,pt}$ con V_{DS} .

Saturación de la velocidad de los portadores (SVP)

La movilidad de los portadores en el canal de inversión

Recordamos la relación de **movilidad** (ec. 1.24):

$$v_d = \mu \mathcal{E} \quad \text{donde} \quad \frac{1}{\mu} = \frac{1}{\mu_L} + \frac{1}{\mu_S} + \frac{1}{\mu_R} + \frac{1}{\mu_I}$$

La movilidad en el canal de inversión es menor que en la profundidad del SC.

Por estar el canal “en contacto” con la interfaz con el SiO_2 , el portador interactúa con imperfecciones propias de la interfaz.

Los subíndices de μ indican los motivos por los cuales el portador se ve afectado en su transporte:

- **Lattice** (L): Interacción con las “vibraciones” de la red cristalina del SC.
- **Scattering** (S): Interacción coulombiana con las impurezas descompensadas.
- **Roughness** (R): Es otro tipo de *scattering*, con la irregularidad de la interfaz.
- **Interface charge** (I): Interacción coulombiana con la carga en los estados de interfaz.

Saturación de la velocidad de los portadores (SVP)

La movilidad de los portadores en el canal de inversión

Debido a que la capa de inversión tiene un espesor, hay una intensa variación de \mathcal{E}_x que afecta a la movilidad según la profundidad de la capa de inversión.

Movilidad efectiva (μ_{eff}): Para encontrar una expresión de I_D en el MOSFET de canal largo, se supuso una movilidad constante. En rigor, debe usarse un valor efectivo de movilidad:

$$\mu_{eff} = \frac{\int_0^{W_{inv}} \mu_n n(x) dx}{\int_0^{W_{inv}} n(x) dx} \quad (3)$$

El valor de μ_{eff} depende de \mathcal{E}_x que no es constante en el canal de inversión. Se puede encontrar una relación entre μ_{eff} y \mathcal{E}_x definiendo el campo efectivo \mathcal{E}_{eff} .

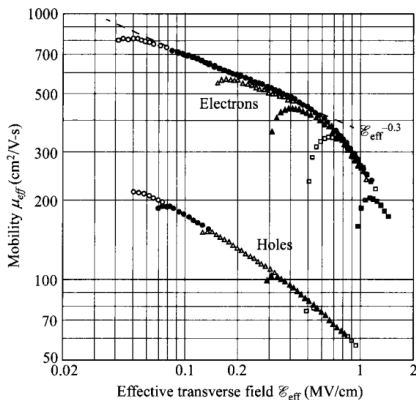
$$\mathcal{E}_{eff} = \frac{\int_0^{W_{inv}} \mathcal{E}_x(x) n(x) dx}{\int_0^{W_{inv}} n(x) dx} \approx -\frac{1}{\epsilon_s} \left(Q_d + \frac{Q_{inv}}{2} \right)$$

A partir de las definiciones de Q_d y Q_{inv} (clase 6 y 7), se puede hallar una expresión de \mathcal{E}_{eff} en función de los parámetros constructivos y la tensión aplicada:

$$\mathcal{E}_{eff} = \frac{V_{GS} - V_T}{6t_{ox}} + \frac{V_T + V_Z}{3t_{ox}} \quad \text{con } V_Z = -V_{FB} + 2\psi_B \approx 0,2 \text{ V} \dots 0,5 \text{ V}$$

Saturación de la velocidad de los portadores (SVP)

La movilidad de los portadores en el canal de inversión



N_A (cm^{-3})

- 3.9×10^{15}
- 2.0×10^{16}
- △ 7.2×10^{16}
- ▲ 3.0×10^{17}
- 7.7×10^{17}
- 2.4×10^{18}

La movilidad se ve **degradada** con el aumento de \mathcal{E}_{eff} .

La degradación de la movilidad es más agravada en transistores de **canal corto**

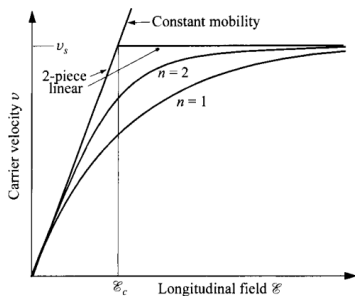
V_{DD} no se escala lo suficiente

$$\Rightarrow \mathcal{E}_{eff} \uparrow \Rightarrow \mu_{eff} \downarrow$$

N_D (cm^{-3})

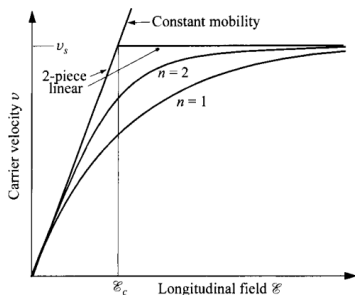
- 7.8×10^{15}
- 1.6×10^{16}
- △ 5.1×10^{16}
- ▲ 2.7×10^{17}
- 6.6×10^{17}

Saturación de la velocidad de los portadores (SVP)

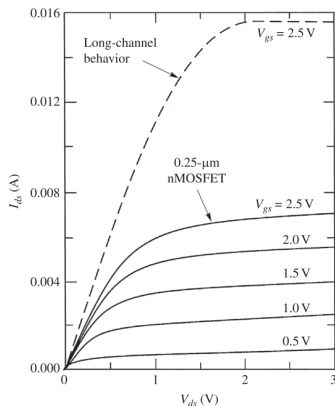


- Al acortar el canal, aumenta el campo longitudinal \mathcal{E}_y .
- Para \mathcal{E}_y altos, la velocidad deja de aumentar linealmente y se acerca a un valor de saturación.

Saturación de la velocidad de los portadores (SVP)

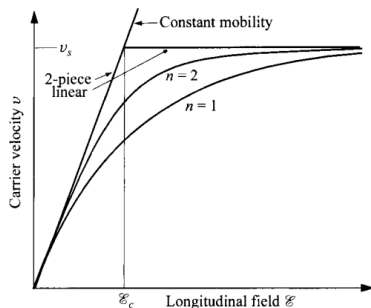


- Al acortar el canal, aumenta el campo longitudinal \mathcal{E}_y .
- Para \mathcal{E}_y altos, la velocidad deja de aumentar linealmente y se acerca a un valor de saturación.



- La saturación de I_D ocurre a menor V_{DS} y a menor I_D .
- La saturación ocurre cuando hay inversión fuerte en todo el canal.

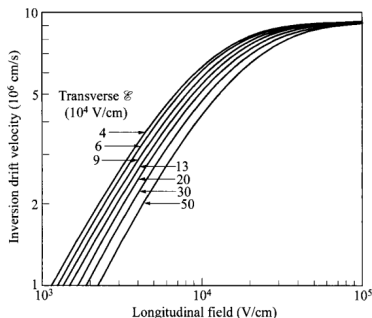
Saturación de la velocidad de los portadores (SVP)



$$v(\mathcal{E}_y) = \frac{\mu_{eff} \mathcal{E}_y}{\left[1 + \left(\frac{\mathcal{E}_y}{\mathcal{E}_c} \right)^n \right]^{1/n}} \quad (4)$$

- μ_{eff} es la movilidad efectiva que puede considerarse constante para campos bajos.
- $v_{sat} \approx 1 \times 10^7$ cm/s es la velocidad de saturación.
- $\mathcal{E}_c = \frac{v_{sat}}{\mu_{eff}}$ es el campo crítico.
- n define cómo se alcanza la saturación. $n_{e-} = 2$; $n_{h+} = 1$.

Saturación de la velocidad de los portadores (SVP)



- $\mathcal{E}_c = \frac{v_{sat}}{\mu_{eff}}$.
- μ_{eff} depende de \mathcal{E}_{eff} (transversal).
- $\Rightarrow \mathcal{E}_c$ mantiene dependencia con \mathcal{E}_{eff} .
- Sin embargo, v_{sat} no depende de \mathcal{E}_{eff} .

Saturación de la velocidad de los portadores (SVP)

Ecuación de la corriente de saturación

¿Cómo cambian $I_{D(sat)}$ y $V_{DS(sat)}$ al considerar SVP?

Vamos a suponer $n = 1$ y GCA.

(Esto nos permite llegar a una ecuación analítica simple con suficiente acuerdo con mediciones experimentales.)

$$v(\mathcal{E}_y) \approx \frac{\mu_{eff}\mathcal{E}_y}{\left[1 + \frac{\mathcal{E}_y}{\mathcal{E}_c}\right]} = \frac{\mu_{eff}\mathcal{E}_c\mathcal{E}_y}{[\mathcal{E}_c + \mathcal{E}_y]} \quad Q'_{inv} \approx -C'_{ox}(V_{GS} - V_T - mV)$$

A partir de la ec. 7.3 sin considerar μ_n constante (llamamos $\mathcal{E} = \mathcal{E}_y = \frac{dV}{dy}$):

$$\Rightarrow I_D = -Wv(\mathcal{E})Q'_{inv} \approx WC'_{ox} \frac{\mu_{eff}\mathcal{E}_c\mathcal{E}}{[\mathcal{E}_c + \mathcal{E}]} (V_{GS} - V_T - mV)$$

$$\Rightarrow I_D\mathcal{E}_c + I_D\mathcal{E} = WC'_{ox}\mu_{eff}\mathcal{E}_c\mathcal{E}(V_{GS} - V_T - mV)$$

$$\Rightarrow I_D\mathcal{E}_c = (WC'_{ox}\mu_{eff}\mathcal{E}_c(V_{GS} - V_T - mV) - I_D) \frac{dV}{dy}$$

Saturación de la velocidad de los portadores (SVP)

Ecuación de la corriente de saturación

$$\Rightarrow \int_0^L I_D \mathcal{E}_c dy = \int_0^{V_{DS}} (WC'_{ox} \mu_{eff} \mathcal{E}_c (V_{GS} - V_T - mV) - I_D) dV$$
$$\Rightarrow I_D = \frac{WC'_{ox} \mu_{eff} \mathcal{E}_c}{L \mathcal{E}_c + V_{DS}} \left(V_{GS} - V_T - \frac{m}{2} V_{DS} \right) V_{DS} = \frac{C'_{ox} \mu_{eff} \frac{W}{L}}{1 + \frac{V_{DS}}{L \mathcal{E}_c}} \left(V_{GS} - V_T - \frac{m}{2} V_{DS} \right) V_{DS} \quad (5)$$

Buscamos el máximo de I_D para hallar $V_{DS(sat)}$ e $I_{D(sat)}$:

$$V_{DS(sat)} = L \mathcal{E}_c \left[\sqrt{1 + \frac{2(V_{GS} - V_T)}{m L \mathcal{E}_c}} - 1 \right] \quad (6)$$

En los casos extremos:

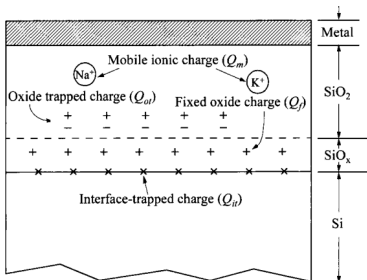
$$I_{D(sat)} \xrightarrow{\frac{V_{GS} - V_T}{m} \ll L \mathcal{E}_c} \frac{\mu_{eff} C'_{ox}}{2m} \frac{W}{L} (V_{GS} - V_T)^2$$

$$I_{D(sat)} \xrightarrow{\frac{V_{GS} - V_T}{m} \gg L \mathcal{E}_c} C'_{ox} W \underbrace{\mu_{eff} \mathcal{E}_c}_{v_{sat}} (V_{GS} - V_T)$$

Negative Bias Temperature Instabilities

Defectos en el óxido

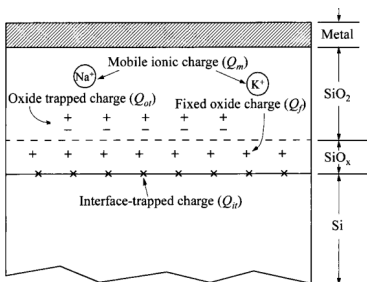
Hasta ahora tratamos al óxido como **ideal**. Sin embargo, presenta **defectos**:



Negative Bias Temperature Instabilities

Defectos en el óxido

Hasta ahora tratamos al óxido como **ideal**. Sin embargo, presenta **defectos**:

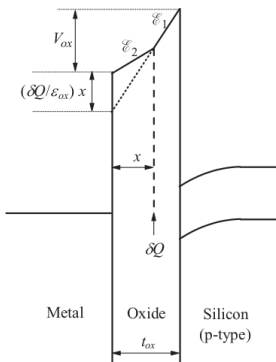


- **Trampas de Óxido**

Se originan por una oxidación incompleta.
Distribuidas en el volumen del óxido.
Pueden capturar carga neta (Q_{ot})

Negative Bias Temperature Instabilities

Efecto de las cargas de óxido en V_{FB}



$$\mathcal{E}_1 - \mathcal{E}_2 = \frac{\delta Q}{\epsilon_{ox}} \quad \mathcal{E}_2 = \frac{Q'_G}{\epsilon_{ox}} \quad \mathcal{E}_1 = -\frac{Q'_s}{\epsilon_{ox}}$$

$$\Delta V_{ox} = \mathcal{E}_1(t_{ox} - x) + \mathcal{E}_2 x = \mathcal{E}_1 t_{ox} + (\mathcal{E}_2 - \mathcal{E}_1)x$$

$$\Rightarrow \Delta V_{ox} = \frac{-Q'_s}{C'_{ox}} + \frac{-\delta Q}{C'_{ox}} \frac{x}{t_{ox}}$$

Reemplazando en la ecuación de la tensión de Gate para una estructura MOS (ec. 6.2):

$$V_G + \psi_{bi} = \psi_s + \Delta V_{ox} = \psi_s + \frac{-Q'_s}{C'_{ox}} + \frac{-\delta Q}{C'_{ox}} \frac{x}{t_{ox}}$$

Negative Bias Temperature Instabilities

Efecto de las cargas de óxido en V_{FB}

Recordando la definición de V_{FB} (V_G para que $\psi_s = 0$ y $Q'_s = 0$):

$$V_{FB} = -\psi_{bi} - \frac{\delta Q}{C'_{ox}} \frac{x}{t_{ox}} \Rightarrow \Delta V_{FB} = -\frac{\delta Q}{C'_{ox}} \frac{x}{t_{ox}}$$

Generalizando para una distribución de carga $\rho_{ot}(x)$:

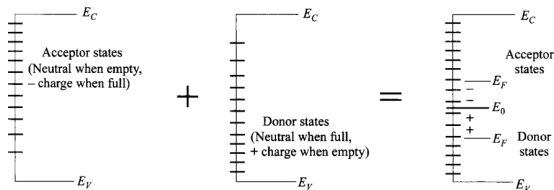
$$\Delta V_{FB} = -\frac{1}{C'_{ox}} \int_0^{t_{ox}} \rho_{ot}(x) \frac{x}{t_{ox}} dx$$

El cambio en V_{FB} tiene impacto directo en V_T recordando la ec. 6.8:

$$V_T = V_{FB} - 2\psi_B + \gamma\sqrt{-2\psi_B} \Rightarrow \Delta V_T = \Delta V_{FB}$$

Negative Bias Temperature Instabilities

Efecto de las trampas de interfaz

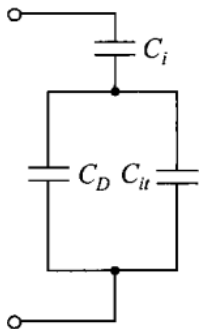


- Las trampas de interfaz pueden ser Aceptoras o Donoras.
- Ambos tipos de trampas se distribuyen en energía en la banda prohibida (D_{it}).
- E_0 es el nivel de energía donde todas las trampas se encuentran neutras.
- $E_f > E_0$ las trampas aceptoras se carga.
- $E_f < E_0$ las trampas donoras se carga.

$$Q_{it} = -q \int_{E_0}^{E_f} D_{it} dE < 0 \quad Q_{it} = q \int_{E_f}^{E_0} D_{it} dE > 0$$

Negative Bias Temperature Instabilities

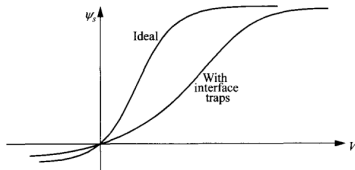
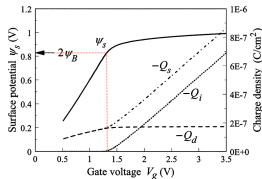
Efecto de las trampas de interfaz



Cuando varía la tensión aplicada al Gate de una estructura MOS, hay intercambio de carga con los estados de interfaz.

Esto puede modelarse como una Capacitancia (C'_{it}) en paralelo a la capacitancia de vaciamiento (C'_d).

Esto afecta al acople que habrá entre V_G y ψ_s :



Negative Bias Temperature Instabilities

Efecto de las trampas de interfaz

Por lo tanto, afecta tanto a m como a V_T :

$$m = 1 + \frac{C'_d + C'_{it}}{C'_{ox}}$$

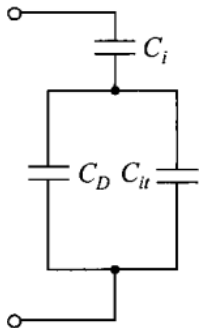
$$V_T = -\psi_{bi} - \frac{Q'_{ox}}{C'_{ox}} - 2\psi_B + \gamma\sqrt{-2\psi_B} \pm \frac{Q'_{it}}{C'_{ox}}$$

A la movilidad:

$$\frac{1}{\mu} = \frac{1}{\mu_L} + \frac{1}{\mu_S} + \frac{1}{\mu_R} + \frac{1}{\mu_I}$$

Y a la corriente subumbral (*Subthreshold Swing, S*):

$$\begin{aligned} S &= \ln(10)V_{th}m = \ln(10)V_{th} \left(1 + \frac{C'_d + C'_{it}}{C'_{ox}} \right) \\ &= S_{D_{it}=0} \frac{C'_{ox} + C'_d + C'_{it}}{C'_{ox} + C'_d} \end{aligned}$$



Negative Bias Temperature Instabilities

Efecto de las trampas de interfaz

Entonces... ¿Qué es Negative Bias Temperature Instabilities (NBTI)?

Al aplicar una tensión negativa al Gate los campos eléctricos favorecen el paso de carga positiva del SC al óxido.

Esta carga puede quedar atrapada en trampas de óxido (Q'_{ox}) afectando a V_{FB} y V_T .

Como consecuencia de la carga atrapada en el óxido, se puede producir un proceso de despasivación de estados de interfaz, aumentando D_{it} .

El aumento de D_{it} , afecta a V_T , m , μ y S .

Estos procesos se ven favorecidos por las altas temperaturas.

Además, los MOSFET canal P operan normalmente con $V_{GS} < 0$, por lo que suelen estar más afectados que los MOSFET canal N.