

Amplificadores Avanzados

Ezequiel Rubinsztain

erubinsztain@fi.uba.ar

Calendario

Capítulo 1: Introducción

- Clase 1: Transistores Bipolar y MOS. Pequeña señal. Circuitos monoetapas
- Clase 2: Cadence - Introducción y Circuitos monoetapas
- Clase 3: Par diferencial. Amplificador diferencial. Implementación básica

Capítulo 2: Respuesta en Frecuencia y Estabilización

- Clase 4: Amplificador operacional: Respuesta en frecuencia, estabilidad. Capacidades asociadas al transistor MOS
- Clase 5: Cadence - Amplificador operacional. Operación en DC, offset sistemático, ganancia
- Clase 6: Estabilización, Miller, cero asociado, compensaciones avanzadas
- Clase 7: Cadence - Amplificador operacional. Respuesta en frecuencia, estabilidad

Calendario

Capítulo 3: Amplificadores Avanzados

- Clase 8: Amplificadores avanzados. 1st Stage Cascode, Current Mirror, 2nd Stage Cascode, Folded y Folded Cascode
- Clase 9: Amplificadores avanzados. Push-pull output, Diff-diff, CMFB
- Clase 10: Cadence - Amplificadores avanzados

Capítulo 4: Ruido y Offset

- Clase 11: Offset
- Clase 12: Ruido
- Clase 13: Cadence - Diseño con offset y ruido

Capítulo 5: Circuitos Auxiliares

- Clase 14: Circuitos auxiliares. Referencias, bandgap, osciladores
- Clases 15 y 16: Extra – Introducción al diseño físico de semiconductores (layout)

Contenido Clase 8

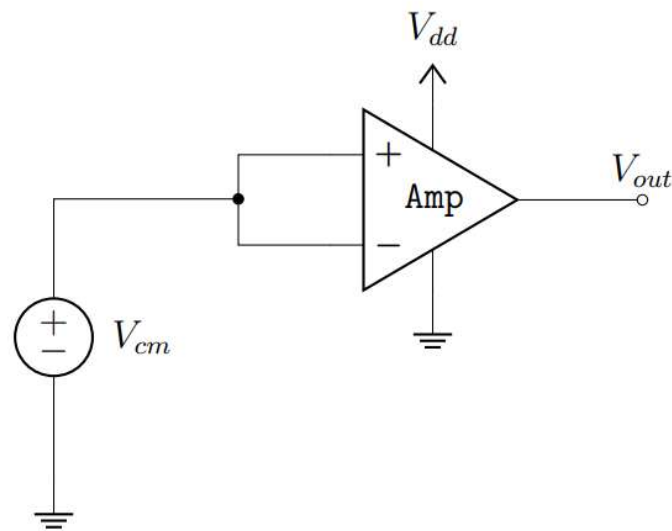
- Repaso características single-ended amplifiers:
 - Rango de modo común de entrada (ICMR)
 - Rango de salida (Output swing)
 - Consumo
 - Análisis de pequeña señal
- Analisis de amplificadores:
 - Nomenclatura
 - 1st Stage Cascode
 - Current Mirror
 - 2nd Stage Cascode
 - Folded
 - Folded Cascode

Contenido Clase 8

- Preguntas/Consultas clases pasadas
- Repaso características single-ended op. amps:
 - Rango de modo común de entrada (ICMR)
 - Rango de salida (Output swing)
 - Consumo
 - Análisis de pequeña señal
- Analisis de Amplificadores:
 - Nomenclatura
 - 1st Stage Cascode
 - Current Mirror
 - 2nd Stage Cascode
 - Folded
 - Folded Cascode

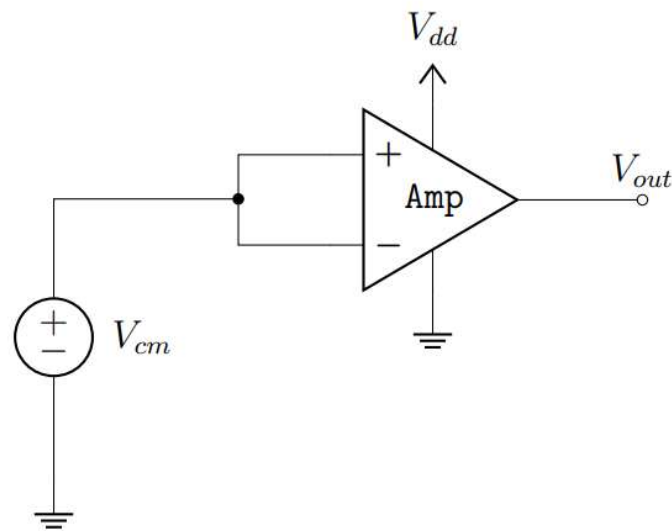
- Rango de modo común de entrada (ICMR)

- Definición: Rango de tensión de modo común de entrada que asegura que todos los transistores están en saturación.



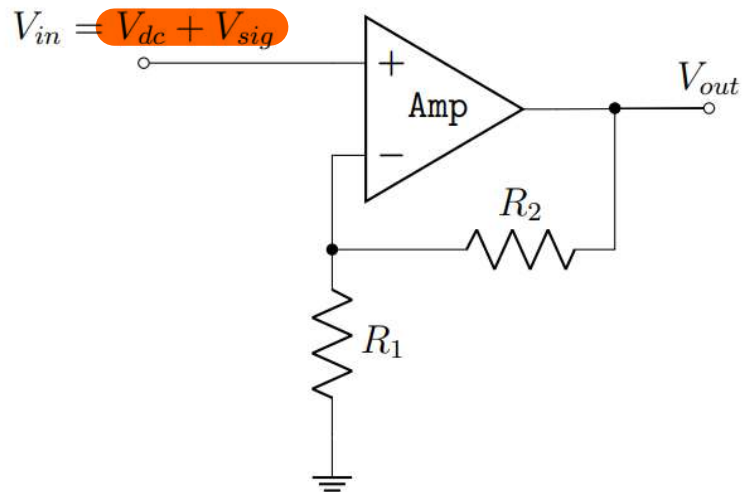
- Rango de salida (Output Swing)

- Definición: rango de tensión de salida que asegura que todos los transistores están en saturación.



- Rango de modo común de entrada y Rango de salida

- ¿Por qué son relevantes?



$$Gain = \frac{V_{out}}{V_{in}} = 1 + \frac{R_2}{R_1}$$

- Ejemplo 1:

- Encontrar el rango de V_{in} , asumiendo:

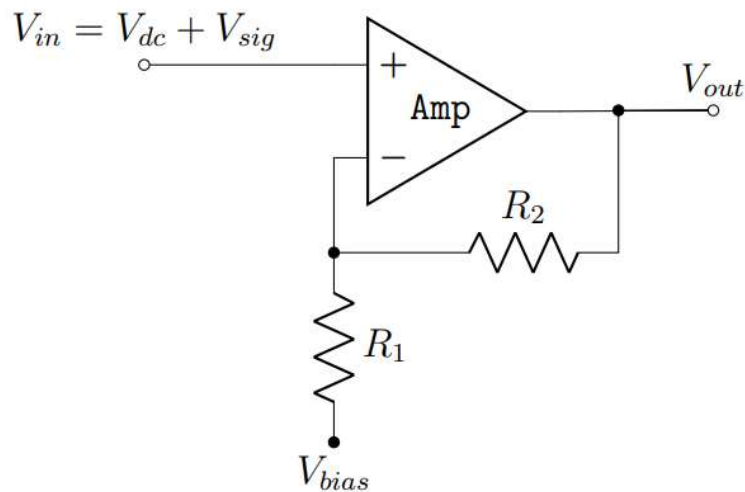
- $R_1 = R_2$; $ICMR = \{1.5V; 3.5V\}$; Rango de salida = $\{0.5V; 4.5V\}$

- Solucion:

- La ganancia es 2.
- El rango de v_{in} queda acotado por el ICMR en $\{1.5V; 3.5V\}$
- Luego, podemos reflejar el rango de salida a la entrada dividiendo por la ganancia, encontrando otra cota para el rango de v_{in} : $\{0.25V; 2.25V\}$.
- La interseccion de ambos rangos es el rango de $v_{in} = \{1.5V; 2.25V\}$

- ¿Se puede hacer algo para mejorar?

- Rango de modo común de entrada y Rango de salida
 - ¿Por qué son relevantes?



$$V_{out} = Gain \cdot V_{in} - \frac{R_2}{R_1} \cdot V_{bias}$$

- Ejemplo 2:
 - Encontrar Vbias que maximice el rango de Vin, asumiendo:
 - $R_1 = R_2$; ICMR = {1.5V; 3.5V}; Rango de salida = {0.5V; 4.5V}
- Solucion:
 - Para reflejar el rango de salida a la entrada vemos que:

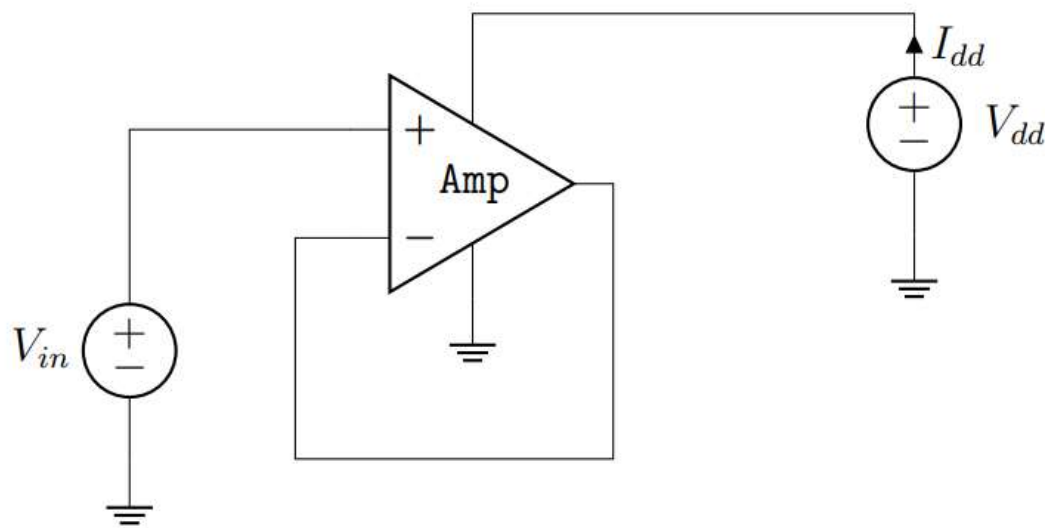
$$V_{in} = \frac{V_{out} + \frac{R_2}{R_1} V_{bias}}{Gain}$$
 - Para el mínimo valor de Vout que es 0.5V podríamos diseñar Vbias para coincidir con el mínimo del ICMR, en este caso 1.5V. Despejando Vbias, obtenemos:

$$1.5V = \frac{0.5V + V_{bias}}{2} \rightarrow V_{bias} = 2.5V$$
 - Reflejamos el maximo del rango de salida para completar el analisis:

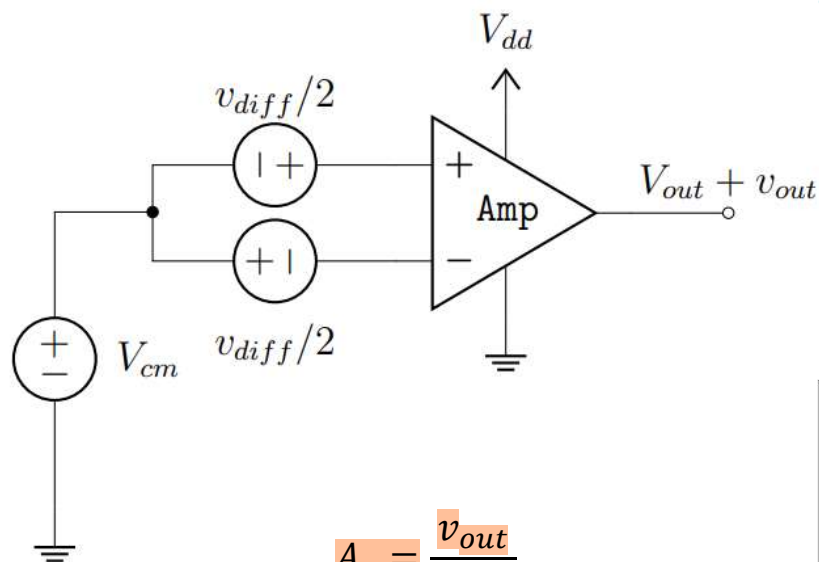
$$V_{in} = \frac{4.5V + 2.5V}{2} = 3.5V$$
 - Conclusión: Aprovechamos al maximo el rango de operacion.

- Consumo de corriente

- Definición: Consumo de corriente medido en los terminales de alimentación del Amplificador.
- Para los próximos análisis vamos a asumir que la salida no esta cargada con corriente. Ej. Configuración seguidor.
- ¿Cómo lo podemos medir?



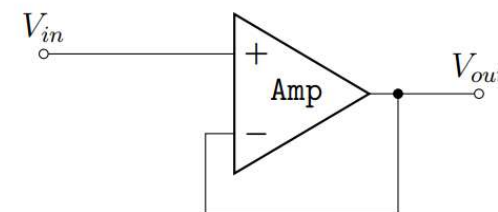
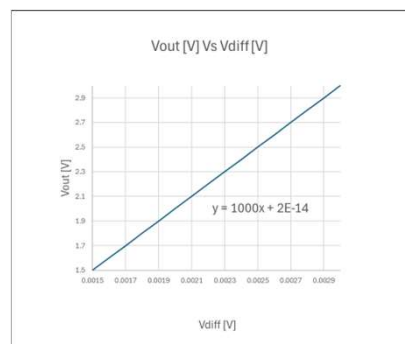
- Análisis de pequeña señal
 - Ganancia Diferencial de pequeña señal



$$A_v = \frac{v_{out}}{v_{diff}}$$

- ¿Cómo se podría medir?

- En configuración seguidor, podemos barrer V_{in} midiendo la diferencia de potencial entre la entrada positiva y negativa del Amplificador (V_{diff}).
- La ganancia es la pendiente de la representación del gráfico V_{out} Vs V_{diff} .

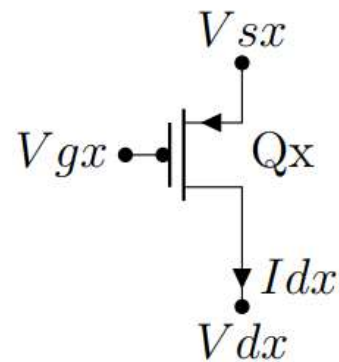
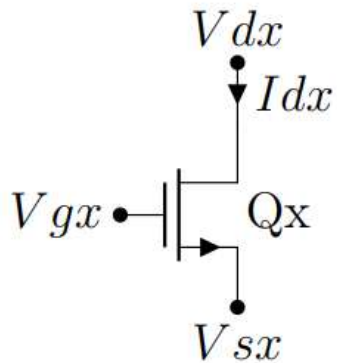


Contenido Clase 8

- Preguntas/Consultas clases pasadas
- Repaso características single-ended op. amps:
 - Rango de modo común de entrada (ICMR)
 - Rango de salida (Output swing)
 - Consumo
 - Análisis de pequeña señal
- Analisis de Amplificadores:
 - Nomenclatura
 - 1st Stage Cascode
 - Current Mirror
 - 2nd Stage Cascode
 - Folded
 - Folded Cascode

- Nomenclatura

- Definiciones para NMOS y PMOS (asumimos que el Body está unido al source).



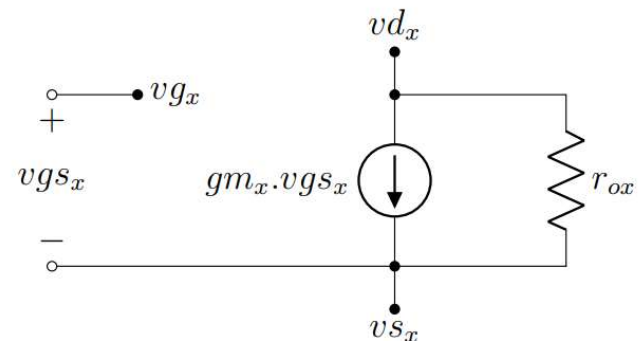
$$I_{dx} = \frac{K_n w_x}{2 l_x} (V_{gsx} - V_{tn})^2$$

$$V_{dsat_x} = V_{gsx} - V_{tn}$$

$$I_{dx} = \frac{K_p w_x}{2 l_x} (V_{gsx} - V_{tp})^2$$

$$V_{dsat_x} = |V_{gsx} - V_{tp}|$$

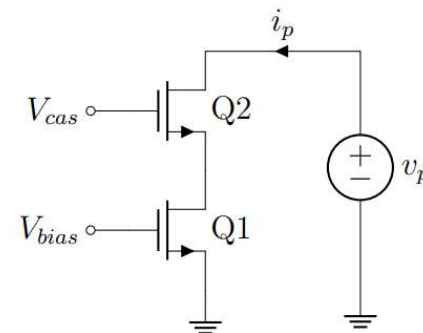
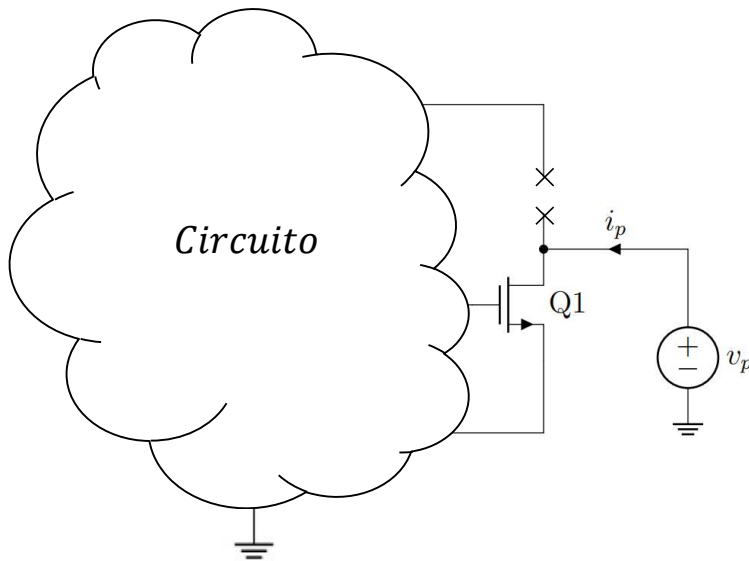
Modelo de pequeña señal: NMOS y PMOS



- Nomenclatura

- Definimos r_{d1} a la resistencia vista del drain de Q1 abriendo la conexión de drain. Aplicamos la misma definición para la resistencia vista del source, r_{s1} , y la vista del gate, r_{g1} .

- ¿Cómo obtenemos r_{d1} ? $r_{d1} = \frac{v_p}{i_p}$

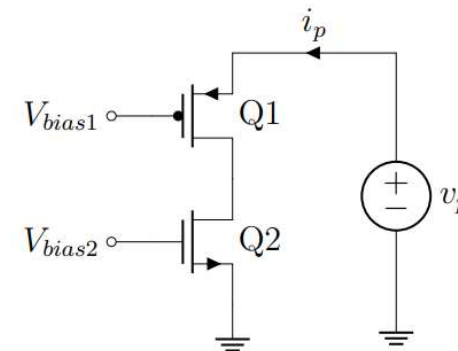
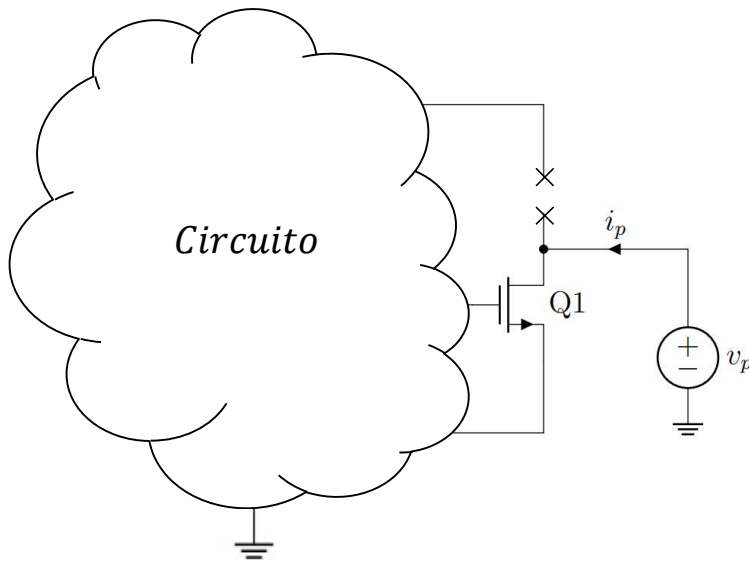


$$r_{d1} = \frac{v_p}{i_p} = r_{o2} + r_{o1} \cdot (1 + g_{m2}r_{o2}) \approx g_{m2}r_{o2}r_{o1}$$

- Nomenclatura

- Definimos r_{d1} a la resistencia vista del drain de Q1 abriendo la conexión de drain. Aplicamos la misma definición para la resistencia vista del source, r_{s1} , y la vista del gate, r_{g1} .

- ¿Cómo obtenemos r_{d1} ? $r_{d1} = \frac{v_p}{i_p}$



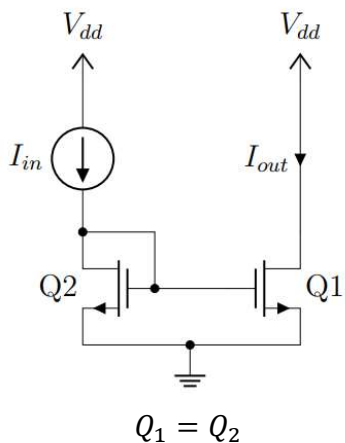
$$r_{s1} = \frac{(r_{o1} + r_{o2})}{(1 + g_{m1}r_{o1})}$$

- Copias de corriente para small signal

- Se puede ver que la ganancia de una copia de corriente, con la salida conectada a V_{dd} , es prácticamente igual para large como para small signal.

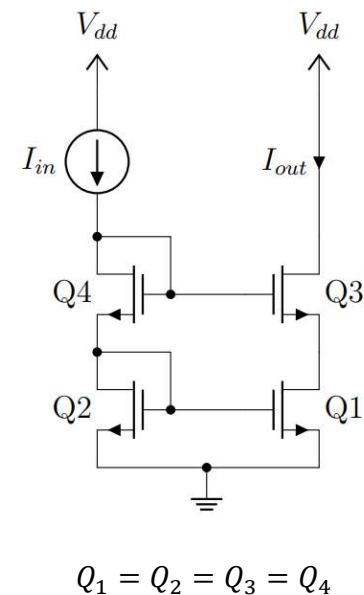
- ¿Cómo podemos ver esto?

- Ejercicio 1: calcular la ganancia de corriente (i_{out}/i_{in}) para large y para small signal.



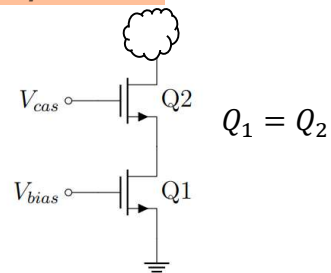
Como primer aproximación (despreciando el de modulación de canal):

- $\frac{I_{out}}{I_{in}} \approx 1$
- Si $I_{in} = I_{bias} \rightarrow I_{out} = I_{bias}$
- Si aplicamos una corriente de small signal:
- $I_{in} = I_{bias} + i_{in} \rightarrow I_{out} = I_{bias} + i_{in}$
- $i_{out} = i_{in}$
- Se puede ver que la ganancia de pequeña señal es igual a la que obtenemos en gran señal.



- Optimización de biasing para cascode

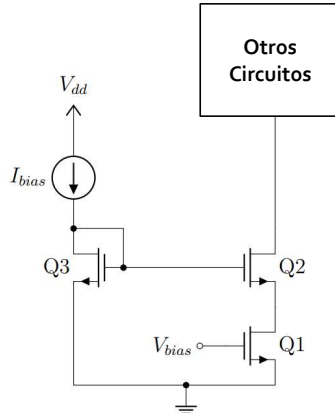
- Para optimizar la tensión de bias, V_{cas} , de un cascode, buscamos que la tensión de drain de Q_1 , al que se le agrega el cascode, este en la tensión de saturación, V_{dsat1} .



- ¿Cómo podemos lograrlo?

$$w = w_1 = w_2 = 4 \cdot w_3$$

$$l = l_1 = l_2 = l_3$$



Vemos que (asumimos V_{bias} implica $I_d = I_{bias}$) :

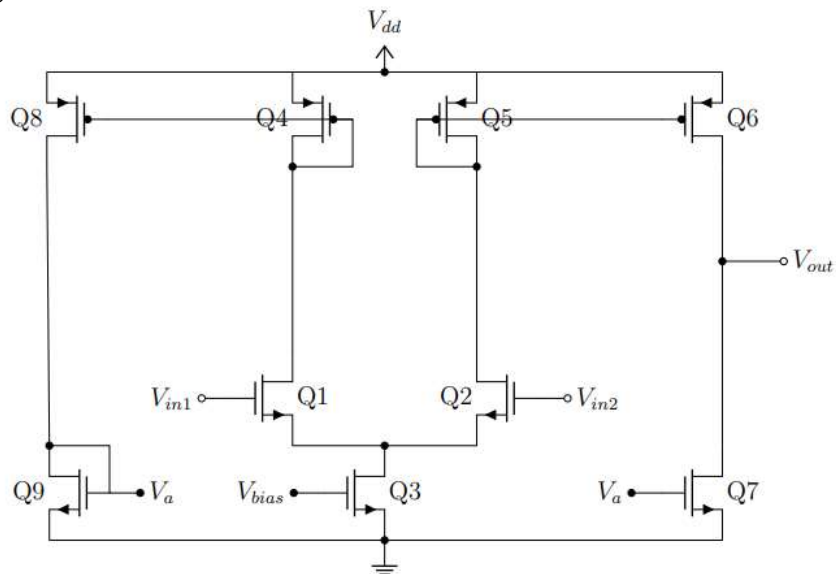
- $I_{d1} = I_{d2} = I_{d3} = I_{bias}$

De la ecuación del MOS Podemos obtener $V_{g3}(V_{g2})$:

- $V_{g3} = V_{t_n} + \sqrt{\frac{I_{bias}}{K_n \cdot w}} = V_{t_n} + 2 \cdot V_{dsat1}$
- $V_{d1} = V_{g2} - V_{t_n} - V_{dsat2} = V_{g2} - V_{t_n} - V_{dsat1} = V_{dsat1}$
- Se puede ver que se optimiza el rango de operación en el drain de Q_2

- Amplificador Current Mirror:

- $I_{d3} = I_{bias}$
- $Q_1 = Q_2$;
- $Q_4 = Q_8 = Q_5 = Q_6$;
- $Q_9 = Q_7$;



- Para el amplificador calcular:
 - Numero de transistores
 - Signos de las entradas
 - Consumo
 - ICMR
 - Rango de salida
 - Ganancia y Resistencia de salida

- $Id_3 = I_{bias}$
- $Q_1 = Q_2$;
- $Q_4 = Q_8 = Q_5 = Q_6$;
- $Q_9 = Q_7$;



Signos de las entradas:

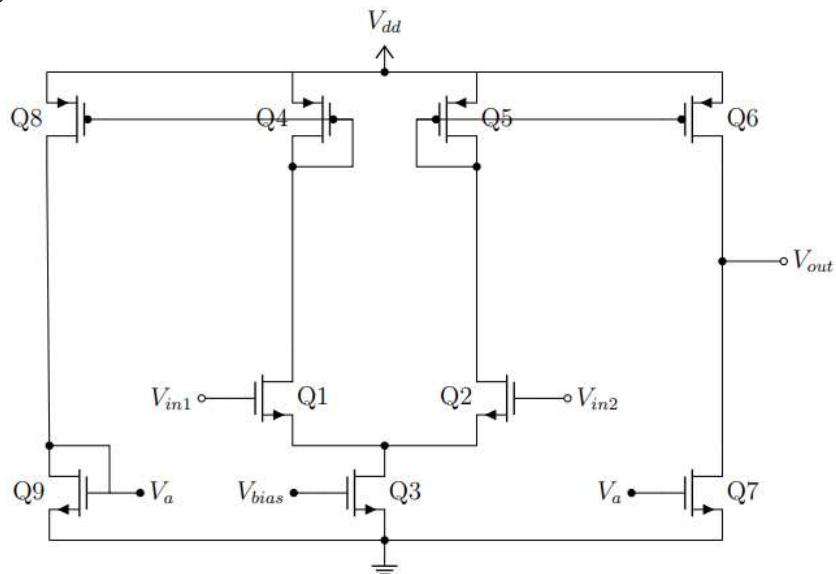
- $V_{in1} \rightarrow \text{Negative}$
- $V_{in2} \rightarrow \text{Positive}$

Consumo

- 2 lbias

Amplificador Current Mirror:

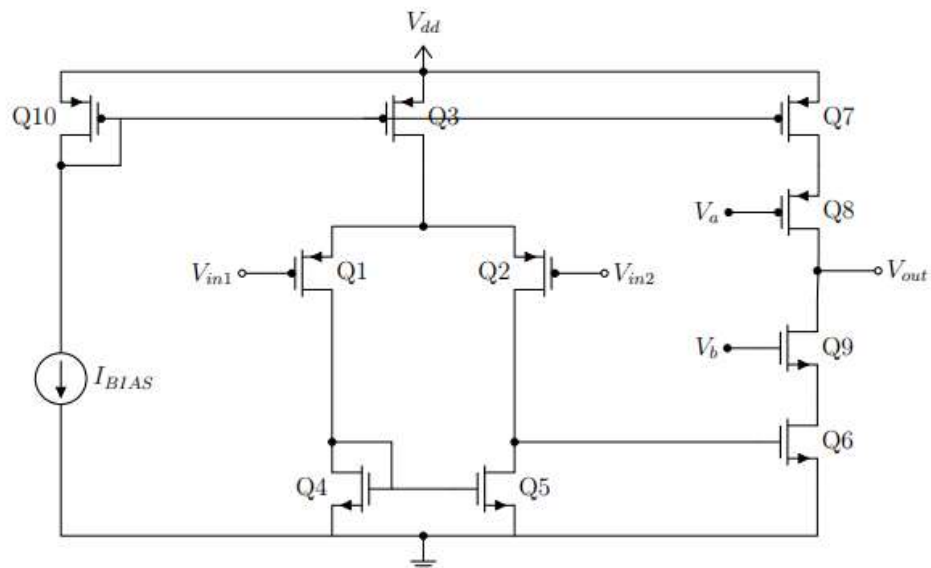
- $I_{d3} = I_{bias}$
- $Q_1 = Q_2$;
- $Q_4 = Q_8 = Q_5 = Q_6$;
- $Q_9 = Q_7$;



- Resistencia de Salida:
 - Vemos que hay dos resistencias en paralelo:
 - $r_o = r_{o6} || r_{o7}$
- Ganancia:
 - Obtenemos la corriente de Norton.
 - Se puede ver que ($g_{m_{diff}} = g_{m1} = g_{m2}$) :
 - $i_N = \left(\frac{g_{m1}}{2} + \frac{g_{m2}}{2}\right) \cdot v_{id} = g_{m_{diff}} \cdot v_{id}$
 - $v_{out} = i_N \cdot r_o = g_{m_{diff}} \cdot r_o \cdot v_{id}$
 - $A_v = \frac{v_{out}}{v_{id}} = g_{m_{diff}} \cdot r_{o6} || r_{o7}$

• Amplificador 2nd Stage Cascode:

- $Q_{10} = Q_3 = Q_7 = Q_8$
- $Q_4 = Q_5 = Q_6 = Q_9$
- $Q_1 = Q_2$
- V_a y V_b optimizan el rango de salida.



- Para el amplificador calcular:
 - Numero de transistores
 - Signos de las entradas
 - Consumo
 - ICMR
 - Rango de salida
 - Ganancia y Resistencia de salida

- Amplificador 2nd Stage Cascode:

- $Q_{10} = Q_3 = Q_7 = Q_8$
- $Q_4 = Q_5 = Q_6 = Q_9$
- $Q_1 = Q_2$
- V_a y V_b optimizan el rango de salida.

- Numero de transistores:

- 11 + 4(para V_a y V_b) -se asume I_{bias} es un nmos-

- Signos de las entradas:

- $V_{in1} \rightarrow \textit{Negative}$
- $V_{in2} \rightarrow \textit{Postive}$

- Consumo

- $3 I_{bias} + 2 I_{bias}(V_a \text{ y } V_b) = 5 I_{bias}$

- Numero de transistores:

- 11 + 4(para V_a y V_b) -se asume I_{bias} es un nmos-

- Signos de las entradas:

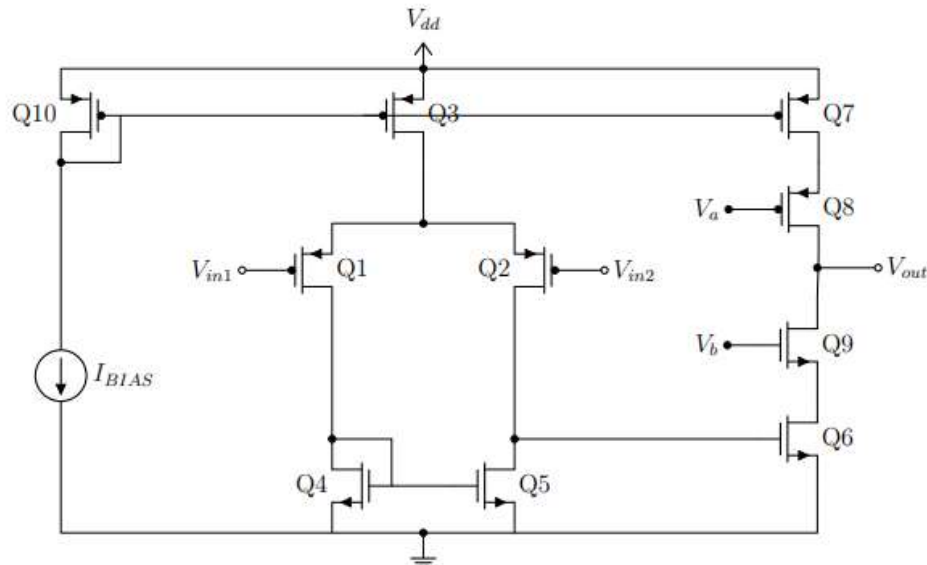
- $V_{in1} \rightarrow \textit{Negative}$
- $V_{in2} \rightarrow \textit{Postive}$

- Consumo

- $3 I_{bias} + 2 I_{bias}(V_a \text{ y } V_b) = 5 I_{bias}$

- Amplificador 2nd Stage Cascode:

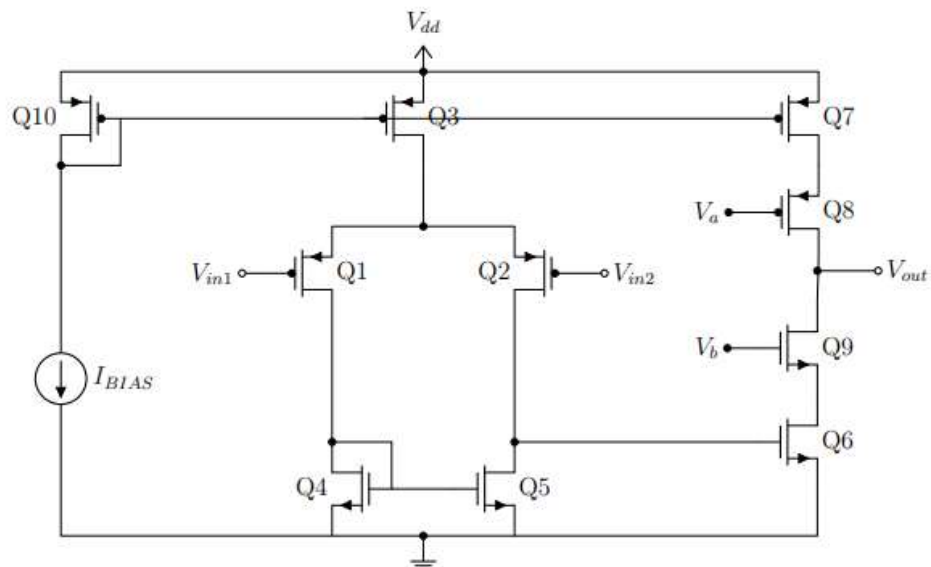
- $Q_{10} = Q_3 = Q_7 = Q_8$
- $Q_4 = Q_5 = Q_6 = Q_9$
- $Q_1 = Q_2$
- V_a y V_b optimizan el rango de salida.



- ICMR:
 - Cuando subimos el CM, el limitante es Q3:
 $ICMR_+ < V_{dd} - V_{dsat_3} - |V_{gs_1}|$
 - Cuando Bajamos el CM, el limitante es Q1(o Q2):
 $ICMR_- > V_{gs_4} - V_{t_p} \approx V_{dsat_4}$
- Rango de salida:
 - Cuando sube Vout, el limitante es Q8:
 $V_{out_+} < V_{dd} - V_{dsat_7} - V_{dsat_8}$
 - Cuando Baja Vout, el limitante es Q9:
 $V_{out_-} > V_{dsat_9} + V_{dsat_6}$
- ¿Cuál es el mínimo Vdd?
 - $ICMR_+ > ICMR_-$
 - $V_{dd} > V_{dsat_3} + V_{dsat_1} + V_{gs_4}$

• Amplificador 2nd Stage Cascode:

- $Q_{10} = Q_3 = Q_7 = Q_8$
- $Q_4 = Q_5 = Q_6 = Q_9$
- $Q_1 = Q_2$
- V_a y V_b optimizan el rango de salida.



2C-2024

• Resistencia de Salida:

- Vemos que hay dos resistencias en paralelo:

- $r_o = r_{d8} || r_{d9}$
- Dado que son cascodes, obtenemos:
- $r_o \approx gm_8 r_{o8} r_{o7} || gm_9 r_{o9} r_{o6}$

• Ganancia:

- Obtenemos la corriente de Norton.
- En este caso tenemos dos etapas. La primera es de la entrada diferencial al gate de Q6:

$$A_v = \frac{vg_6}{vid} = gm_{diff} \cdot r_{o2} || r_{o5}$$

- Luego la tensión en el gate Q6 se transforma en corriente a través de su gm. Esta corriente es prácticamente la corriente de Norton:

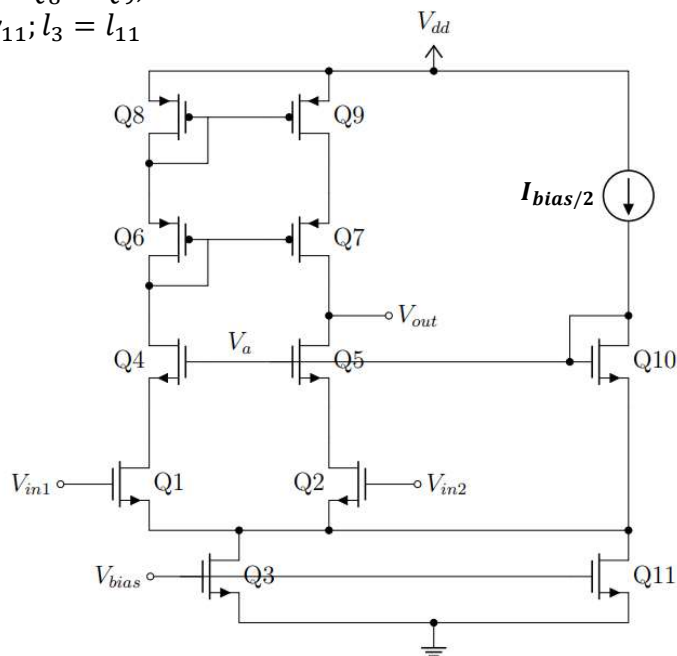
$$i_N = gm_6 \cdot vg_6 = gm_6 \cdot gm_{diff} \cdot r_{o2} || r_{o5} \cdot vid$$

$$v_{out} = i_N \cdot r_o = gm_6 \cdot gm_{diff} \cdot r_{o2} || r_{o5} \cdot vid \cdot r_o$$

$$A_v = \frac{v_{out}}{vid} = gm_{diff} \cdot gm_6 \cdot (r_{o2} || r_{o5}) \cdot (gm_8 r_{o8} r_{o7} || gm_9 r_{o9} r_{o6})$$

- Amplificador 1st Stage Cascode:

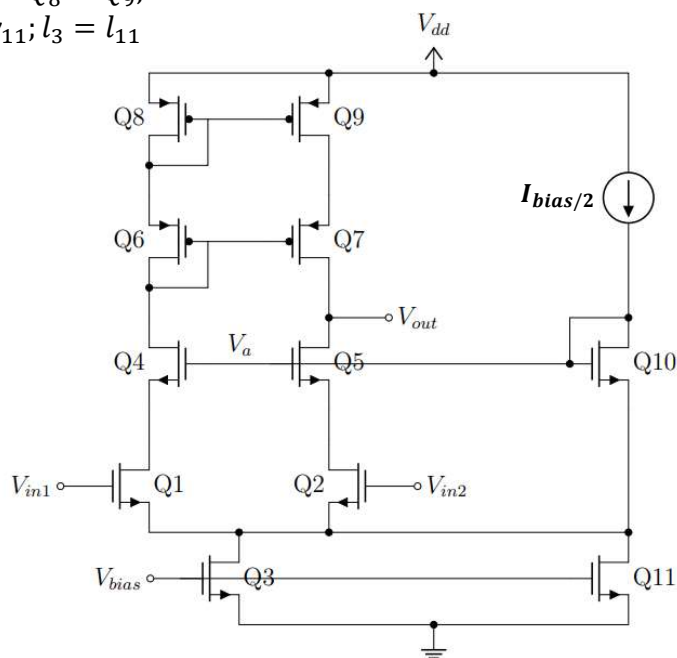
- $I_{d3} = I_{bias}; w_5 = 4 \cdot w_{10}; l_{10} = l_5$
- $Q_1 = Q_2 = Q_4 = Q_5;$
- $Q_6 = Q_7 = Q_8 = Q_9;$
- $w_3 = 2 w_{11}; l_3 = l_{11}$



- Para el amplificador calcular:
 - Numero de transistores
 - Signos de las entradas
 - Consumo
 - ICMR
 - Rango de salida
 - Ganancia y Resistencia de salida

• Amplificador 1st Stage Cascode:

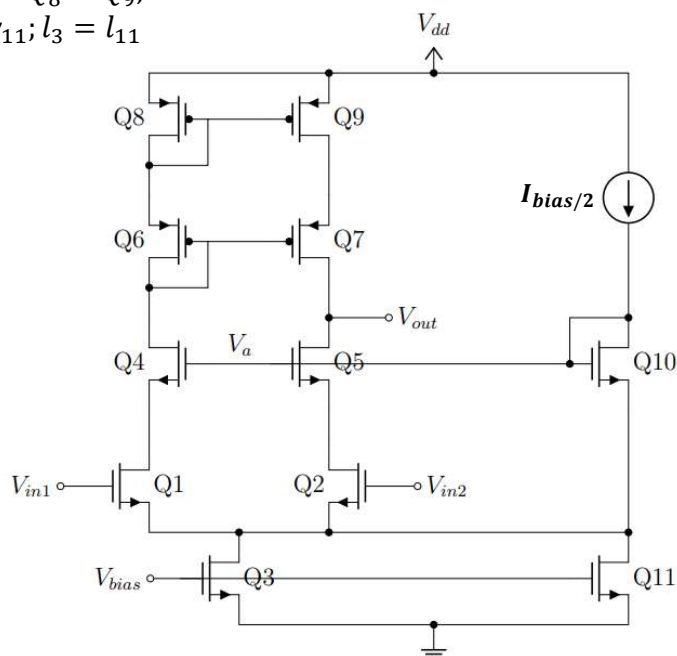
- $I_{d3} = I_{bias}$; $w_5 = 4 \cdot w_{10}$; $l_{10} = l_5$
- $Q_1 = Q_2 = Q_4 = Q_5$;
- $Q_6 = Q_7 = Q_8 = Q_9$;
- $w_3 = 2 w_{11}$; $l_3 = l_{11}$



- Numero de transistores:
 - 9 + 3 (para V_a) –se asume I_{bias} es un pmos-
- Signos de las entradas:
 - $V_{in2} \rightarrow \text{Negative}$
 - $V_{in1} \rightarrow \text{Positive}$
- Consumo
 - 1.5 I_{bias}

• Amplificador 1st Stage Cascode:

- $I_{d3} = I_{bias}$; $w_5 = 4 \cdot w_{10}$; $l_{10} = l_5$
- $Q_1 = Q_2 = Q_4 = Q_5$;
- $Q_6 = Q_7 = Q_8 = Q_9$;
- $w_3 = 2 w_{11}$; $l_3 = l_{11}$



2C-2024

• ICMR:

- Cuando subimos el CM, el limitante es Q4(o Q5) – Va se diseña para evitar Q1 y Q2 estén en triodo-:

$$ICMR_+ - V_{gs1} + V_{gs10} < V_{dd} - |V_{gs8}| - |V_{gs6}| + V_{t_n}$$

$$ICMR_+ + V_{dsat1} < V_{dd} - |V_{gs8}| - |V_{gs6}| + V_{t_n}$$

$$ICMR_+ < V_{dd} - |V_{gs8}| - |V_{gs6}| + V_{t_n} - V_{dsat1}$$

- Cuando Bajamos el CM, el limitante es Q3:

$$ICMR_- > V_{dsat3} + V_{gs1}$$

• Rango de salida:

- Cuando sube Vout, el limitante es Q7:

$$V_{out+} < V_{dd} - |V_{gs8}| - |V_{gs6}| + V_{t_p}$$

- Cuando Baja Vout, el limitante es Q5:

$$V_{out-} > V_{CM} + V_{dsat1} - V_{t_n}$$

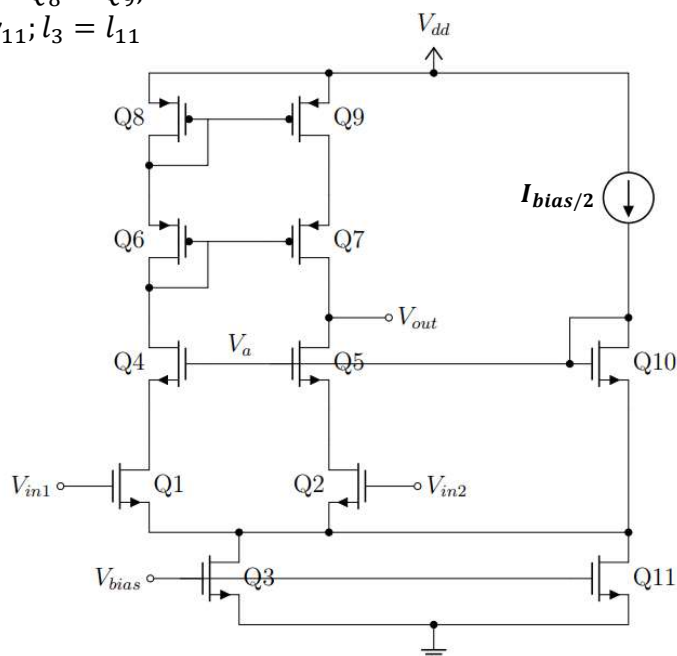
- Para max. ICMR+, $V_{out+} - V_{out-} = V_{t_p}$

• ¿Cuál es el mínimo Vdd?

- $ICMR_+ > ICMR_-$
- $V_{dd} > |V_{gs8}| + |V_{gs6}| - V_{t_n} + V_{dsat1} + V_{dsat3} + V_{gs1}$
- $V_{dd} > |V_{gs8}| + |V_{gs6}| + 2 \cdot V_{dsat1} + V_{dsat3}$

Amplificador 1st Stage Cascode:

- $I_{d3} = I_{bias}$; $w_5 = 4 \cdot w_{10}$; $l_{10} = l_5$
- $Q_1 = Q_2 = Q_4 = Q_5$;
- $Q_6 = Q_7 = Q_8 = Q_9$;
- $w_3 = 2 w_{11}$; $l_3 = l_{11}$



2C-2024

Resistencia de Salida:

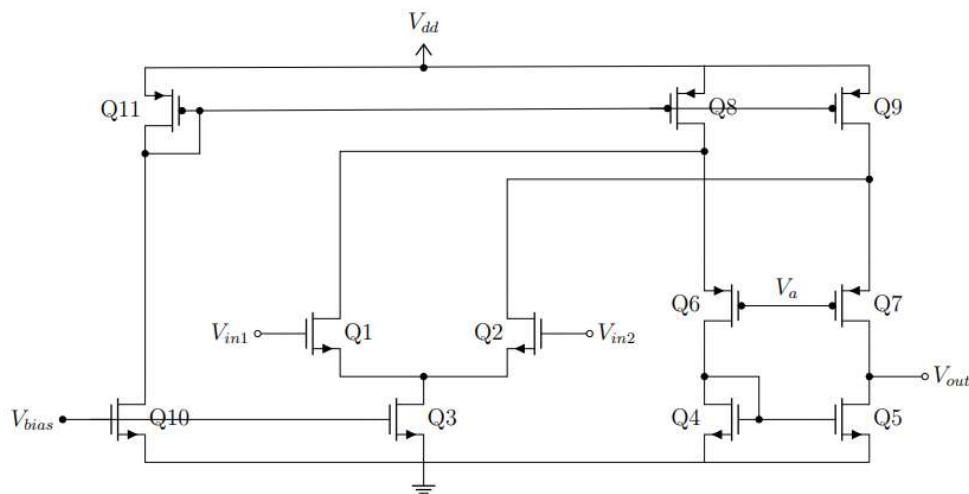
- Se pasivan las entradas, V_{in1} y V_{in2} , a 0V.
- Vemos que hay dos resistencias en paralelo:
 - $r_o = r_{d5} || r_{d7}$
 - Dado que son cascodes, obtenemos:
 - $r_o \approx g_{m7} r_{o7} r_{o9} || g_{m5} r_{o5} r_{o2}$

Ganancia:

- Se puede ver que :
 - $i_N = (\frac{g_{m1}}{2} + \frac{g_{m2}}{2}) \cdot v_{id} = g_{m_{diff}} \cdot v_{id}$
 - Asumimos: $g_{m_{diff}} = g_{m1} = g_{m2}$
 - $v_{out} = i_N \cdot r_o = g_{m_{diff}} \cdot r_o \cdot v_{id}$
 - $A_v = \frac{v_{out}}{v_{id}} = g_{m_{diff}} \cdot (g_{m7} r_{o7} r_{o9} || g_{m5} r_{o5} r_{o2})$

• Amplificador Folded:

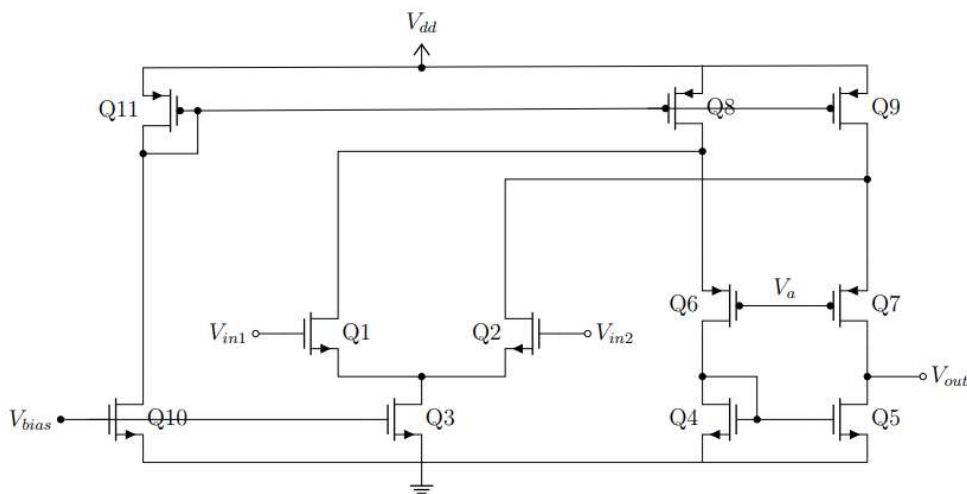
- $I_{d10} = I_{bias}; Q_{10} = Q_3$
- $Q_{11} = Q_8 = Q_9; w_6 = w_7 = \frac{w_8}{2}; l_6 = l_7 = l_8$
- $Q_1 = Q_2; Q_4 = Q_5$
- V_a optimiza el rango de salida.



- Para el amplificador calcular:
 - Numero de transistores
 - Signos de las entradas
 - Consumo
 - ICMR
 - Rango de salida
 - Ganancia y Resistencia de salida

- Amplificador 1st Stage Cascode:

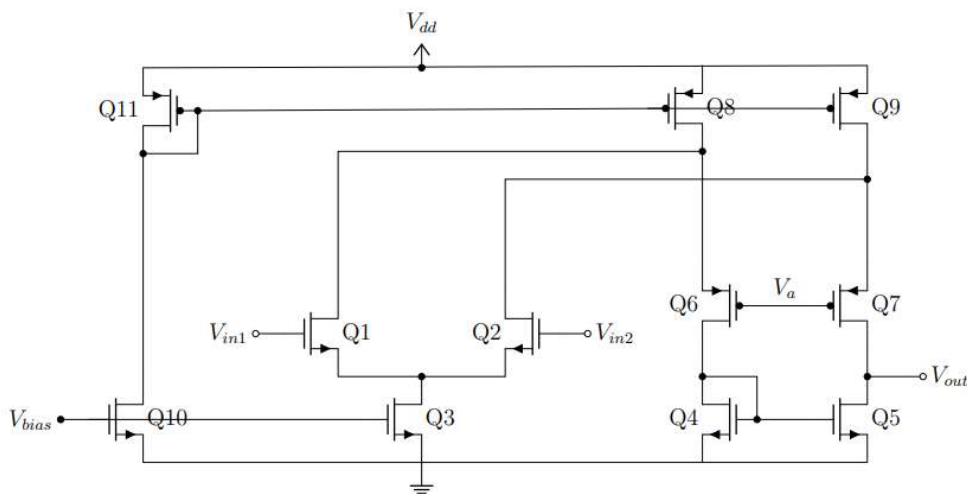
- $I_{d10} = I_{bias}; Q_{10} = Q_3$
- $Q_{11} = Q_8 = Q_9; w_6 = w_7 = \frac{w_8}{2}; l_6 = l_7 = l_8$
- $Q_1 = Q_2; Q_4 = Q_5$
- V_a optimiza el rango de salida.



- Numero de transistores:
 - $11 + 2(\text{para } V_a) = 11 + 2$
- Signos de las entradas:
 - $V_{in1} \rightarrow \text{Positive}$
 - $V_{in2} \rightarrow \text{Negative}$
- Consumo:
 - $3 I_{bias} + 0.5 I_{bias}(\text{para } V_a) = 4 I_{bias}$

- Amplificador Folded:

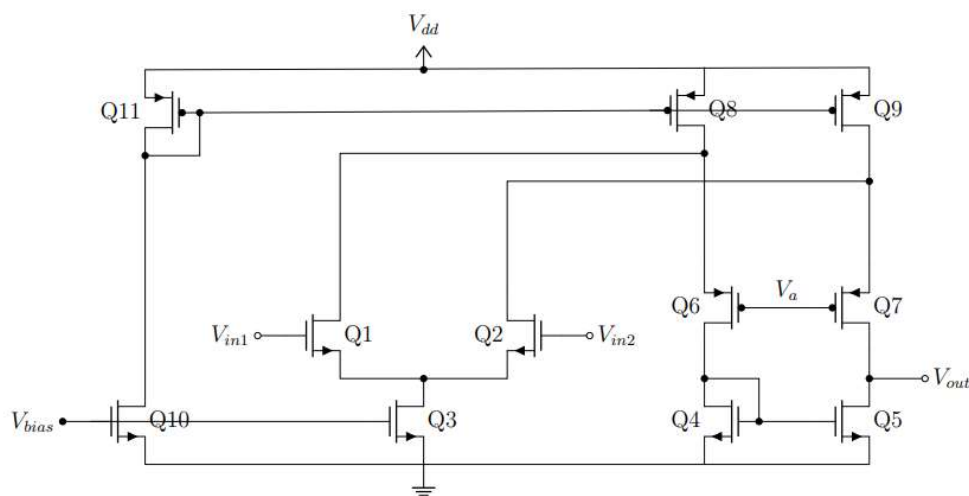
- $I_{d10} = I_{bias}; Q_{10} = Q_3$
- $Q_{11} = Q_8 = Q_9; w_6 = w_7 = \frac{w_8}{2}; l_6 = l_7 = l_8$
- $Q_1 = Q_2; Q_4 = Q_5$
- V_a optimiza el rango de salida.



- ICMR:
 - Cuando subimos el CM, el limitante es Q2(o Q1):
 $ICMR_+ < V_{dd} - V_{dsat9} + V_{tn} \approx V_{dd}$
 - Cuando Bajamos el CM, el limitante es Q3:
 $ICMR_- > V_{dsat3} + V_{gs1}$
- Rango de salida:
 - Cuando sube Vout, el limitante es Q7:
 $V_{out+} = V_{dd} - V_{dsat9} - V_{dsat7}$
 - Cuando Baja Vout, el limitante es Q5:
 $V_{out-} = V_{dsat5}$
- ¿Cuál es el mínimo Vdd? (limita ICMR)
 - $ICMR_+ > ICMR_-$
 - $V_{dd} > V_{dsat3} + V_{gs1}$

• Amplificador Folded :

- $I_{d10} = I_{bias}; Q_{10} = Q_3$
- $Q_{11} = Q_8 = Q_9; w_6 = w_7 = \frac{w_8}{2}; l_6 = l_7 = l_8$
- $Q_1 = Q_2; Q_4 = Q_5$
- V_a optimiza el rango de salida.



2C-2024

• Resistencia de Salida:

- Vemos que hay dos resistencias en paralelo:

- $r_o = r_{d7} || r_{d5}$
- Dado que $r_{d7} \gg r_{d5}$, dado que r_{d7} esta potenciada por el cascode, obtenemos:
- $r_o \approx r_{d5} = r_{o5}$

• Ganancia:

- Obtenemos la corriente de Norton que aporta Q1 y luego Q2 (asumimos tierra virtual en vs1).
- Para Q1, la corriente se divide entre r_{o8} y la resistencia r_{s6} . Dado que $r_{s6} \ll r_{o8}$, la corriente fluye en su totalidad por Q6 y Q4. Luego se copia por Q5, saliendo por v_{out} :

$$i_N^{vin1} \approx g_{m1} \cdot \frac{v_{id}}{2}$$

- Aplicando lo mismo para Q2:

$$i_N^{vin2} \approx g_{m2} \cdot \frac{v_{id}}{2}$$

- La suma de ambas es la corriente de Norton:

$$i_N = i_N^{vin1} + i_N^{vin2} = g_{m_{diff}} \cdot v_{id}$$

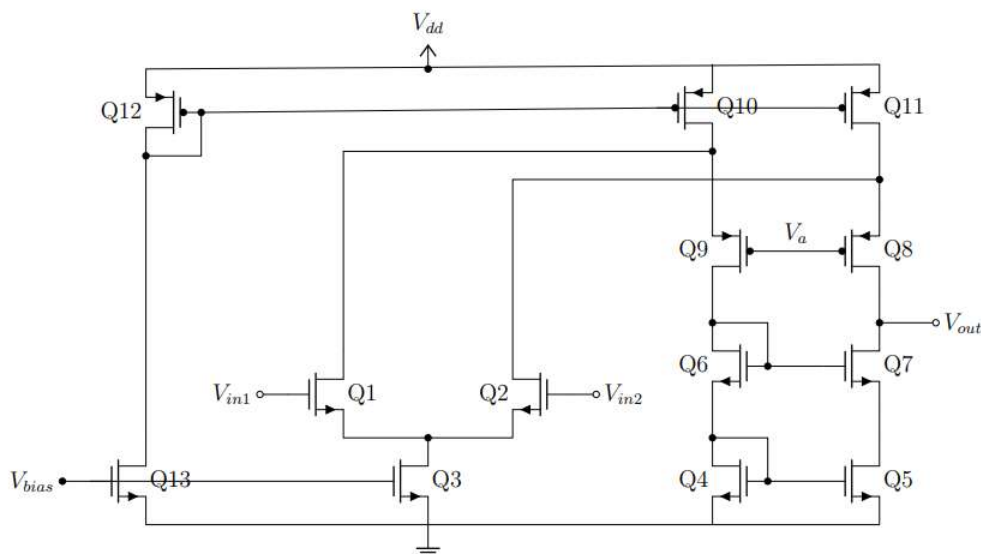
- La ganancia se obtiene:

$$v_{out} = i_N \cdot r_o = g_{m_{diff}} \cdot v_{id} \cdot r_o$$

$$A_v = \frac{v_{out}}{v_{id}} = g_{m_{diff}} \cdot r_{o5}$$

• Amplificador Folded Cascode:

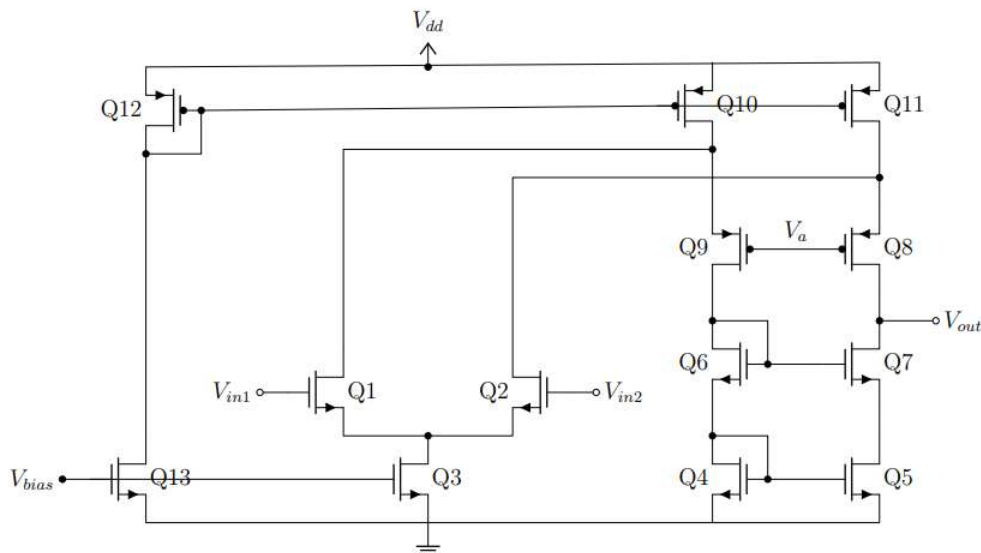
- $I_{d13} = I_{bias}; Q_{13} = Q_3$
- $Q_{12} = Q_{10} = Q_{11}; w_9 = w_8 = \frac{w_{10}}{2}; l_9 = l_8 = l_{10}$
- $Q_1 = Q_2; Q_4 = Q_5 = Q_6 = Q_7$
- V_a optimiza el rango de salida.



- Para el amplificador calcular:
 - Numero de transistores
 - Signos de las entradas
 - Consumo
 - ICMR
 - Rango de salida
 - Ganancia y Resistencia de salida

- Amplificador Folded Cascode:

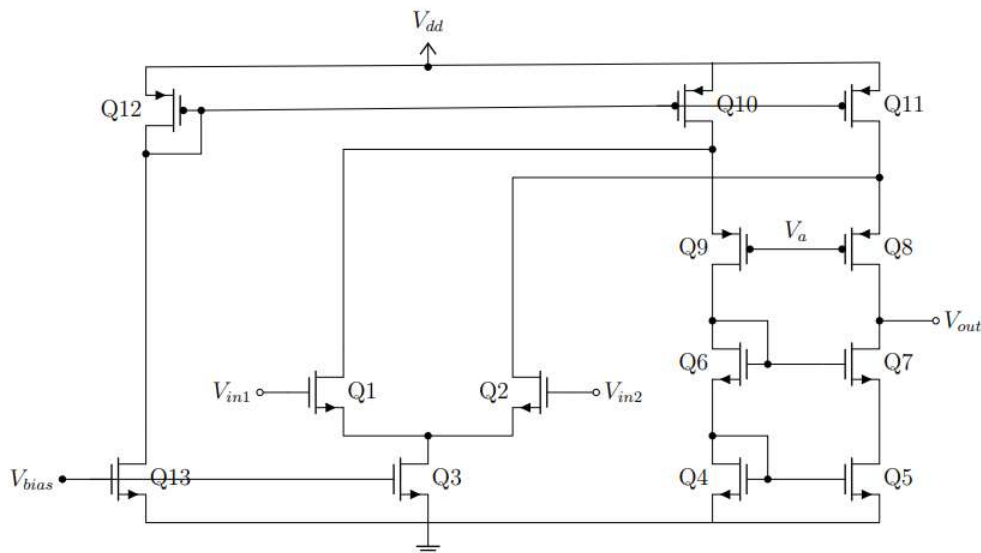
- $I_{d13} = I_{bias}; Q_{13} = Q_3$
- $Q_{12} = Q_{10} = Q_{11}; w_9 = w_8 = \frac{w_{10}}{2}; l_9 = l_8 = l_{10}$
- $Q_1 = Q_2; Q_4 = Q_5 = Q_6 = Q_7$
- V_a optimiza el rango de salida.



- Numero de transistores:
 - $13 + 2(\text{para } V_a) = 11 + 2$
- Signos de las entradas:
 - $V_{in1} \rightarrow \text{Positive}$
 - $V_{in2} \rightarrow \text{Negative}$
- Consumo:
 - $3 I_{bias} + 0.5 I_{bias}(\text{para } V_a) = 3.5 I_{bias}$

- Amplificador Folded Cascode:

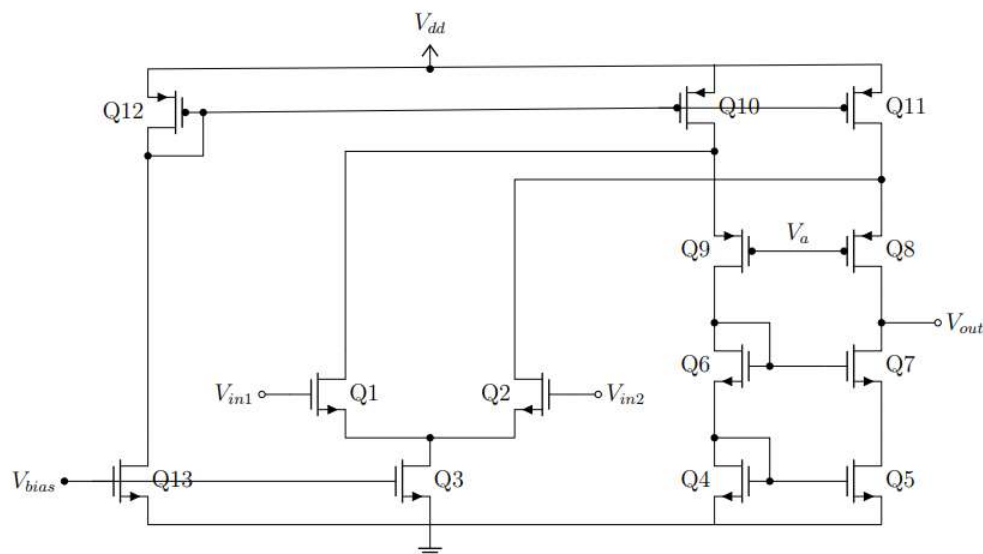
- $I_{d13} = I_{bias}; Q_{13} = Q_3$
- $Q_{12} = Q_{10} = Q_{11}; w_9 = w_8 = \frac{w_{10}}{2}; l_9 = l_8 = l_{10}$
- $Q_1 = Q_2; Q_4 = Q_5 = Q_6 = Q_7$
- V_a optimiza el rango de salida.



- ICMR:
 - Cuando subimos el CM, el limitante es Q2(o Q1):
 $ICMR_+ < V_{dd} - V_{dsat11} + V_{t_n} \approx V_{dd}$
 - Cuando Bajamos el CM, el limitante es Q3:
 $ICMR_- > V_{dsat3} + V_{gs1}$
- Rango de salida:
 - Cuando sube Vout, el limitante es Q8:
 $V_{out_+} < V_{dd} - V_{dsat11} - V_{dsat8}$
 - Cuando Baja Vout, el limitante es Q7:
 $V_{out_-} > V_{gs5} + V_{gs7} - V_{t_n} \approx V_{gs5} + V_{dsat7}$
- ¿Cuál es el mínimo Vdd?(limita Vout)
 - $V_{out_+} > V_{out_-}$
 - $V_{dd} > V_{dsat3} + V_{gs1} + V_{dsat11} + V_{dsat8}$

• Amplificador Folded Cascode:

- $I_{d13} = I_{bias}; Q_{13} = Q_3$
- $Q_{12} = Q_{10} = Q_{11}; w_9 = w_8 = \frac{w_{10}}{2}; l_9 = l_8 = l_{10}$
- $Q_1 = Q_2; Q_4 = Q_5 = Q_6 = Q_7$
- V_a optimiza el rango de salida.



• Resistencia de Salida:

- Vemos que hay dos resistencias en paralelo:

- $r_o = r_{d7} || r_{d8}$
- $r_o \approx gm_8 r_{o8} (r_{o2} || r_{o11}) || gm_7 r_{o7} r_{o5}$

• Ganancia:

- Obtenemos la corriente de Norton que aporta Q1 y luego Q2 (asumimos tierra virtual en vs1).
- Por los mismos principios que el Folded Amplifier, obtenemos:

- $i_N^{vin1} \approx gm_1 \cdot \frac{vid}{2}$
- $i_N^{vin2} \approx gm_2 \cdot \frac{vid}{2}$

- La suma de ambas es la corriente de Norton:

- $i_N = i_N^{vin1} + i_N^{vin2} = gm_{diff} \cdot vid$

- La ganancia se obtiene:

- $vout = i_N \cdot r_o = gm_{diff} \cdot vid \cdot r_o$
- $A_v = \frac{vout}{vid} = gm_{diff} \cdot (gm_8 r_{o8} (r_{o2} || r_{o11}) || gm_7 r_{o7} r_{o5})$

- Comparación de todos los amplificadores

	# mos	Ibias	Vdd min	ICMR	Rango Salida	GAIN*	LF Poles
Current Mirror	9	2	$V_{gs}+2V_{dsat}$	$V_{dd}-V_{gs}-2V_{dsat}$	$V_{dd}-2V_{dsat}$	1	1
2 nd Stage							
2 nd Stage Cascode	15	5	$V_{gs}+2V_{dsat}$	$V_{dd}-V_{gs}-2V_{dsat}$	$V_{dd}-4V_{dsat}$	3	2
1 st Stage Cascode	12	1.5	$2V_{gs}+3V_{dsat}$	$V_{dd}-2V_{gs}-3V_{dsat}$	$V_{tp}+(V_{cm_max}-V_{cm})$	2	1
Folded	13	3.5	$V_{gs}+2V_{dsat}$	$V_{dd}-V_{gs}-2V_{dsat}$	$V_{dd}-3V_{dsat}$	1	1
Folded Cascoded	15	3.5	$V_{gs}+3V_{dsat}$	$V_{dd}-V_{gs}-2V_{dsat}$	$V_{dd}-v_{gs}-3V_{dsat}$	2	1

NOTE: Indicates $(gm.ro)^{GAIN}$