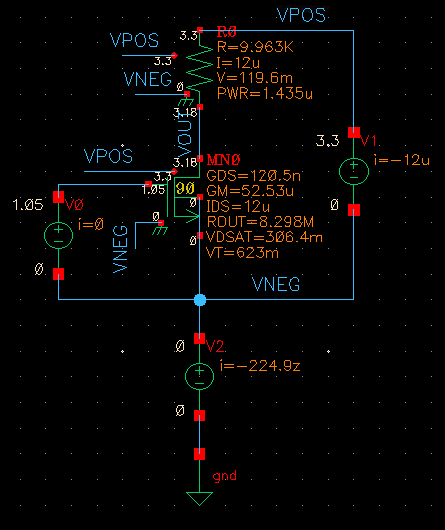
**LABORATORIO #1**

**ING. MARIANO MOREL**

**MAESTRÍA EN CIENCIAS DE LA INGENIERÍA – DISEÑO ANALÓGICO**

**EJERCICIO #1\_**

1A)



1B) La corriente en el DRAIN se establece fijando la tensión VGS y despreciando lambda de la ecuación de corriente

1C) La expresión es VOUT = VPOS - ID x R

**EJERCICIO #2**

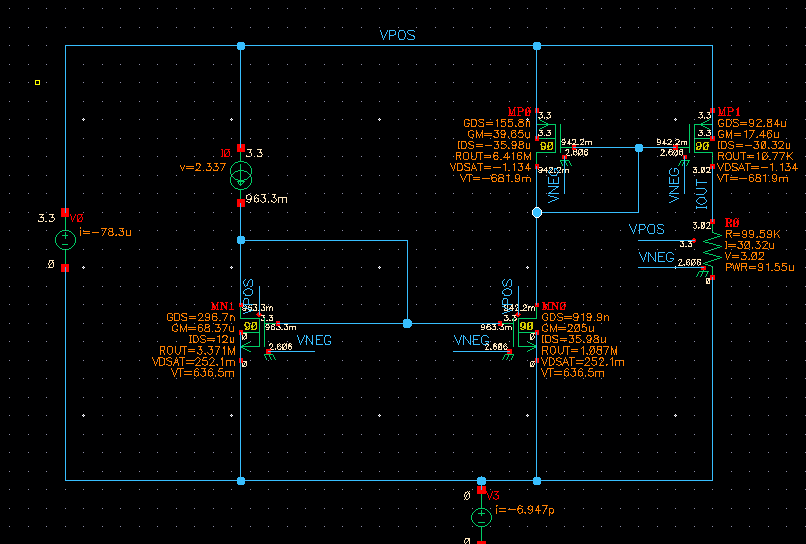
2A) La corriente de polarización la fija la fuente de corriente

2B) Al variar VGS las curvas se modifican. El resto de los incisos se muestran en el siguiente gráfico.

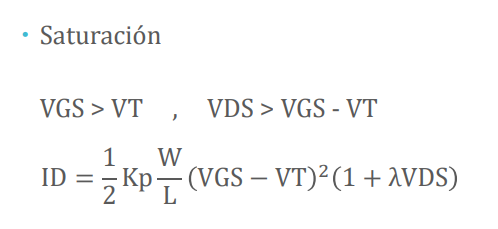


**2E) falta conclusión**

**EJERCICIO #3**

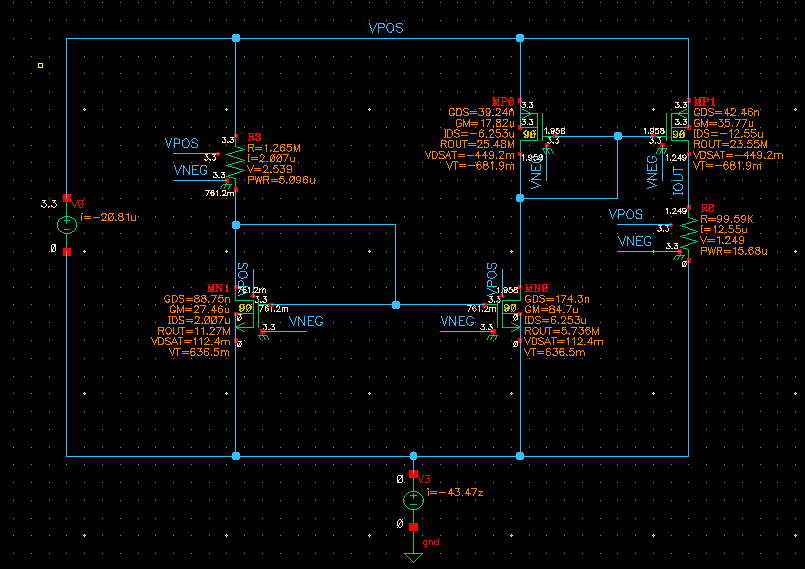
3A) 

Basándome en las siguientes ecuaciones, y los puntos de operación y parámetros, concluyo que los transistores se encuentran en saturación. (Tomar a VGS-VT = VD SAT)



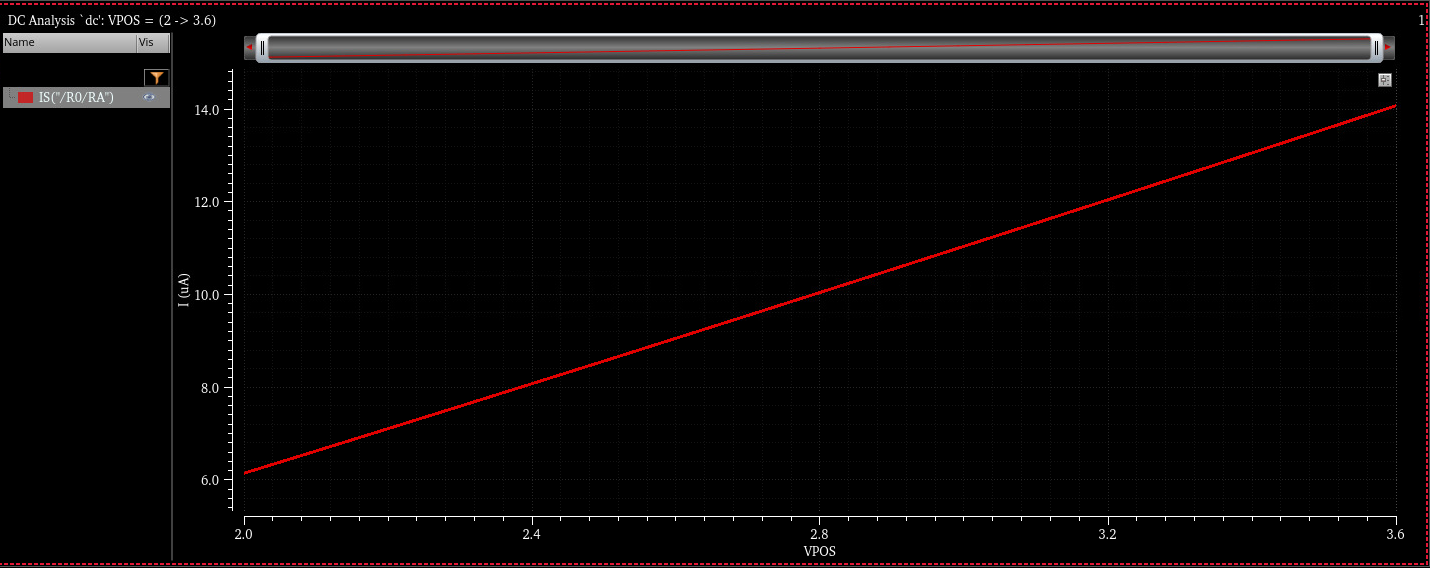
**EJERCICIO #4**

4A)

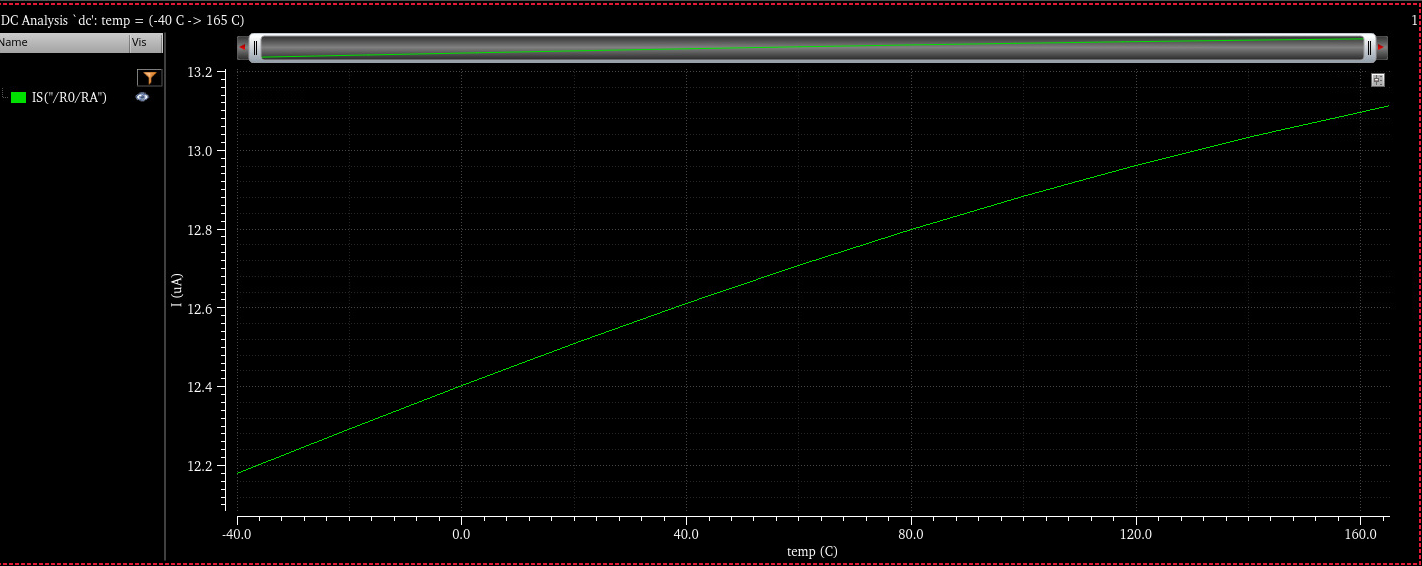


4B) La corriente de salida la define la rama que contiene la R y el transistor NMOS en serie. Desde esa rama hasta la salida se van haciendo copias proporcionales, propio de la configuración espejo, hasta llegar a los 12uA. (VER ESTO)

4C\_1)

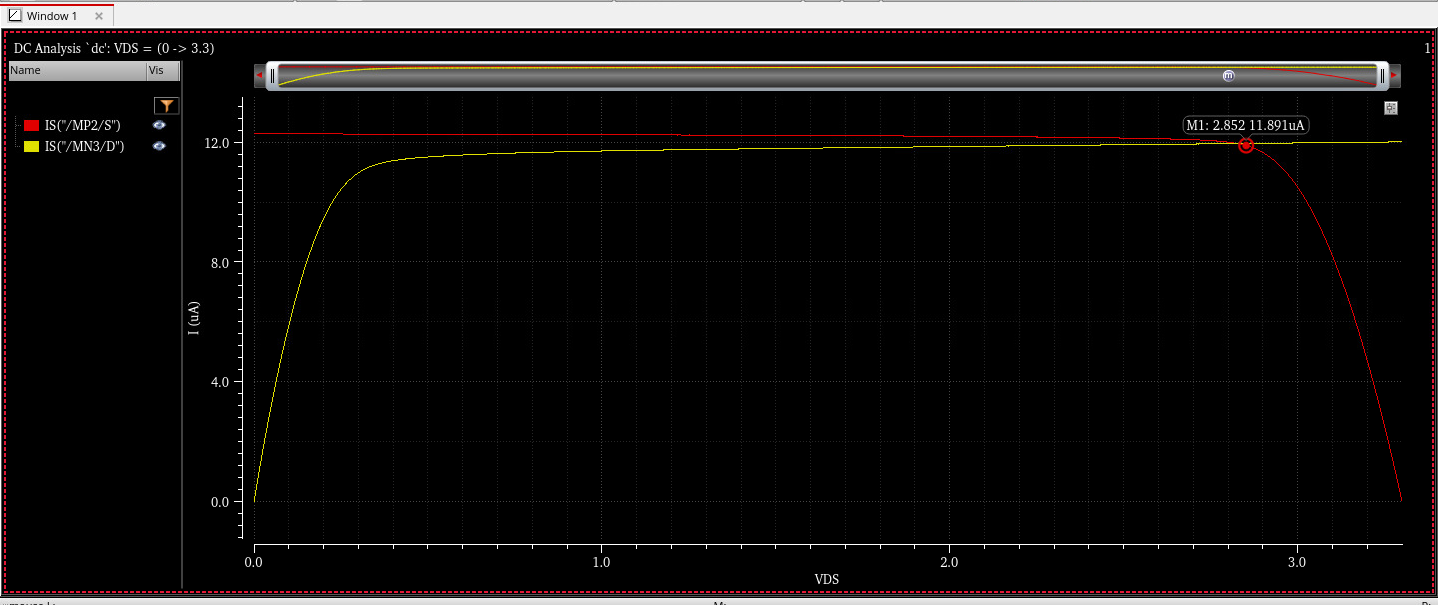


4C\_2)



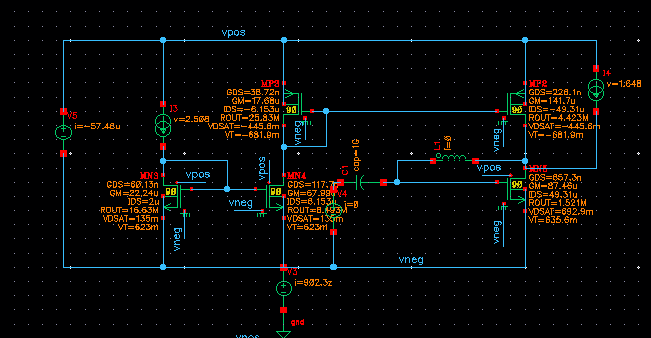
CUAL ES EL INCONVENIENTE DEL CIRCUITO? (VER)

**EJERCICIO #5**



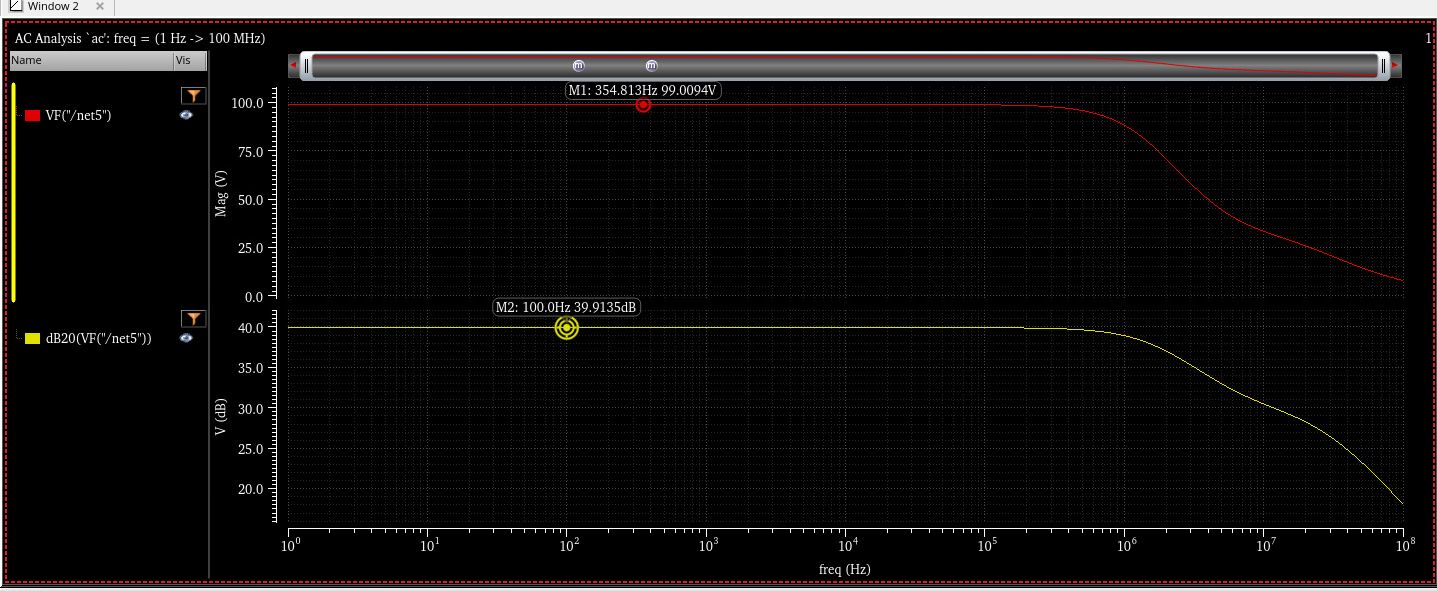
La corriente y la tensión de salida se obtienen de la intersección de las gráficas del NMOS y PMOS, los cuales están prácticamente en saturación.

**EJERCICIO #6**

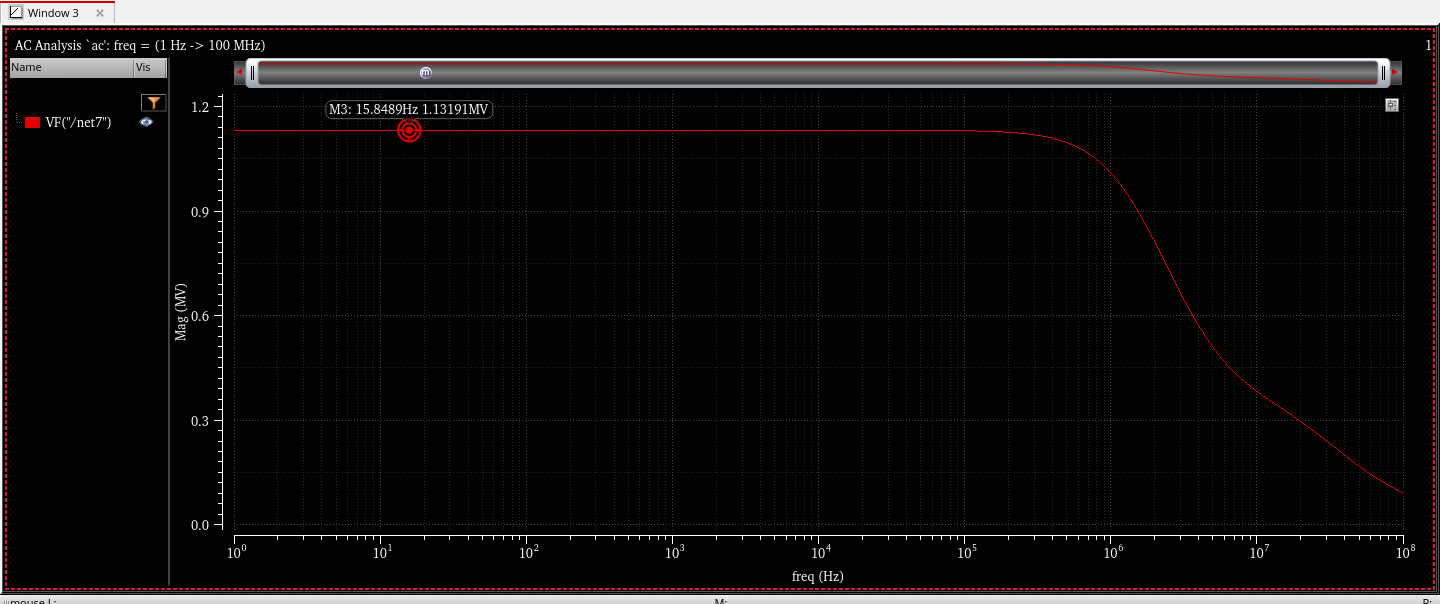
****

6A) La tensión de salida surge de la relación que existe entre la corriente fija del transistor PMOS (que fija la corriente del NMOS) y la tensión VGS del transistor NMOS. Esta VGS surge de la corriente del NMOS.

6B\_1) Al estar trabajando en pequeña señal, pero en un modelo linealizado, puedo usar un 1V en la señal AC. El valor 1V se utiliza por cuestiones de simplicidad, para obtener una transferencia (ganancia).



Para comparar, se hace el cálculo teórico gm x (ro\_pmos // ro\_nmos) = 87.46u x (4.423M // 1.521M) = 98.986 (aproximadamente 99, de la simulación).

6C) 

Para obtener la Ro, aplico un generador de corriente AC sobre DS del pmos. Aplico 1A de corriente AC, y con la info del gráfico obtengo la Ro = 1.13M que es el valor aproximado del paralelo de ro\_pmos con ro\_nmos, obtenidas de la simulación anterior.

**EJERCICIO #7**

En el pmos (que se encuentra en el nodo por encima de vout) si PCAS aumenta, el nodo B aumenta, y hace disminuir la VDS el pmos que tiene por encima al límite de la condición de triodo, ya que alcanza la VDSAT. El límite inferior esta determinado por el pmos más cercano al pmos. Si disminuyo PCAS, B disminuye. Como vout es fijo, este pmos se empieza a “achicar”.

Para el caso de de NCAS, como la corriente es fija sobre los transistores de salida, si NCAS aumenta, el nodo A aumenta, el nmos entre vout y A puede entrar en la condición de triodo (disminuye VDS). Mismo efecto sucede con el nmos de mas abajo, cuando NCAS disminuye.

NECESITO SIMULAR LOS VARIANDO NCAS Y PCAS PARA LOS LIMITES PARA QUE TODO FUNCIONE EN SATURACION