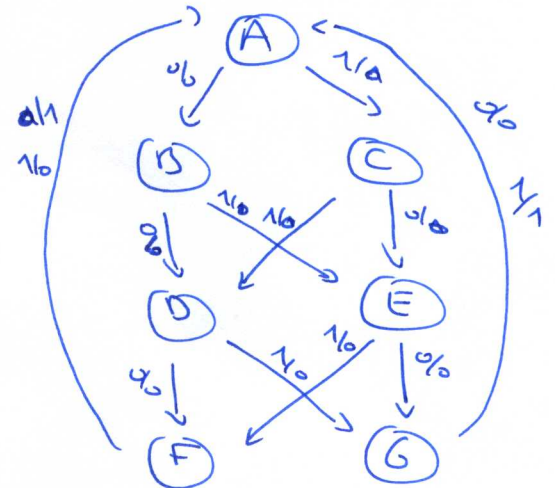


5. Dissenyau un verificador de paritat en sèrie per a paraules de 4 bits. En el moment de rebre el quart bit, la sortida ha de ser 1 si el nombre total d'1ns es parell, en la resta de casos la sortida ha de ser 0. Després de rebre el quart bit cal una restauració (es torna a començar).

Que hagi restauració implica qe no hagi sobreposició. Definirem el problem bit-bit agupant les estats en funció de situacions en unes pa o impa de bits

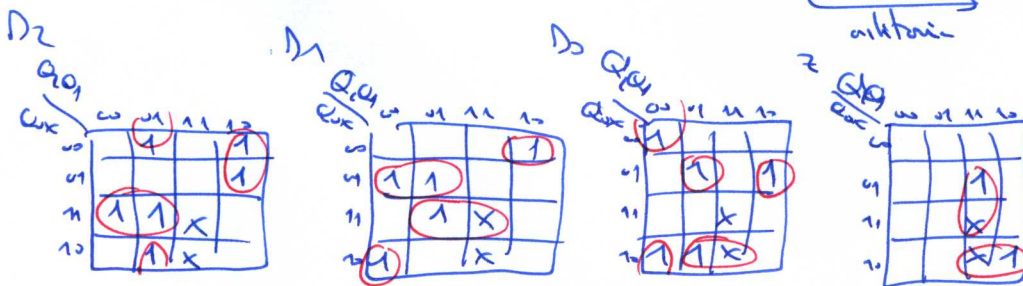
- (A) → estat inicial  
 (B) → estat amb 1 bit = 0  
 (C) → estat amb 1 bit = 1  
 (D) → estat amb 2 bits amb 00 o 11  
 (E) → estat amb 2 bits amb 01 o 10  
 (F) → estat amb 3 bits en continuació  
 000, 110, 011, 110  
 (G) → estat amb 3 bits en continuació  
 001, 111, 010, 100



Qn	Qn-1 Vn		
	x=0	x=1	
A	B/0	C/0	00
B	D/0	E/0	00
C	F/0	G/0	00
D	F/0	G/0	00
E	G/0	F/0	00
F	A/1	A/0	10
G	A/0	A/1	01

no hui ninga estats redundants, tenem 7 estats qe necessitem 3 FF's, en este cas utilitzo D's

	Q <sub>2</sub> Q <sub>1</sub> Q <sub>0</sub> x	D <sub>2</sub> D <sub>1</sub> D <sub>0</sub>	z
A	0 0 0 0	0 0 1	0
B	0 0 0 1	0 1 0	0
C	0 0 1 0	0 1 1	0
D	0 0 1 1	1 0 0	0
E	0 1 0 0	0 1 1	0
F	0 1 0 1	1 0 1	0
G	0 1 1 0	1 1 0	0
	1 0 0 0	1 1 0	0
	1 0 0 1	1 0 1	0
	1 0 1 0	0 0 0	1
	1 0 1 1	0 0 0	0
	1 1 0 0	0 0 0	0
	1 1 0 1	0 0 0	1
	1 1 1 0	x x x	x
	1 1 1 1	x x x	x



$$D_2 = \overline{Q_2} \overline{Q_1} \overline{x} + \overline{Q_2} Q_0 x + Q_2 \overline{Q_1} \overline{Q_0}$$

$$D_1 = Q_2 \overline{Q_1} \overline{Q_0} x + \overline{Q_2} \overline{Q_1} Q_0 \overline{x} + \overline{Q_2} \overline{Q_0} x + Q_1 Q_0 x$$

$$D_0 = \overline{Q_2} \overline{Q_1} \overline{x} + \overline{Q_2} Q_1 \overline{Q_0} x + Q_2 \overline{Q_1} \overline{Q_0} x + Q_1 Q_0 \overline{x}$$

$$z = Q_2 Q_1 x + Q_2 Q_0 \overline{x}$$