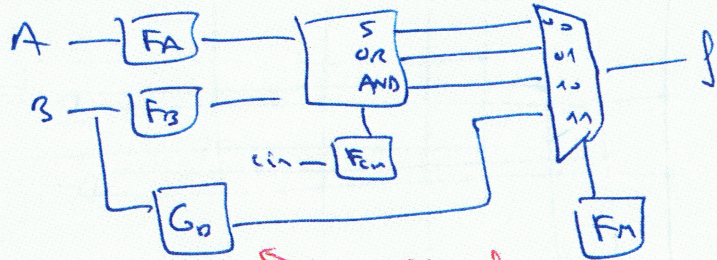


República de ALU,



salida al
multiplexor del 5, que recibe los
desplazamientos

C_2	C_1	C_0	C_P	F_A	F_B	F_M	F_m
0	0	0	AND	A	1	X	X
0	0	0	OR	A	1	X	X
0	0	1	A+B	A	1	X	X
0	1	0	2B	X	X	X	X
0	1	0	$B/2$	X	X	X	X
0	1	1	$B/4$	X	X	X	X
1	1	0	X	X	X	X	X
1	1	1	X	X	X	X	X

F_A al ser '0' y '1' lo hace con una
puerta AND

F_B al ser '1' y '1' lo hace con
una puerta XOR

F_M son los 2 resultados de cada bit
multiplexor

F_A'

C_2	C_1	C_0	C_P	F_A'
0	0	0	AND	1
0	0	0	OR	1
0	0	1	A+B	1
0	1	0	2B	1
0	1	0	$B/2$	1
0	1	1	$B/4$	1
1	1	0	X	1
1	1	1	X	1

$$F_A' = \bar{C}_1 + C_0$$

$$F_B' = C_1 \bar{C}_0$$

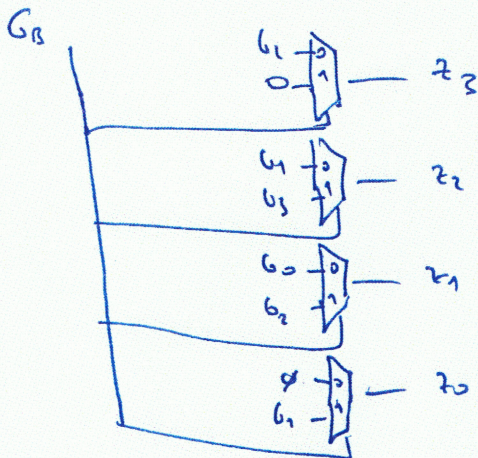
F_B'

C_2	C_1	C_0	C_P	F_B'
0	0	0	AND	0
0	0	0	OR	0
0	0	1	A+B	0
0	1	0	2B	1
0	1	0	$B/2$	1
0	1	1	$B/4$	1
1	1	0	X	1
1	1	1	X	1

$$F_{M1} = C_2 + \bar{C}_1 \bar{C}_0$$

$$F_{M2} = C_2 + C_1 \bar{C}_0$$

El multiplexor G_B se puede hacer con multiplexores que manejen bits a la vez y
a la vez $B = b_3 b_2 b_1 b_0$ $2B = b_3 b_2 b_1 b_0$ $B/2 = 0 b_3 b_2 b_1$



G_B

C_2	C_1	C_0	C_P	G_B
0	0	0	AND	1
0	0	0	OR	1
0	0	1	A+B	1
0	1	0	2B	1
0	1	0	$B/2$	1
0	1	1	$B/4$	1
1	1	0	X	1
1	1	1	X	1

$$G_B \equiv C_0$$

con los bits ya podemos hacer el
registro completo del ALU