

# CIRCUITS COMBINACIONALS

## Índex de conceptes

- **Entrades de control (de selecció) i Enable**
- **Decodificadors**
- **MUXs**
- **Buffers TriState**
- **Comparadors**

El sistema digital en el qual la sortida només depèn de l'estat de les variables d'entrada i no depèn d'estats anteriors s'anomena sistema **combinacional** (combinació de les variables d'entrada).

Qualsevol sistema digital es pot implementar mitjançant portes lògiques a dos nivells, però el circuit resultant pot ser molt complex, amb moltes entrades i difícil de realitzar a la pràctica.

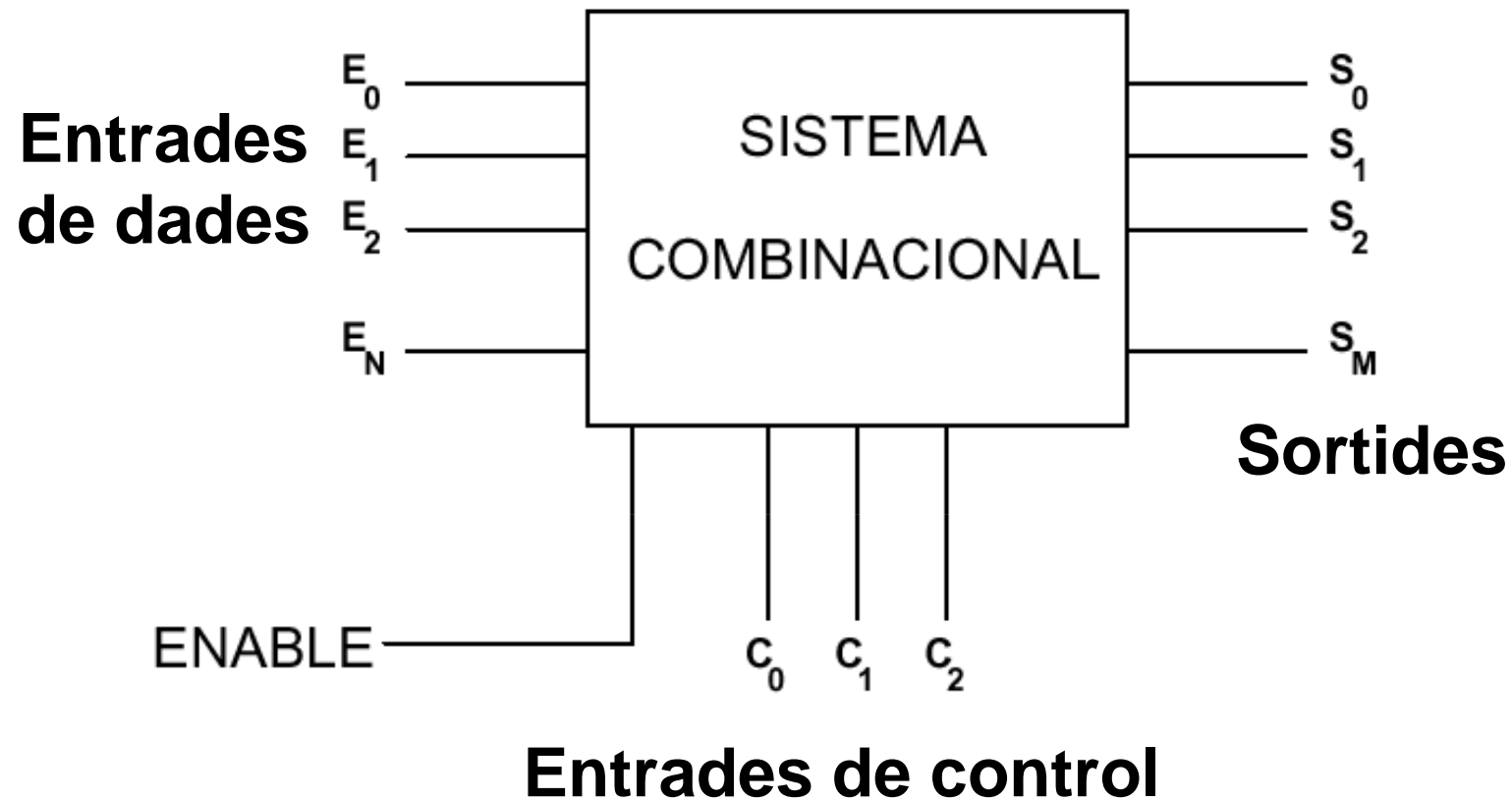
Els sistemes complexos es dissenyen de forma jeràrquica o modular: estan formats per subsistemes, que a la seva vegada, poden estar constituïts per mòduls amb funcions ben determinades i, els quals, es poden realitzar amb dos nivells de portes.

Els mòduls poden ser circuits combinacionals ad hoc (dissenyats específicament) i circuits combinacionals estàndard.

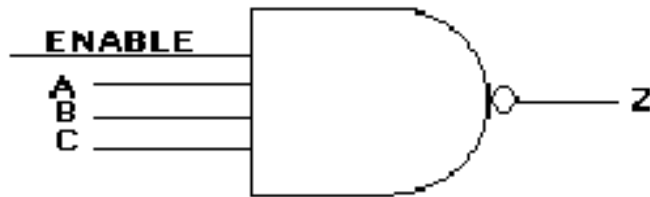
Entre els blocs combinacionals estàndard destaquen els que realitzen tasques de *codificació, adreçament i commutació* entre senyals.

Aquests blocs, a més de terminals de dades (entrades i sortides) i terminals de polarització (alimentació elèctrica), acostumen a tenir entrades de control, que modifiquen la funcionalitat del mòdul, inhibint-lo o activant-lo.

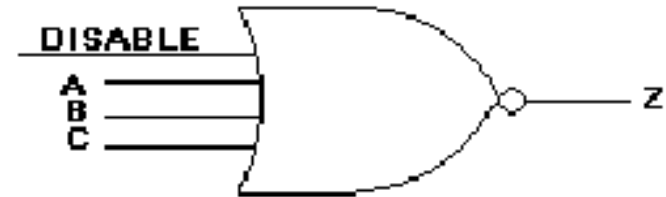
- **ENABLE**: Activa el mòdul si està a 1 (amb  $\overline{\text{ENABLE}}$  el mòdul és actiu quan val 0)
- **DISABLE**: Desactiva el mòdul si està a 1 (amb  $\overline{\text{DISABLE}}$  el mòdul es desactiva quan val 0)



Exemples: porta NAND y porta NOR de 3 entrades activades per una senyal de control



activada per Enable = 1  
(*active-high*)



activada per Disable = 0  
(*active-low*)

Les entrades de control tenen diferents aplicacions:

- Activar i desactivar circuits per què només siguin operatius en determinats instants de temps (ENABLE, DISABLE)
- Control i lectura de busos
- Selecció de valors de sortida del circuit

# Descodificadors i codificadors

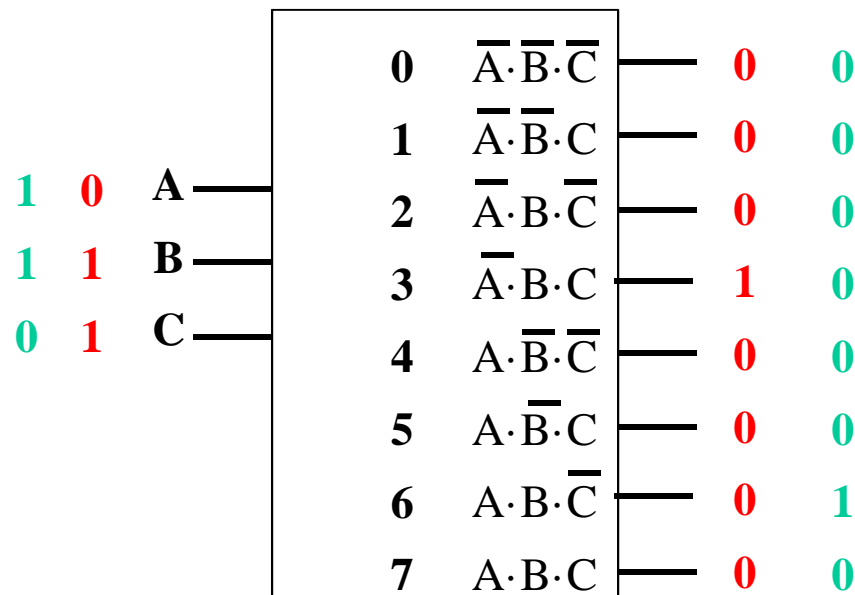
Una de les funcions més utilitzades en sistemes digitals és la conversió entre diferents codis, ja que són utilitzats per diferents aplicacions. Un exemple:

- Entrada de dades (en BCD)
- Transmissió de dades (en codi de detecció de errors)
- Operacions lògiques i aritmètiques (en codi binari natural)
- Sortida de dades (en BCD)
- Presentació de resultats en un display (en codi de 7 segments)

# Descodificadors (DEC)

Són circuits combinacionals que **generen els productes canònics d'una combinació binària aplicada a les seves entrades**. Tenen  **$n$  entrades  $2^n$  sortides**

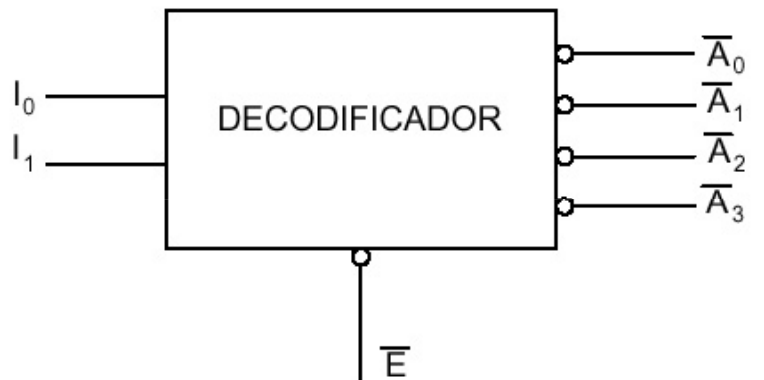
Exemple de **descodificador de 3 a 8 línies amb sortida active-high**



Alguns dels diferents tipus més comuns:

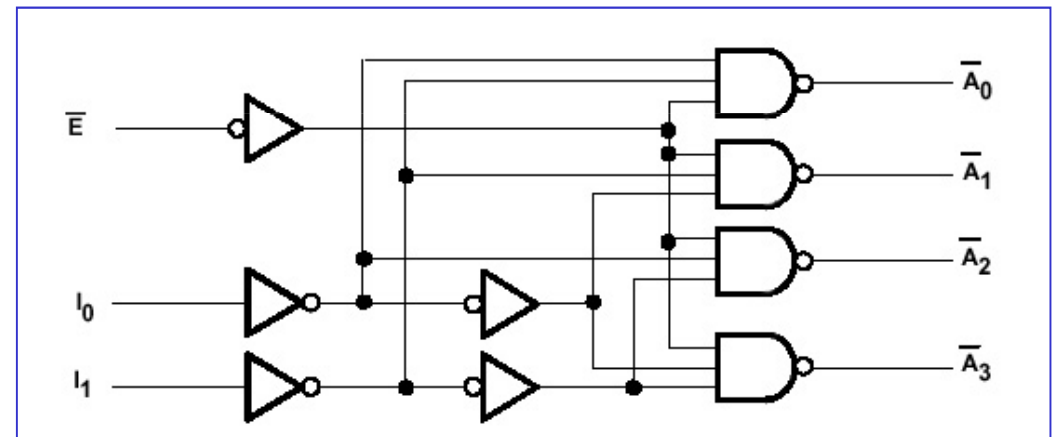
- De 3 a 8 línies: descodificador binari natural
- De 4 a 16 línies: descodificador binari natural
- De 4 a 10 línies: descodificador BCD–decimal
- BCD a 7 segments

Exemple de **descodificador de 2 a 4 línies amb sortida active-low**



$\overline{E}$	$I_1$	$I_0$	$\overline{A}_0$	$\overline{A}_1$	$\overline{A}_2$	$\overline{A}_3$
1	X	X	1	1	1	1
0	0	0	0	1	1	1
0	0	1	1	0	1	1
0	1	0	1	1	0	1
0	1	1	1	1	1	0

Taula de funcionament



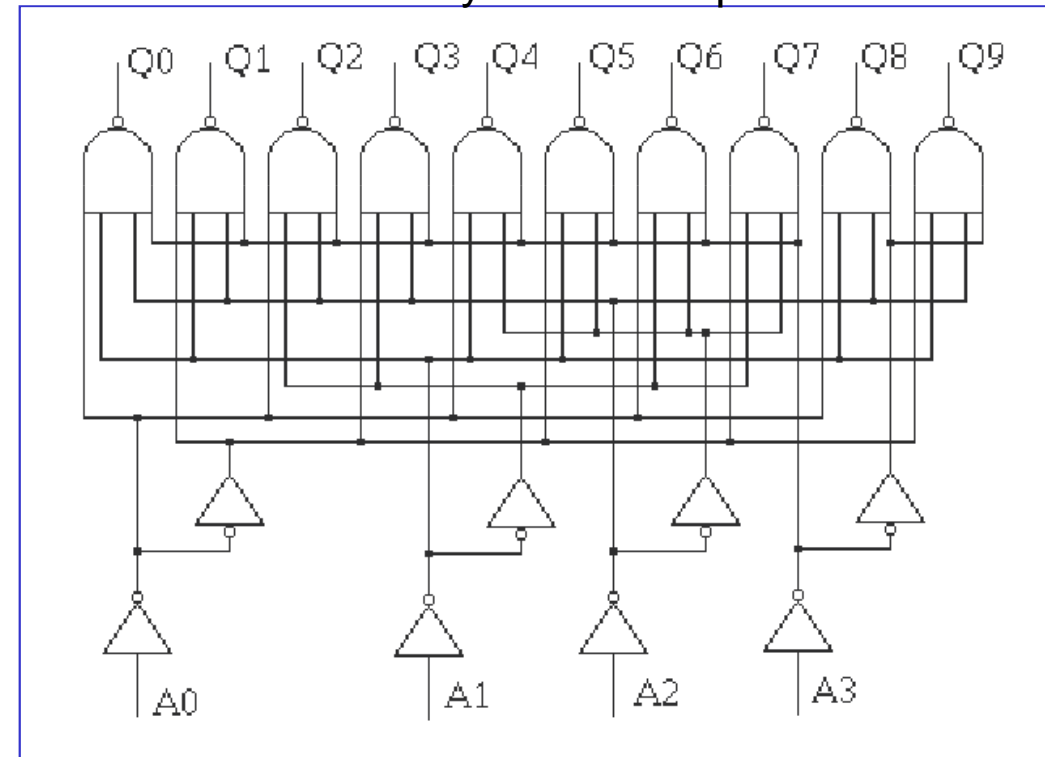
Disseny a nivell de porta



## Exemple de descodificador de 4 a 10 línies BCD-decimal amb sortida active-low

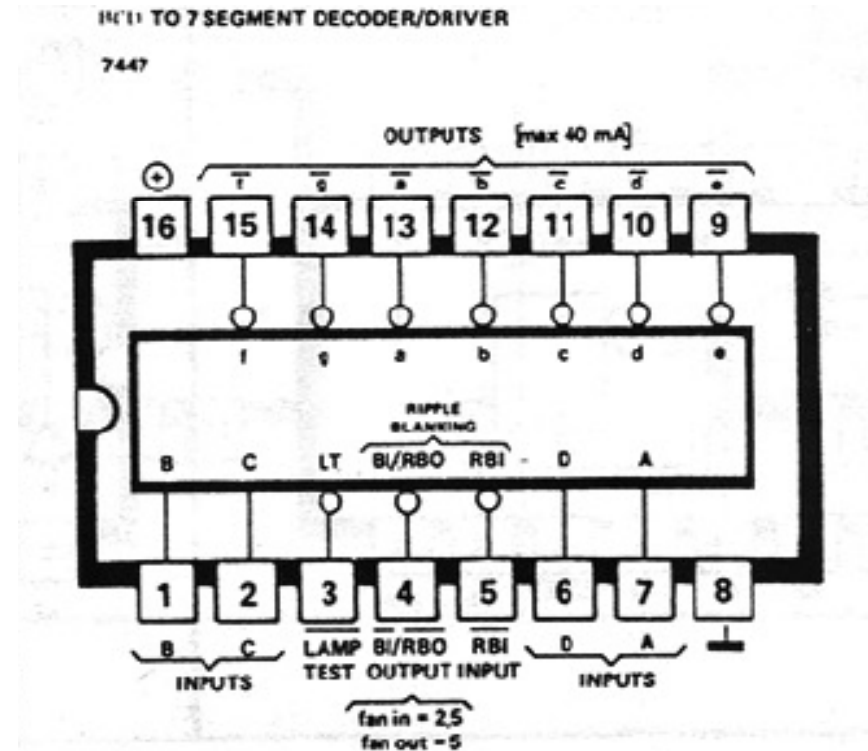
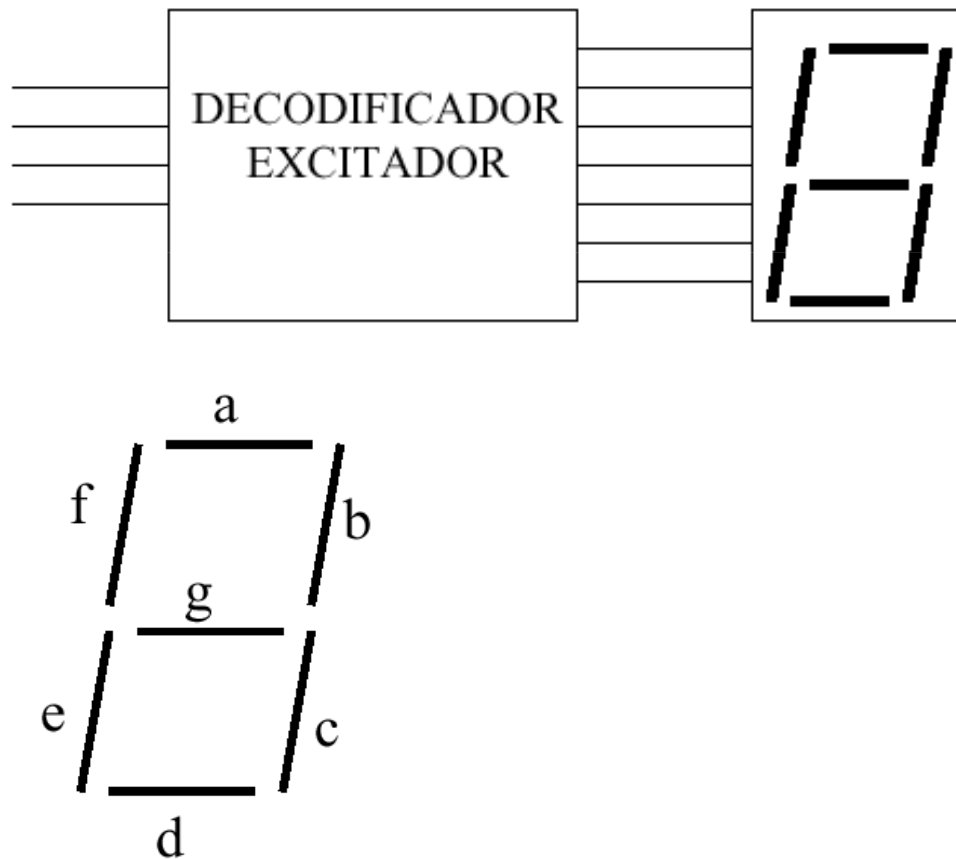
Entrades				Sortides									
A <sub>3</sub>	A <sub>2</sub>	A <sub>1</sub>	A <sub>0</sub>	Q <sub>0</sub>	Q <sub>1</sub>	Q <sub>2</sub>	Q <sub>3</sub>	Q <sub>4</sub>	Q <sub>5</sub>	Q <sub>6</sub>	Q <sub>7</sub>	Q <sub>8</sub>	Q <sub>9</sub>
0	0	0	0	0	1	1	1	1	1	1	1	1	1
0	0	0	1	1	0	1	1	1	1	1	1	1	1
0	0	1	0	1	1	0	1	1	1	1	1	1	1
0	0	1	1	1	1	1	0	1	1	1	1	1	1
0	1	0	0	1	1	1	1	0	1	1	1	1	1
0	1	0	1	1	1	1	1	1	0	1	1	1	1
0	1	1	0	1	1	1	1	1	1	0	1	1	1
0	1	1	1	1	1	1	1	1	1	1	0	1	1
1	0	0	0	1	1	1	1	1	1	1	1	0	1
1	0	0	1	1	1	1	1	1	1	1	1	1	0
1	0	1	0	1	1	1	1	1	1	1	1	1	1
1	0	1	1	1	1	1	1	1	1	1	1	1	1
1	1	0	0	1	1	1	1	1	1	1	1	1	1
1	1	0	1	1	1	1	1	1	1	1	1	1	1
1	1	1	0	1	1	1	1	1	1	1	1	1	1
1	1	1	1	1	1	1	1	1	1	1	1	1	1

Disseny a nivell de porta

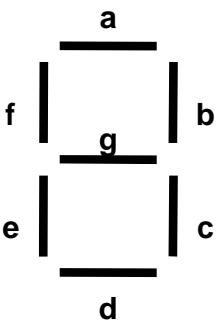


## Descodificador BCD a 7 segments

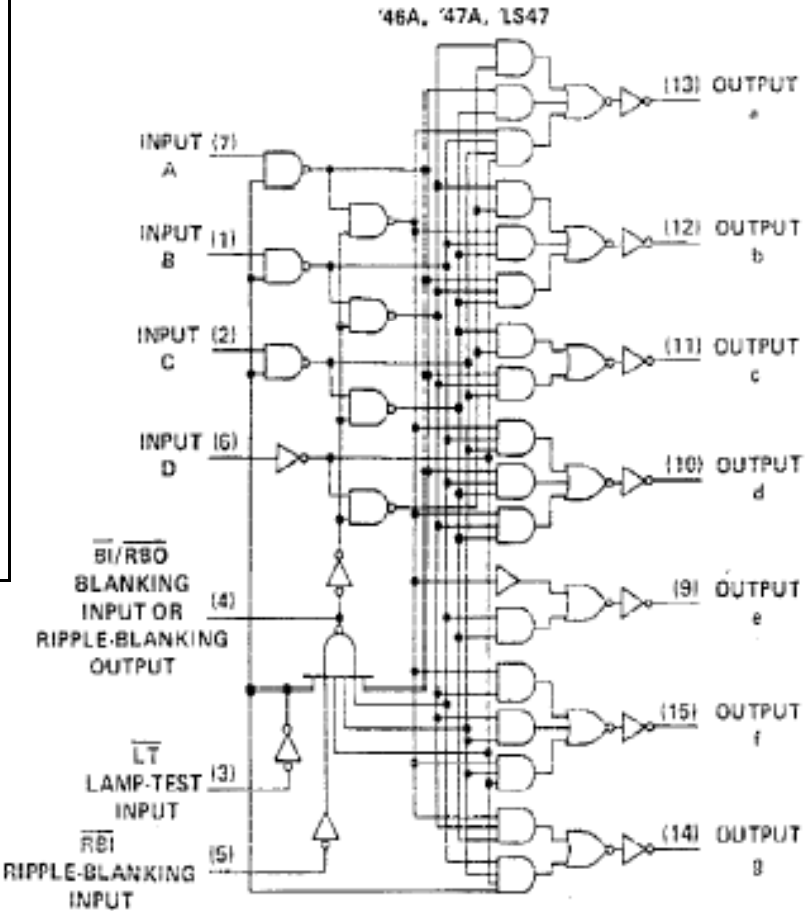
- poden activar vàries sortides simultàniament (a diferència dels altres decodificadors)
- poden subministrar corrent per activar els LEDs



hex	Inputs				Outputs				
	A	B	C	D	a	b	c	d	e
	L	L	L	L	ON	ON	ON	ON	ON
	L	L	L	H	OFF	ON	ON	OFF	OFF
	L	L	H	L	ON	ON	OFF	ON	ON
	L	L	H	H	ON	ON	ON	ON	OFF
	L	H	L	L	OFF	ON	ON	OFF	ON
	L	H	L	H	ON	OFF	ON	ON	OFF
	L	H	H	L	ON	OFF	ON	ON	ON
	L	H	H	H	ON	ON	ON	OFF	OFF
	H	L	L	L	ON	ON	ON	ON	ON
	H	L	L	H	ON	ON	ON	OFF	ON
	H	L	H	L	ON	ON	ON	OFF	ON
	H	L	H	H	OFF	OFF	ON	ON	ON
	H	H	L	L	OFF	OFF	OFF	ON	ON
	H	H	L	H	OFF	ON	ON	ON	ON
	H	H	H	L	ON	OFF	OFF	ON	ON
	H	H	H	H	ON	OFF	OFF	ON	ON



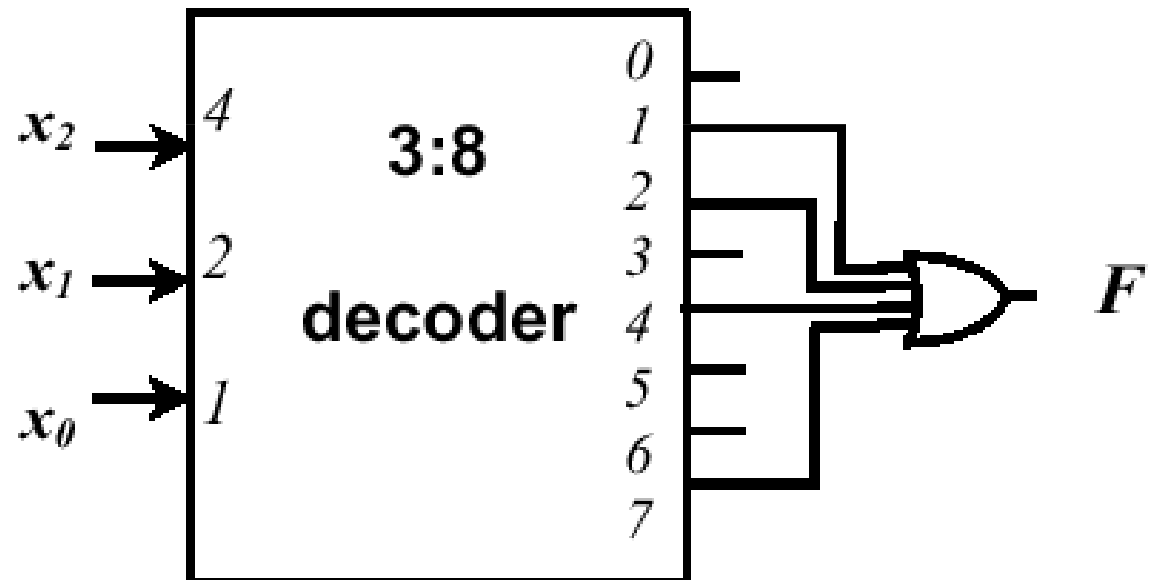
Disseny a nivell de porta



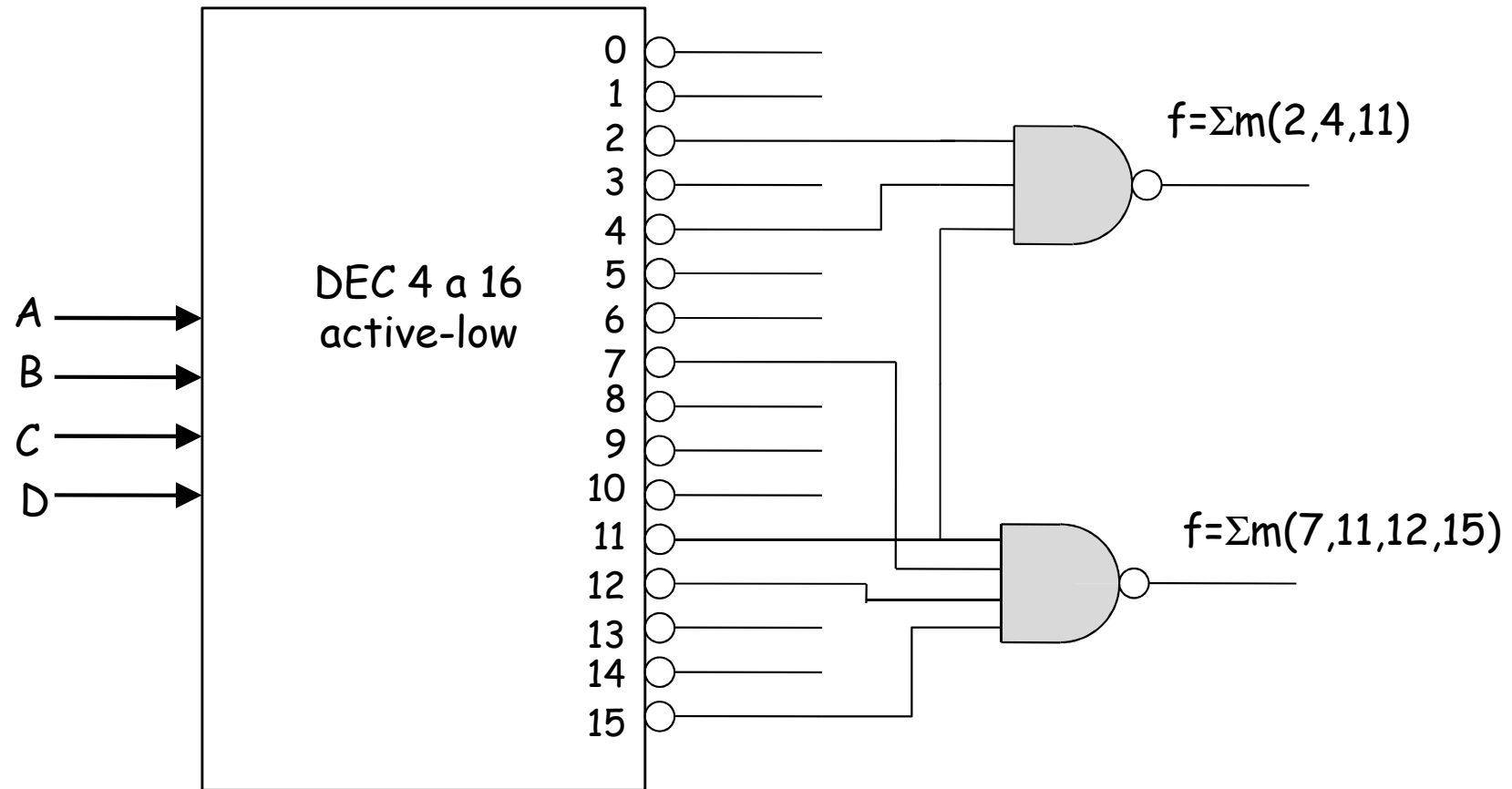
## Realització de funcions lògiques mitjançant descodificadors.

Donat que un DEC active-high genera tots els minterms, **es poden implementar funcions lògiques amb un DEC i una porta OR** amb les entrades connectades als termes de la funció.

$$F = \Sigma m(1, 2, 4, 7)$$



Si el DEC proporciona les sortides negades (active-low) es col·loca una porta **NAND**

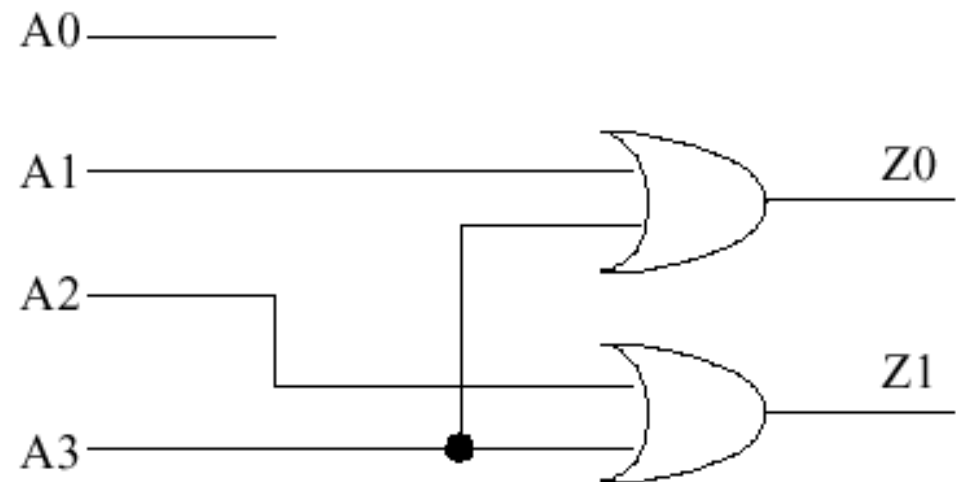


Es poden implementar *diverses funcions* alhora

# Codificadors

Són circuits combinacionals de  $2^n$  entrades i  $n$  sortides de manera que quan una de les entrades adopta un estat determinat (0 o 1), a la sortida apareix la combinació binària corresponent al número decimal assignat a l'entrada.

Entrades				Sortides	
A3	A2	A1	A0	z1	z0
0	0	0	1	0	0
0	0	1	0	0	1
0	1	0	0	1	0
1	0	0	0	1	1



Per resoldre el problema de que arribin, simultàniament, dues entrades diferents, es dissenyen **codificadors amb prioritat**: en cas de que arribin dues entrades el codificador donarà, a la sortida, la combinació binària corresponent a l'entrada de valor decimal més alta (a l'exemple, un cas active-low).

- EI=entrada d'inhibició
- GS=sortida que permet de connectar més d'un codificador

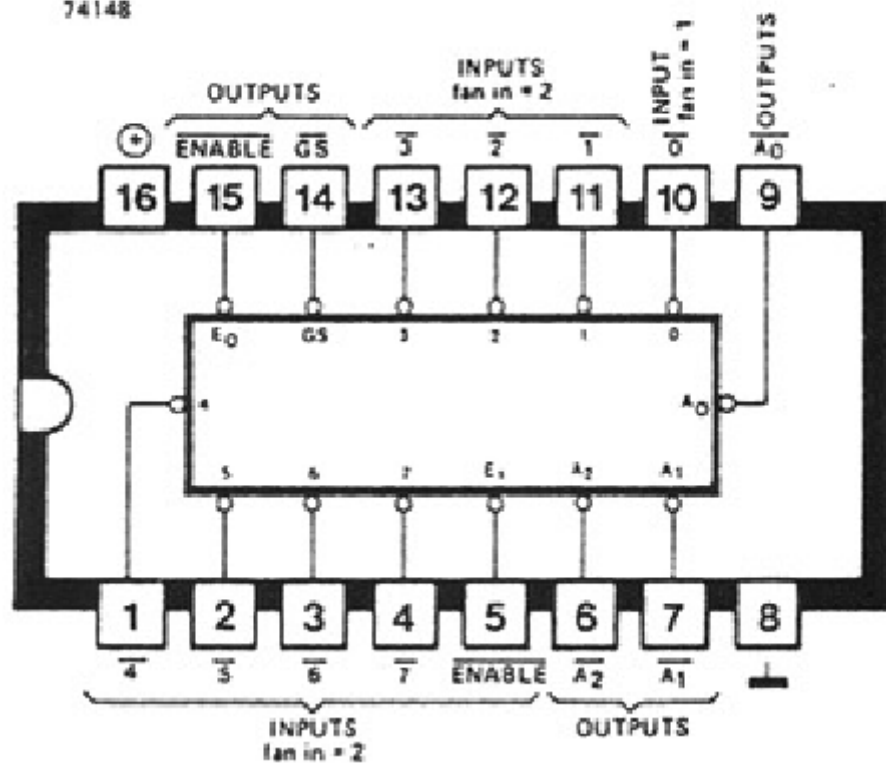
EI	A <sub>0</sub>	A <sub>1</sub>	A <sub>2</sub>	A <sub>3</sub>	A <sub>4</sub>	A <sub>5</sub>	A <sub>6</sub>	A <sub>7</sub>	Q <sub>2</sub>	Q <sub>1</sub>	Q <sub>0</sub>	GS	EO
1	X	X	X	X	X	X	X	X	0	0	0	1	1
0	1	1	1	1	1	1	1	1	0	0	0	1	0
0	X	X	X	X	X	X	X	0	1	1	1	0	1
0	X	X	X	X	X	X	0	1	1	1	0	0	1
0	X	X	X	X	0	1	1	1	1	0	0	0	1
0	X	X	X	0	1	1	1	1	0	1	1	0	1
0	X	X	0	1	1	1	1	1	0	1	0	0	1
0	X	0	1	1	1	1	1	1	0	0	1	0	1
0	0	1	1	1	1	1	1	1	0	0	0	0	1

FUNCTION TABLE

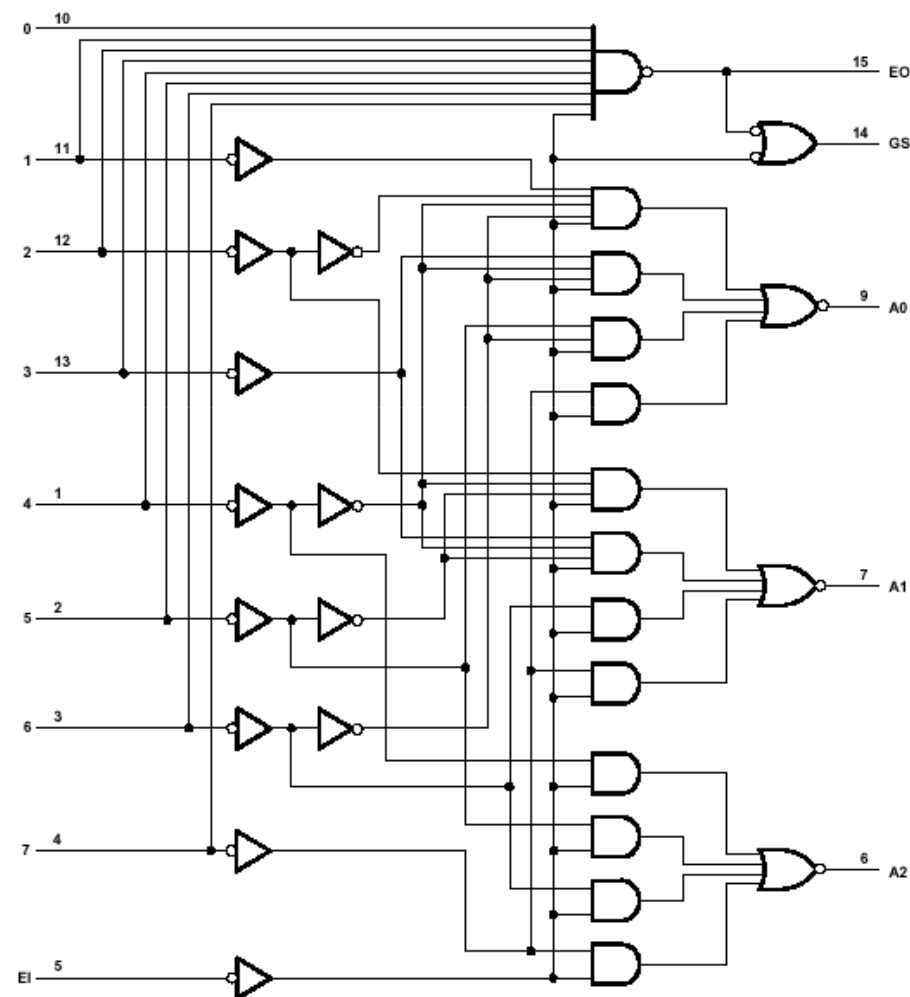
EI	INPUTS								OUTPUTS				
	0	1	2	3	4	5	6	7	A2	A1	A0	GS	EO
H	X	X	X	X	X	X	X	X	H	H	H	H	H
L	H	H	H	H	H	H	H	H	H	H	H	H	L
L	X	X	X	X	X	X	X	L	L	L	L	L	H
L	X	X	X	X	X	X	L	H	L	L	H	L	H
L	X	X	X	X	X	L	H	H	L	H	L	L	H
L	X	X	X	X	L	H	H	H	L	H	H	L	H
L	X	X	X	L	H	H	H	H	H	L	L	L	H
L	X	X	L	H	H	H	H	H	H	L	H	L	H
L	X	L	H	H	H	H	H	H	H	H	L	L	H
L	L	H	H	H	H	H	H	H	H	H	H	L	H

PRIORITY ENCODER

74148



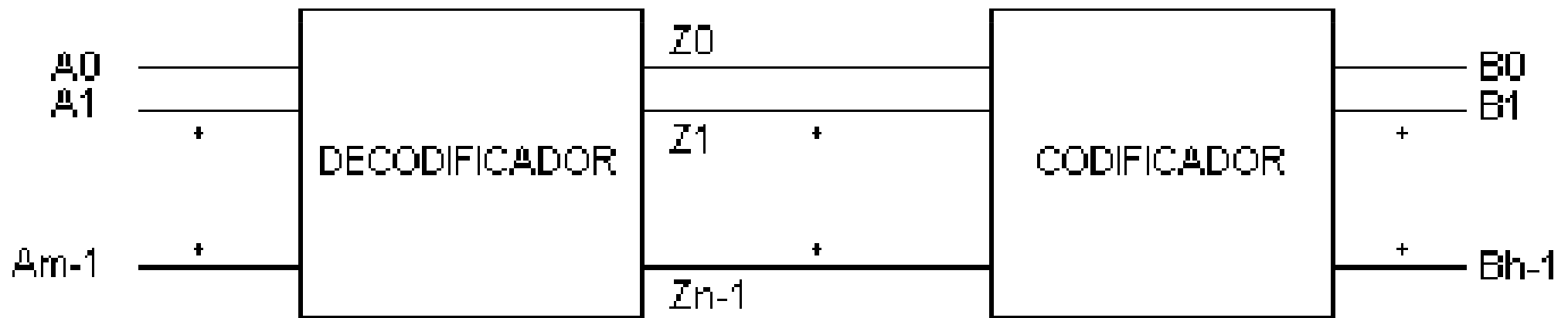
## Codificador amb prioritat 74LS148



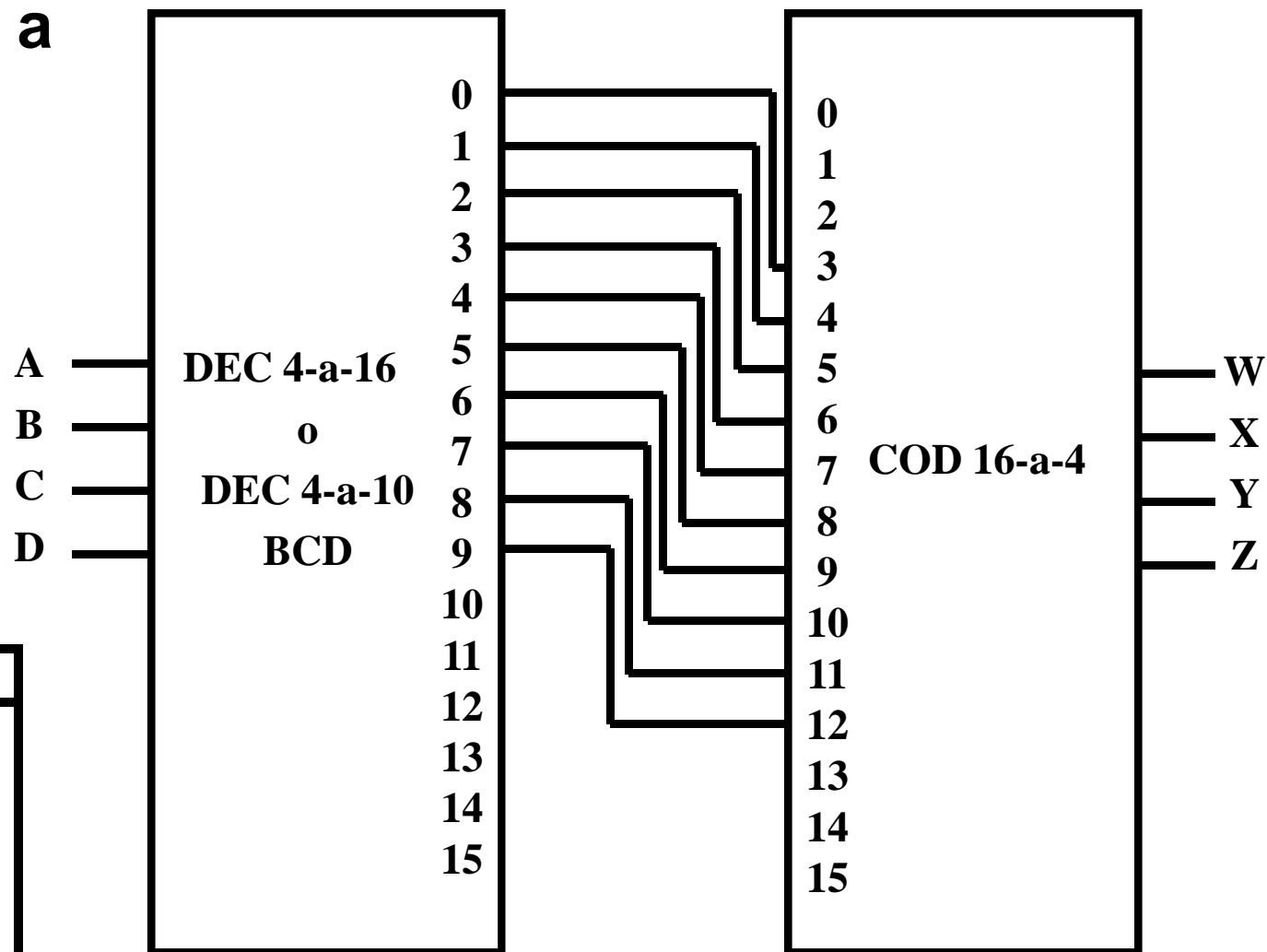


# Convertidors de codi

El convertidor de codi és un circuit combinacional que **tradueix d'un codi a un altre**. Aquest circuit també es pot realitzar utilitzant un descodificador i connectar les seves sortides a un codificador de forma adient.



# Convertidor BCD a BCD-excés 3.



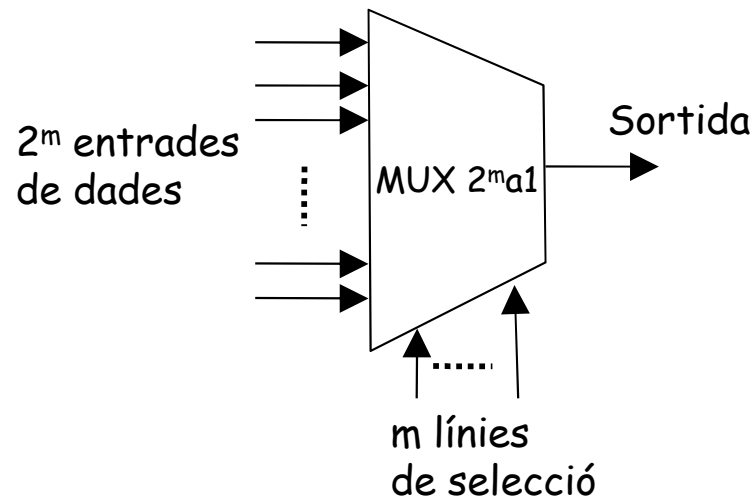
	BCD				BCD excés 3			
0	0	0	0	0	0	0	1	1
1	0	0	0	1	0	1	0	0
2	0	0	1	0	0	1	0	1
3	0	0	1	1	0	1	1	0
4	0	1	0	0	0	1	1	1
5	0	1	0	1	1	0	0	0
6	0	1	1	0	1	0	0	1
7	0	1	1	1	1	0	1	0
8	1	0	0	0	1	0	1	1
9	1	0	0	1	1	1	0	0

~ Memoria ROM

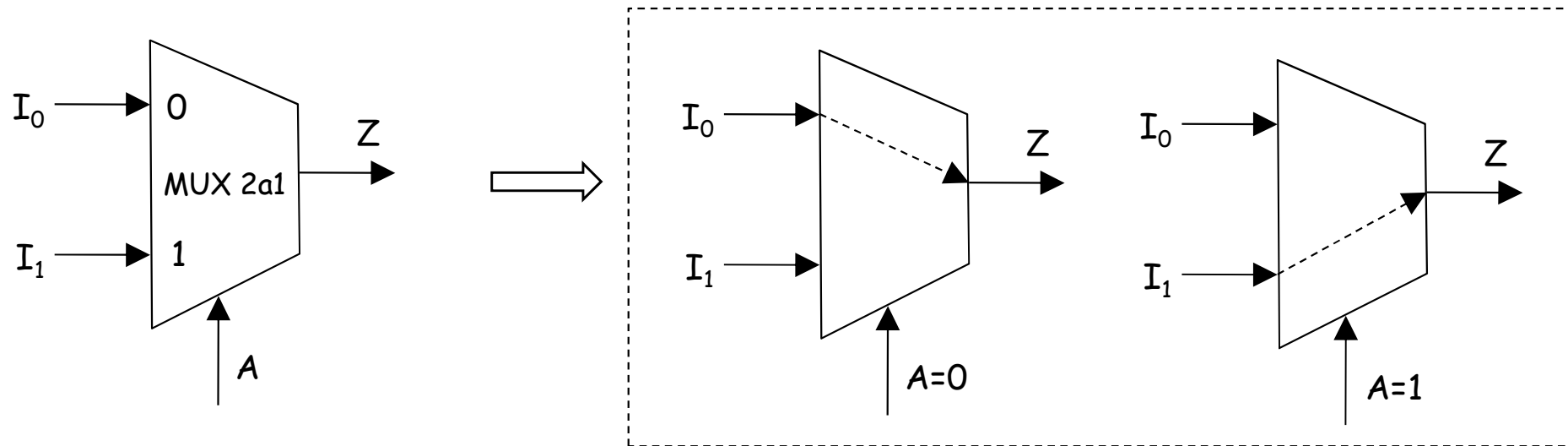
# Multiplexors i Demultiplexors

## Multiplexors (MUX)

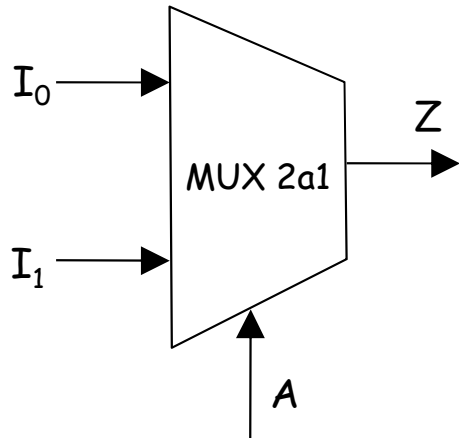
Multiplexor és un circuit combinacional amb  $n$  entrades de dades,  $m$  entrades de selecció, tal que  $n=2^m$ , i una sortida. Amb les entrades de selecció es selecciona el valor de l'entrada que apareixerà a la sortida.



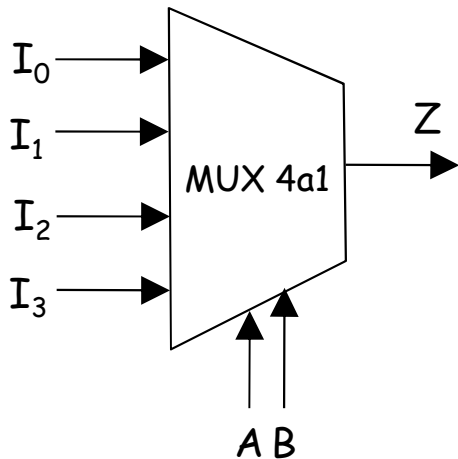
# Funcionament d'un MUX



# Descripció de la funció lògica de sortida que genera un MUX

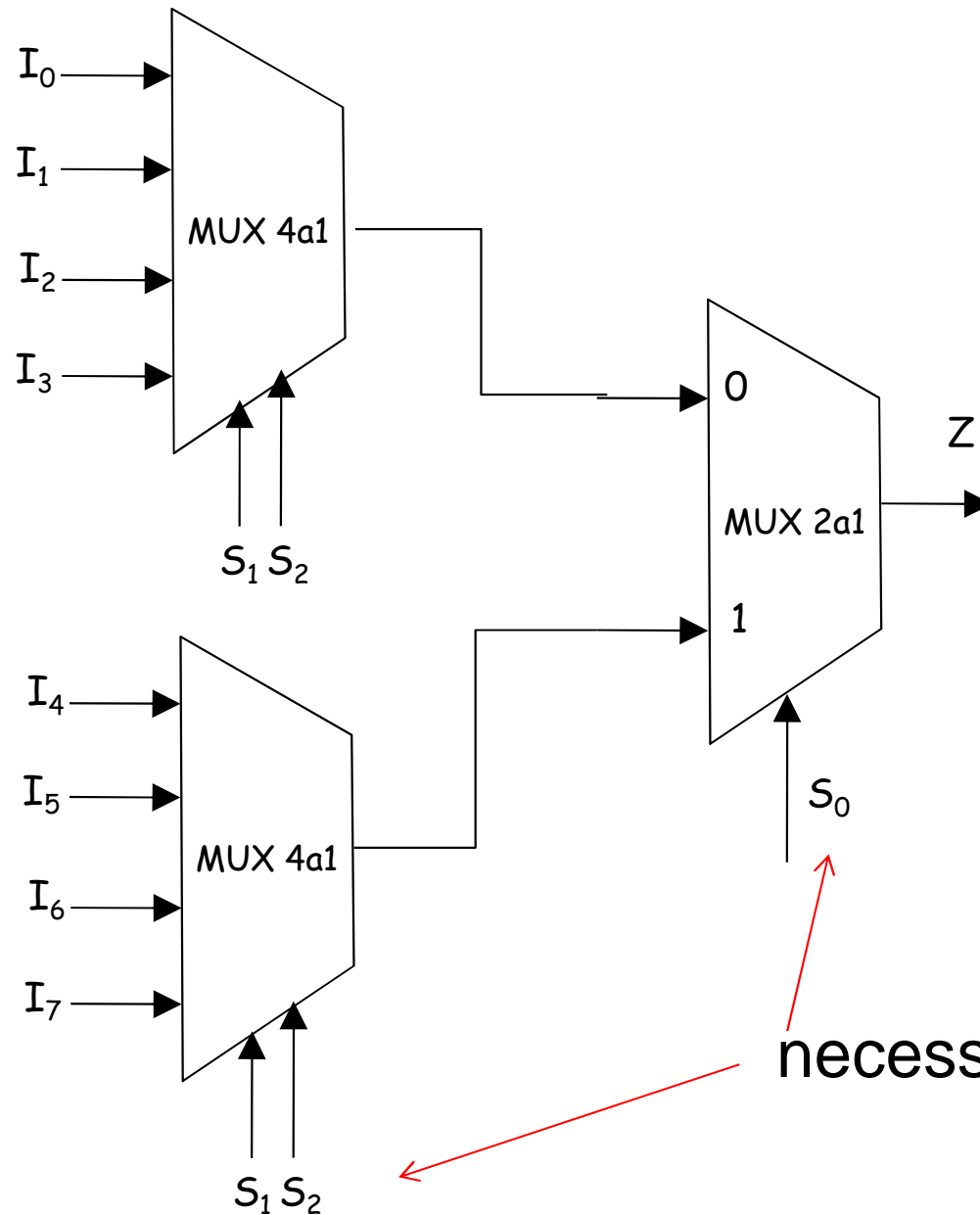


$$Z = \bar{A} \cdot I_0 + A \cdot I_1$$



$$Z = \bar{A}\bar{B} \cdot I_0 + \bar{A}B \cdot I_1 + A\bar{B} \cdot I_2 + AB \cdot I_3$$

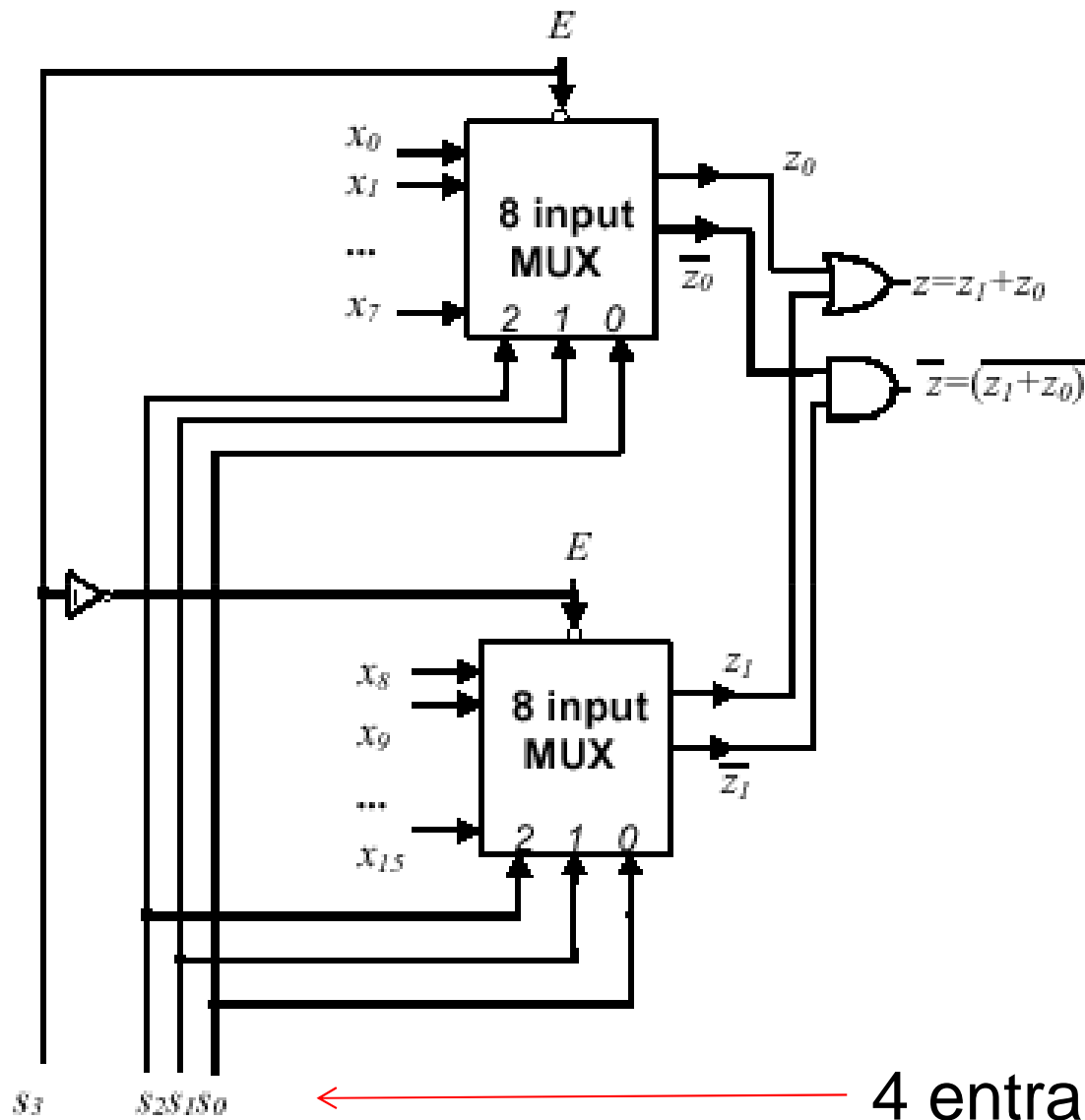
Per ampliar el nombre de canals es poden **connectar diversos MUXs**



**MUX de 8 canals  
realitzat a partir  
de 2 MUX de 4  
canals i un MUX  
de 1 canal**

necessitem 3 entrades de selecció

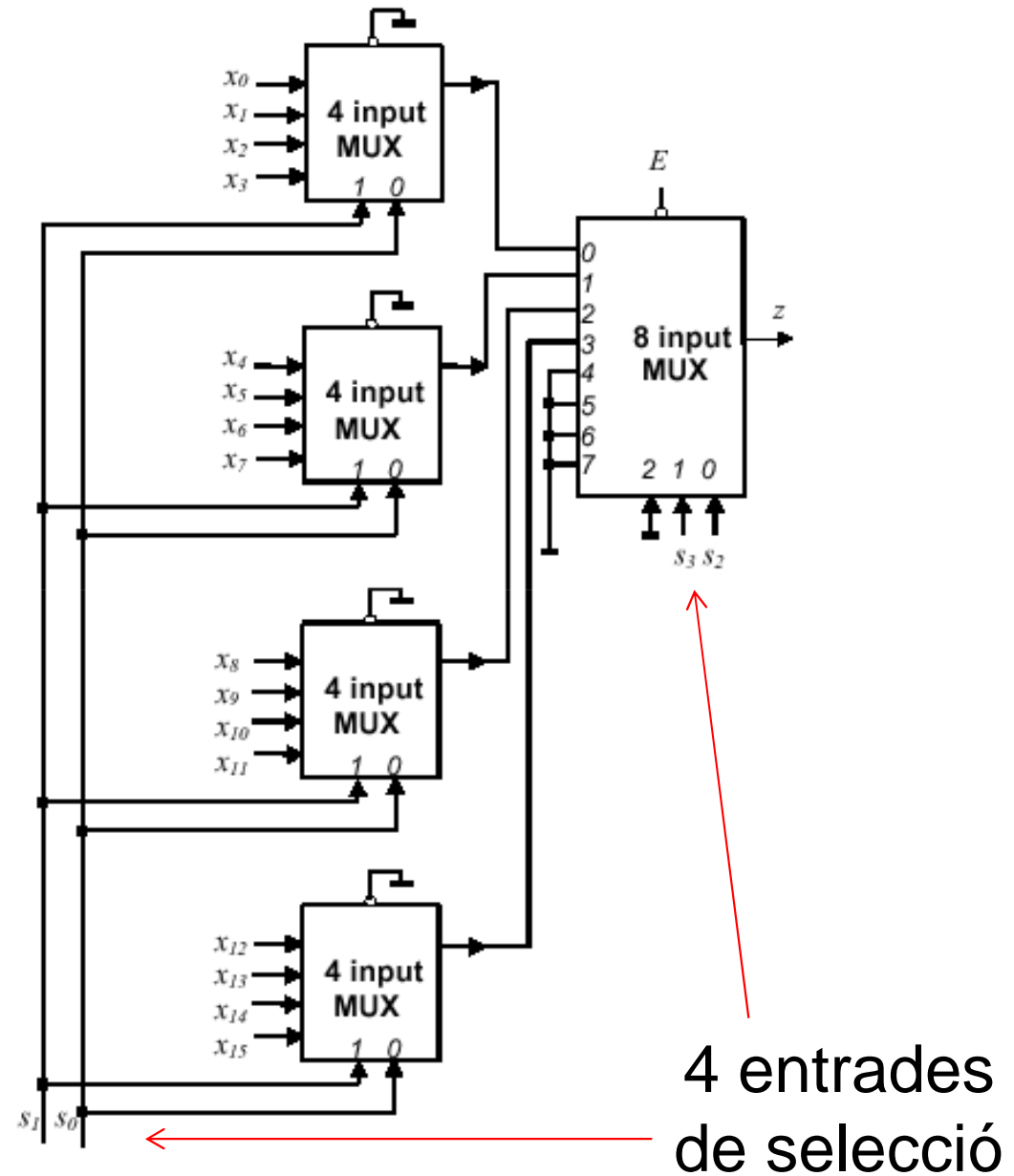
Per ampliar el nombre de canals es poden **connectar diversos MUXs**



**MUX de 16 canals  
realitzat a partir de  
2 MUX de 8 canals**

Per ampliar el nombre de canals es poden **connectar diversos MUXs**

**MUX de 16 canals  
realitzat a partir de 4  
MUX de 4 canals i  
un MUX de 8 canals**



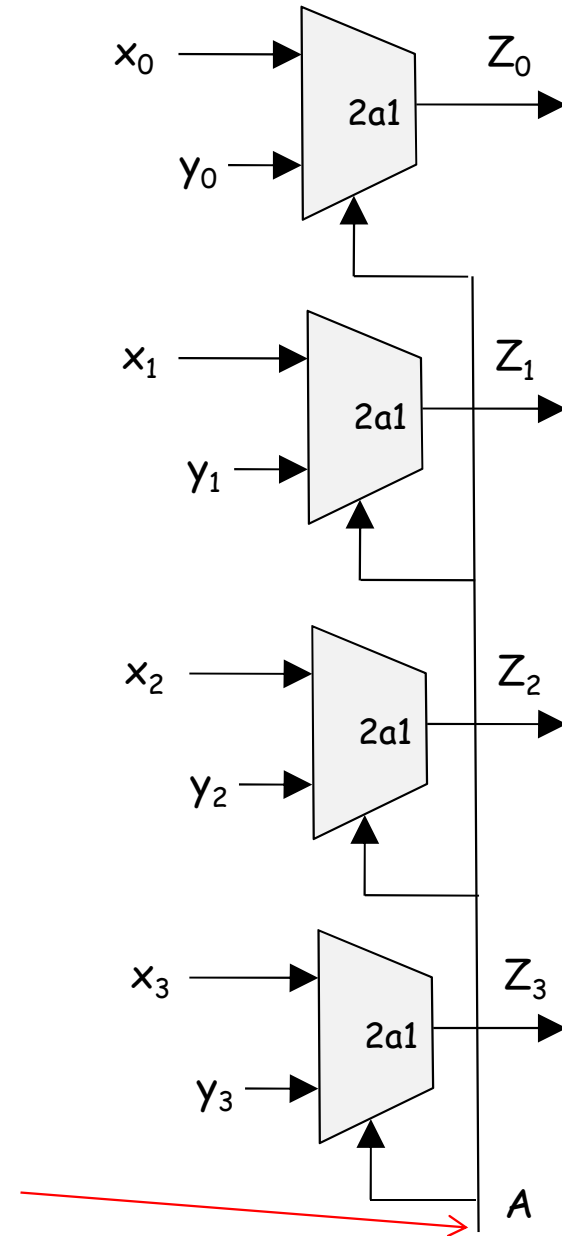


# Selecció de grups de dades que van a un BUS

Exemple:

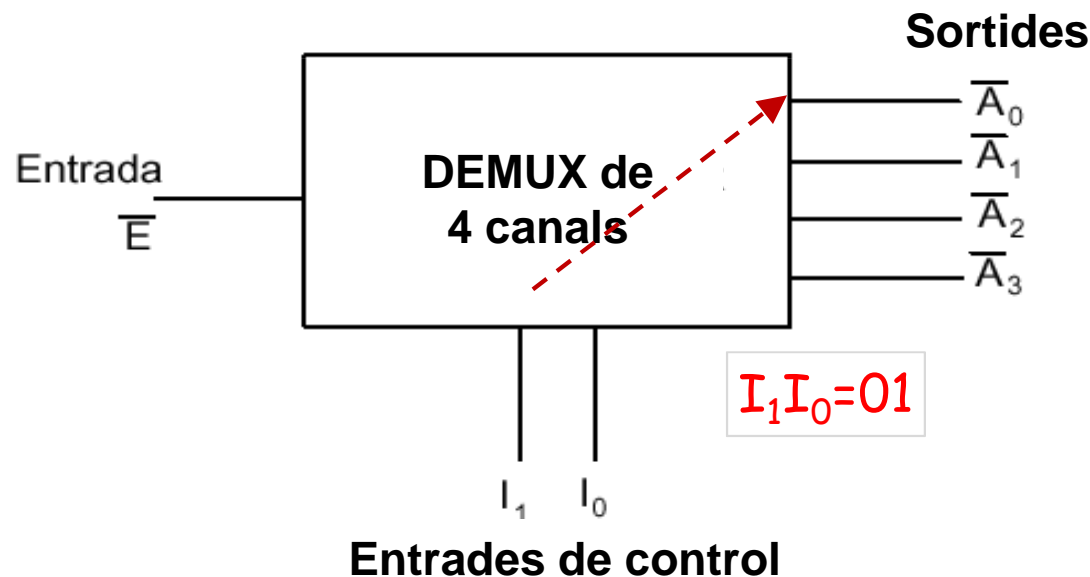
Selecció entre dues paraules  $\{x_3, x_2, x_1, x_0\}$  i  $\{y_3, y_2, y_1, y_0\}$  al BUS  $\{Z_3, Z_2, Z_1, Z_0\}$

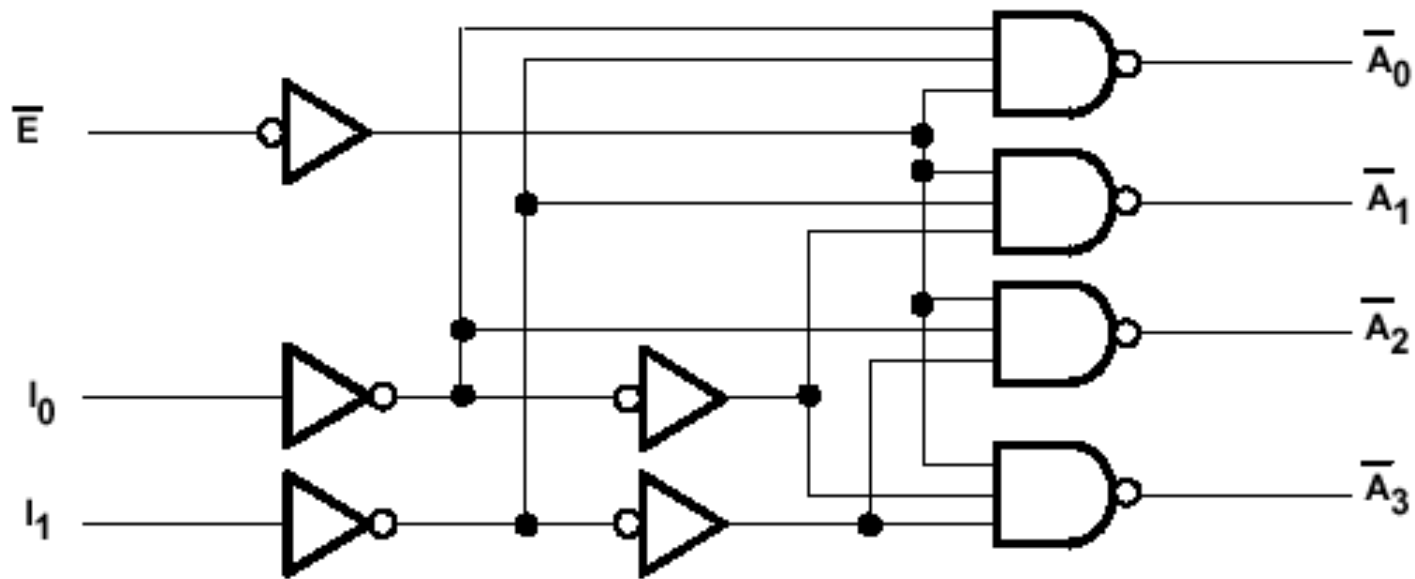
mateixa entrada de selecció de tots els MUXs



# Demultiplexors

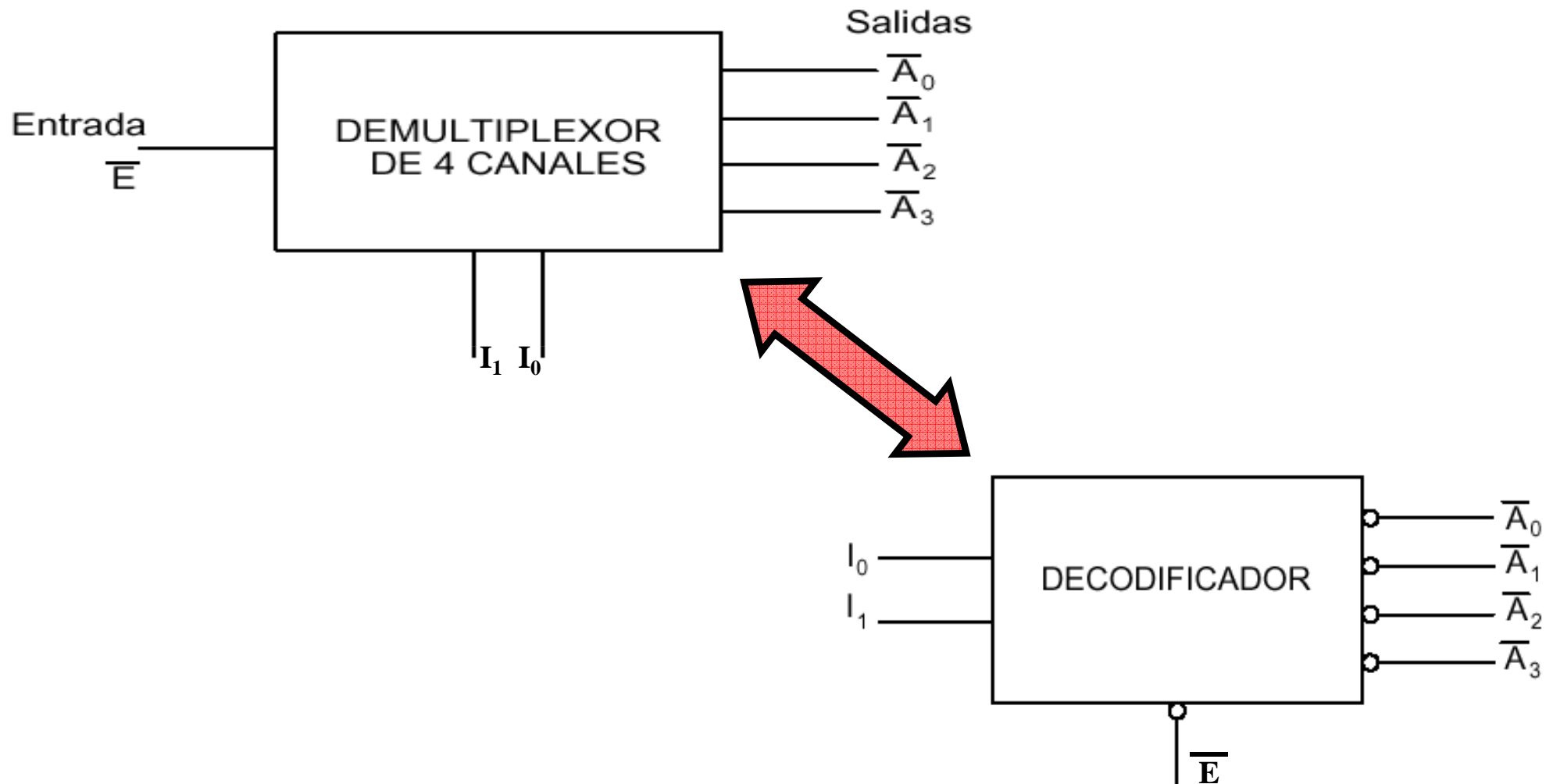
Demultiplexor és un circuit combinacional amb **1 entrada** de dades, **m entrades de control** i  **$n=2^m$  sortides**. Segons quina sigui la combinació dels bits de les entrades de selecció, s'enviarà **la informació a la sortida corresponent a aquesta combinació de les entrades**.





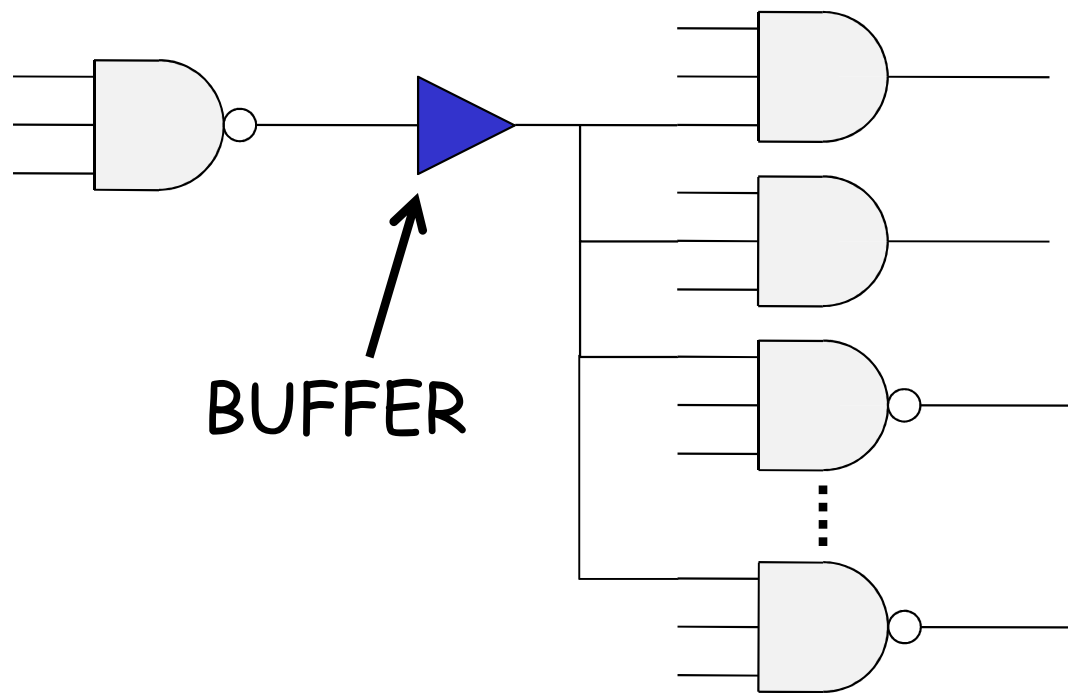
$\overline{E}$	$I_1$	$I_0$	$\overline{A}_0$	$\overline{A}_1$	$\overline{A}_2$	$\overline{A}_3$
1	X	X	1	1	1	1
0	0	0	0	1	1	1
0	0	1	1	0	1	1
0	1	0	1	1	0	1
0	1	1	1	1	1	0

Si ens fixem el demultiplexor i el decodificador poden realitzar-se amb **el mateix circuit**.



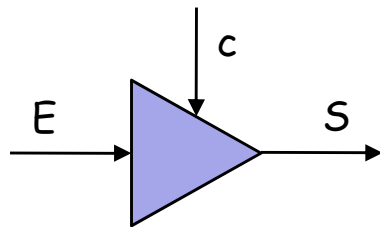
# BUFFERS

- Una sortida d'un circuit lògic només es pot connectar a un número limitat d'entrades (fan-out), sense que es degradi el senyal.
- Per augmentar la connectivitat de la sortida d'un circuit es pot usar un Buffer, que **augmenta la capacitat d'excitació d'una sortida**.

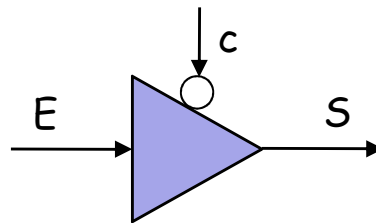


# BUFFERS TriState

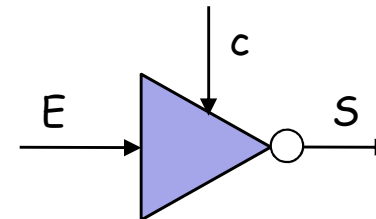
Normalment no es poden connectar dues sortides entre si, (generalment provoca un curtcircuit entre alimentació i massa i la tensió de la sortida sol quedar en un valor intermig entre 0 i 1). Amb un buffer, **si es poden connectar diverses sortides entre sí**, permetent seleccionar-ne una d'elles.



c	E	S
0	0	Z
0	1	Z
1	0	0
1	1	1



c	E	S
0	0	0
0	1	1
1	0	Z
1	1	Z



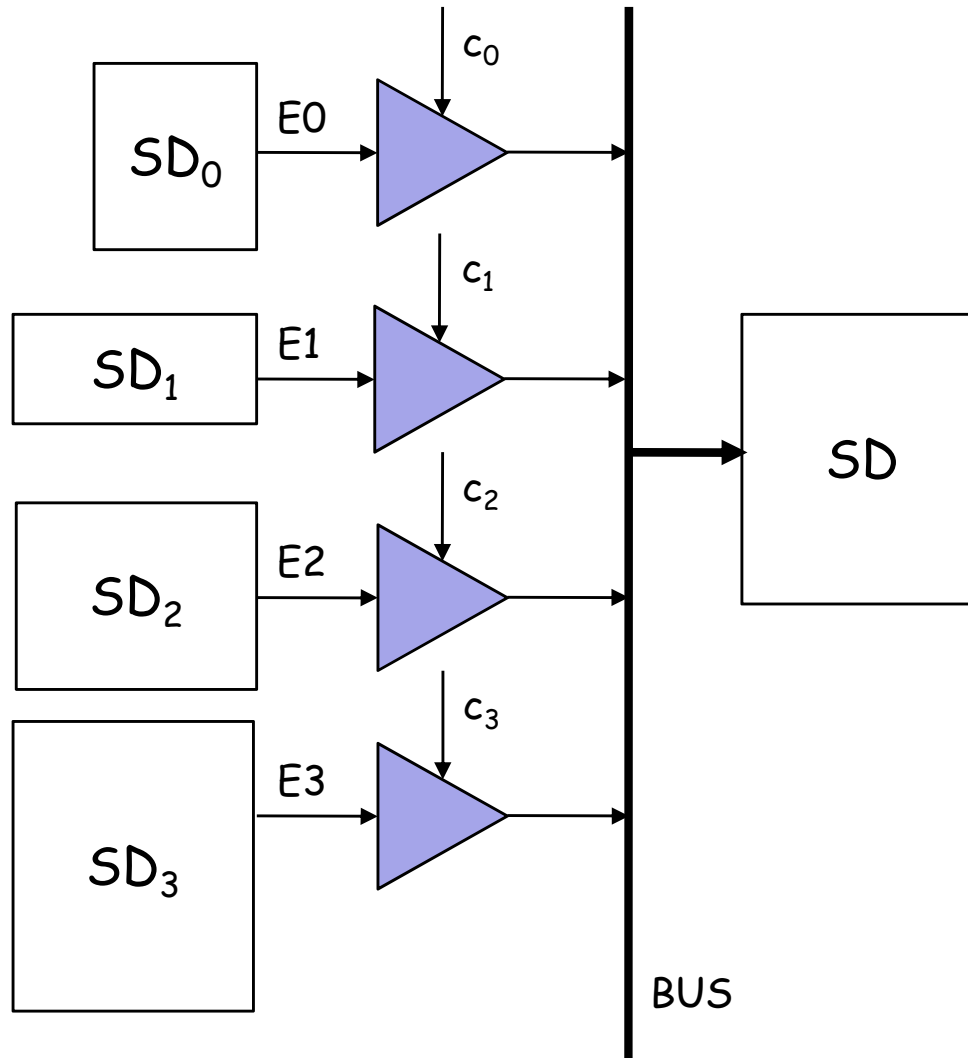
c	E	S
0	0	Z
0	1	Z
1	0	1
1	1	0

Z = Estat d'alta impedància, equivalent a desconnectat

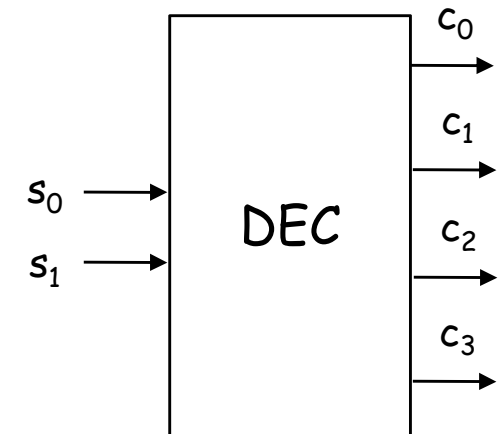
La entrada de control c inhibeix la sortida

# BUFFERS TriState:

Connexió de diversos sistemes digitals a un BUS comú



Generalment les entrades de control provenen d'un DEC (**només una** pot estar activada)



# Comparadors

Són blocs combinacionals que realitzen la comparació de dos números de  $n$  bits, entesos com a binaris naturals, i indiquen **la relació entre les dues magnituds** que es presenten. Tenen 3 sortides: més gran, igual i més petit (**G,E,L**).

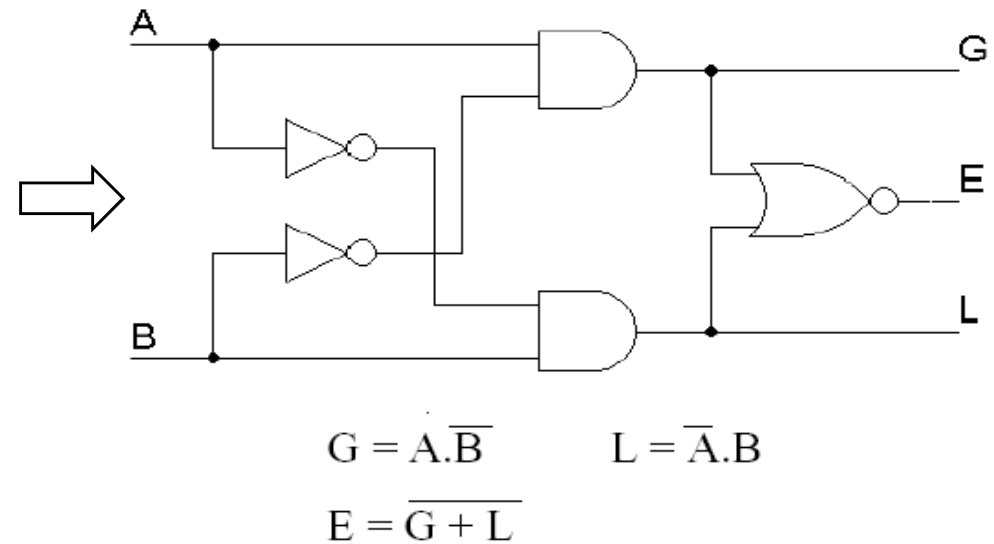
La taula de veritat i un esquema d'un comparador de 2 bits són:

$$G = A > B$$

$$E = A = B$$

$$L = A < B$$

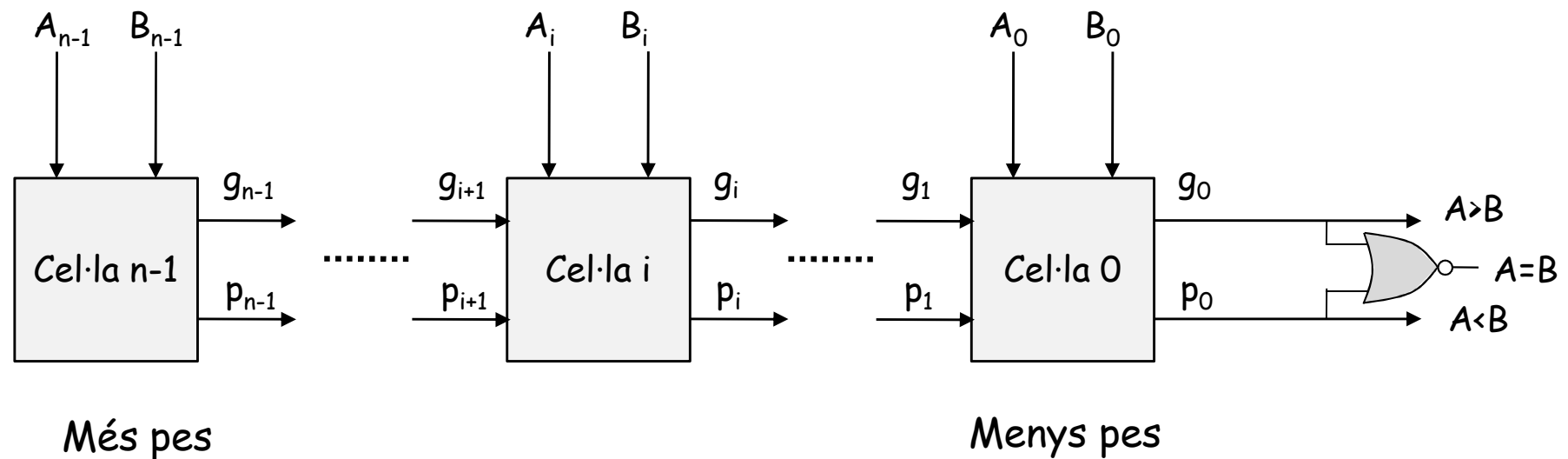
A	B	E	G	L
0	0	1	0	0
0	1	0	0	1
1	0	0	1	0
1	1	1	0	0





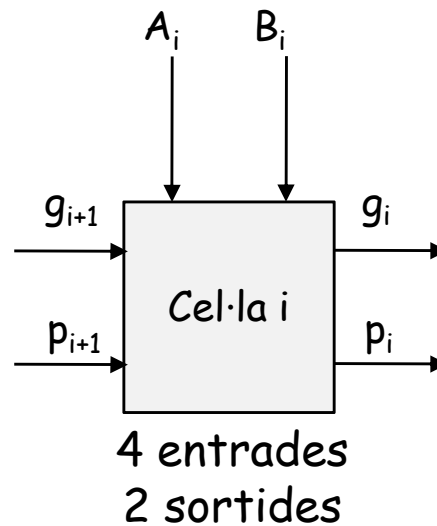
# Disseny de Comparadors: Xarxa iterativa

Cada cel·la compara els bits de la seva posició i el resultat de la comparació dels anteriors. Les seves sortides **propaguen el resultat de la comparació a la cel·la posterior**. I totes les cel·les són iguals.



# Dissenyem una cel·la

$g_{i+1}$	$p_{i+1}$	$A_i$	$B_i$	$g_i$	$p_i$
0	0	0	0	0	0
0	0	0	1	0	1
0	0	1	0	1	0
0	0	1	1	0	0
0	1	0	0	0	1
0	1	0	1	0	1
0	1	1	0	0	1
0	1	1	1	0	1
1	0	0	0	1	0
1	0	0	1	1	0
1	0	1	0	1	0
1	0	1	1	1	0
1	1	0	0	X	X
1	1	0	1	X	X
1	1	1	0	X	X
1	1	1	1	X	X



## Funcions-Sortides

$g_i=0$  ↑ propaguen que fins ara  
 $p_i=0$  ↓ A=B

$g_i=0$  ↑ propaguen que fins ara  
 $p_i=1$  ↓ A<B

$g_i=1$  ↑ propaguen que fins ara  
 $p_i=0$  ↓ A>B

## Variables entrada

$g_{i+1}=0$  ↑ indiquen que els bits  
 $p_{i+1}=0$  ↓ anteriors són iguals

$g_{i+1}=0$  ↑ indiquen que els bits  
 $p_{i+1}=1$  ↓ anteriors són A<B

$g_{i+1}=1$  ↑ indiquen que els bits  
 $p_{i+1}=0$  ↓ anteriors són A>B

$g_{i+1}=1$  No especificat  
 $p_{i+1}=1$

	gp			
AB	00	01	11	10
00	0	4	12 X	8 1
01	1	5	13 X	9 1
11	3	7	15 X	11 1
10	2 1	6	14 X	10 1

$$g_i = g_{i+1} + \bar{p}_{i+1} \cdot A_i \cdot \bar{B}_i$$

	gp			
AB	00	01	11	10
00	0	4 1	12 X	8
01	1 1	5 1	13 X	9
11	3	7 1	15 X	11
10	2	6 1	14 X	10

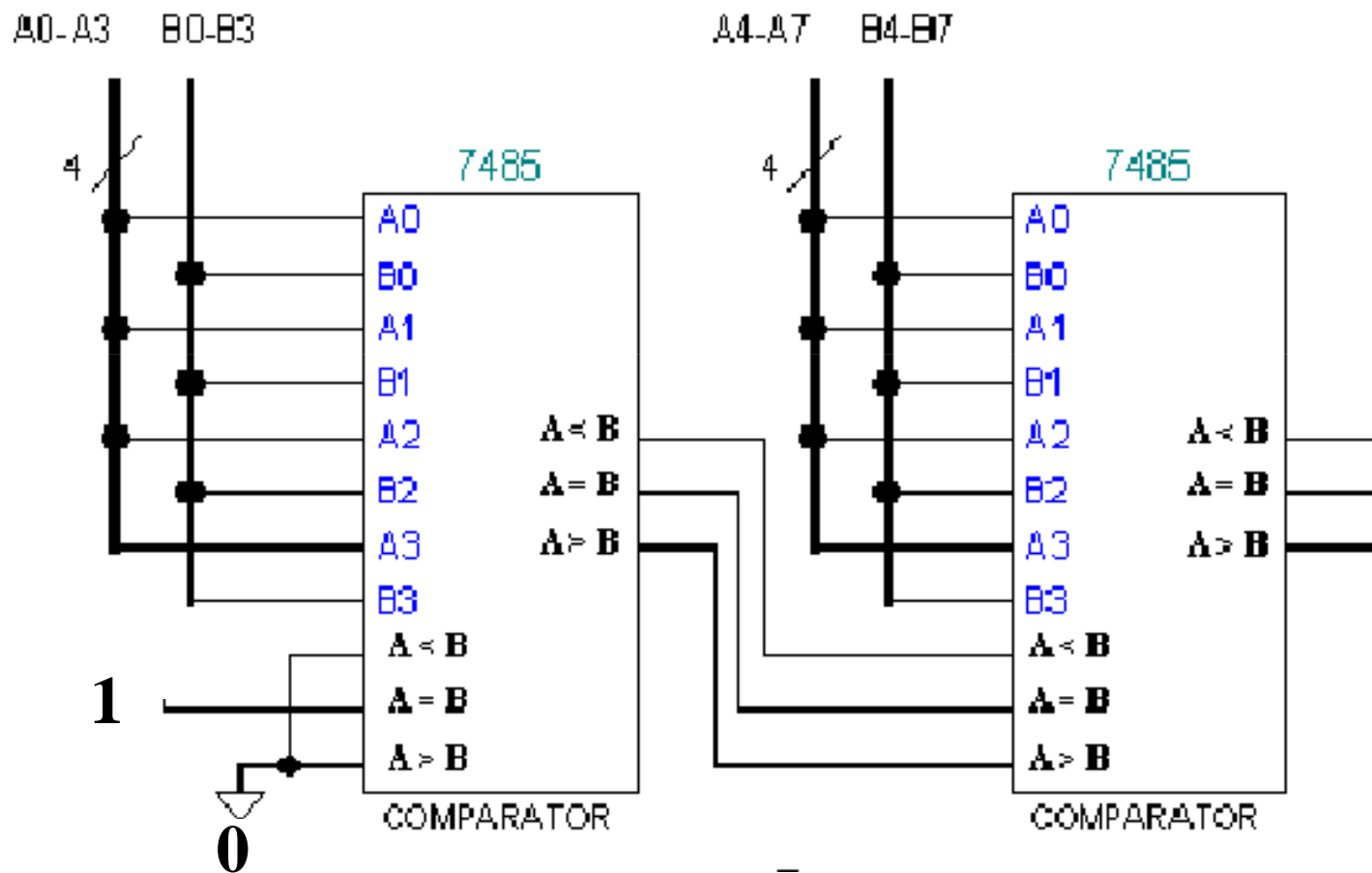
$$p_i = p_{i+1} + \bar{g}_{i+1} \cdot \bar{A}_i \cdot B_i$$

# Comparadors amb entrades de control

Els comparadors comercials acostumen a ser de 4 o 5 bits (el 7485 és de 4 bits). Tenen 3 sortides que indiquen si un dels números és més gran que l'altre o si són iguals.

Comparing Inputs				Cascading Inputs			Outputs		
A3, B3	A2, B2	A1, B1	A0, B0	A>B	A<B	A=B	A>B	A<B	A=B
A3>B3	X	X	X	X	X	X	H	L	L
A3<B3	X	X	X	X	X	X	L	H	L
A3=B3	A2>B2	X	X	X	X	X	H	L	L
A3=B3	A2<B2	X	X	X	X	X	L	H	L
A3=B3	A2=B2	A1>B1	X	X	X	X	H	L	L
A3=B3	A2=B2	A1<B1	X	X	X	X	L	H	L
A3=B3	A2=B2	A1=B1	A0>B0	X	X	X	H	L	L
A3=B3	A2=B2	A1=B1	A0<B0	X	X	X	L	H	L
A3=B3	A2=B2	A1=B1	A0=B0	H	L	L	H	L	L
A3=B3	A2=B2	A1=B1	A0=B0	L	H	L	L	H	L
A3=B3	A2=B2	A1=B1	A0=B0	L	L	H	L	L	H
A3=B3	A2=B2	A1=B1	A0=B0	X	X	H	L	L	H
A3=B3	A2=B2	A1=B1	A0=B0	H	H	L	L	L	L
A3=B3	A2=B2	A1=B1	A0=B0	L	L	L	H	H	L

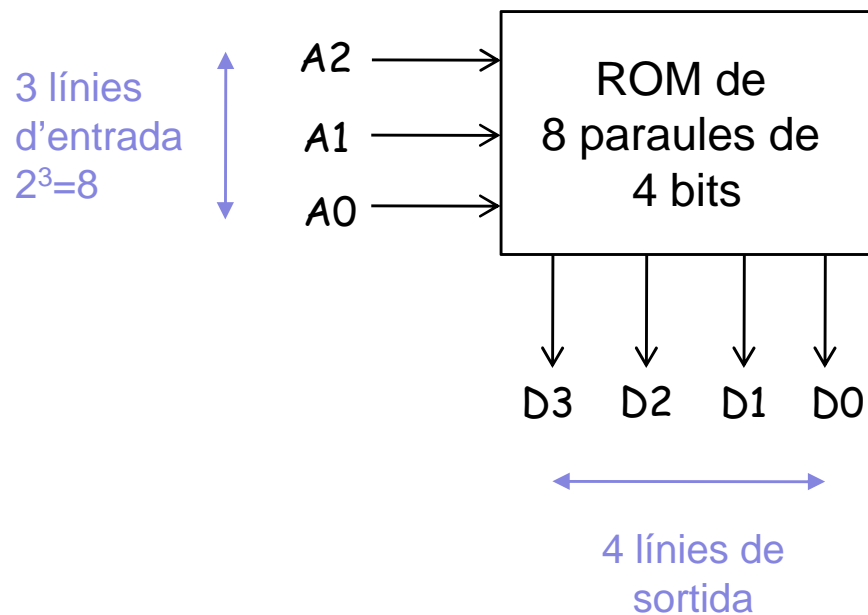
També tenen 3 entrades de control que permeten la **connexió de dos o més comparadors** per tal de realitzar comparació de números de més bits, tal com es mostra:



# Memoria ROM (Read Only Memory)

Memòria de “Només Lectura”,

- Una gravació; múltiples lectures
- n línies d'entrada (adreça):  $2^n$  posicions de memòria
- m línies de sortida (amplada de la paraula guardada)
- quan es posa una determinada adreça, la sortida **dóna el valor guardat en la posició seleccionada per l'adreça**

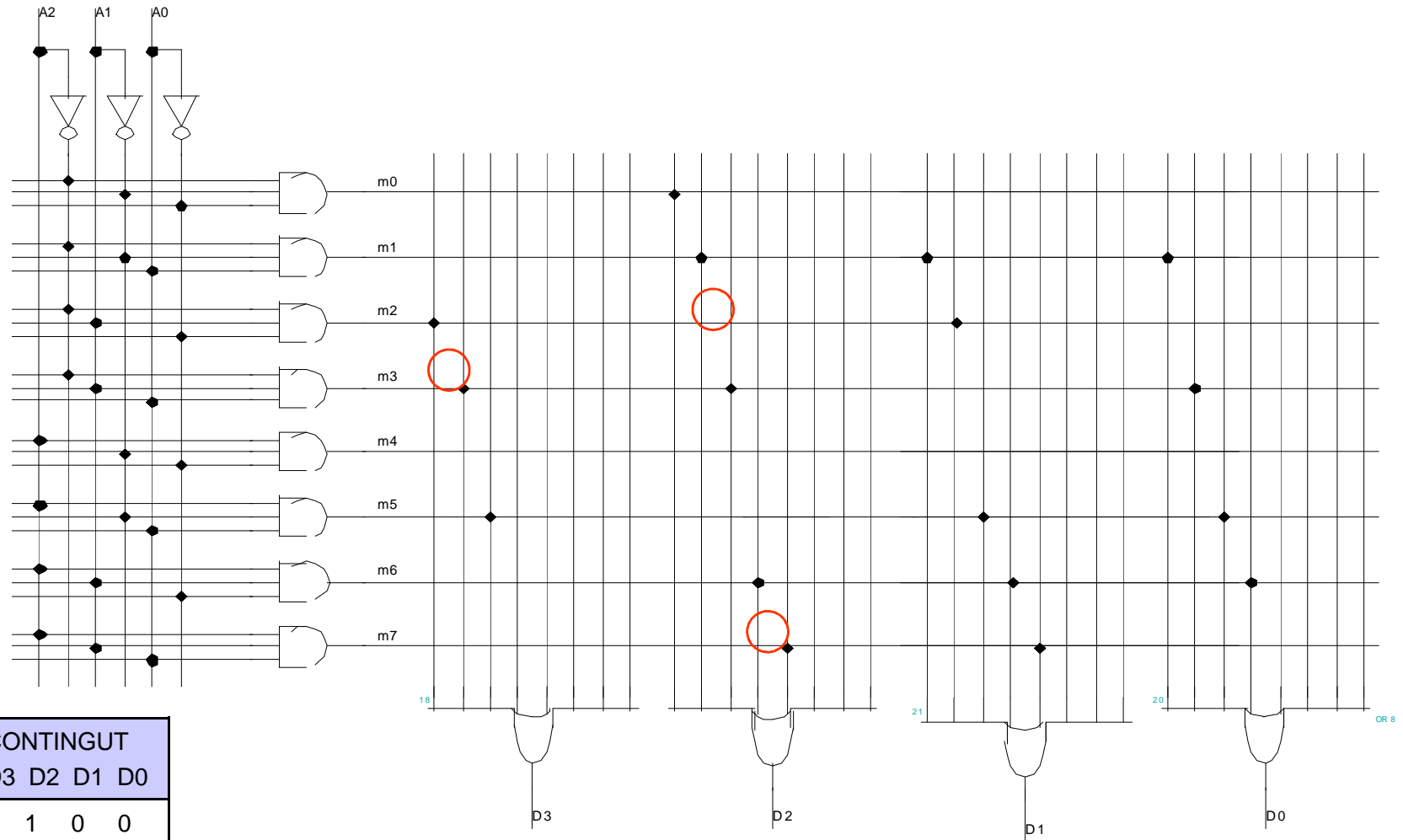


Posició de memòria	Adreça			CONTINGUT			
	A2	A1	A0	D3	D2	D1	D0
M0	0	0	0	0	1	0	0
M1	0	0	1	0	1	1	1
M2	0	1	0	1	0	1	0
M3	0	1	1	1	1	0	1
M4	1	0	0	0	0	1	0
M5	1	0	1	1	0	1	1
M6	1	1	0	0	1	1	1
M7	1	1	1	0	1	0	0

exemple

ROM = Matriu AND-OR.

(Decodificador-Codificador)

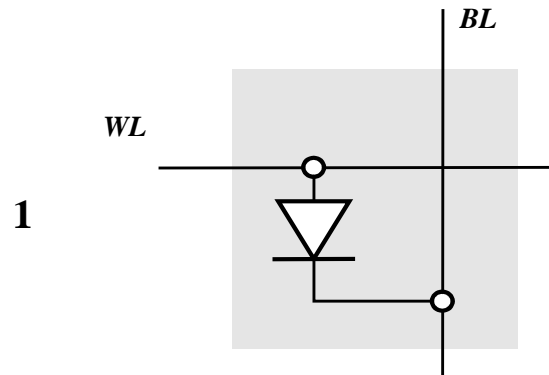


Posició de memòria	Adreça			CONTINGUT			
	A2	A1	A0	D3	D2	D1	D0
M0	0	0	0	0	1	0	0
M1	0	0	1	0	1	1	1
M2	0	1	0	1	0	1	0
M3	0	1	1	1	1	0	1
M4	1	0	0	0	0	1	0
M5	1	0	1	1	0	1	1
M6	1	1	0	0	1	1	1
M7	1	1	1	0	1	0	0

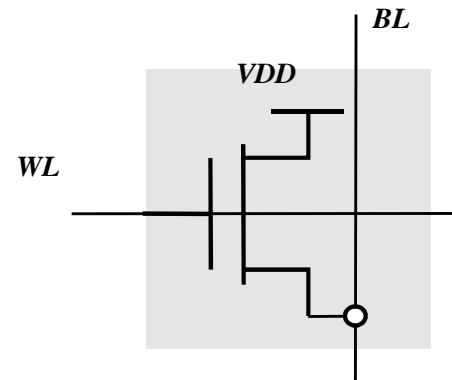
Els contactes a les interseccions estableixen el valor guardat (1 o 0)

# Diferents maneres d'establir el contacte

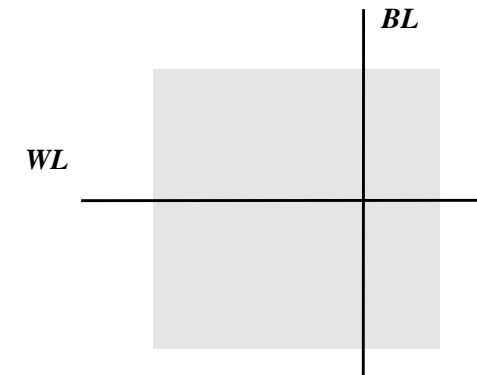
WL = Línia de Paraula (word line)  
BL = Línia de Bit (Bit Line)



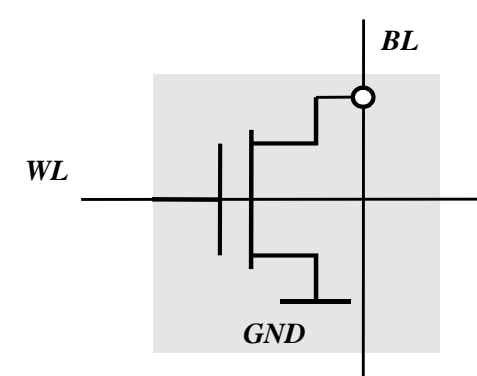
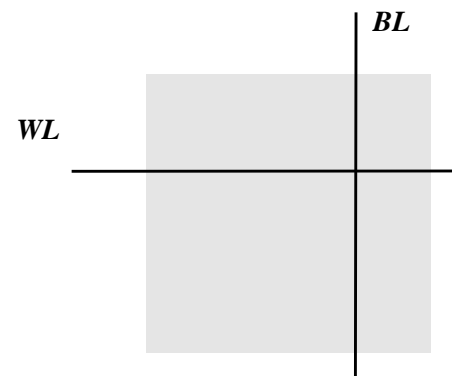
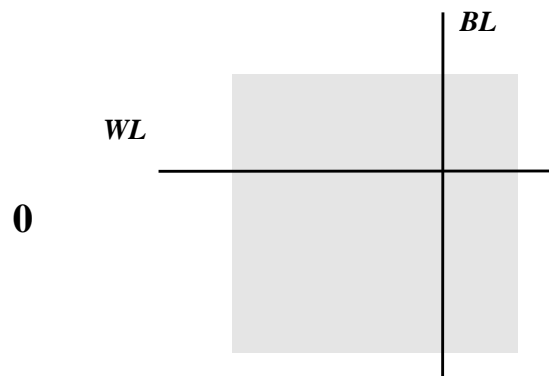
Diode ROM



MOS ROM 1



MOS ROM 2





Les memòries ROM tenen l'avantatge que són **molt ràpides**. Per això s'utilitzen per emmagatzemar informació que requereix operacions llargues de realitzar (com productes binaris) en sistemes en que es demana una molt alta velocitat sense importar massa el preu.

Una ROM es pot fer servir per realitzar funcions lògiques amb múltiples sortides,

Els tipus bàsics són:

- ROM (programables 1 cop a fàbrica)
- PROM (programables 1 cop per l'usuari)
- EPROM (programables i esborrables)