



# Versuchsprotokoll zu DT5

Entwurf eines 3-Bit Komparators

durchgeführt von  
**2016507006** Olbrich, Marie  
**2016506999** Hoffmann, Manuel  
im SS17 am 23.05.2017

Betreut durch: M.Sc. Kruse  
Dozent: M.Sc. Richthofer

## Inhaltsverzeichnis

1	Vorbereitende Aufgaben	1
1.1	1-Bit-Komparator . . . . .	1
1.2	1-Bit-Komparator mit zusätzlichem Eingang E . . . . .	2
1.3	3-Bit-Komparator . . . . .	3
2	Kritische Schlussbetrachtung	4
2.1	Olbrich, Marie . . . . .	4
2.2	Hoffmann, Manuel . . . . .	4

# 1 Vorbereitende Aufgaben

## 1.1 1-Bit-Komparator

Fall:	A	B	X A>B	Y A=B	Z A<B
1	0	0	0	1	0
2	0	1	0	0	1
3	1	0	1	0	0
4	1	1	0	1	0

Tabelle 1.1: Wahrheitstabelle zum 1-Bit-Komparator

$$X := A \wedge \overline{B} \quad (1.1)$$

$$Y := (\overline{A} \wedge \overline{B}) \vee (A \wedge B) \quad (1.2)$$

$$Z := \overline{A} \wedge B \quad (1.3)$$

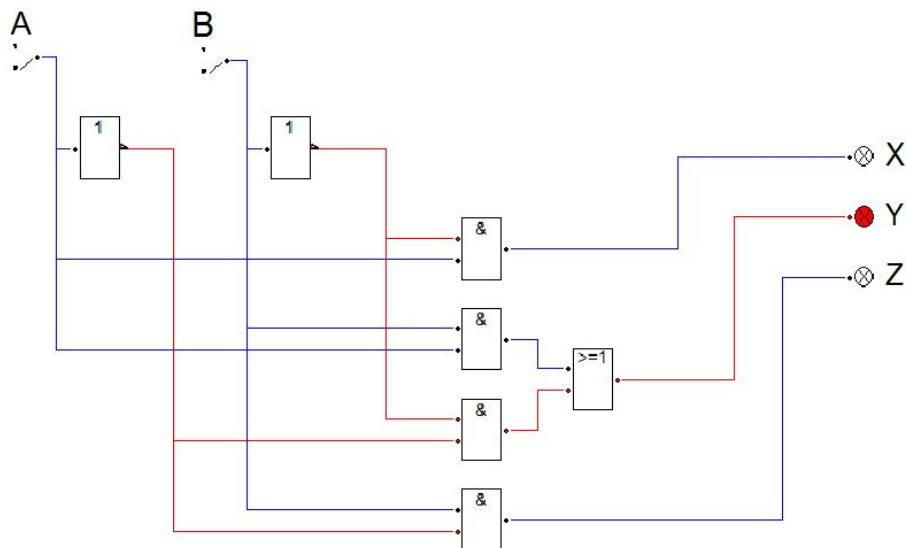


Abbildung 1.1: 1-Bit-Komparator

## 1.2 1-Bit-Komparator mit zusätzlichem Eingang E

Fall:	E	A	B	X A>B	Y A=B	Z A<B
1	0	0	0	0	0	0
2	0	0	1	0	0	0
3	0	1	0	0	0	0
4	0	1	1	0	0	0
5	1	0	0	0	1	0
6	1	0	1	0	0	1
7	1	1	0	1	0	0
8	1	1	1	0	1	0

Tabelle 1.2: Wahrheitstabelle zum 1-Bit-Komparator mit zusätzl. Eingang E

$$X := E \wedge A \wedge \overline{B} \quad (1.4)$$

$$Y := (E \wedge \overline{A} \wedge \overline{B}) \vee (E \wedge A \wedge B) \quad (1.5)$$

$$Z := E \wedge \overline{A} \wedge B \quad (1.6)$$

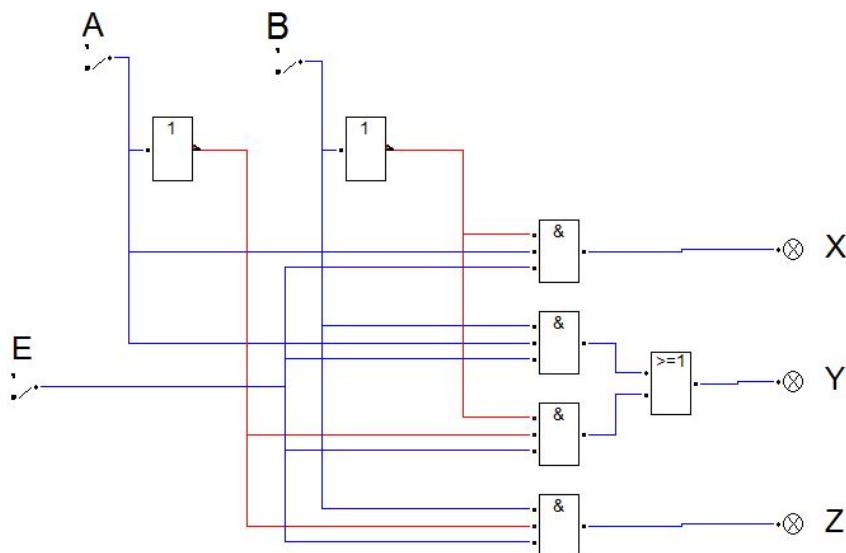


Abbildung 1.2: 1-Bit-Komparator mit zusätzlichem Eingang E

### 1.3 3-Bit-Komparator

Fall:	$2^2$ $A_2, B_2$	$2^1$ $A_1, B_1$	$2^0$ $A_0, B_0$	X $A > B$	Y $A = B$	Z $A < B$
1	$A_2 > B_2$	*	*	1	0	0
2	$A_2 < B_2$	*	*	0	0	1
3	$A_2 = B_2$	$A_1 > B_1$	*	1	0	0
4	$A_2 = B_2$	$A_1 < B_1$	*	0	0	1
5	$A_2 = B_2$	$A_1 = B_1$	$A_0 > B_0$	1	0	0
6	$A_2 = B_2$	$A_1 = B_1$	$A_0 < B_0$	0	0	1
5	$A_2 = B_2$	$A_1 = B_1$	$A_0 = B_0$	0	1	0

Tabelle 1.3: Verkürzte Wahrheitstabelle zum 3-Bit-Komparator

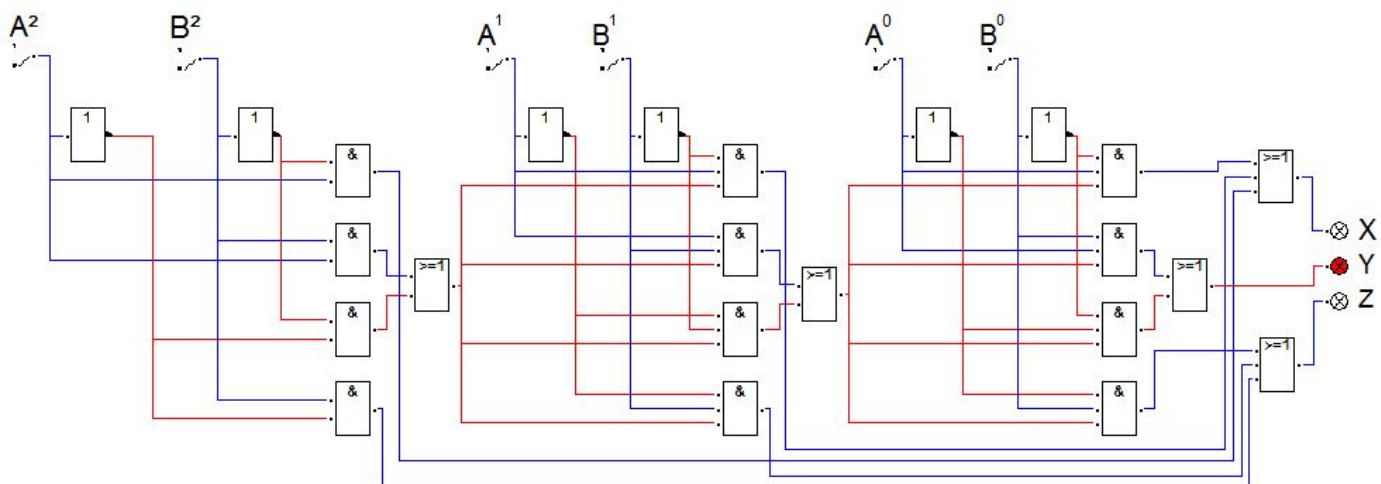


Abbildung 1.3: 3-Bit-Komparator

## 2 Kritische Schlussbetrachtung

### 2.1 Olbrich, Marie

In Versuch DT5 sollte ein 3-Bit Komparator entworfen werden, der am Versuchstag aufzubauen und in seiner Funktion vorzuführen war.

Dazu sollten in den vorbereitenden Aufgaben Wahrheitstabellen zum 1-Bit-Komparator ohne und mit zusätzlichem Eingang E entwickelt werden. Anschließend war die verkürzte Wahrheitstabelle zum 3-Bit-Komparator zu entwickeln. Es ist nur die verkürzte Wahrheitstabelle verlangt, da die Tabelle ansonsten unübersichtlich lang wäre und die anderen Fälle nicht relevant sind. An Hand der Wahrheitstabellen war schließlich eine Schaltung für einen 3-Bit-Komparator zu entwerfen.

Die Komparatoren haben zwei oder drei Eingänge und drei Ausgänge. Zwei Eingänge dienen der Eingabe der beiden Zahlen und der optionale dritte Eingang E ist ein Sperreingang. Nur wenn eine 1 an dem Eingang anliegt, schaltet er den Komparator frei. Der X-Ausgang zeigt an, dass die erste Zahl größer ist als die zweite, der Z-Ausgang, dass die erste Zahl kleiner ist als die zweite und der Y-Ausgang, dass beide Zahlen gleich groß sind.

Um einen 3-Bit-Komparator zu realisieren, benötigt man einen 1-Bit-Komparator mit zwei Eingängen für die werthöchsten Zahlen. Dann folgen zwei 1-Bit-Komparatoren mit zusätzlichem Eingang E, der nur freischaltet, wenn die werthöheren Zahlen gleich sind. Dazu wird der Y Ausgang des vorherigen Komparators an den E Eingang des folgenden angeschlossen.

Am Versuchstag sollte zuerst ein 1-Bit-Komparator mit zusätzlichem Eingang E auf ein HPS-Board aufgebaut und in seiner Funktion vorgeführt werden. Dieser funktionierte auf Anhieb einwandfrei. Anschließend sollte der zuvor entwickelte 3-Bit-Komparator aufgebaut werden und die Funktion vorgeführt werden. Auch dieser funktionierte ohne Probleme. Beim Aufbauen gab es keine Schwierigkeiten, da unterschiedliche Farben verwendet wurden, wodurch der komplexe Aufbau in einfachere Teilschaltungen unterteilt wurde. Fragen zu den Komparatoren und den vorbereitenden Aufgaben konnten ebenfalls beantwortet werden.

Die vorbereitenden Aufgaben konnten ohne größere Probleme in der vorgegebenen Zeit gelöst werden.

### 2.2 Hoffmann, Manuel

#### DT 5 3-Bit Komparator

Die Vorbereitenden Aufgaben für den Versuch DT 5 beginnen mit dem anfertigen der Wahrheitstabellen für einen 1-Bit Komparator. Jeweils für einen regulären und einen 1-Bit Komparator mit einem zusätzlichen Sperreingang. Der 1-Bit Komparator mit Sperreingang ist notwendig um den 3-Bit Komparator mit verkürzter Wahrheitstabelle zu er-



stellen. Die Wahrheitstabelle des 3-Bit Komparators wird in verkürzter Form erstellt um den Aufwand der einzelnen Zustände sowie der Schaltung zu verringern. Es ist möglich eine verkürzte Form der Wahrheitstabelle zu erstellen indem zuerst das most-significant-bit(MSB), also das höchstwertige Bit, der beiden zahlen verglichen wird. Erst wenn das MSB der beiden zu vergleichenden zahlen identisch ist wird das um eine stelle niedrigere Bit verglichen. Dieser Prozess ist beliebig lang wiederholbar in der Schaltung würde nur für jedes weitere Bit ein weiterer 1-Bit Komparator mit Sperreingang angehängt werden. Nachdem die Schaltzeichnungen im Zuge der Vorbereitenden Aufgaben angefertigt wurden sind am Versuchstag nur noch die Schaltungen auf eines der HPS-Boards zu übertragen.

Der Versuch DT 5 sollte keine großen Schwierigkeiten bereiten und schnell abgeschlossen sein.