## Arquitectura de 16 bits

Utilizando elementos hardware como ALU, banco de registros R, memorias, etc...) en la siguiente página, diseña la **unidad de datos y unidad de control** (tabla de control) de un procesador de tamaño de palabra de 16 bits para ejecutar las siguientes instrucciones:

Instrucción	Acción	Formato de instrucción								
SW ra(desp),rs	$M(R[rd]+desp) \leftarrow R[rs]$	Opcode 0 0 1 0	rd	desp	rs					
DUP rd,rs	$R[rd] \leftarrow R[rs] + R[rs]$	Opcode 1 0 0 0	rd	x x x x	rs					
MUP rd,rs	$R[rd] \leftarrow R[rs] - R[rd]$	Opcode 0 1 0 0	rd	x x x x	rs					
LW rd, (dir)	$R[rd] \leftarrow M(dir)$	Opcode 0 0 0 0	rd	dir						
JZ	Si Z=1, PC ←M(dir)	Opcode 0 0 1	Opcode dir   0 0 0 1 x x x x x							

Para el diseño de la unidad de datos puedes utilizar los elementos hardware que creas oportunos (registros, multiplexores, etc). Tanto la memoria de datos como la memoria de instrucciones se direccionan a **nivel de palabra**.

NOTA: Diseña el camino de datos que incluya únicamente los **elementos mínimos** para ejecutar solamente estas instrucciones. Indica el tamaño de los buses, no todos los elementos del diseño tienen el mismo número de bits.

## Especificación de algunas señales y puertas:

El banco de registros (R) tiene una señal RW. RW =  $1 \rightarrow IN[15:0]$  se almacena en el registro especificado por C[3:0] en el flanco activo del reloj.

Memoria de instrucción: Continuamente el contenido de la posición de memoria especificada en DIR[7:0] está en DATOSOUT[15:0].

Memoria de datos: MW = 1 → DATOSIN[15:0] se almacena en la posición de memoria especificada en una puerta DIR[7:0] en el flanco activo del reloj.

ALU: OP =  $0 \rightarrow OUT[15:0] = A[15:0] + B[15:0]$  (Suma aritmética), OP =  $1 \rightarrow OUT[15:0] = A[15:0] - B[15:0]$  (Resta aritmética). La bandera Z=1, cuando el resultado es cero.

La unidad de control específica para cada instrucción que señales deben estar activados.

	Señales de control												
Instrucción													
SW													
DUP													
MUP													
LW													
JZ													

