

Universidade Federal de Pelotas Centro de Desenvolvimento Tecnológico Engenharia de Computação Ciência da Computação



Tarefa 3 – Somadores Rápidos

A tarefa 3 envolve a implementação e comparação de dois somadores distintos de 4, 8 e 32 bits, obtenção de resultados de síntese e discussão dos resultados.

- Somador Ripple Carry
- Somador Carry Select

O projeto deve ser parametrizável e permitir a alteração do tamanho dos operandos (por exemplo: 4, 8 e 32 bits).

A entrega será feita através do AVA e deverá conter os itens descritos abaixo:

Entrega:

- VHDLs
- Projetos do Quartus (.qpf)
- Testbenchs
- Relatório:
 - Diagrama de blocos de cada solução implementada
 - o Tabela contendo os seguintes resultados:
 - Área (Logic cells)
 - Atraso no caminho crítico
 - Frequência máxima de operação