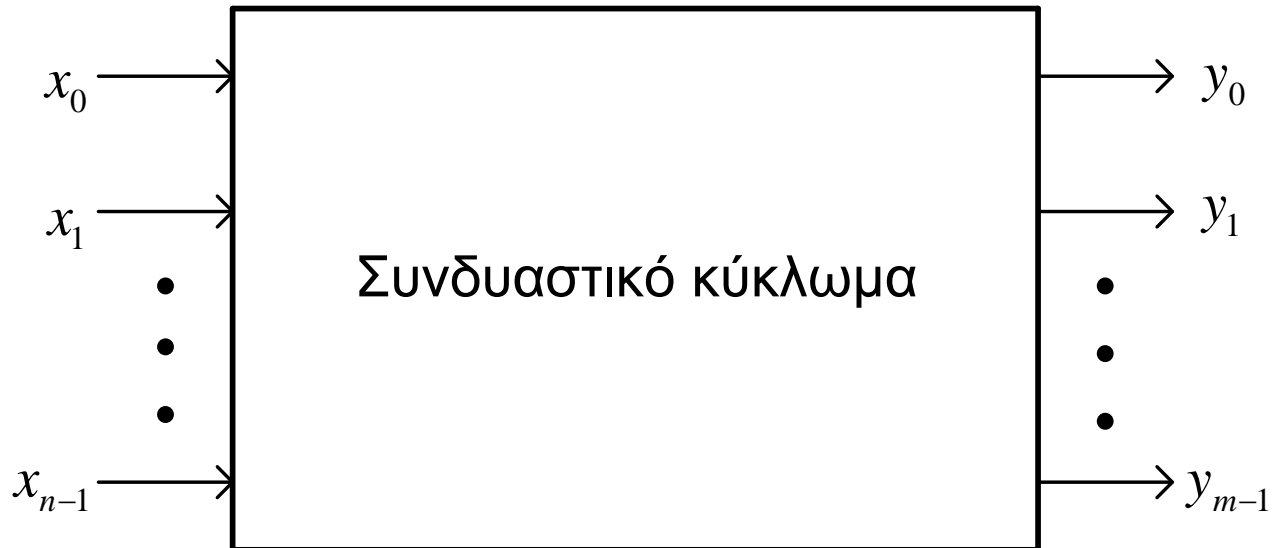


# ΣΥΝΔΥΑΣΤΙΚΑ ΚΥΚΛΩΜΑΤΑ

## Συνδυαστικά κυκλώματα

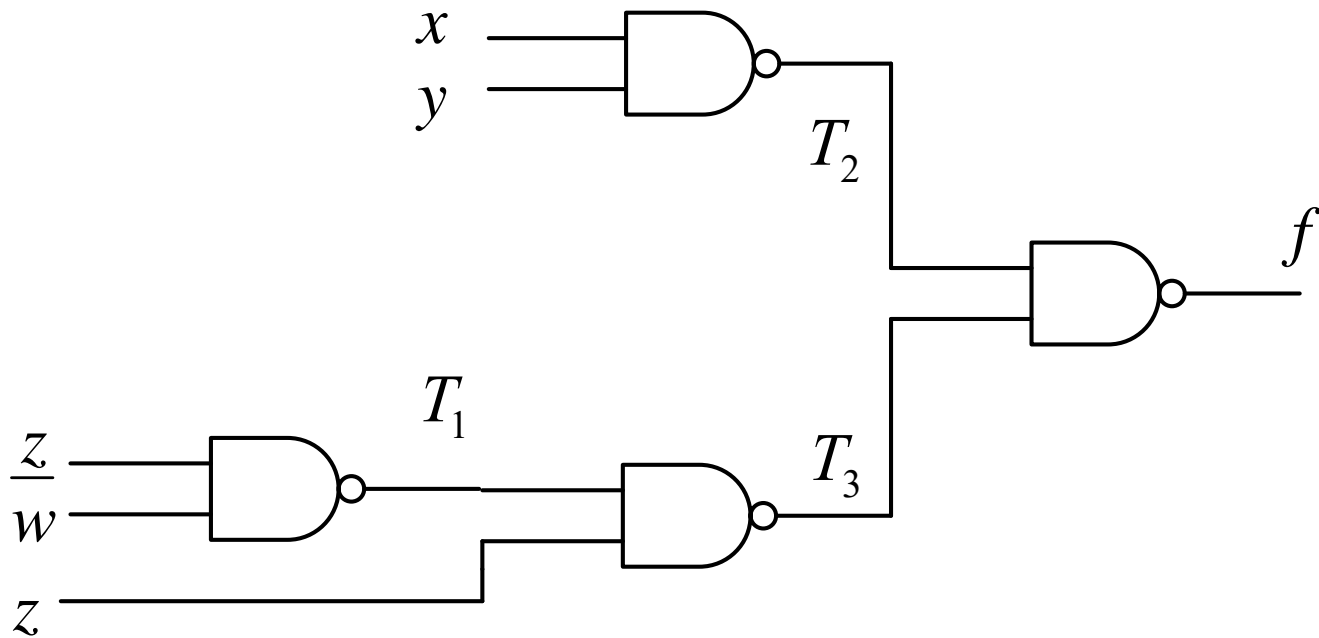
Τα λογικά κυκλώματα μπορεί να είναι συνδυαστικά ή ακολουθιακά. Ένα λογικό κύκλωμα ονομάζεται *συνδυαστικό* (*combinational*) εάν οι τιμές των εξόδων του εξαρτώνται αποκλειστικά από τις παρούσες τιμές των εισόδων του.



## **Ανάλυση συνδυαστικών κυκλωμάτων**

1. Δίδονται συμβολικά ονόματα σε όλες τις εξόδους των πυλών.
2. Γράφονται λογικές εκφράσεις για τις εξόδους των λογικών πυλών.
3. Αντικαθίστανται οι εσωτερικές ονομασίες των εξόδων των πυλών μέχρι να προκύψουν λογικές παραστάσεις που να περιλαμβάνουν μόνο τις εισόδους.
4. Αυτό το βήμα μπορεί να γίνει με δύο τρόπους. Αρχίζοντας από τις πύλες που είναι κοντά στις εισόδους ή αρχίζοντας από τις πύλες που είναι κοντά στις εξόδους. Συνήθως χρησιμοποιείται ο δεύτερος τρόπος.
5. Μετατρέπεται κάθε λογική παράσταση που προέκυψε σε ισοδύναμη κανονική και προσδιορίζεται ο αντίστοιχος πίνακας αληθείας

**Παράδειγμα 5.1.** Να αναλυθεί το κύκλωμα που δίδεται στην συνέχεια.



## Υπόδειξη

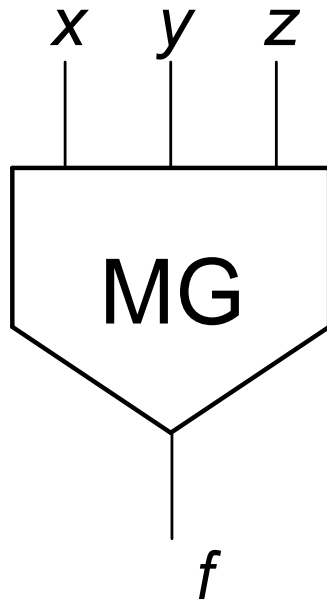
$$\begin{aligned} f = \overline{T_2 T_3} &= \overline{T_2} + \overline{T_3} = \overline{xy} + \overline{T_1 z} = xy + T_1 z \\ &= xy + (\overline{z w})z = xy + (\overline{z} + w)z = xy + \overline{z}z + wz \\ f &= xy + zw \end{aligned}$$

Μετατρέπουμε την συνάρτηση στην κανονική της μορφή και εξάγουμε τον πίνακα αληθείας

## Σύνθεση ψηφιακών κυκλωμάτων

1. Αρχικά γίνεται λειτουργική περιγραφή του κυκλώματος και προσδιορίζονται οι μεταβλητές εισόδου και εξόδου.
2. Κατασκευάζεται ο πίνακας αληθείας ή προσδιορίζεται μία λογική παράσταση για κάθε έξοδο.
3. Προσδιορίζονται οι απλούστερες λογικές παραστάσεις για κάθε έξοδο.
4. Σχεδιάζονται τα λογικά κυκλώματα που αντιστοιχούν στις απλοποιημένες λογικές παραστάσεις που αντιστοιχούν στις εξόδους.

## Κύκλωμα ανίχνευσης πλειοψηφίας των 1 με 3 εισόδους

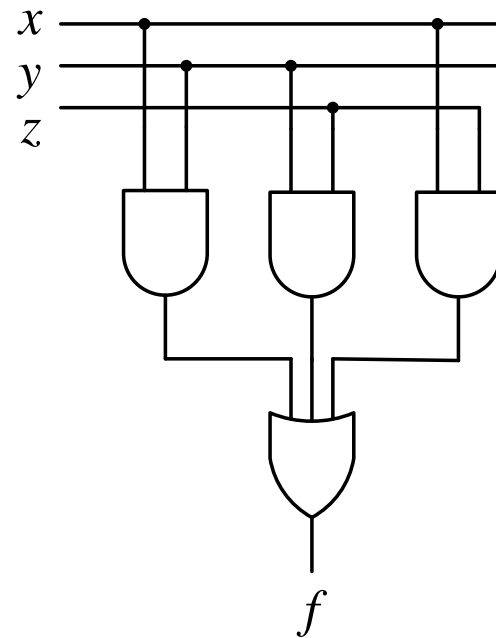


$x$	$y$	$z$	$f$
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

## Υλοποίηση

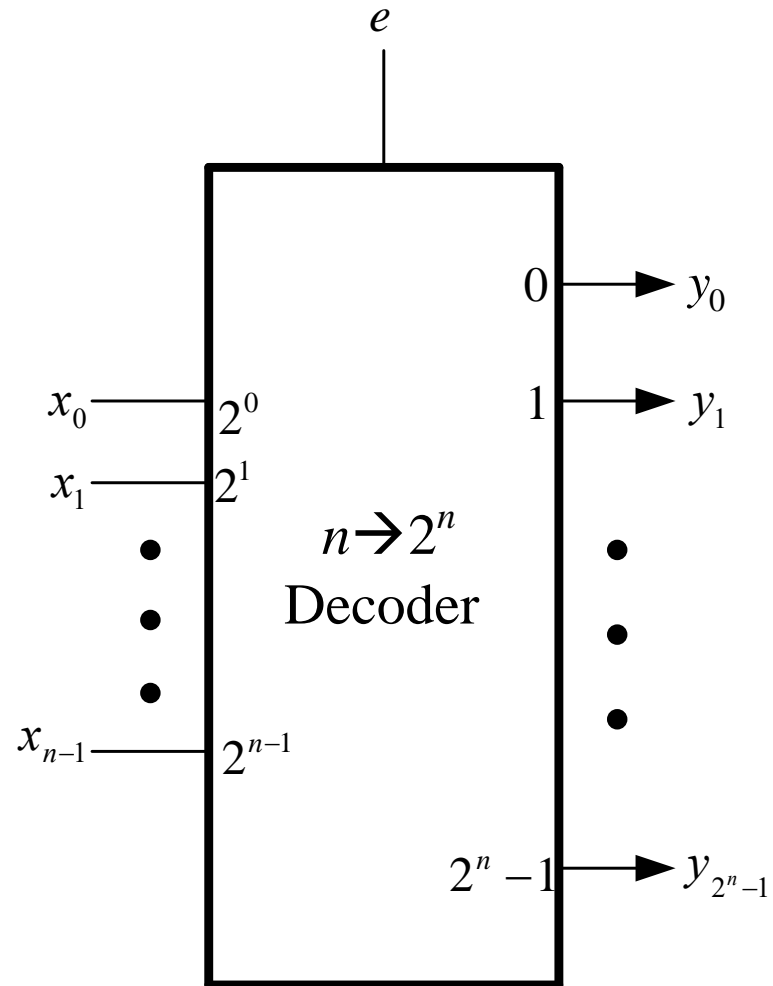
$xy \backslash z$		$xy$			
		00	01	11	10
$z$	0	0	0	1	0
	1	0	1	1	1

$$f = xy + yz + xz$$

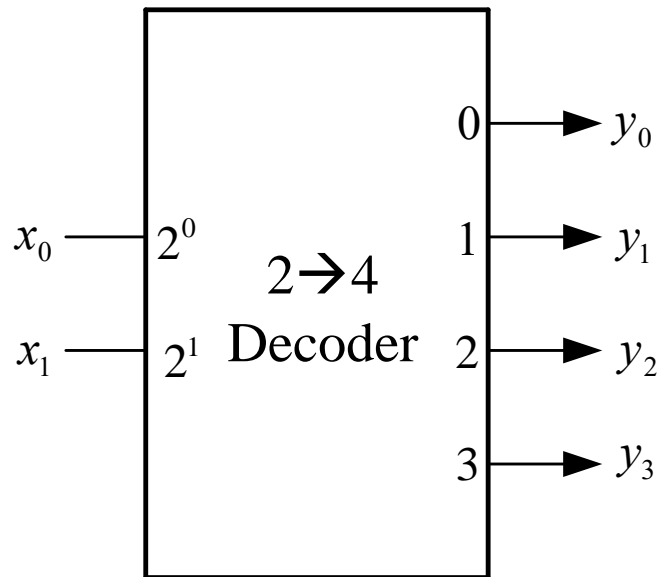




Λογικό σύμβολο  $n \rightarrow 2^n$  αποκωδικοποιητή με είσοδο επέτρεψης



## Λογικό σύμβολο και πίνακας αληθείας του $2 \rightarrow 4$ αποκωδικοποιητή



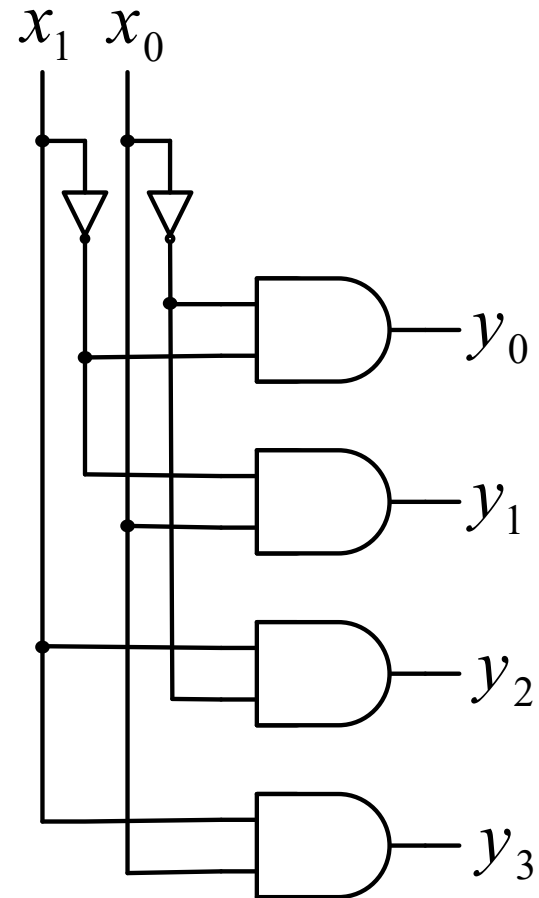
$x_1$	$x_0$	$y_0$	$y_1$	$y_2$	$y_3$
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1

## Σχεδίαση του 2→4 αποκωδικοποιητή

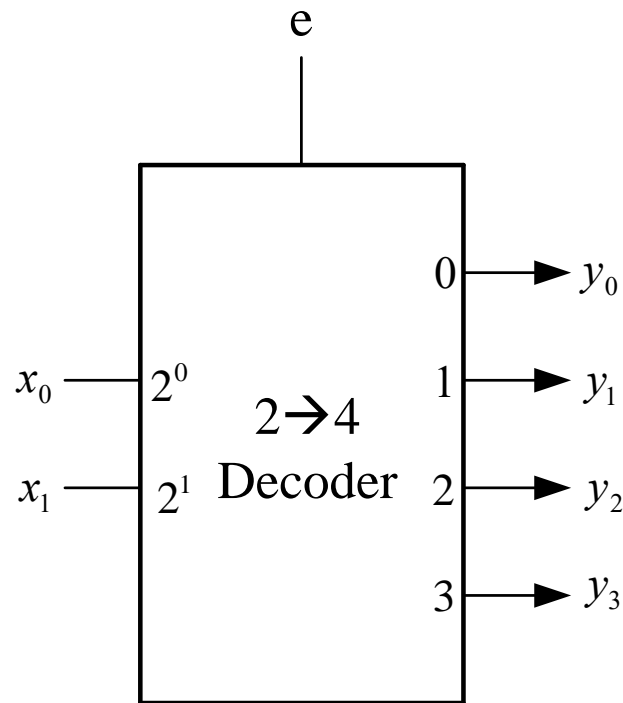
$x_1$	$x_0$	$y_0$	$y_1$	$y_2$	$y_3$
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1

$$y_0 = \bar{x}_1 \cdot \bar{x}_0, \quad y_1 = \bar{x}_1 \cdot x_0,$$

$$y_2 = x_1 \cdot \bar{x}_0, \quad y_3 = x_1 \cdot x_0$$



## Λογικό σύμβολο και πίνακας αληθείας του $2 \rightarrow 4$ αποκωδικοποιητή με είσοδο επίτρεψης



e	$x_1$	$x_0$	$y_0$	$y_1$	$y_2$	$y_3$
0	X	X	0	0	0	0
1	0	0	1	0	0	0
1	0	1	0	1	0	0
1	1	0	0	0	1	0
1	1	1	0	0	0	1

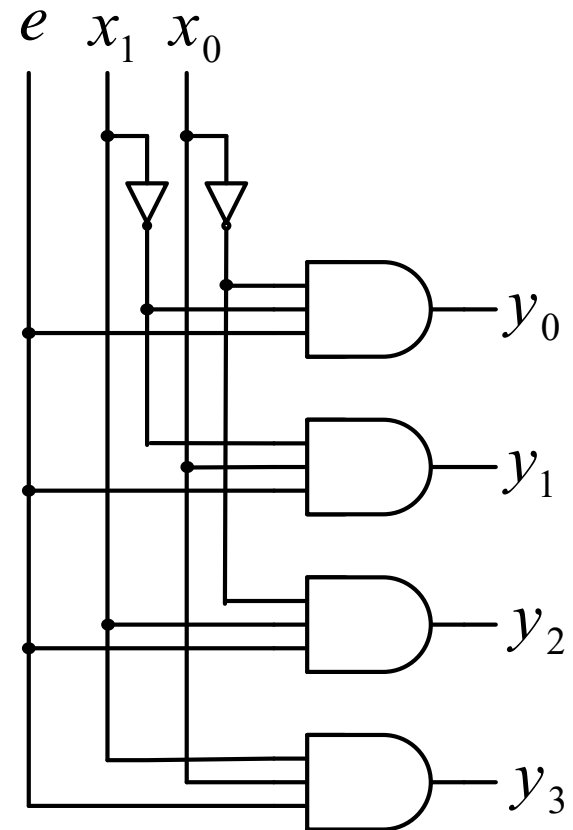
X: don't care

## Σχεδίαση του 2→4 αποκωδικοποιητή με είσοδο επίτρεψης

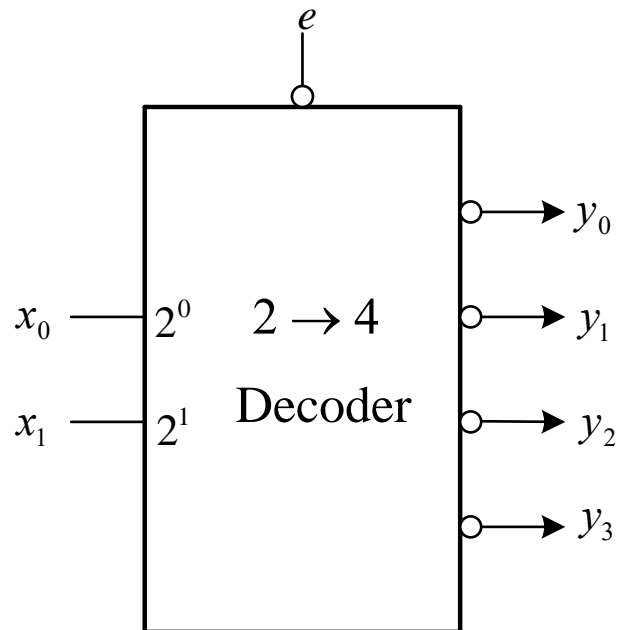
e	$x_1$	$x_0$	$y_0$	$y_1$	$y_2$	$y_3$
0	X	X	0	0	0	0
1	0	0	1	0	0	0
1	0	1	0	1	0	0
1	1	0	0	0	1	0
1	1	1	0	0	0	1

$$y_0 = e \cdot \bar{x}_1 \cdot \bar{x}_0, \quad y_1 = e \cdot \bar{x}_1 \cdot x_0$$

$$y_2 = e \cdot x_1 \cdot \bar{x}_0, \quad y_3 = e \cdot x_1 \cdot x_0$$



## Εναλλακτική σχεδίαση 2→4 αποκωδικοποιητή με είσοδο επέτρεψης



$e$	$x_1$	$x_0$	$y_0$	$y_1$	$y_2$	$y_3$
1	x	x	1	1	1	1
0	0	0	0	1	1	1
0	0	1	1	0	1	1
0	1	0	1	1	0	1
0	1	1	1	1	1	0

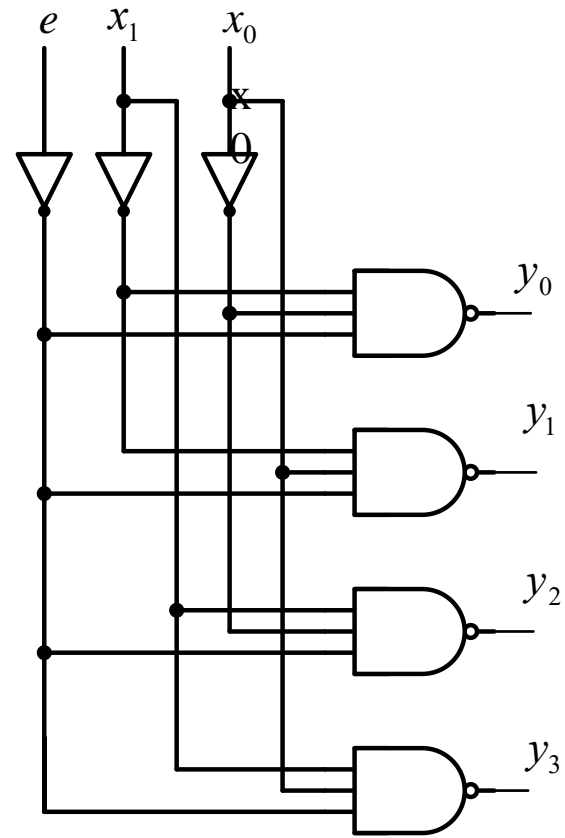
$e$	$x_1$	$x_0$	$y_0$	$y_1$	$y_2$	$y_3$
1	x	x	1	1	1	1
0	0	0	0	1	1	1
0	0	1	1	0	1	1
0	1	0	1	1	0	1
0	1	1	1	1	1	0

$$y_0 = e + x_1 + x_0 = \overline{\overline{e + x_1 + x_0}} = \overline{\overline{e} \cdot \overline{x_1} \cdot \overline{x_0}}$$

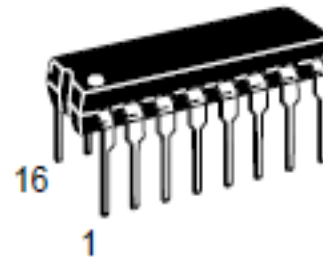
$$y_1 = e + x_1 + \bar{x}_0 = \overline{\overline{e + x_1 + \bar{x}_0}} = \overline{\overline{e} \cdot \overline{x_1} \cdot x_0}$$

$$y_2 = e + \bar{x}_1 + x_0 = \overline{\overline{e + \bar{x}_1 + x_0}} = \overline{\overline{e} \cdot x_1 \cdot \bar{x}_0}$$

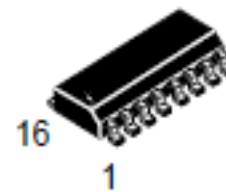
$$y_3 = e + \bar{x}_1 + \bar{x}_0 = \overline{\overline{e + \bar{x}_1 + \bar{x}_0}} = \overline{\overline{e} \cdot x_1 \cdot x_0}$$



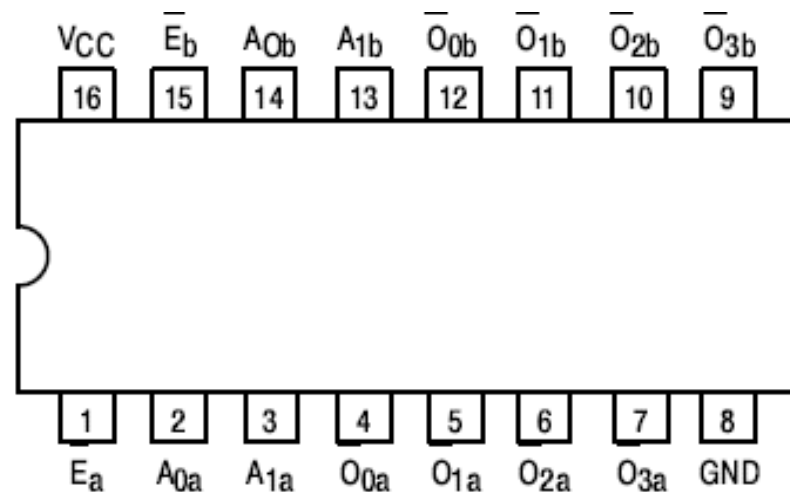
# 74LS139 2x2→4 decoder



**N SUFFIX**  
PLASTIC  
CASE 648-08



**D SUFFIX**  
SOIC  
CASE 751B-03

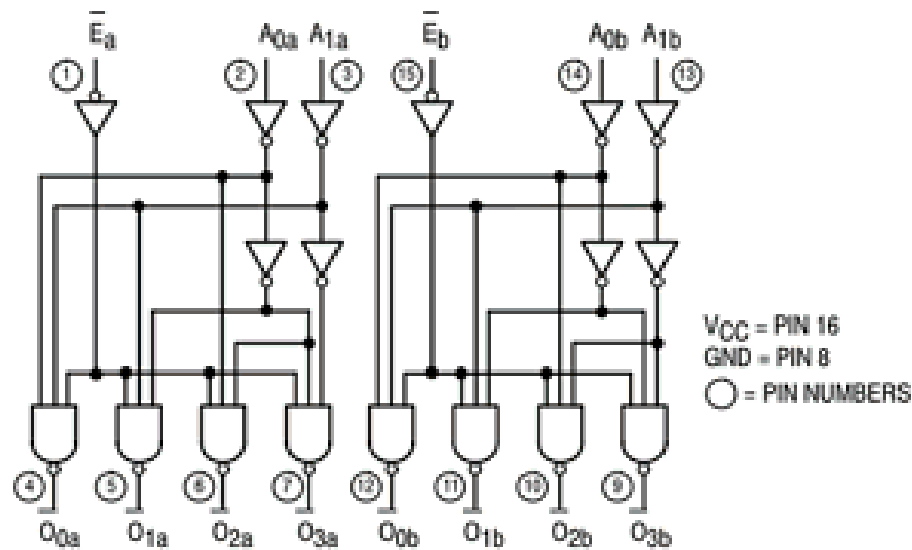




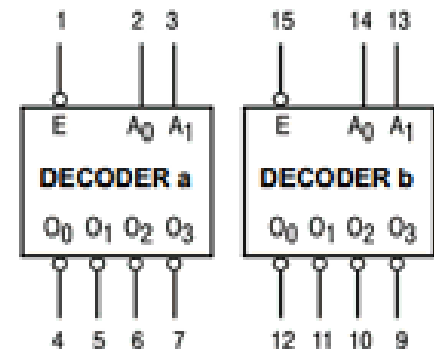
# 74LS139

## 2→4 decoder

LOGIC DIAGRAM



LOGIC SYMBOL



TRUTH TABLE

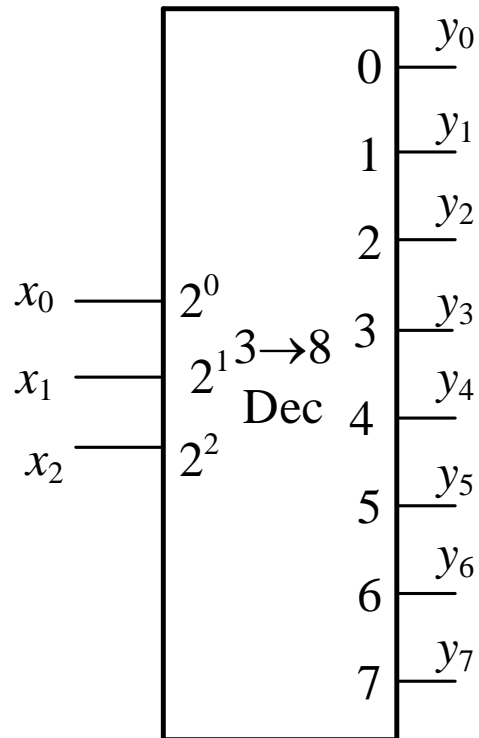
INPUTS			OUTPUTS			
E	A <sub>0</sub>	A <sub>1</sub>	O <sub>0</sub>	O <sub>1</sub>	O <sub>2</sub>	O <sub>3</sub>
H	X	X	H	H	H	H
L	L	L	L	H	H	H
L	H	L	H	L	H	H
L	L	H	H	H	L	H
L	H	H	H	H	H	L

H = HIGH Voltage Level

L = LOW Voltage Level

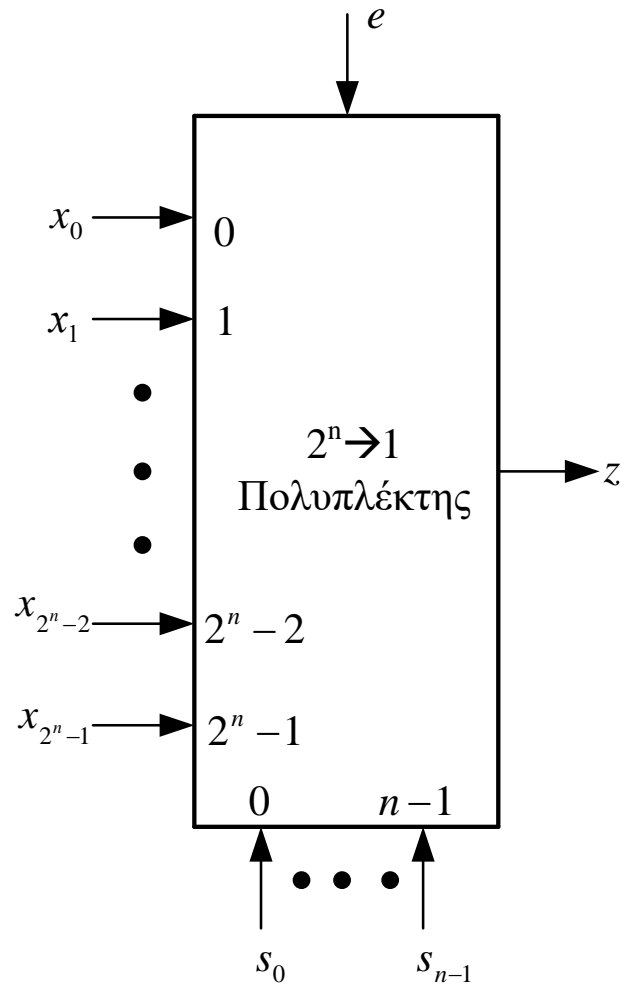
X = Don't Care

## Λογικό σύμβολο και πίνακας αληθείας του $3 \rightarrow 8$ αποκωδικοποιητή

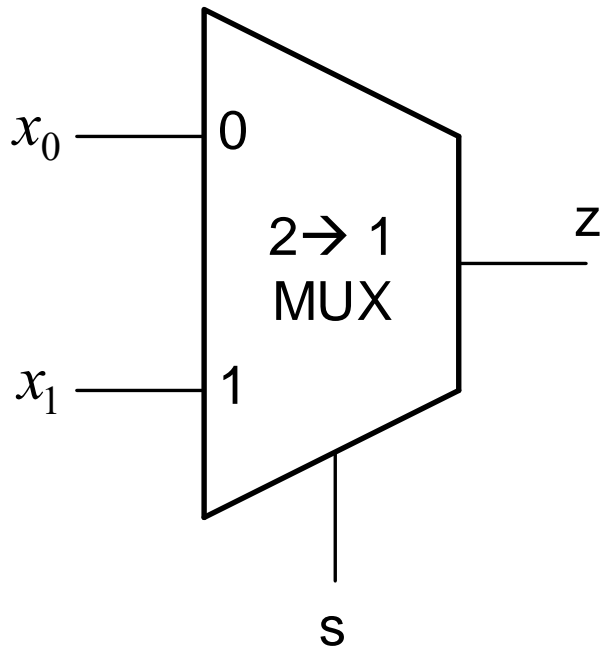


$x_2$	$x_1$	$x_0$	$z_0$	$z_1$	$z_2$	$z_3$	$z_4$	$z_5$	$z_6$	$z_7$
0	0	0	1	0	0	0	0	0	0	0
0	0	1	0	1	0	0	0	0	0	0
0	1	0	0	0	1	0	0	0	0	0
0	1	1	0	0	0	1	0	0	0	0
1	0	0	0	0	0	0	1	0	0	0
1	0	1	0	0	0	0	0	1	0	0
1	1	0	0	0	0	0	0	0	1	0
1	1	1	0	0	0	0	0	0	0	1

## Πολυπλέκτης $2^n \rightarrow 1$ με είσοδο επίτρεψης

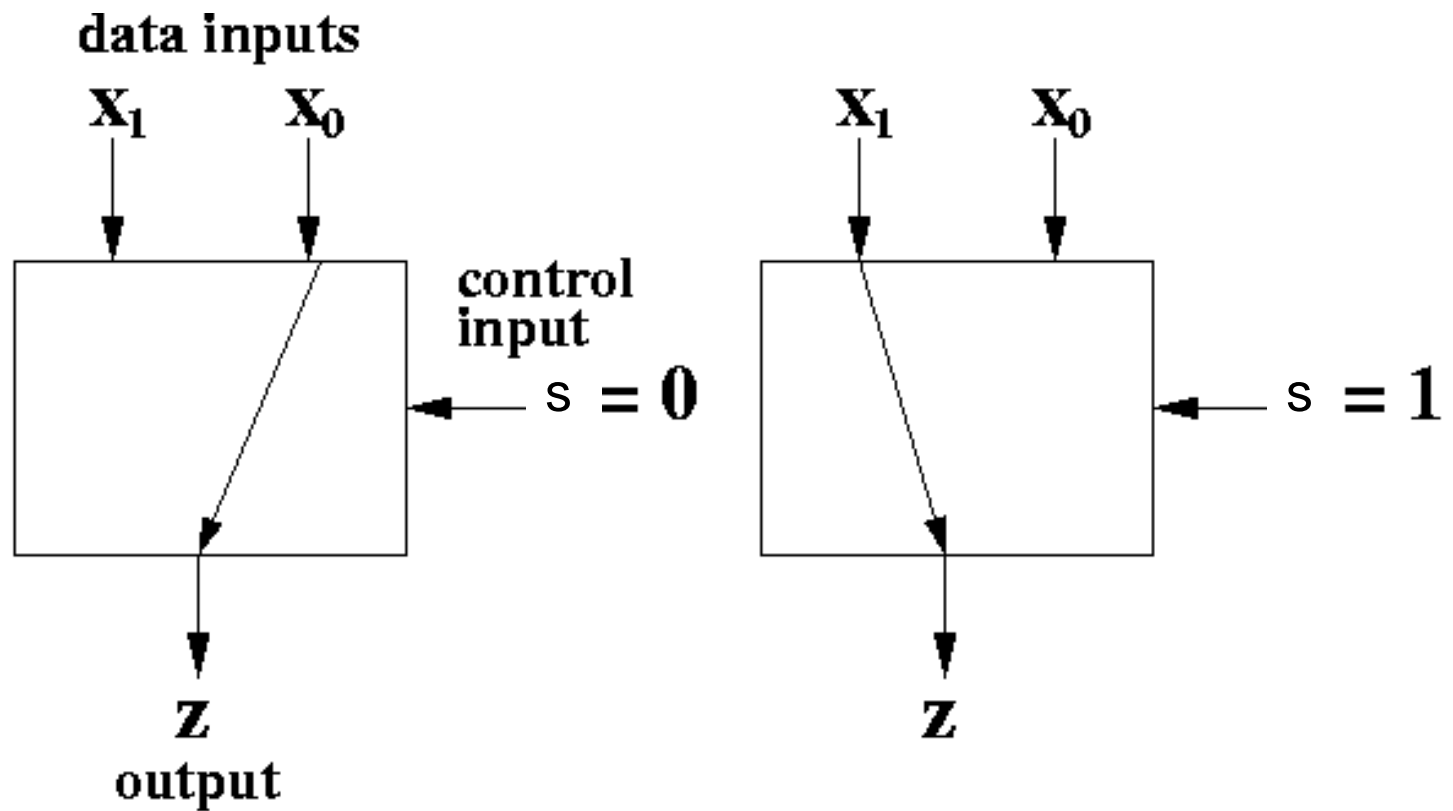


## Λογικό σύμβολο και πίνακας λειτουργίας του $2 \rightarrow 1$ πολυπλέκτη



S	Z
0	$x_0$
1	$x_1$

## Λειτουργία του 2→1 πολυπλέκτη

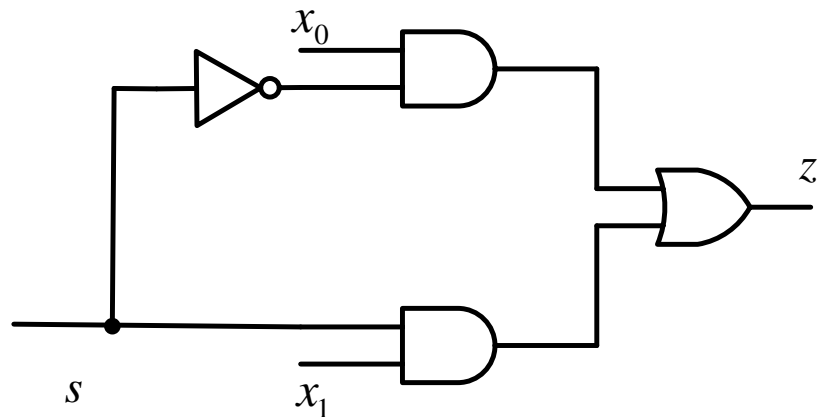


## Σχεδίαση του 2→1 πολυπλέκτη

$s$	$x_0$	$x_1$	$z$
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	1

		$s x_0$			
		00	01	11	10
$x_1$	0	0	1	0	0
	1	0	1	1	1

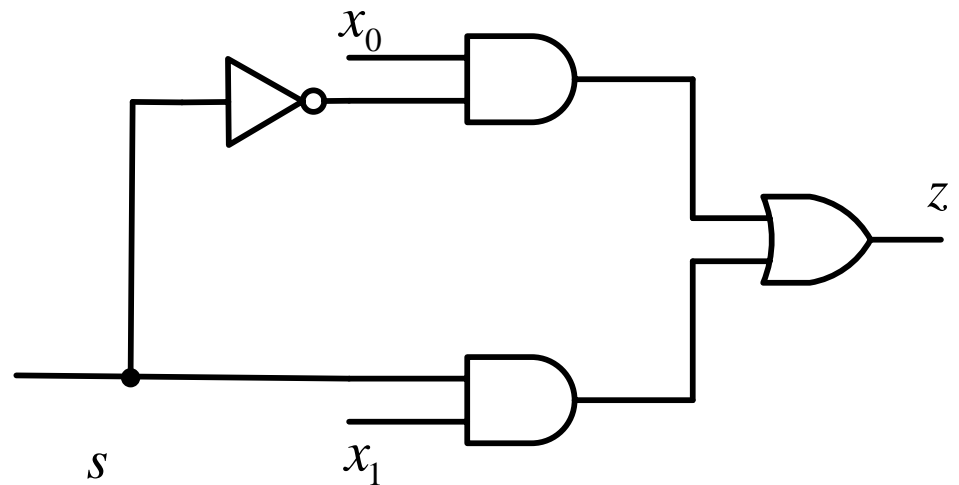
$$z = \bar{s} \cdot x_0 + s \cdot x_1$$



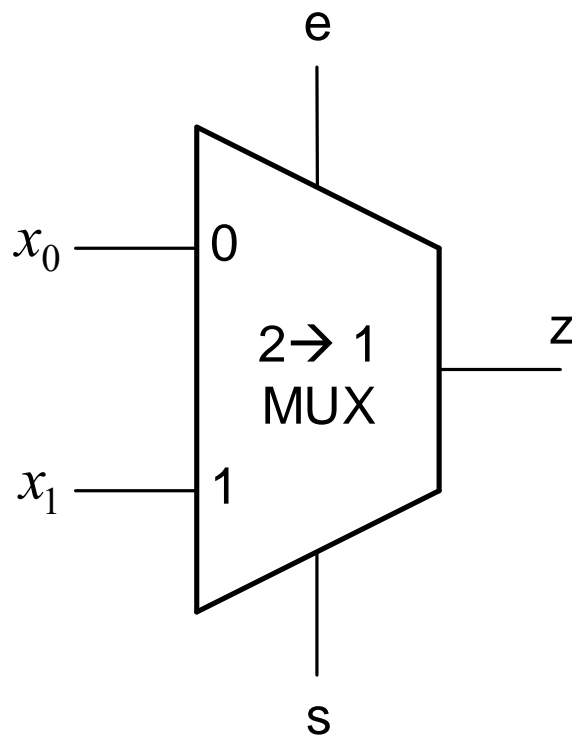
## Συνοπτικός πίνακας αληθείας

$s$	$x_0$	$x_1$	$z$
0	0	x	0
0	1	x	1
1	x	0	0
1	x	1	1

$$z = \bar{s} \cdot x_0 + s \cdot x_1$$



## Λογικό σύμβολο και πίνακας λειτουργίας του $2 \rightarrow 1$ πολυπλέκτη με είσοδο επιτροπής



e	s	z
0	X	0
1	0	$x_0$
1	1	$x_1$

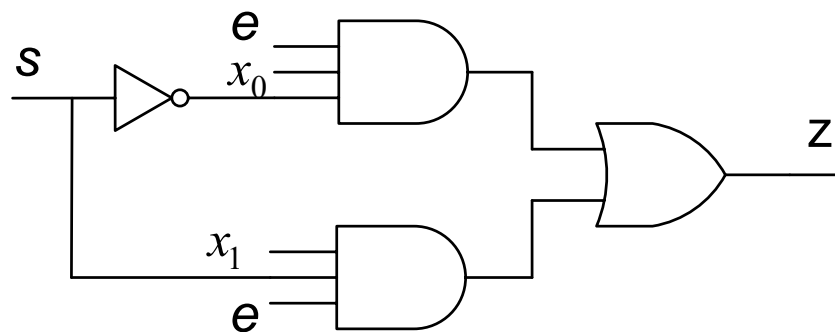


# ΠΙΝΑΚΑΣ ΑΛΗΘΕΙΑΣ

e	s	$x_0$	$x_1$	z
0	x	x	x	0
1	0	0	0	0
1	0	0	1	0
1	0	1	0	1
1	0	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	0	0
1	1	1	1	1

$x_0x_1 \backslash es$		es			
		00	01	11	10
00		0	0	0	0
01		0	0	1	0
11		0	0	1	1
10		0	0	0	1

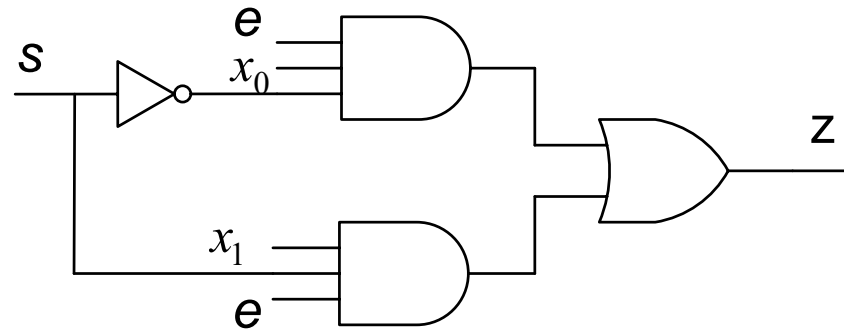
$$z = \overline{e}sx_0 + esx_1$$



# ΣΥΝΟΠΤΙΚΟΣ ΠΙΝΑΚΑΣ ΑΛΗΘΕΙΑΣ

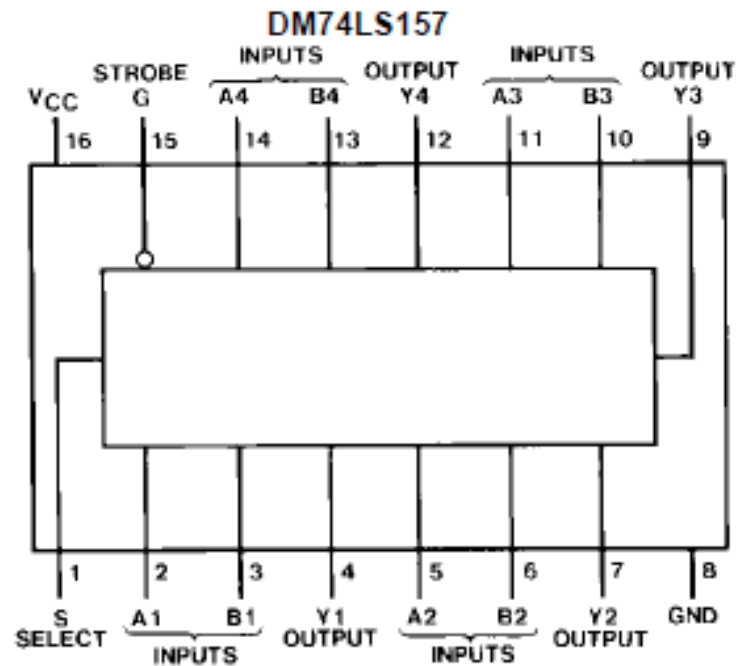
e	s	x <sub>0</sub>	x <sub>1</sub>	z
0	x	x	x	0
1	0	0	x	0
1	0	1	x	1
1	1	x	0	0
1	1	x	1	1

$$z = \overline{e}sx_0 + esx_1$$



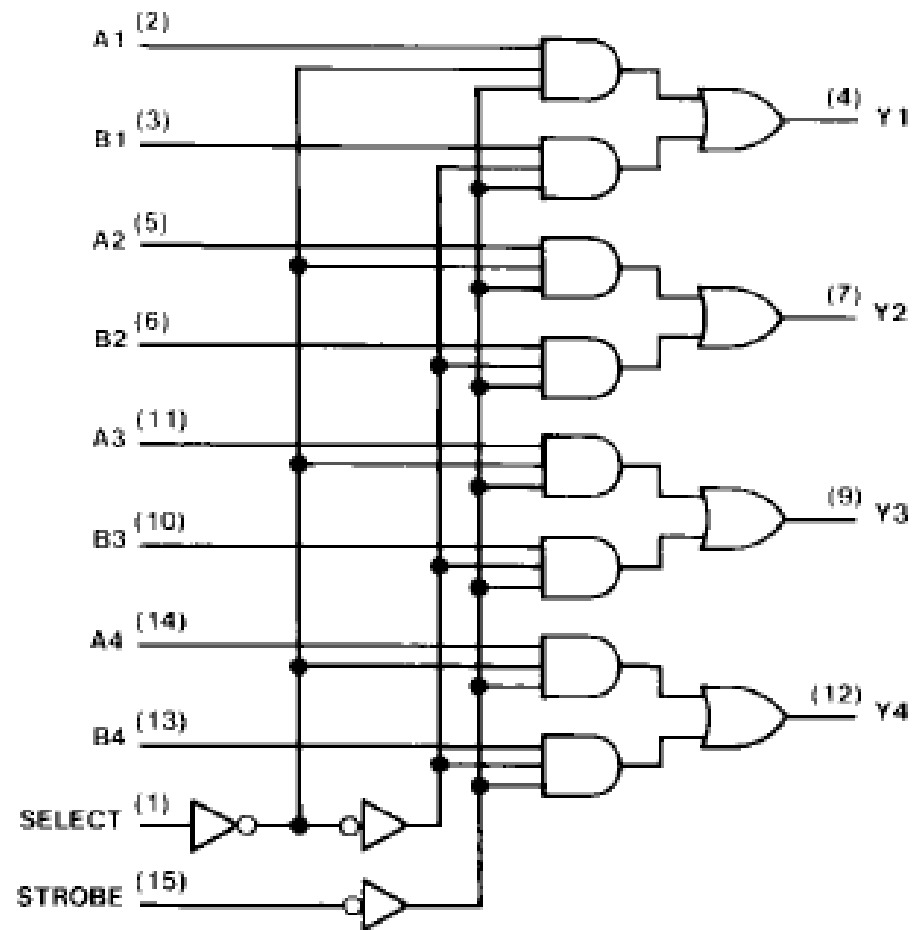
# IC 74LS157

4x2→1 MUX



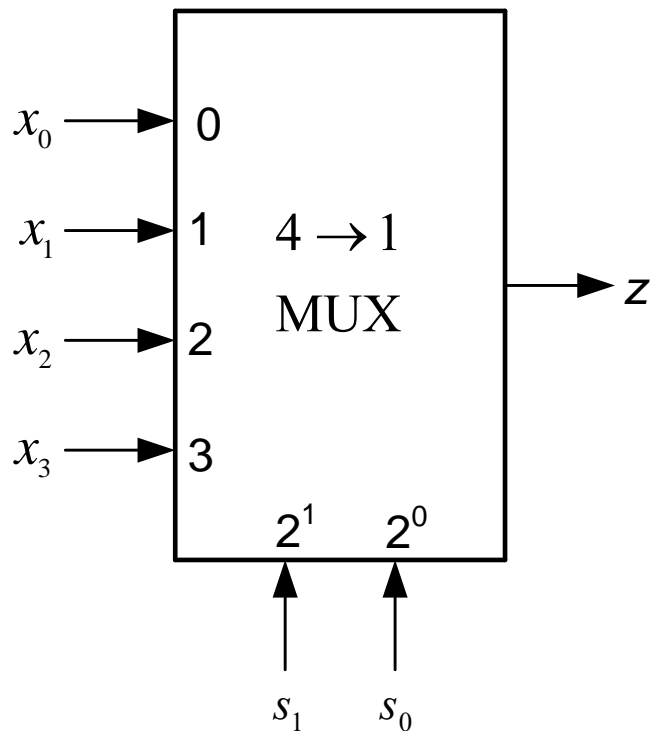
Strobe	Select	A	B	DM74LS157
H	X	X	X	L
L	L	L	X	L
L	L	H	X	H
L	H	X	L	L
L	H	X	H	H

# DM74LS157



## Λογικό σύμβολο και πίνακας λειτουργίας του $4 \rightarrow 1$ πολυπλέκτη

ΛΟΓΙΚΟ ΣΥΜΒΟΛΟ

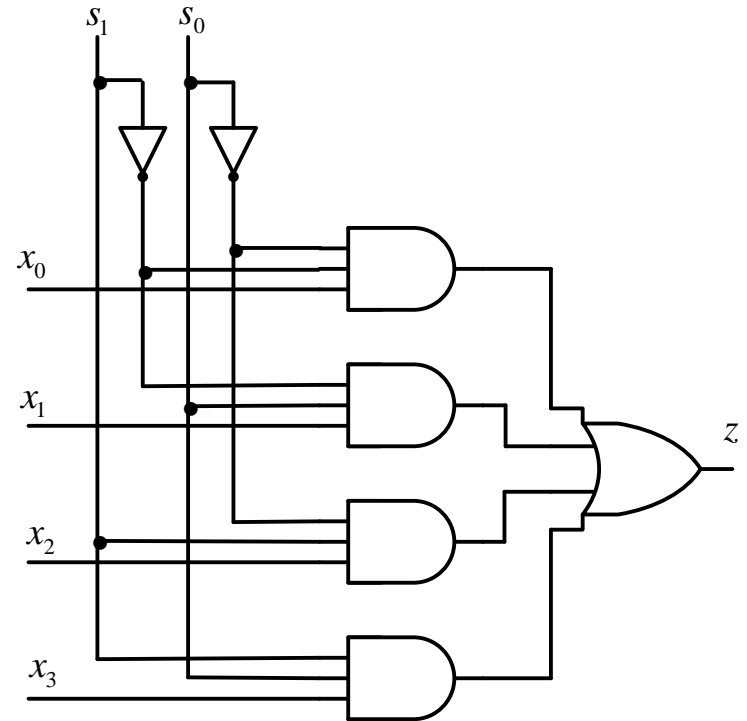


ΠΙΝΑΚΑΣ ΛΕΙΤΟΥΡΓΙΑΣ

$s_1$	$s_0$	$z$
0	0	$x_0$
0	1	$x_1$
1	0	$x_2$
1	1	$x_3$

## Υλοποίηση του 4→1 πολυπλέκτη

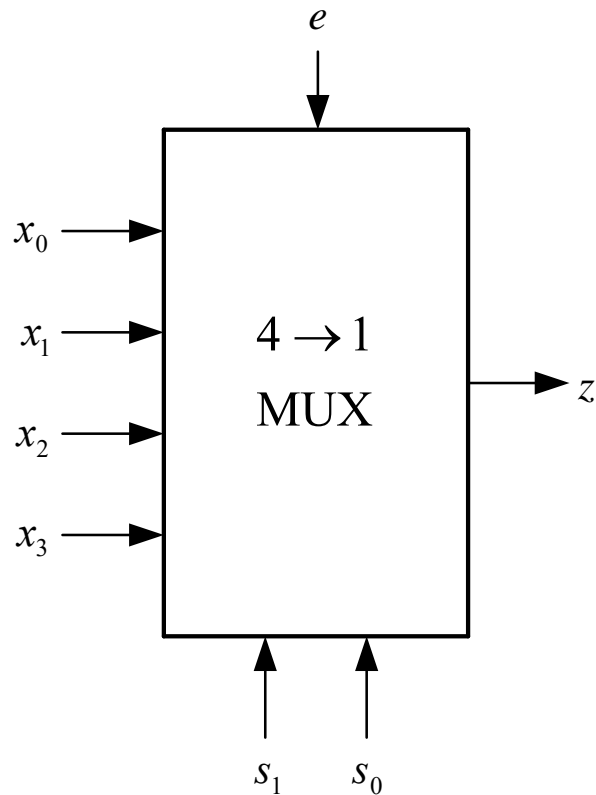
$s_1$	$s_0$	$x_0$	$x_1$	$x_2$	$x_3$	$z$
0	0	0	X	X	X	0
0	0	1	X	X	X	1
0	1	X	0	X	X	0
0	1	X	1	X	X	1
1	0	X	X	0	X	0
1	0	X	X	1	X	1
1	1	X	X	X	0	0
1	1	X	X	X	1	1



$$z = \bar{s}_1 \bar{s}_0 x_0 + \bar{s}_1 s_0 x_1 + s_1 \bar{s}_0 x_2 + s_1 s_0 x_3$$

# Λογικό σύμβολο και πίνακας λειτουργίας του $4 \rightarrow 1$ πολυπλέκτη με είσοδο επίτρεψης

ΛΟΓΙΚΟ ΣΥΜΒΟΛΟ



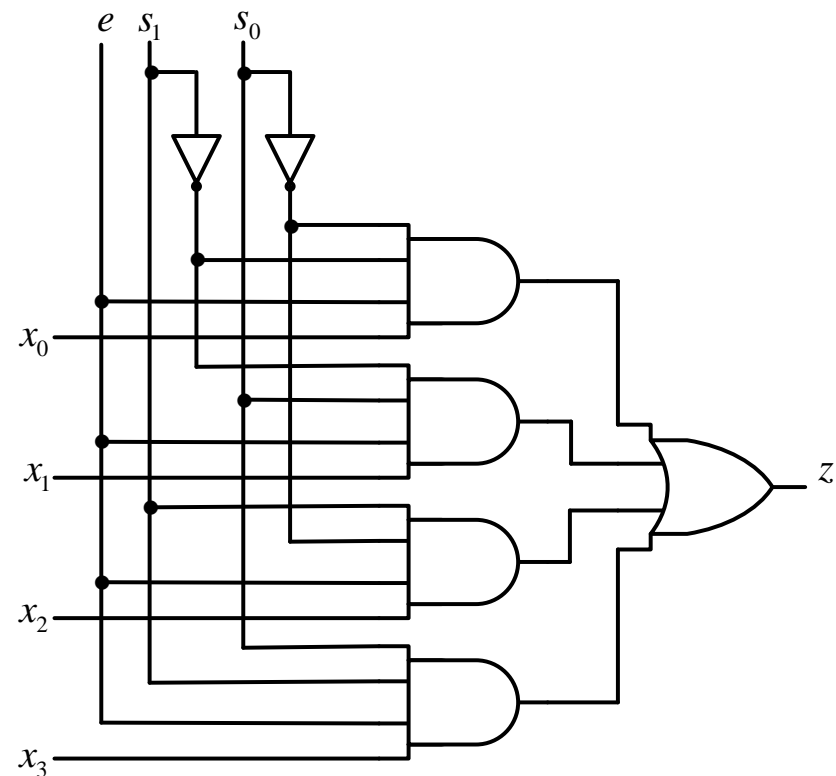
ΠΙΝΑΚΑΣ ΛΕΙΤΟΥΡΓΙΑΣ

$e$	$s_1$	$s_0$	$z$
0	X	X	0
1	0	0	$x_0$
1	0	1	$x_1$
1	1	0	$x_2$
1	1	1	$x_3$

## Υλοποίηση του 4→1 πολυπλέκτη με είσοδο επέτρησης

Πίνακας Αληθείας

e	s <sub>1</sub>	s <sub>0</sub>	x <sub>0</sub>	x <sub>1</sub>	x <sub>2</sub>	x <sub>3</sub>	z
0	X	X	X	X	X	X	0
1	0	0	0	X	X	X	0
1	0	0	1	X	X	X	1
1	0	1	X	0	X	X	0
1	0	1	X	1	X	X	1
1	1	0	X	X	0	X	0
1	1	0	X	X	1	X	1
1	1	1	X	X	X	0	0
1	1	1	X	X	X	1	1



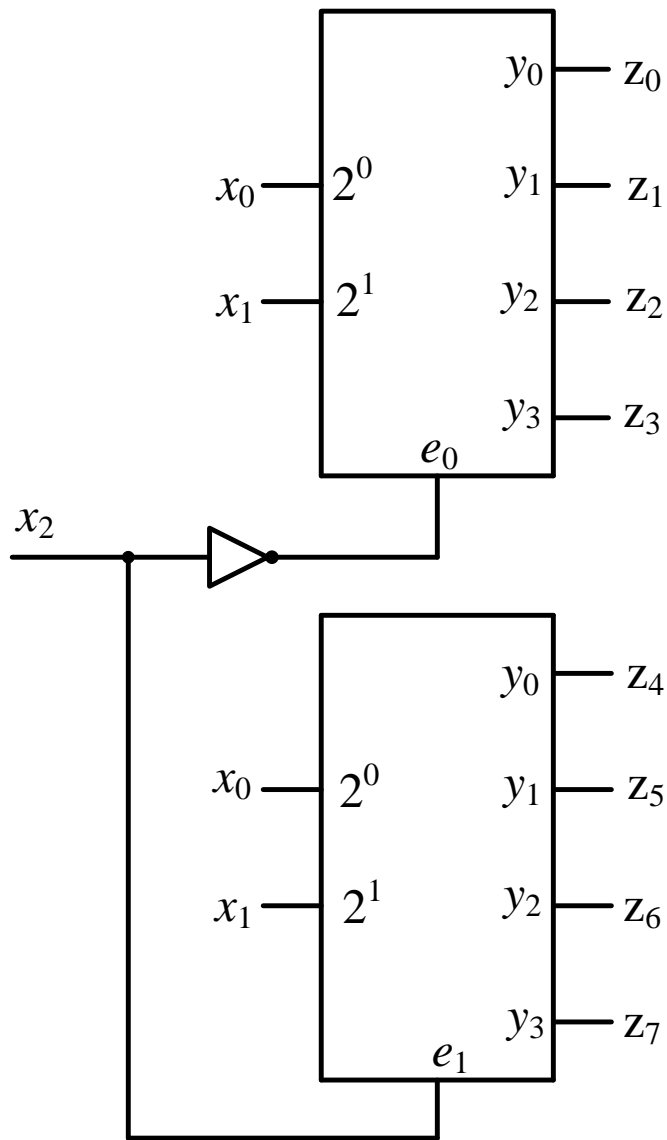
$$z = e\bar{s}_1\bar{s}_0x_0 + e\bar{s}_0s_0x_1 + es_1\bar{s}_0x_2 + es_1s_0x_3$$



## Σχεδίαση του 3→8 αποκωδικοποιητής με 2→4 αποκωδικοποιητές

$x_2$	$x_1$	$x_0$	$z_0$	$z_1$	$z_2$	$z_3$	$z_4$	$z_5$	$z_6$	$z_7$
0	0	0	1	0	0	0	0	0	0	0
0	0	1	0	1	0	0	0	0	0	0
0	1	0	0	0	1	0	0	0	0	0
0	1	1	0	0	0	1	0	0	0	0
1	0	0	0	0	0	0	1	0	0	0
1	0	1	0	0	0	0	0	1	0	0
1	1	0	0	0	0	0	0	0	1	0
1	1	1	0	0	0	0	0	0	0	1

$x_2$	$e_0$	$e_1$
0	1	0
1	0	1



Σχεδίαση του  $4 \rightarrow 1$  πολυπλέκτη χρησιμοποιώντας σαν στοιχείο σχεδίασης τον  $2 \rightarrow 1$  πολυπλέκτη.

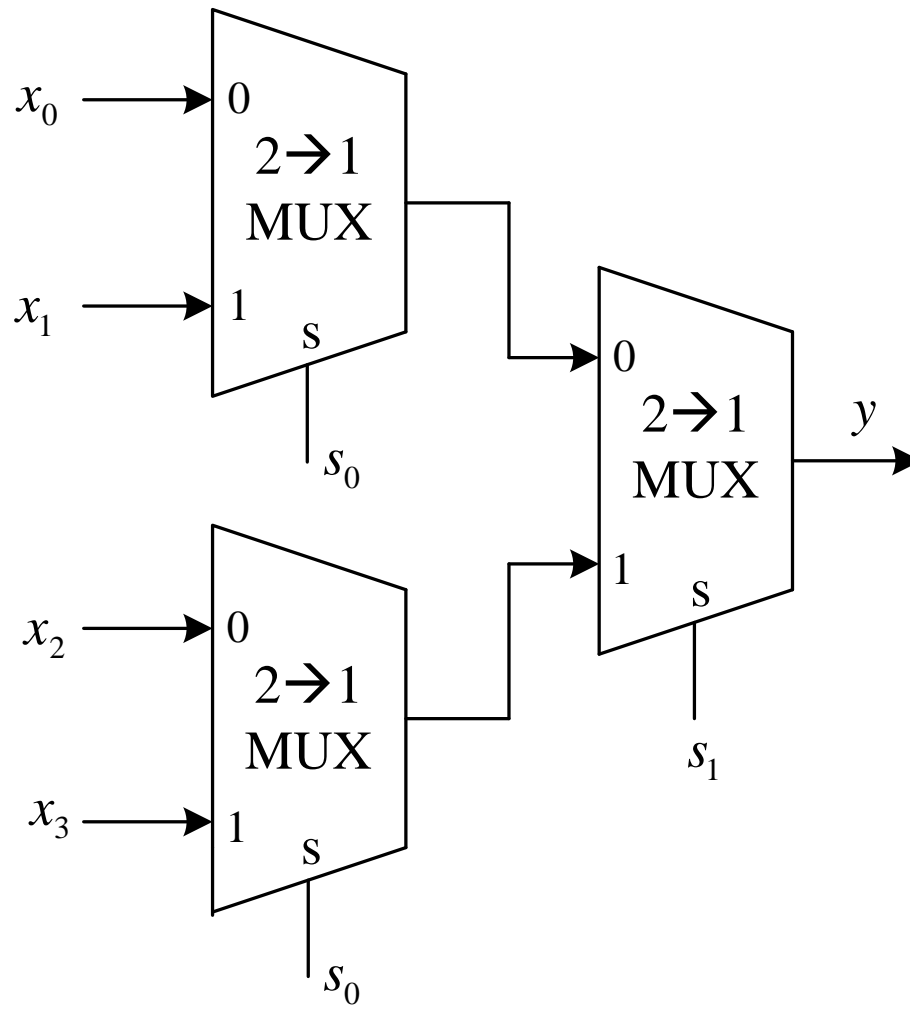
$$y = \overline{s_1} \cdot \overline{s_0} \cdot x_0 + \overline{s_1} \cdot s_0 \cdot x_1 + s_1 \cdot \overline{s_0} \cdot x_2 + s_1 \cdot s_0 \cdot x_3$$

$$y = \overline{s_1} \cdot (\overline{s_0} \cdot x_0 + s_0 \cdot x_1) + s_1 \cdot (\overline{s_0} \cdot x_2 + s_0 \cdot x_3)$$

$$y = \overline{s_1} \cdot M_0 + s_1 \cdot M_2$$

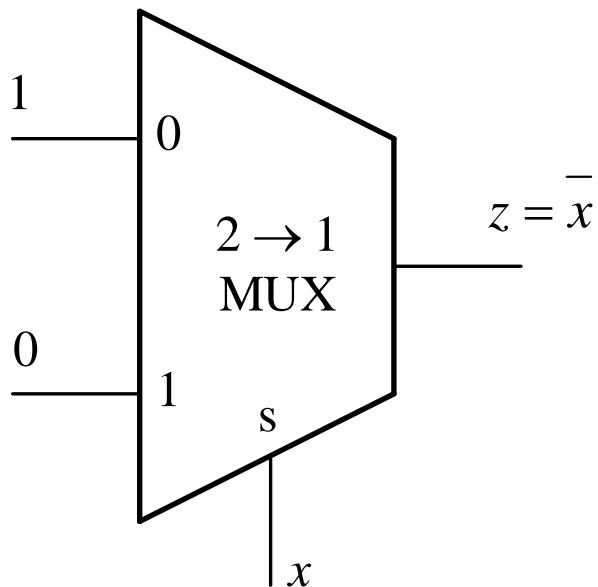
$$\text{όπου} \quad M_0 = \overline{s_0} \cdot x_0 + s_0 \cdot x_1$$

$$M_2 = \overline{s_0} \cdot x_2 + s_0 \cdot x_3$$

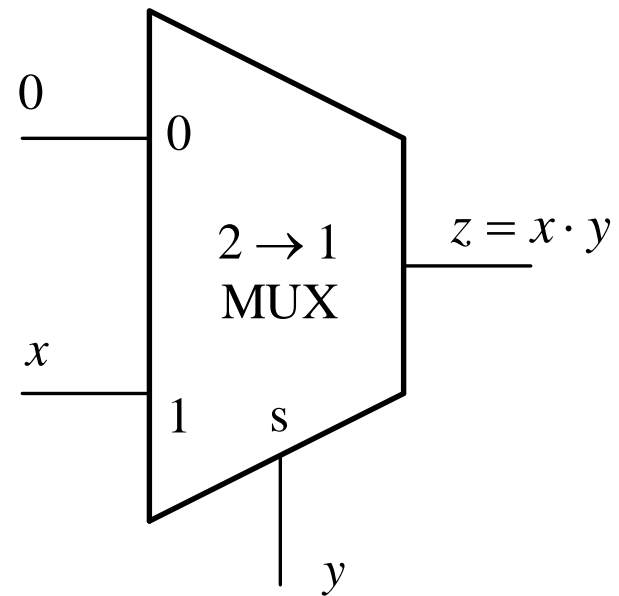


## Υλοποίηση των λογικών συναρτήσεων NOT και AND με $2 \rightarrow 1$ πολύπλέκτη

**NOT**



**AND**



## Θεώρημα ανάπτυξης του Shannon

$$f(x_{n-1}, x_{n-2}, \dots, x_i, \dots, x_0) = \bar{x}_i f(x_{n-1}, \dots, 0, \dots, x_0) + x_i f(x_{n-2}, \dots, 1, \dots, x_0)$$

### Απόδειξη

$$f(x_{n-1}, x_{n-2}, \dots, 0_i, \dots, x_0) = 1f(x_{n-1}, \dots, 0, \dots, x_0) + 0f(x_{n-2}, \dots, 1, \dots, x_0)$$

$$f(x_{n-1}, x_{n-2}, \dots, 1_i, \dots, x_0) = 0f(x_{n-1}, \dots, 0, \dots, x_0) + 1f(x_{n-2}, \dots, 1, \dots, x_0)$$

### Επομένως

$$f(x_{n-1}, x_{n-2}, \dots, x_i, \dots, x_0) = \bar{x}_i f(x_{n-1}, \dots, 0, \dots, x_0) + x_i f(x_{n-2}, \dots, 1, \dots, x_0)$$

**Παράδειγμα 3.52.** Να υλοποιηθεί με  $2 \rightarrow 1$  πολυπλέκτες η λογική παράσταση

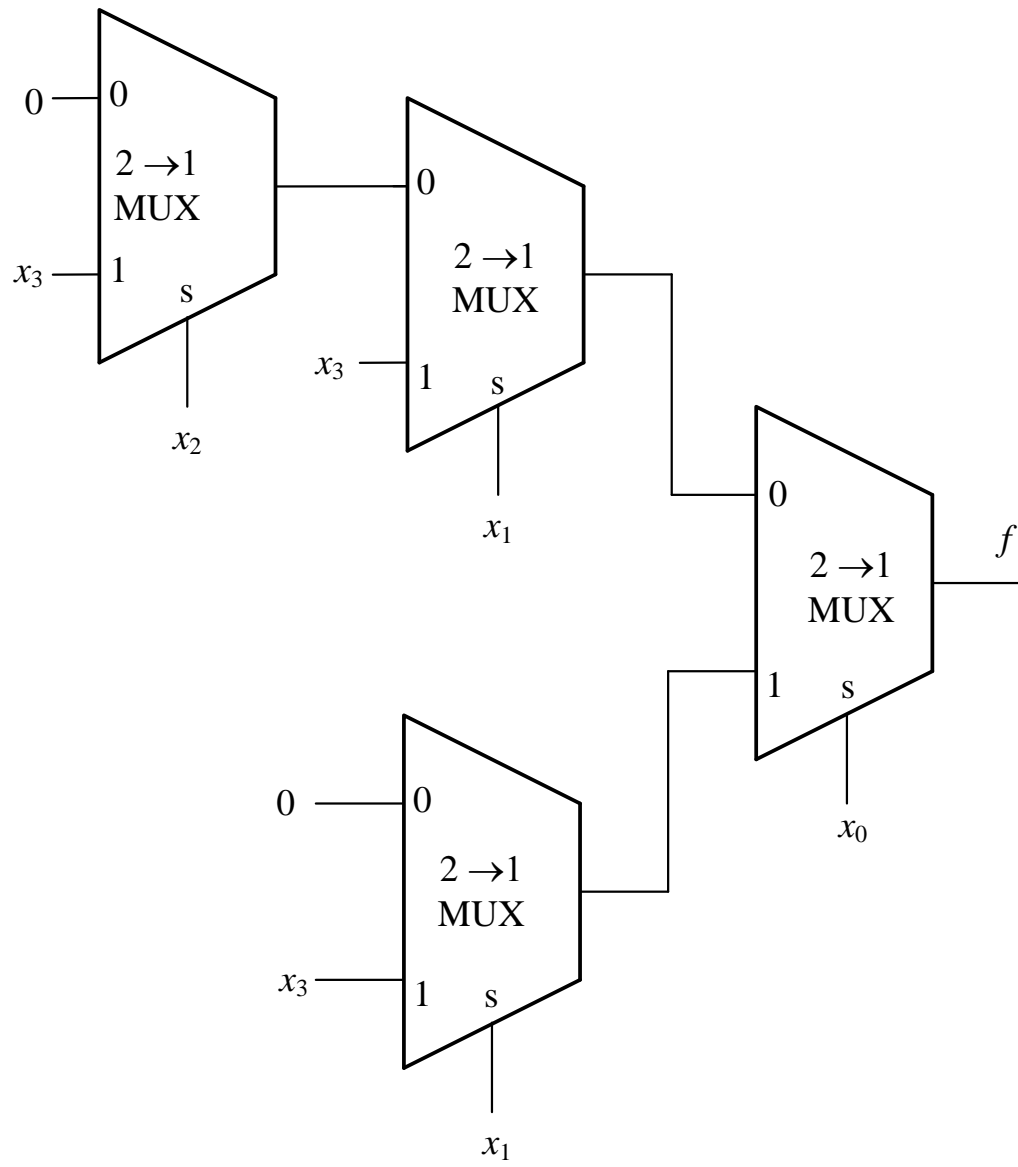
$$f(x_3, x_2, x_1, x_0) = x_3(x_1 + x_2x_0)$$

**Υπόδειξη**

$$f(x_3, x_2, x_1, x_0) = f(x_3, x_2, x_1, 0)\bar{x}_0 + f(x_3, x_2, x_1, 1)x_0$$

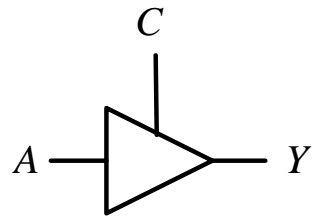
$$f(x_3, x_2, x_1, x_0) = (x_3x_1)\bar{x}_0 + x_3(x_1 + x_2)x_0$$

$$x_3(x_1 + x_2) = (x_3x_2)\bar{x}_1 + x_3x_1$$

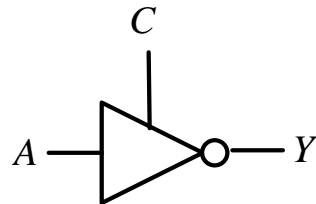




## Απομονωτές τριών καταστάσεων

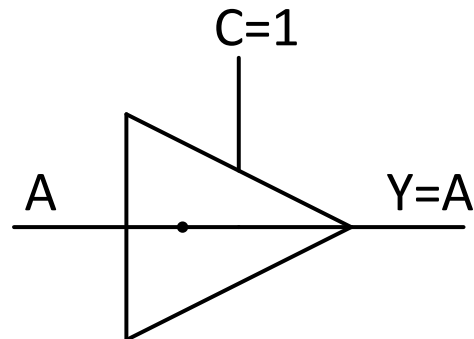
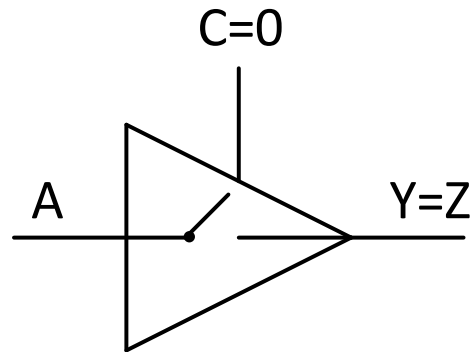


$C$	$A$	$Y$
0	X	Z
1	0	0
1	1	1

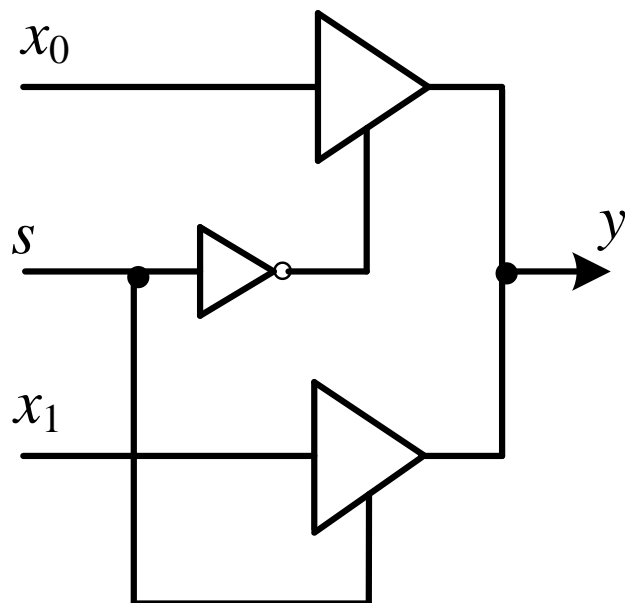


$C$	$A$	$Y$
0	X	Z
1	0	1
1	1	0

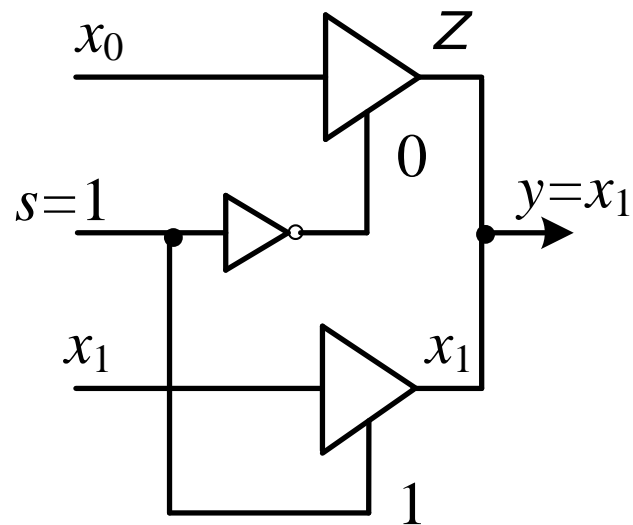
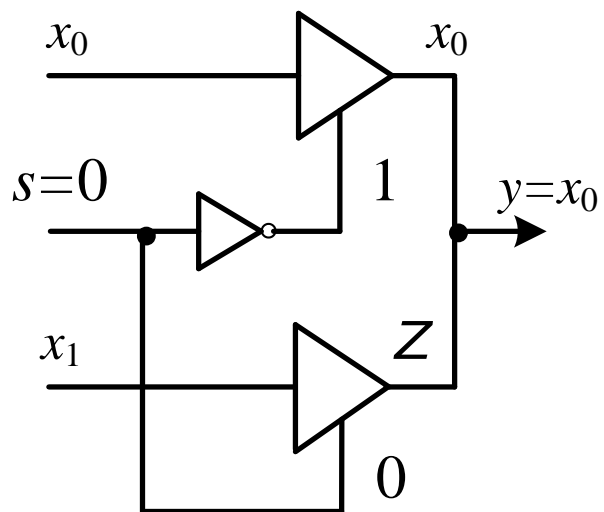
## Λειτουργία απομονωτή τριών καταστάσεων



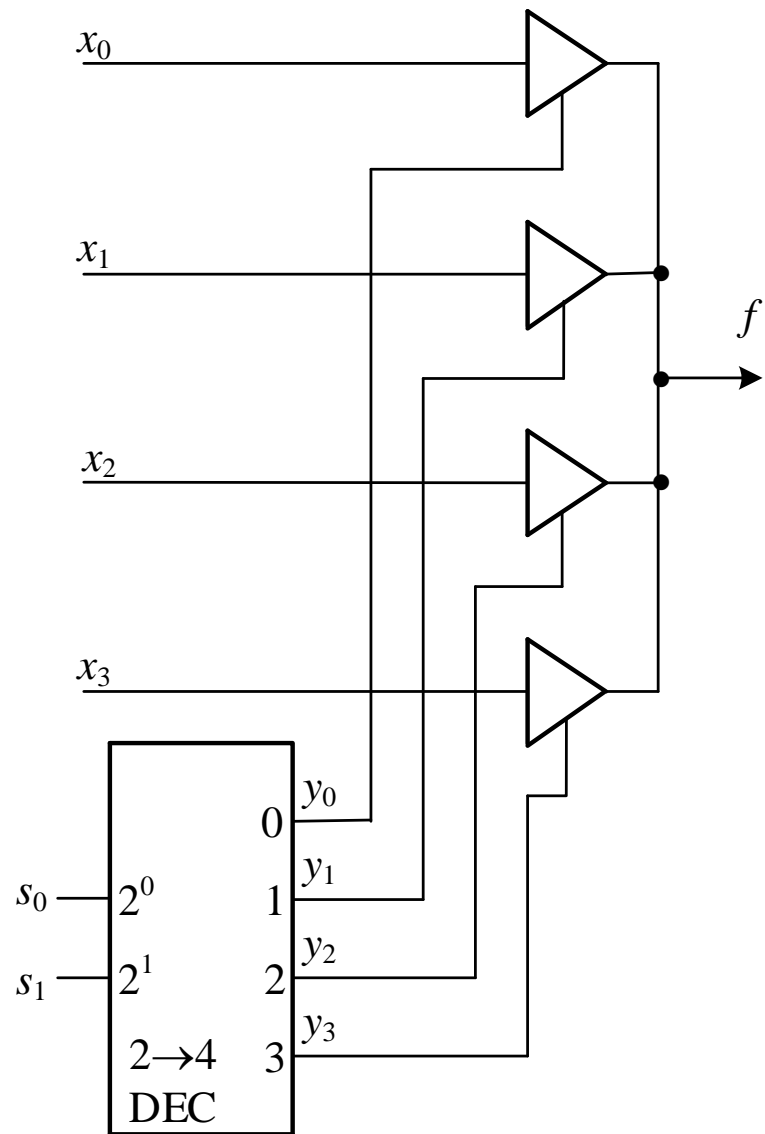
Σχεδίαση του  $2 \rightarrow 1$  πολυπλέκτη με απομονωτές τριών καταστάσεων



Λειτουργία του  $2 \rightarrow 1$  πολυπλέκτη με απομονωτές τριών καταστάσεων

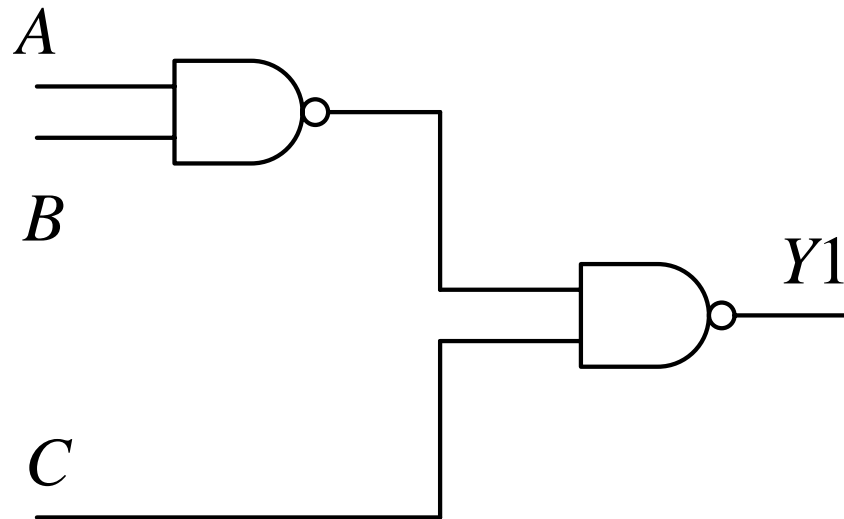


Σχεδίαση  $4 \rightarrow 1$  πολυπλέκτη με  
απομονωτές τριών καταστάσεων  
και  $2 \rightarrow 4$  αποκωδικοποιητή

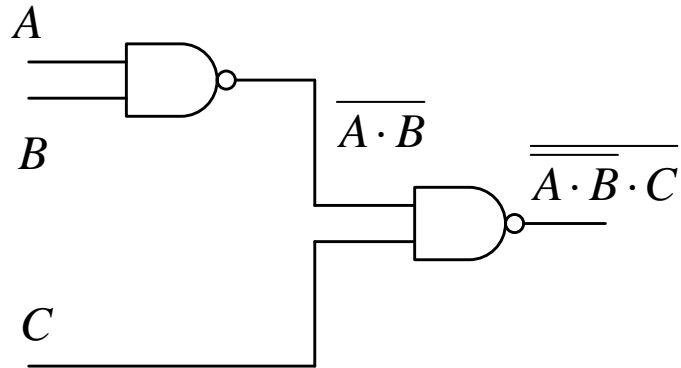


## ΑΣΚΗΣΕΙΣ

6.1. Να αναλυθεί το κύκλωμα που δίδεται στην συνέχεια.



## Υπόδειξη



$$Y1 = \overline{\overline{A \cdot B \cdot C}} = \overline{\overline{AB}} + \overline{C}$$

$$= AB + \overline{C}$$

$$= AB(C + \overline{C}) + (A + \overline{A})(B + \overline{B})\overline{C} =$$

$$= ABC + AB\overline{C} + (AB + \overline{A}B + A\overline{B} + \overline{A}\overline{B})\overline{C} =$$

$$= ABC + AB\overline{C} + AB\overline{C} + \overline{A}B\overline{C} + A\overline{B}\overline{C} + \overline{A}\overline{B}\overline{C} =$$

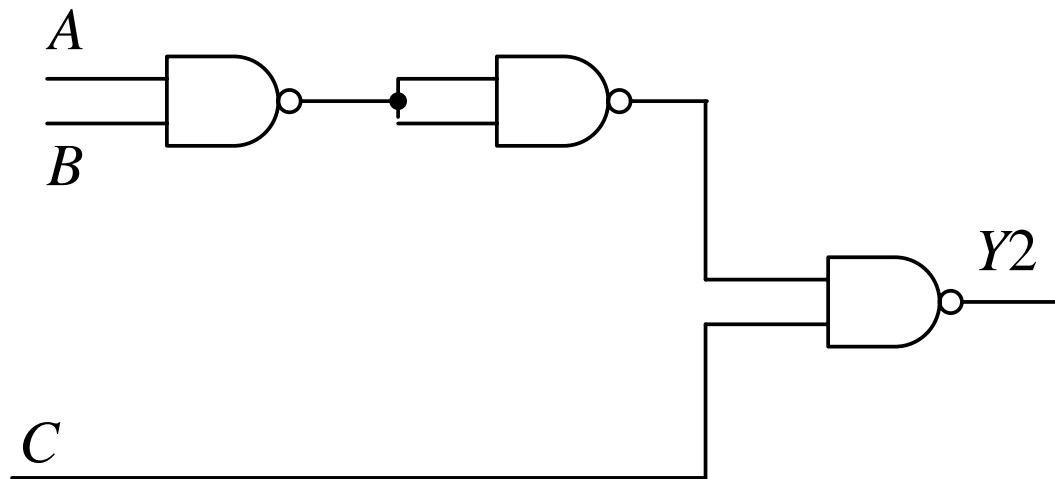
$$= ABC + AB\overline{C} + \overline{A}B\overline{C} + A\overline{B}\overline{C} + \overline{A}\overline{B}\overline{C} =$$

$$\begin{matrix} 7 & 6 & 2 & 4 & 0 \end{matrix}$$

$$= \sum (0, 2, 4, 6, 7)$$

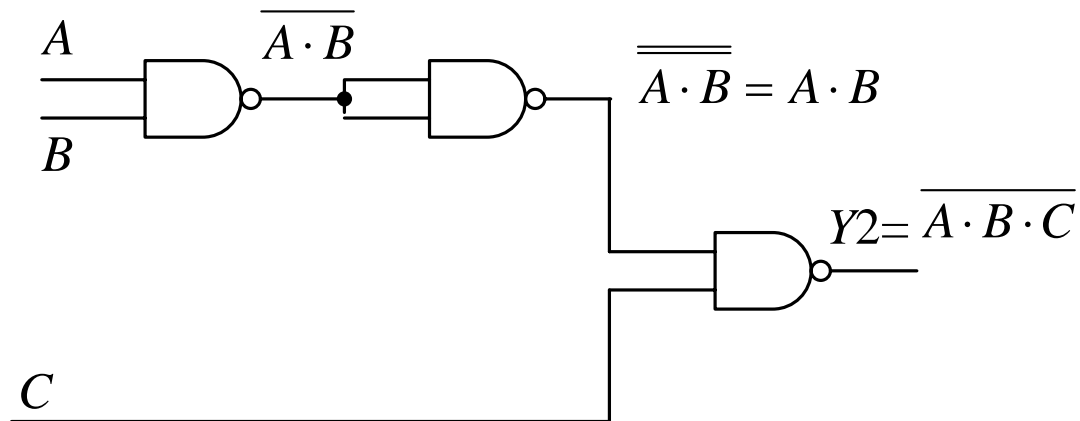
A	B	C	Y1
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	1

**6.2.** Να αναλυθεί το κύκλωμα που δίδεται στην συνέχεια.





## Υπόδειξη

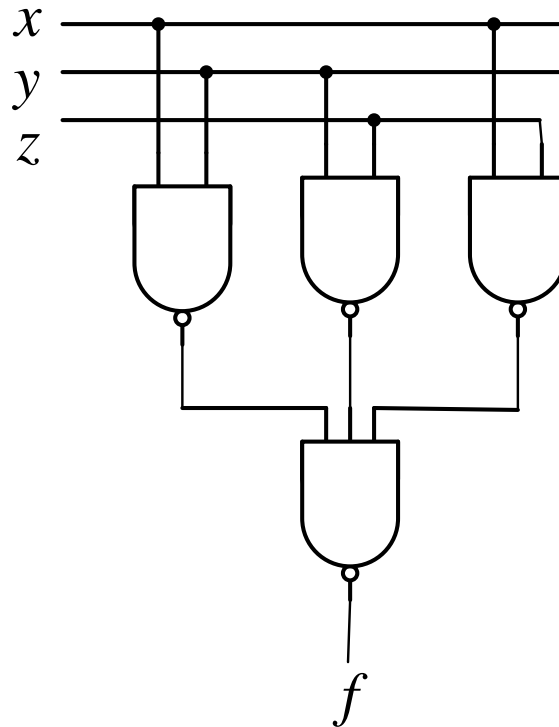


$A$	$B$	$C$	$Y1$
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

**6.3.** Να σχεδιασθεί κύκλωμα ανίχνευσης πλειοψηφίας των 1 με τρεις εισόδους μόνο με πύλες NAND.

**Υπόδειξη**

$$f = xy + yz + xz = \overline{\overline{xy} \overline{yz} \overline{xz}} = \overline{\overline{xy} \overline{yz} \overline{xz}}$$



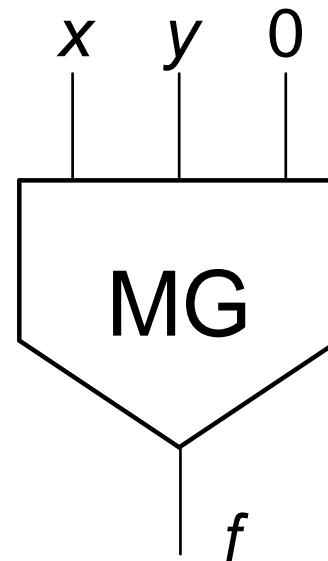
**6.4** Να μετατραπεί η πύλη πλειοψηφίας των 1 με τρεις εισόδους (MG) σε πύλη AND δυο εισόδων.

**Υπόδειξη**

$$\begin{aligned} f &= xy + yz + xz \\ &= \mathbf{xy} + (x+y)z \end{aligned}$$

Για  $z=0$

$$\begin{aligned} f &= xy + (x+y)0 \\ &= xy + 0 \\ &= xy \end{aligned}$$



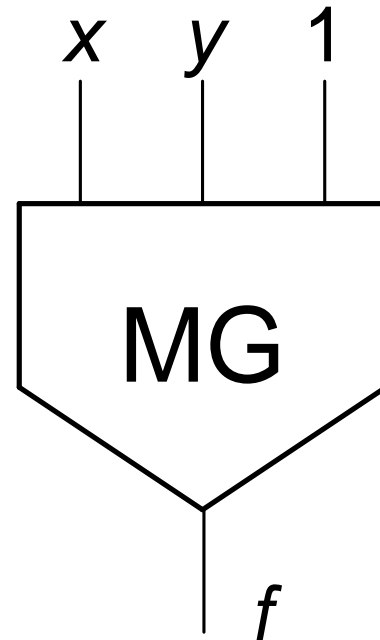
**6.5** Να μετατραπεί η πύλη πλειοψηφίας των 1 με τρεις εισόδους (MG) σε πύλη OR δυο εισόδων.

**Υπόδειξη**

$$\begin{aligned} f &= xy + yz + xz \\ &= xy + (x+y)z \end{aligned}$$

Για  $z=1$

$$\begin{aligned} f &= xy + x + y \\ &= xy + x1 + y \\ &= x(y+1) + y \\ &= x1 + y \\ &= x + y \end{aligned}$$

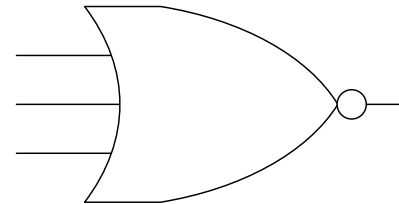


**6.6.** Να σχεδιασθεί ένα κύκλωμα ανίχνευσης μηδενικής τιμής για μη προσημασμένους αριθμούς των 3 bit. Ένδειξη μηδενικής τιμής να θεωρηθεί το λογικό 1.

### Υπόδειξη

$x$	$y$	$z$	$f$
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	0

$$f = \bar{x} \cdot \bar{y} \cdot \bar{z} = \overline{x + y + z}$$



**6.7.** Να σχεδιασθεί ένα κύκλωμα ανίχνευσης μηδενικής τιμής για προσημασμένους αριθμούς των 3 bit. Ένδειξη του μηδενός να θεωρηθεί το λογικό 1. Θεωρήστε ότι οι αριθμοί είναι σε σύστημα συμπληρώματος του 2.

### Υπόδειξη

$x$	$y$	$z$	$f$
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	0

$$f = \bar{x} \cdot \bar{y} \cdot \bar{z} = \overline{x + y + z}$$

**6.8.** Να σχεδιασθεί ένα κύκλωμα ανίχνευσης μηδενικής τιμής για προσημασμένους αριθμούς των 3 bit. Ένδειξη του μηδενός να θεωρηθεί το λογικό 1. Θεωρήστε ότι οι αριθμοί είναι σε παράσταση προσημασμένου μέτρου.

### Υπόδειξη

$x$	$y$	$z$	$f$
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	0

$$\begin{aligned} f &= \bar{x} \cdot \bar{y} \cdot \bar{z} + x \cdot \bar{y} \cdot \bar{z} = \\ &= (\bar{x} + x) \cdot \bar{y} \cdot \bar{z} = \\ &= \bar{y} \cdot \bar{z} = \overline{y + z} \end{aligned}$$

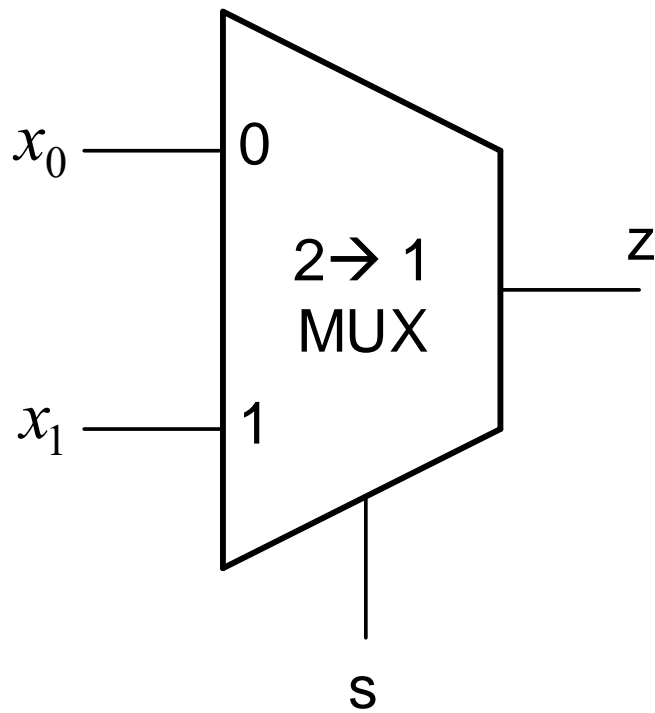
**6.9.** Να σχεδιασθεί ένα κύκλωμα ανίχνευσης μηδενικής τιμής για προσημασμένους αριθμούς των 3 bit. Ένδειξη του μηδενός να θεωρηθεί το λογικό 1. Θεωρήστε ότι οι αριθμοί είναι σε παράσταση προσημασμένου συμπληρώματος του 1.

$x$	$y$	$z$	$f$
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

$$f = \bar{x} \cdot \bar{y} \cdot \bar{z} + x \cdot y \cdot z$$



**6.9.** Να μετατραπεί ο  $2 \rightarrow 1$  πολυπλέκτης που δίδεται στην συνέχεια σε πύλη XOR-2 και πύλη XNOR-2.



s	z
0	$x_0$
1	$x_1$

$$z = \bar{s}x_0 + sx_1$$

**6.10** Να δοθεί ο πίνακας αληθείας του κυκλώματος που δίδεται στην συνέχεια.

