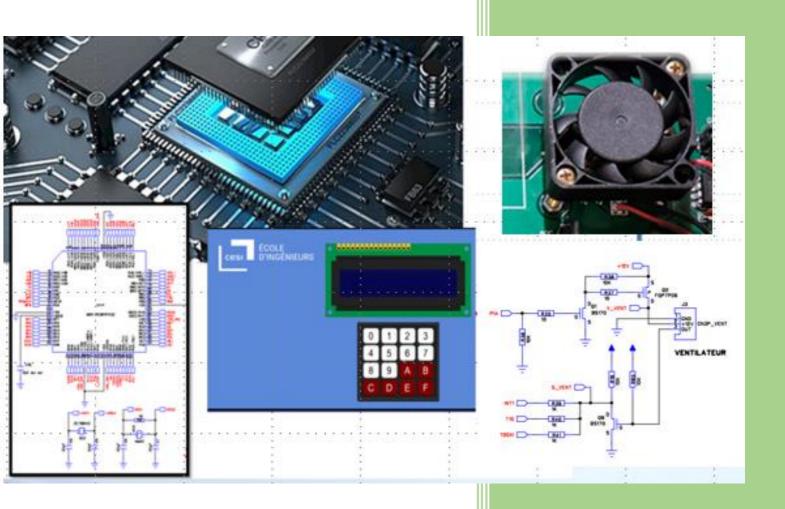




2022

# TP5 FISA 26 Microcontrôleur



1

Nicolas ANTINI 2021: FISA 25 Langage C bas niveau pour Microcontrôleur. **ANTINI Nicolas** 

**CESI** 

01/01/2022







#### **TP N°5 MICROCONTROLEUR PIC 18F87K22**

Mise en œuvre des TIMERS.

#### Objectifs du TP:

Mesure de la durée d'un signal

Mesure de sa fréquence.

Gestion d'une sortie PWM

- Expérimentation n°1:
- Alimenter la turbine qui génère un signal (impulsions en retour).
- ☐ Mesurer la durée de l'état haut de l'entrée S VENT broche RB1.
- Afficher sur l'afficheur 2 lignes 16 caractères.

- Expérimentation n°2:
- ☐ Mesurer la fréquence du signal S\_VENT broche RB1 en utilisant le TIMER 0 en mode compteur.

(Entrée TOCKI). Afficher sur l'afficheur 2 lignes 16 caractères.







- Expérimentation n°3:
- Générer un signal PWM 10 KHz(rapport cyclique variable), BP1 augmente le rapport cyclique, BP2 le réduit.

Expérimentation N°4 :

Gérer l'horloge temps réel pour inscrire sur la ligne 1 de l'afficheur : La date (11/10/2021) et l'heure (10h16). L'utilisation des touches '+' et – permet de balayer les 3 types de mesures S\_VENT en ms, SVENT en Fréquence, RCY...

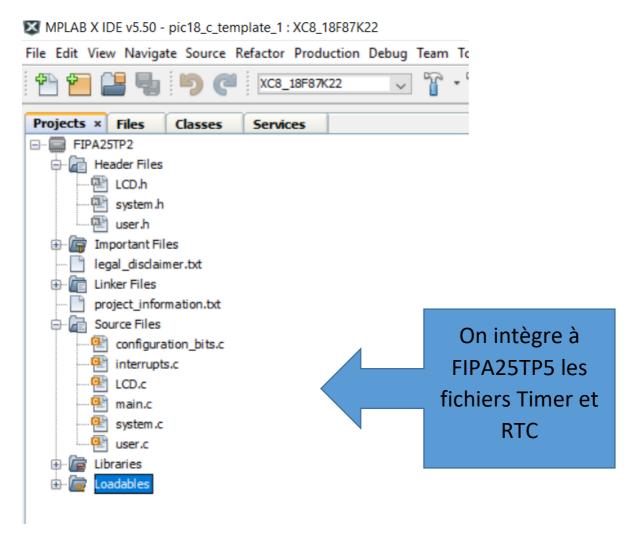
19/11/2021 15h21 RCY= 000 %







## Créer le projet FIPA25TP5 a partir du TP4.



user.h regroupe les entêtes de mes fonctions.

Ex : void Init(void) ;

system.h regroupe les entêtes des fonctions spécifiques au système.







# Annexes:

# PIC18F87K22 : Présentation détaillée du fonctionnement des TIMERS 0, 1, 2 et 3.

#### 1) TIMER 0

Le timer 0 est implémenté identiquement sur l'ensemble des familles :

Il présente les caractéristiques suivantes :

- X Timer 8 ou 16 bits. Le mode de fonctionnement (8 ou 16 bits) est sélectionnable à l'aide du bit **T08BIT** du registre **T0CON** (**Mode 8 bits : T08BIT = 1, Mode 16 bits : T08BIT = 0**).
- X Registres de comptage **TMROL** et **TMROH** en accessibles en lecture/écriture.
- X Prédiviseur 8 bits programmable à l'aide des bits TOPS[2..0] et PSA du registre TOCON.
- X L'horloge peut être interne (timer) ou externe (compteur). Dans ce dernier cas, le front de comptage est configurable. Ces configurations sont à faire dans le registre *TOCON*:

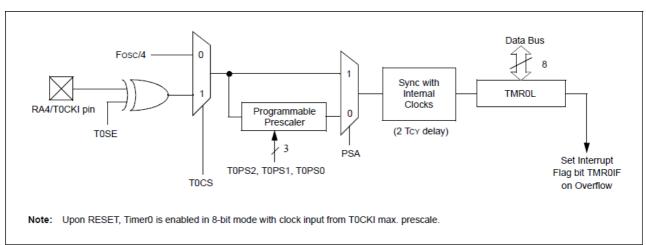
√ T0CS = 0 : Timer (horloge interne)

√ T0CS = 1 : Compteur (horloge externe sur RA4/T0CKI)

T0SE = 1 : Incrémentation sur front descendant T0SE = 0 : Incrémentation sur front montant

X Une interruptions de type overflow (TOIF) peut être déclenchée. Elle est déclenchée par le passage de OxFF à Ox00 en mode 8 bits ou par le passage de OxFFFF à Ox0000 en mode 16 bits.

#### Schéma bloc du Timer 0 en mode 8 bits

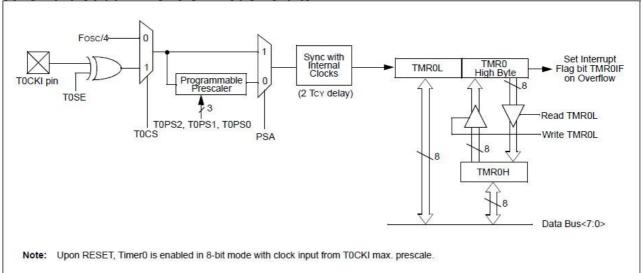












### Registre TOCON

	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1		
	TMR00N	T08BIT	T0CS	T0SE	PSA	T0PS2	T0PS1	T0PS0		
	bit 7	: :3		ů.	327	000	ģi:	bit 0		
bit 7	TMR00N:	Timer0 On/C	Off Control b	oit						
	1 = Enables	s Timer0								
	0 = Stops T	imer0								
bit 6	T08BIT: Tin	ner0 8-bit/16	6-bit Control	bit						
	1 = Timer0	is configure	d as an 8-b	it timer/coun	ter					
	o = Timer0	is configure	d as a 16-b	it timer/coun	ter					
bit 5	TOCS: Time	er0 Clock So	ource Select	t bit						
	1 = Transiti	on on TOCK	l pin							
	0 = Internal	Instruction	cycle clock	(CLKO)						
bit 4	TOSE: Time	er0 Source E	Edge Select	bit						
	1 = Increme	ent on high-	to-low trans	ition on TOC	KI pin					
	0 = Increme	ent on low-to	o-high trans	ition on TOC	KI pin					
bit 3	PSA: Timer	r0 Prescaler	Assignmen	t bit						
	1 = Tlmer0	prescaler is	NOT assig	ned. Timer0	clock input	bypasses pr	escaler.			
	0 = Timer0 prescaler is assigned. Timer0 clock input comes from prescaler output.									
bit 2-0	TOPS2:TOP	S0: Timer0	Prescaler S	Select bits						
	111 = 1:25	6 prescale v	alue							
	110 = 1:12	8 prescale v	alue							
		prescale va								
		prescale va								
		prescale va								
		prescale va								
		prescale va								
	000 = 1:2	prescale va	iue							









### Registres associés au timer 0

Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Reset Values on page
TMR0L	TMR0L Timer0 Register, Low Byte								
TMR0H	Timer0 Reg	ister, High B	yte						50
INTCON	GIE/GIEH	PEIE/GIEL	TMR0IE	INT0IE	RBIE	TMR0IF	INT0IF	RBIF	49
T0CON	TMR00N	T08BIT	T0CS	T0SE	PSA	T0PS2	T0PS1	T0PS0	50
TRISA	RA7 <sup>(1)</sup>	RA6 <sup>(1)</sup>	RA5	RA4	RA3	RA2	RA1	RA0	52

Legend: Shaded cells are not used by Timer0.

**Note 1:** PORTA<7:6> and their direction bits are individually configured as port pins based on various primary oscillator modes. When disabled, these bits read as '0'.

Rappel: Compteur (horloge externe sur RA4/T0CKI).





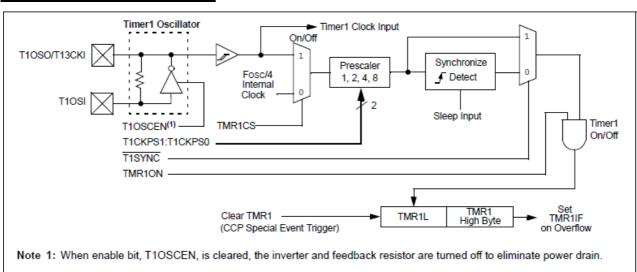


# 2) Timer 1

#### Caractéristiques du timer TMR1 :

- X Timer **16 bits**. Le registre de comptage est accessible par les deux registres 8 bits **TMR1H et TMR1L**.
- X Registres de comptage accessibles en *lecture/écriture* (R/W).
- X Horloge interne (mode timer) ou externe (mode compteur).
- X Interruption de type *Overflow* (*TMR1IF*) au passage de 0xFFFF à 0x0000.
- X Remise à 0 possible à partir d'un module CCP.

#### Schéma bloc du Timer 1

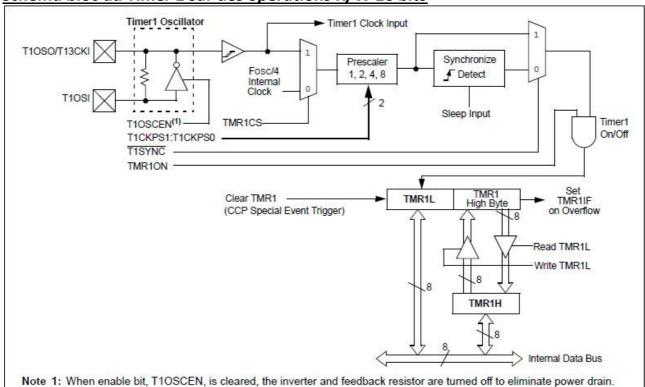








#### Schéma bloc du Timer 1 sur des opérations R/W 16 bits



#### Fonctionnement du TIMER1

Ce timer peut fonctionner selon les trois modes suivants :

- X Timer (sur l'horloge interne)
- X Compteur synchrone
- X Compteur asynchrone

Le mode de fonctionnement est choisi grâce au bit TMR1CS (Registre T1CON).

X TMR1CS = 0 : Mode timer, TMR1 est incrémenté à chaque cycle d'instruction

X TMR1CS = 1 : Mode compteur, TMR1 est incrémenté chaque front montant sur l'entrée

RCO/T1CKI ou par l'oscillateur externe si celui-ci est utilisé.

Si l'oscillateur externe est utilisé (T10SCEN = 1), les lignes RC1/T10SI et RC0/T10SO deviennent des entrées.

Le timer 1 peut être remis à 0 par un événement généré par le module CCP (voir fiche modules CCP). <u>Remarques sur l'accès aux registres de comptage</u>

Lorsque le **bit RD16 est positionné à 1**, l'accès 16bits est activé : une lecture de TMR1L génère la sauvegarde immédiate de TMR1H : il est donc inutile de vérifier s'il n'y a pas eu de changement de TMR1H entre la lecture du poids faible et celle du poids fort. Cette sécurité est aussi active en écriture.

L'interruption associée au timer 1 est *TMR1IF*, le bit de masquage est *TMR1IE* et la configuration de la priorité de l'IT se fait grâce à *TMR1IP*.



Nicolas ANTINI 2021:

FISA 25 Langage C bas niveau pour Microcontrôleur.







Il ne faut pas oublier d'activer les interruptions périphériques en plaçant **PEIE à 1**.

#### Le registre T1CON

	R/W-0	R-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0				
	RD16	T1RUN	T1CKPS1	T1CKPS0	T10SCEN	T1SYNC	TMR1CS	TMR10N				
	bit 7	OC.	3)					bit 0				
bit 7	<b>RD16</b> : 16	-bit Read/V	/rite Mode Er	nable bit								
					ne 16-bit oper vo 8-bit opera							
bit 6	T1RUN: T	imer1 Syst	em Clock Sta	itus bit								
			lerived from a									
bit 5-4	T1CKPS1	:T1CKPS0	: Timer1 Inpu	ut Clock Pres	scale Select b	its						
		Prescale va										
	10 = 1:4 F	Prescale va	lue									
	01 = 1:2 Prescale value											
		rescale va										
bit 3	A PARTY OF THE PAR		scillator Ena	ble bit								
		1 = Timer1 oscillator is enabled										
	0 = Timer1 oscillator is shut off The oscillator inverter and feedback resistor are turned off to eliminate power drain.											
bit 2	a security and poor principle					out construction of the second	power drain	63				
DIL 2	T1SYNC: Timer1 External Clock Input Synchronization Select bit											
	When TMR1CS = 1: 1 = Do not synchronize external clock input											
	0 = Synchronize external clock input											
	When TMR1CS = 0:											
	This bit is ignored. Timer1 uses the internal clock when TMR1CS = 0.											
bit 1	TMR1CS:	Timer1 Cle	ock Source S	elect bit								
		nal clock fr nal clock (F		T10S0/T130	CKI (on the ris	sing edge)						
bit 0	TMR10N	: Timer1 Or	n bit									
	1 = Enab	les Timer1										
		Timer1										







Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Reset Values on page
INTCON	GIE/GIEH	PEIE/GIEL	TMR0IE	INT0IE	RBIE	TMR0IF	INT0IF	RBIF	49
PIR1	PSPIF <sup>(1)</sup>	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	52
PIE1	PSPIE <sup>(1)</sup>	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	52
IPR1	PSPIP <sup>(1)</sup>	ADIP	RCIP	TXIP	SSPIP	CCP1IP	TMR2IP	TMR1IP	52
TMR1L	Timer1 Reg	gister, Low B	yte						50
TMR1H	H Timer1 Register, High Byte							50	
T1CON	RD16	T1RUN	T1CKPS1	T1CKPS0	T10SCEN	T1SYNC	TMR1CS	TMR10N	50

Legend: Shaded cells are not used by the Timer1 module.

Note 1: These bits are unimplemented on 28-pin devices; always maintain these bits clear.





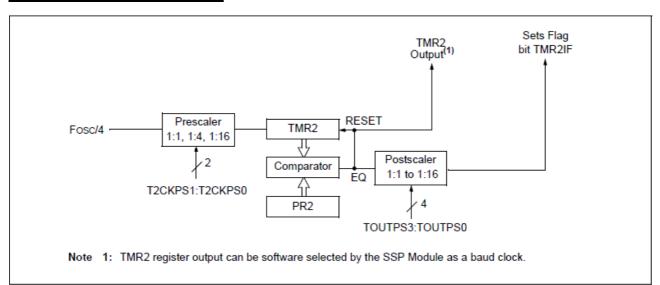


## 3) Le timer 2

Là encore, ce timer est implémenté à l'identique sur les PIC 18Fxx2 et 18Fxx20. Ses principales caractéristiques sont les suivantes :

- X Timer 8 bits: registre TMR2.
- X Associé à un « Period register » 8 bits : PR2.
- X Registres TMR2 et PR2 accessibles en lecture / Ecriture.
- X Prédiviseur programmable : divisions par 1, 4 ou 16.
- X Postdiviseur programmable : facteur de division compris entre 1 et 16.
- X Interruption (TMR2IF) déclenchée lorsque TMR2 = PR2.

#### Schéma bloc du Timer 2



Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Reset Values on page
INTCON	GIE/GIEH	PEIE/GIEL	TMR0IE	INT0IE	RBIE	TMR0IF	INT0IF	RBIF	49
PIR1	PSPIF <sup>(1)</sup>	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	52
PIE1	PSPIE <sup>(1)</sup>	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	52
IPR1	PSPIP <sup>(1)</sup>	ADIP	RCIP	TXIP	SSPIP	CCP1IP	TMR2IP	TMR1IP	52
TMR2 Timer2 Register									50
T2CON	_	T2OUTPS3	T2OUTPS2	T2OUTPS1	T2OUTPS0	TMR2ON	T2CKPS1	T2CKPS0	50
PR2 Timer2 Period Register									50

Legend: — = unimplemented, read as '0'. Shaded cells are not used by the Timer2 module.

Note 1: These bits are unimplemented on 28-pin devices; always maintain these bits clear.







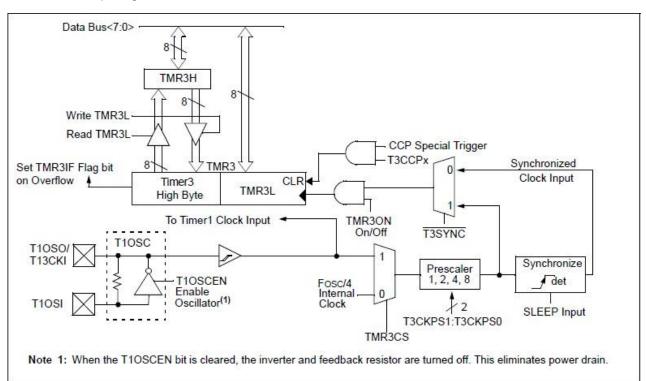


#### Le registre T2CON

	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	<u> </u>	T2OUTPS3	T2OUTPS2	T20UTPS1	T2OUTPS0	TMR2ON	T2CKPS1	T2CKPS0
	bit 7					31		bit 0
bit 7	Unimple	mented: Rea	ad as '0'					
bit 6-3	T2OUTP	S3:T2OUTP	so: Timer2 C	utput Postsc	ale Select bit	S		
		1:1 Postscale 1:2 Postscale						
	•							
	•							
	1111 = 1	1:16 Postscale	е					
bit 2	TMR201	N: Timer2 On	bit					
	1 = Time 0 = Time							
bit 1-0	T2CKPS	1:T2CKPS0:	Timer2 Cloc	k Prescale S	elect bits			
	01 = Pre	escaler is 1 escaler is 4 escaler is 16						

## 4) Timer 3

Le timer 3 est quasiment identique au timer1 : **T3CON** : Voir **T1CON**. Ils partagent un éventuel oscillateur externe.









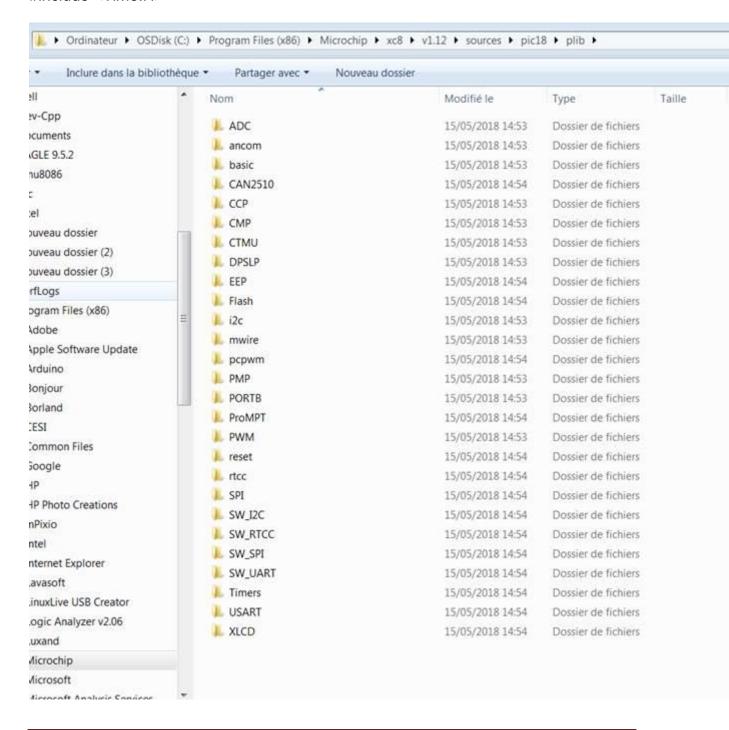
# Gestion de l'Horloge Temps Réel :

Utilisation des Librairies RTCC et TIME.

Dans votre TP vous devez utiliser les directives suivantes:

#include<Rtcc.H>

#include <Time.H>









Vous disposez du coup des fonctions constructeur pour la gestion du RTCC.

#### Dans rtcc.c

RTCCInitClockc	03/12/2012 03:56	Fichier C	2 Ko
RtccReadAlrmDate.c	03/12/2012 03:56	Fichier C	2 Ko
RtccReadAlrmTime.c	03/12/2012 03:56	Fichier C	2 Ko
RtccReadAlrmTimeDate.c	03/12/2012 03:56	Fichier C	2 Ko
RtccReadDate.c	03/12/2012 03:56	Fichier C	2 Ko
RtccReadTime.c	03/12/2012 03:56	Fichier C	2.Ko
RtccReadTimeDate.c	03/12/2012 03:56	Fichier C	2 Ko
RtccSetAlarmRpt.c	03/12/2012 03:56	Fichier C	2 Ko
RtccSetAlarmRptCount.c	03/12/2012 03:56	Fichier C	2 Ko
RtccSetCalibration.c	03/12/2012 03:56	Fichier C	3 Ko
RtccSetChimeEnbl.c	03/12/2012 03:56	Fichier C	2 Ko
RtccWriteAlrmDate.c	03/12/2012 03:56	Fichier C	3 Ko
RtccWriteAlrmTime.c	03/12/2012 03:56	Fichier C	3 Ko
RtccWriteAlrmTimeDate.c	03/12/2012 03:56	Fichier C	3 Ко
RtccWriteDate.c	03/12/2012 03:56	Fichier C	4 Ko
RtccWriteTime.c	03/12/2012 03:56	Fichier C	4 Ko
RtccWriteTimeDate.c	03/12/2012 03:56	Fichier C	4 Ko
RtccWrOn.c	03/12/2012 03:56	Fichier C	2 Ko

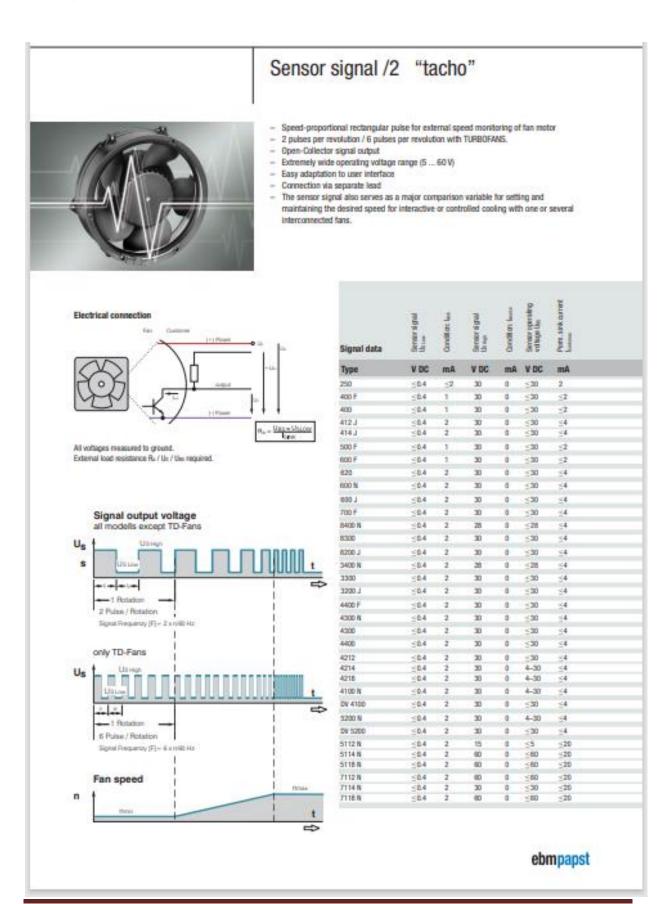
Dans RtccReadTimeDate vous pouvez instantanément récupérer les 2 infos.

Ne pas oublier d'utiliser RtccInitClock();

















Signal data	Sensor agrai	Condition In	Sensor algrad Unio	Conditor In-	Sernor operating vid tage Us	Pern, sink garrent, berns
Type	V DC	mA	V DC	mA	V DC	mA
6224 N	≤0.4	8	30	0	≤30	≤20
6248 N	⊴0.4	ă	60	Ö	≤30	≤20
DV 6200	⊴0.4	2	30	Ö	≤60	≤20
6400	⊴0.4	2	60	0	⊴60	≤20
RL 48	≤0.4	2	28	0	4-30	≤4
RL 65	≤0.4	2	30	Ü	≤30	24
PL 90 N	⊴0.4	2	30	0	≤30	≤4
PLF 100	⊴0.4	2	30	0	≤30	⊴4
RG 90 N	≤0.4	2	30	0	≤30	≤4
RG 125 N	≤0.4	2	30	0	≤30	≤4
RG 160 N	50.4	2	30	0	≤30	≤20
REF 100	≤0.4	2	30	Ó	≤30	54
		_				-

#### Attention:

With these fan options, deviations in regard to temperature range, voltage range and power consumption are possible compared with standard fan date.