Laboratorio de Sistemas Empotrados

Práctica 2: diseño de un acelerador para árboles GBDT

El objetivo de esta sesión es completar el diseño de un acelerador de árboles tipo "GBDT" siguiendo el esquema más sencillo que vimos en clase.

El diseño recibe una entrada de 8x16 bits y genera la salida ejecutando los árboles que tiene almacenados en la memoria ROM.

El formato de los árboles es:

Nodos rama:

o Tipo de nodo: bit 15

o Entrada a comparar: bits 14-12

Desplazamiento para nodo sucesor derecho: bits 11-8

Valor de comparación: bits 7-0

Nodos hoja:

o Tipo de nodo: bit 15

Desplazamiento para siguiente árbol: bits 11-8

o Salida del árbol: bits 7-0

Si el campo desplazamiento tiene el valor "1111" quiere decir que es el último nodo a procesar.

El diseño tendrá una señal de start que indicará que hay que procesar una nueva entrada y una señal de done que indica que la entrada ya se ha procesado.

En los fuentes se incluye el esqueleto de la solución, con los componentes básicos del diseño: dos registros, un multiplexor, la memoria ROM con los árboles y una UC incompleta.

La memoria ROM está inicializada con cuatro árboles que realizan una sencilla función. Cada uno de ellos procesa dos *features* y pone 1 en el bit correspondiente de la salida si su valor es mayor que x"0F"

-- Ejemplo:

-- Entrada= X"A0B1C30E00F10200"; Salida final = "11100100"