Eln_Dig Curs 7: Parametrii circuitelor digitale – partea 1
--

## 3.5. Factorul de încărcare al ieșirii / Fan Out

- În foarte multe scheme apare nevoia ca ieşirea unui circuit logic să comande două sau mai multe intrări ce aparțin altor circuite logice.
- În caz ideal, o ieșire logică poate comanda un număr infinit de intrări logice;
- În cazul circuitelor reale, apar restricții deoarece:
  - ieşirea unui circuit are posibilități limitate de a genera sau prelua curenți cazul circuitelor din familiile TTL.
  - ieşirea unui circuit are posibilități limitate de a comanda sarcini capacitive cazul circuitelor din familiile CMOS.
- Din figura 13 se observă că:
  - o sensul de curgere al curenților depinde de starea logică transmisă pe linia de legătură.
  - pe măsură ce creşte numărul sarcinilor logice comandate de ieşirea unei porţi, creşte şi valoarea curentului generat/preluat de către aceasta.
  - o dacă numărul sarcinilor logice este prea mare, poarta logică nu va mai putea menţine nivelele de tensiune acceptabile şi informaţia logică se poate pierde.
- Aşadar, un circuit logic trebuie să poată genera/prelua la ieşire un curent mai mare sau egal cu suma curenților preluați/generați de toate porțile care sunt conectate la acea ieşire. În același timp el trebuie să asigure și nivelul garantat al tensiunii ce corespunde stării logice transmise.
- De regulă, pentru stabilirea semnelor curenților se face apel la următoarea convenție: curentul care intră într-o bornă are semnul pozitiv, iar cel care iese dintr-o bornă are semnul negativ.

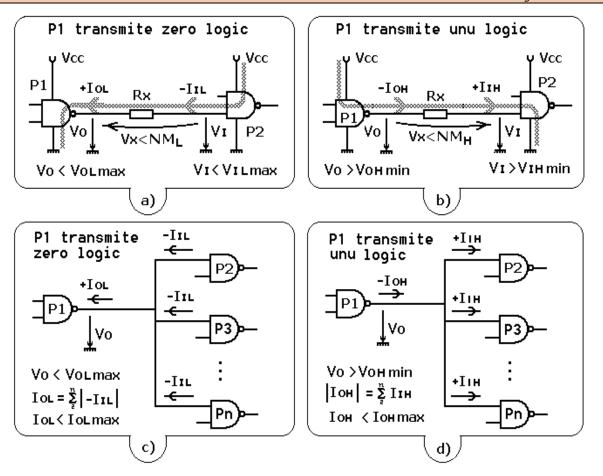


Fig. 13. Circulația curenților funcție de starea logică și factorul de încărcare

### Semnificația curenților din figura 13 este următoarea:

- $I_{\rm IL}$  curentul de intrare în starea Low. Valoarea maximă a acestui curent este dependentă de familia logică din care provine circuitul (vezi tabelul 4).
- $I_{\text{IH}}$  curentul de intrare în starea High. Valoarea maximă este dependentă de familia din care provine circuitul logic.
- $I_{\text{OL}}$  curentul de ieşire în starea Low. Valoarea maximă este dependentă de familia din care provine circuitul logic.
- $I_{\text{OH}}$  curentul de ieşire în starea High. Valoarea maximă este dependentă de familia din care provine circuitul logic.

Output Drive\* Device Family Input Loading Standard TTL  $I_{OH} = 400 \, \mu A$  $I_{\rm IH}=40~\mu{\rm A}$  $I_{\rm OL} = 16 \, {\rm mA}$  $I_{\rm IL}=$  1.6 mA Low-Power Schottky  $I_{OH} = 400 \, \mu A$  $I_{\rm IH}=20~\mu{\rm A}$  $I_{\rm OL}=8~{\rm mA}$  $I_{\rm IL}=400~\mu{\rm A}$ Ę Advanced Low-Power  $I_{\rm IH} = 20 \, \mu A$  $I_{\mathrm{OH}} = 400 \ \mu\mathrm{A}$ Schottky  $I_{\rm OL}=8~{\rm mA}$  $I_{\rm IL}=100~\mu{\rm A}$ FAST Fairchild Advanced  $I_{OH} = 1 \text{ mA}$  $I_{\rm IH}=20~\mu{\rm A}$  $I_{\rm IL} = 0.6 \, {\rm mA}$ Schottky TTL  $I_{OL} = 20 \text{ mA}$  $I_{\text{OH}} = 400 \, \mu\text{A}$ 4000 Series  $I_{in} = 1 \mu A$  $I_{OL}=400~\mu\text{A}$ 74HC00 Series  $I_{OH} = 4 \text{ mA}$  $I_{in} = 1 \mu A$  $I_{OL} = 4 \text{ mA}$ CMOS FACT Fairchild Advanced  $I_{OH} = 24 \text{ mA}$  $I_{\rm in} = 1 \, \mu A$ CMOS Technology Series  $I_{OL} = 24 \text{ mA}$ (AC/ACT/ACQ/ACTQ) FACT Fairchild Advanced  $I_{\rm OH}=$  15 mA **CMOS Technology Series**  $I_{in} = 1 \mu A$  $I_{OL} = 64 \text{ mA}$ (FCT/FCTA)

Tabelul 4. Valorile curenților de intrare/ieșire pentru diferite familii logice

#### ♦ Factorul de încărcare la ieșirii – Fan Out

- Prin definiție *factorul de încărcare la ieșirii FO*, (fan-out, output loading factor, sortance), este un număr ce indică capacitatea ieșirii de a comanda în siguranță, (cu asigurarea unor nivele corecte de tensiune), intrările altor circuite din aceiași familie.
- Fan-out este, în general, diferit pentru cele două stări logice, el se poate calcula cu relațiile:

$$_{\text{-}} \quad \textit{FO}_{\textit{LOW}} = \left| \frac{I_{\textit{OL}\, \text{min}}}{I_{\textit{IL}\, \text{max}}} \right|$$

$$FO_{High} = \left| \frac{I_{OH \, min}}{I_{IH \, max}} \right|$$

- În calculul FO se folosește rotunjirea prin lipsă;
- Din tabelul anterior se poate vedea că, în cazul familiei TTL standard, FO=10. Aceasta înseamnă că fiecare ieşire TTL este capabilă să comande corect (în orice condiții) un număr de maxim 10 intrări ce aparțin aceleași familii.

#### ♦ Factorul de încărcare la intrării – Fan In

<sup>\*</sup>Buffers and drivers may have more output drive.

- Prin definiție *factorul de încărcare al intrării, FI*, (fan-in, input loading factor, facteur de charge) reprezintă numărul de unități de sarcină percepute la intrarea unui circuit digital.
- **FI** este dependent de complexitatea circuitului logic și poate avea valori mai mari decât 1. De exemplu, o ieșire TTL standard poate comanda 10 intrări cu FI=1 sau doar 5 intrări cu FI=2.

### 3.6. Timpul de propagare

- Acest parametru reprezintă întârzierea în timp dintre momentul aplicării unui semnal la intrarea unui circuit și momentul apariției răspunsului la ieșirea acestuia.
- Timpul de propagare este un aspect nedorit în funcţionarea circuitelor logice. Este necesar ca valoarea timpului de propagare să fie cât mai mică pentru a nu limita foarte mult viteza maximă de lucru a circuitelor. În funcţie de tehnologia de realizare, întârzierea introdusă este de ordinul unităţilor sau chiar al zecilor de nanosecunde  $(1n = 10^{-9} \text{ s})$ .
- Modul de definire a intervalelor de timp specifice semnalelor digitale se prezintă în figura 14, unde sunt prezentate semnalele de la intrarea și ieșirea unui inversor.

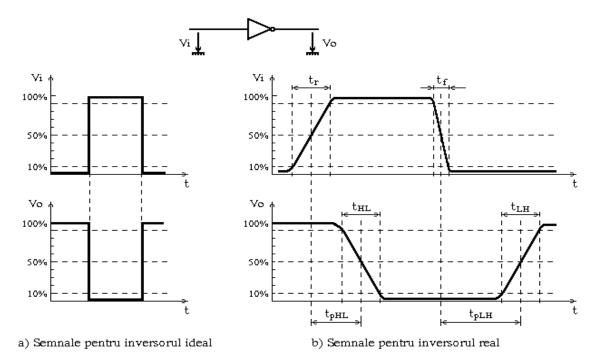


Fig. 14. Definirea timpilor de propagare

- Semnificația acestor mărimi temporale este următoarea:
  - t<sub>r</sub> (rise time), timpul de creştere al semnalul de intrare, se măsoară între 10% și 90% din amplitudinea tensiunii pentru nivelul de "unu logic";
  - t<sub>f</sub> (fall time), timpul de descreştere al semnalul de intrare, se măsoară între 90% şi 10% din amplitudinea tensiunii pentru nivelul de "unu logic";

- t<sub>pHL</sub> , t<sub>pLH</sub> timpii de propagare pentru tranziţia ieşirii din "1" în "0", respectiv din "0" în "1":
- t<sub>HL</sub>, t<sub>LH</sub> durata frontului căzător (respectiv crescător) al semnalului de ieşire;
- t<sub>p</sub> timpul mediu de propagare definit prin relația:

$$t_{p} = \frac{t_{pHL} + t_{pLH}}{2}$$

- Facem precizarea că t<sub>pHL</sub> ≠ t<sub>pLH</sub>. Pentru anumite familii logice, în foile de catalog vom găsi aceleaşi valori pentru t<sub>pHL</sub> şi t<sub>pLH</sub>. Aceasta nu înseamnă că t<sub>pHL</sub>=t<sub>pLH</sub>, datele de catalog fac referire la valorile maximale pentru timpii de propagare. Valorile limită pot fi egale, dar nu şi cele efective de la nivelul fiecărei porți.
- Pentru a se asigura condiții optime de procesare a semnalelor digitale se recomandă ca perioada T, a semnalului de intrare, să satisfacă relația:

$$T \ge (20 \div 50) \times t_P$$

- Dacă relația de mai sus nu este satisfăcută, există riscul ca semnalul de intrare să nu se mai regăsească la ieșirea circuitului, pur și simplu se pierde.
- Valorile tipice ale timpului de propagare printr-un inversor logic realizat în diferite tehnologi sunt exprimate grafic în figura 15

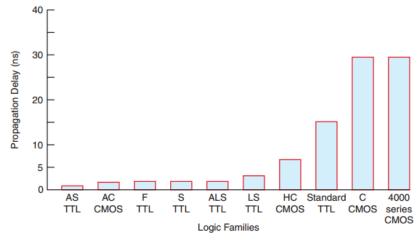


Fig. 15. Valori tipice pentru timpul de propagare prin inversor, pentru diferite familii logice

#### **♦ Oscilatorul** în inel

- Oscilatorul în inel reprezintă o aplicaţie utilă a fenomenului nedorit denumit timp de propagare;
- Schema de principiu este prezentată în figura 16;

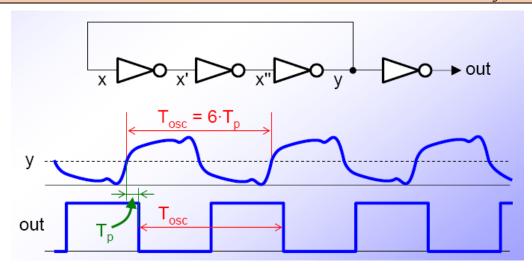


Figura 16: Oscilatorul în inel

Funcționarea schemei din figura 16 se poate explica prin următoarea succesiune de etape:

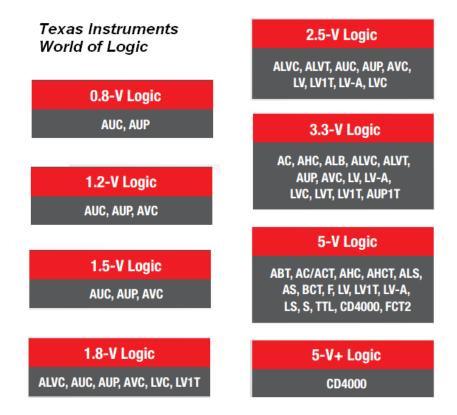
- Presupunem că imediat după conectarea tensiunii de alimentare în punctul x avem o stare logică LOW;
- După trei timpi de propagare, semnalul iniţial X=0, ajunge în punctul Y sub formă inversată, deci ajungem în situaţia Y=1;
- Valoarea de unu logic din punctul Y (abia apărută) se propagă instantaneu pe firul de legatură (din partea superioară a schemei) şi înlocuieşte valoarea iniţială de zero din punctul X;
- Am ajuns în situaţia X=1;
- După alţi trei timpi de propagare, valoarea X=1, ajunge în punctul Y sub formă inversată, deci obţinem Y=0;
- Ultima valoare, Y=0, se transmite pe firul de legătură și are ca efect modificarea lui X, mai precis îl trece în zero;
- Funcţionarea se repetă.

Pentru oscilatorul în inel se pot face următoarele observații importante:

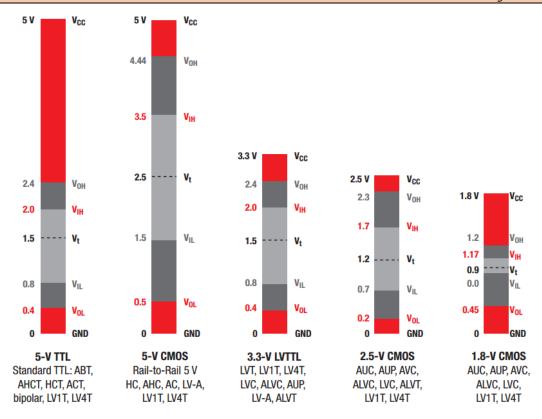
- Oscilațiile se amorsează numai dacă avem un număr impar de inversoare în inel;
- Schema este folosită pentru generarea de semnale cu frecvență mare (spre limita superioară a frecvenței de lucru a circuitelor logice);
- Semnalul generat nu are o frecvenţă stabilă în timp motiv pentru care nu poate fi folosit în aplicaţii de precizie cum ar fi un cronometru electronic;
- Semnalul de ieșire poate fi preluat de la ieșirea oricărui inversor din inel;
- Preluarea semnalului de ieşire se recomandă a fi realizată printr-un alt inversor pentru a asigura condiții de încărcare constantă a oscilatorului;
  - Creșterea numărului de inversoare din inel are ca efect scăderea frecvenței semnalului generat;

# 3.7. Analiza comparativă a familiilor logice

O imagine sugestivă a numărului mare de familii logice oferite de firma Texas Instruments este prezentată mai jos:



- Problematica interfațării unui număr așa de mare de familii logice și de tensiuni de alimentare poate fi intuită din figura de mai jos, preluată de la Texas Instruments:



O reprezentare sugestivă privind performanțele tehnice ale principalelor familii este ilustrară mai jos:

