

CALCULATOARE NUMERICE

Calculatoare 2 2024-2025 Sem. 2

CURS 1 Sapt 1 27 februarie 2025 12:00-14:00

serban@upit.ro

Regulament disciplina

Nota finala este formata din activitatile:

- Laborator 30%
- Lucrare control (midterm) 20%
- Examen 50%
- Bonus – prezenta activa curs 10%

Conditii pentru promovare:

- Nota de la laborator trebuie sa fie minim 5 (prezenta obligatorie la toate sedintele de laborator);
- Nota la lucrarea de control trebuie sa fie minim 5;
- Nota de la examen trebuie sa fie minim 5.

In cazul reluarii disciplinei intr-un alt an universitar, activitatile nepromovate trebuie parcuse din nou.

Continut disciplina

Structuri digitale folosite în calculatoare numerice

Memorii semiconductoare in calculatoare numerice

Memoria cache

Memoria virtuală

Adresarea memoriei in sistemele de calcul

Bibliografie

1. David PATTERSON, John HENNESSY *Computer Organization and Design The Hardware/Software Interface*, 5th ed., Morgan Kaufmann Elsevier 2012 (a se vedea și traducerea în lb. română David A. Patterson, John L. Hennessy *Organizarea și proiectarea calculatoarelor, Interfața hardware/software*; Editura All, București, 2002);
2. John L. HENNESSY, David A. PATTERSON *Computer Architecture, A Quantitative Approach*, 5th ed., Morgan Kaufmann Publishers, Inc, San Francisco, 2012;
3. Bruce JACOB, Spencer NG, David WANG *Memory Systems Cache, DRAM, Disk* Morgan Kaufmann Elsevier 2008;
4. Miles MURDOCCA, Vincent HEURING *Principles of Computer Architecture*, Prentice Hill, 1999;
5. Jim HANDY *The Cache Memory*, 2nd ed., Academic Press Elsevier, 1998;
6. Andrew S. TANENBAUM, Todd AUSTIN *Structured Computer Organization*, 6th ed., Prentice-Hall, Inc., 2013 (a se vedea și traducerea în lb. română Andrew S. Tanenbaum *Organizarea Structurată a Calculatoarelor*, Agora, Tg. Mureș, 2004);
7. William STALLINGS *Computer Organization and Architecture: Designing for Performance*, 9th edition, Prentice-Hall Inc., 2013;
8. Vincent HEURING, Harry JORDAN *Computer Systems Design and Architecture*, 2nd ed., Person Prentice Hill, 2007;
9. Sajjan G. SHIVA *Computer Organization, Design, and Architecture*, 4th ed., CRC Press, Taylor & Francis Group, Boca Raton, USA, 2008;
10. Carl HAMACHER, Zvonko VRANESIC, Safwat ZAKY, Naraig MANJIKIAN *Computer organization and embedded systems, 6th edition* McGraw Hill, 2012

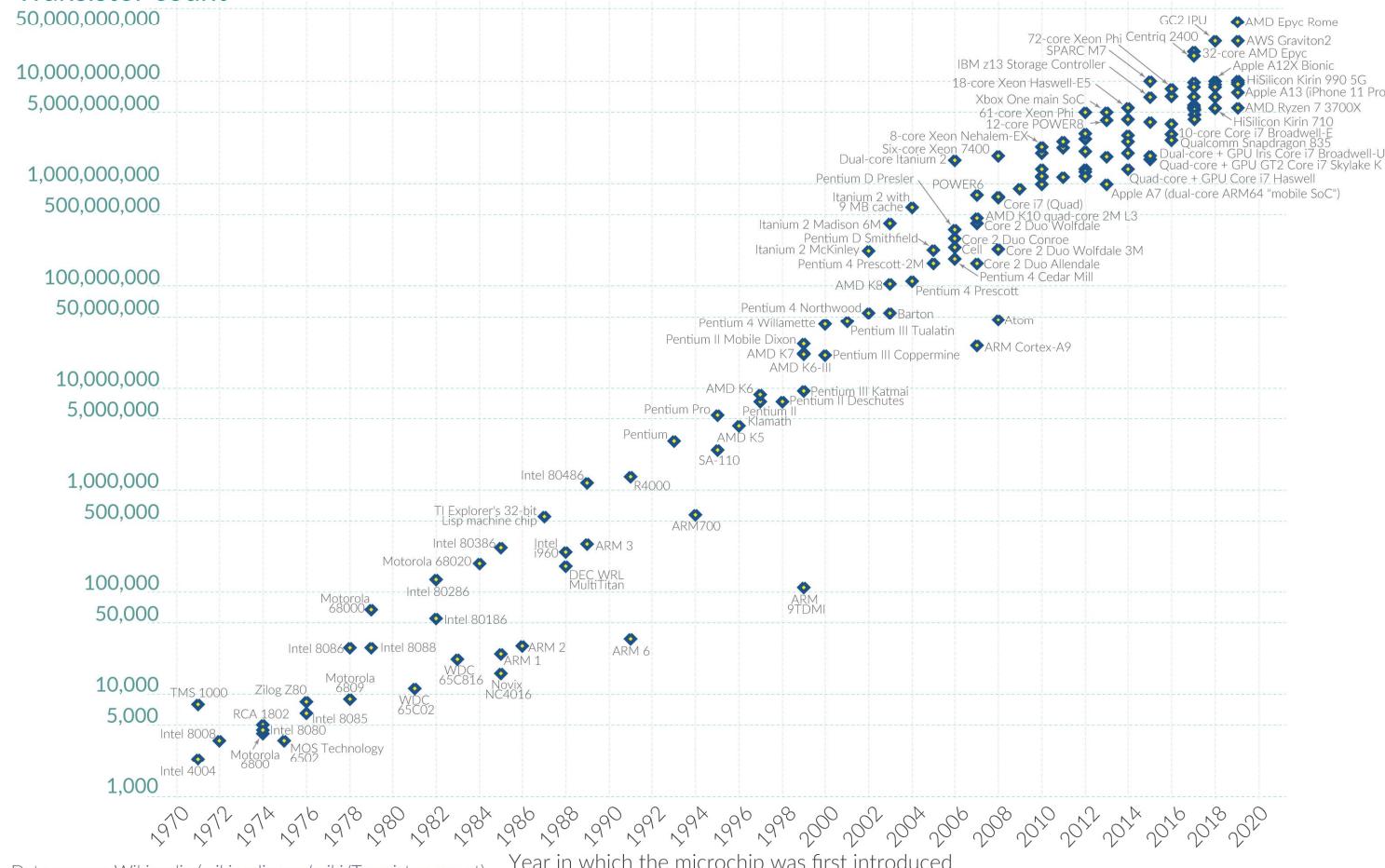
INTRODUCERE

Moore's Law: The number of transistors on microchips doubles every two years

Moore's law describes the empirical regularity that the number of transistors on integrated circuits doubles approximately every two years. This advancement is important for other aspects of technological progress in computing – such as processing speed or the price of computers.

Our World
in Data

Transistor count



Data source: Wikipedia ([wikipedia.org/wiki/Transistor_count](https://en.wikipedia.org/w/index.php?title=Transistor_count&oldid=910000000))

OurWorldInData.org – Research and data to make progress against the world's largest problems.

Licensed under CC-BY by the authors Hannah Ritchie and Max Roser.

Procese tehnologice de realizare a tranzistoarelor MOSFET

10 µm – 1971 INTEL Ted Hoff
6 µm – 1974
3 µm – 1977
1.5 µm – 1981
1 µm – 1984
800 nm – 1987
600 nm – 1990
350 nm – 1993
250 nm – 1996
180 nm – 1999
130 nm – 2001
90 nm – 2003
65 nm – 2005
45 nm – 2007
32 nm – 2009
22 nm – 2012
14 nm – 2014
10 nm – 2016
7 nm – 2018
5 nm – 2020

Busycorn

$$0,66 = 22/33$$
$$0,63 = 14/22$$
$$0,71 = 10/14$$
$$0,71 = 7/10$$

$$22^2 = 484$$
$$14^2 = 196$$
$$10^2 = 100$$
$$7^2 = 49$$
$$5^2 = 25$$

$$196/484 \approx 0,4$$
$$196/196 = 1$$
$$100/196 \approx 0,5$$
$$49/100 = 0,5$$
$$25/49 \approx 0,5$$

Future

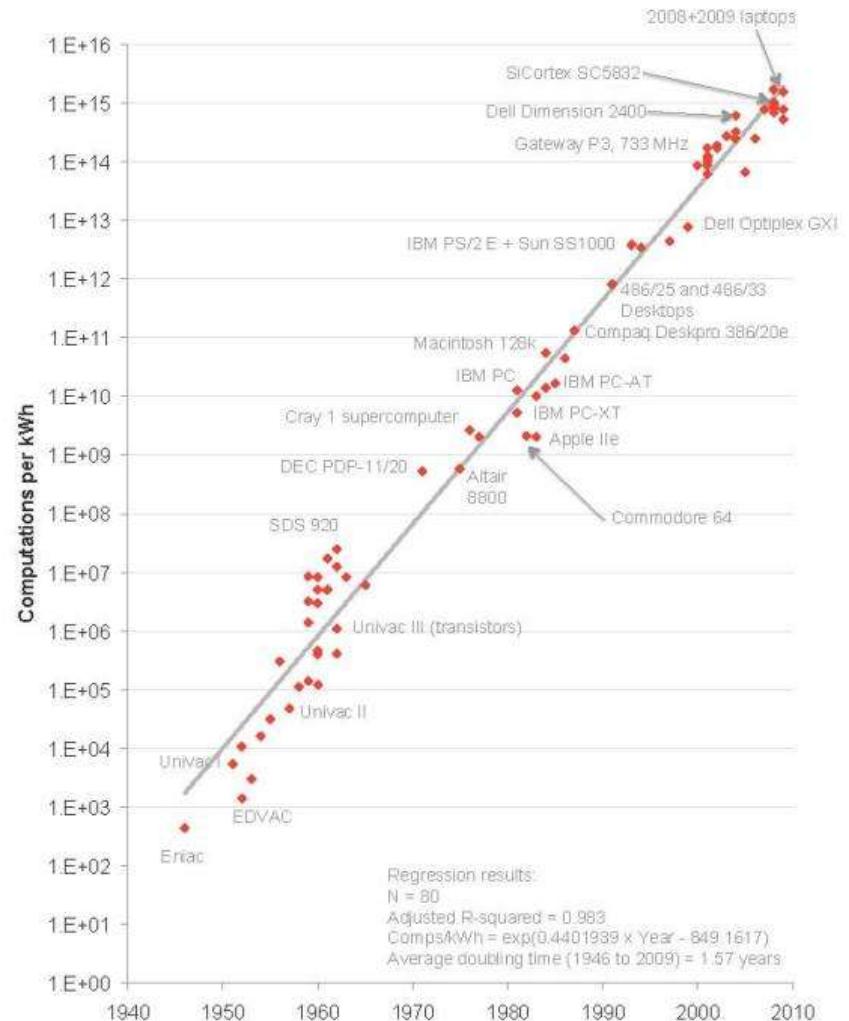
3 nm – ~2022
2 nm – ~2023

Legea Dennard – scalarea MOSFET

Scalarea Dennard, cunoscută și sub denumirea de scalare MOSFET, este o lege de scalare care afirmă aproximativ că, pe măsură ce tranzistorii devin mai mici, densitatea lor de putere rămâne constantă, astfel încât consumul de putere rămâne proporțional cu suprafața. ... breakdown in 2006 !

Legea Koomey

Legea lui Koomey descrie o tendință în istoria calculatoarelor: timp de aproximativ o jumătate de secol, numărul de procesari (calcule) sau performanța pe 1 joule de energie disipată s-a dublat aproximativ la fiecare 1,57 ani.



Evolutia tehnologica la fabricatia procesoarelor

Legea lui Moore implica dublarea numarului de tranzistori realizati pe aceiasi suprafata de siliciu intre 2 tehnologii succesive.

Între două tehnologii succesive la un model ideal:

- Dimensiunea tranzistoarelor pe fiecare axă scade cu un factor **$s = 0.7$**
- Aria pe siliciu ocupata scade cu un factor **$s*s = 0.5$**
- Curentul nominal printr-un tranzistor scade cu un factor **$s = 0.7$**
- Tensiunea de alimentare scade cu un factor **$s = 0.7$**
- Puterea disipată scade cu un factor **$s*s = 0.5$**
- La dublarea numarului de tranzistori puterea disipata ramane constanta.
- Frecvența de lucru creste cu un factor **$1/s = 1.4$**

In realitate, modelul ideal este alterat prin aparitia curentilor de pierderi la nivelul tranzistoarelor.

Puterea disipata în CMOS

$$P = \frac{1}{2} ACV^2 f + \tau A VI_{short} f + VI_{leak}$$

P = putere totală

V = tensiunea de alimentare

f = frecvență de ceas

C = capacitatea liniilor de ieșire

A = activitate (tranzitii logice pe ciclu de ceas)

I_{leak} = curent de mers în gol I_{short} = curent de scurt-circuit

τ = durata curentului de scurt-circuit

Iron law of processor performance

Descrie compromisul de performanță între complexitate și numărul de instrucțiuni primitive pe care procesoarele le folosesc pentru a efectua calcule.

Iron Law – termen introdus de Douglas Clark în 1980.

$$\begin{aligned} \text{CPU time} &= \text{CPU Clock Cycles} \times \text{Clock cycle time} \\ \text{CPU time} &= \overbrace{\text{Instruction Count} \times \text{Cycles Per Instruction} \times \text{Clock cycle time}} \\ \text{CPU time} &= \frac{\text{Seconds}}{\text{Program}} = \frac{\text{Instructions}}{\text{Program}} \times \frac{\text{Clock Cycles}}{\text{Instruction}} \times \frac{\text{Seconds}}{\text{Clock Cycle}} \\ &\quad \uparrow \qquad \uparrow \qquad \uparrow \\ &\quad \text{ISA,} \\ &\quad \text{Compilator} \\ &\quad \text{Tehnologie} \qquad \text{Organizare,} \\ &\qquad \qquad \qquad \text{ISA} \qquad \text{Hardware} \\ &\qquad \qquad \qquad \text{Tehnologie,} \\ &\qquad \qquad \qquad \text{Organizare} \end{aligned}$$

Puterea dinamica

- Puterea de comutație
 - Puterea dinamică cauzată de încărcarea și descărcarea sarcinilor capacitive de la ieșirea fiecărei porți logice
 - Este “vinovată” pentru majoritatea puterii disipate într-un chip

Factori de influență

Tensiunea de alimentare (V)

Frecvența de ceas (f)

Activitatea (A): unele porți logice nu comută la fiecare ciclu

- Puterea de scurt-circuit

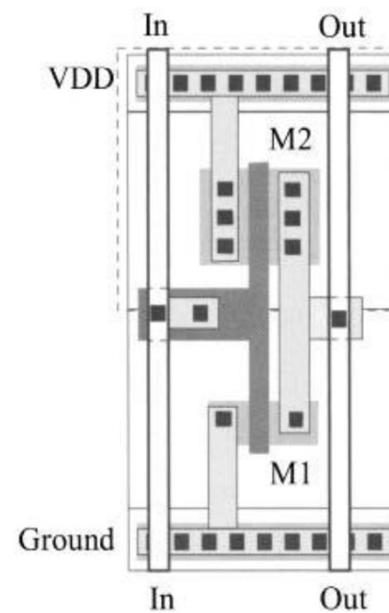
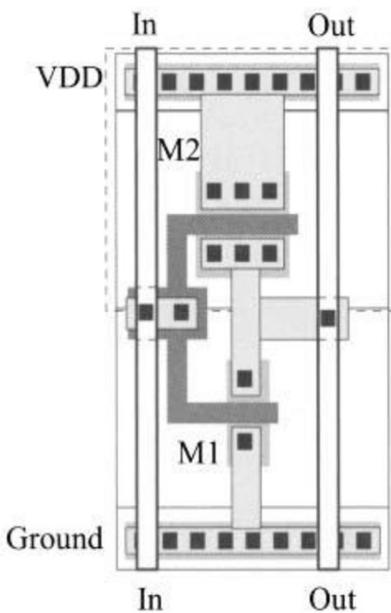
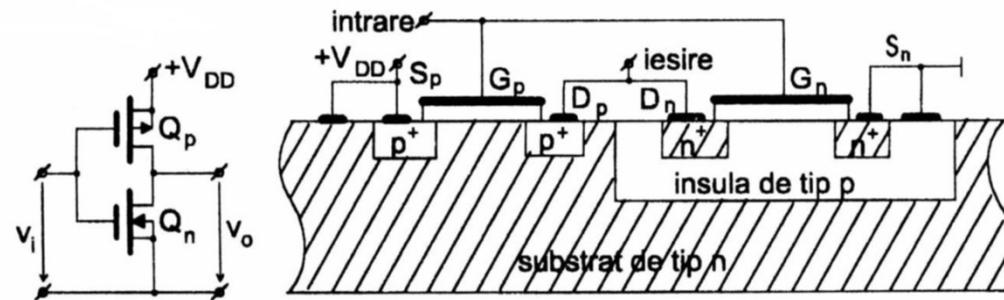
- Putere dinamică datorată existenței curentului de scurtcircuit I_{short} care se stabilește un timp t între alimentare și masă în momentul în care intrarea comută dintr-o stare în alta și ambele tranzistoare sunt deschise.

Puterea statică

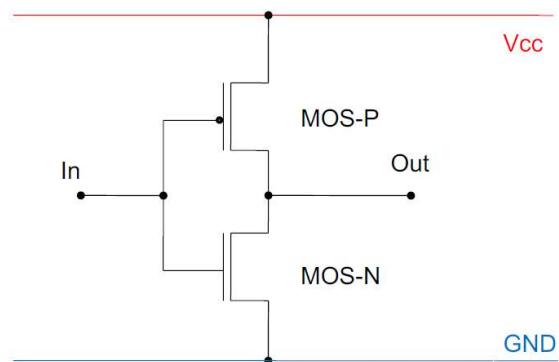
- Leakage current. Este predominant când circuitul este inactiv
 - Există un consum deoarece tranzistoarele nu au rezistență infinită atunci când sunt închise
- Diode leakage (neglijabil)
 - Sursa (și drena) formează o diodă cu substratul
 - În anumite condiții dioda poate fi polarizată, determinând apariția unui curent rezidual.

Circuite digitale CMOS

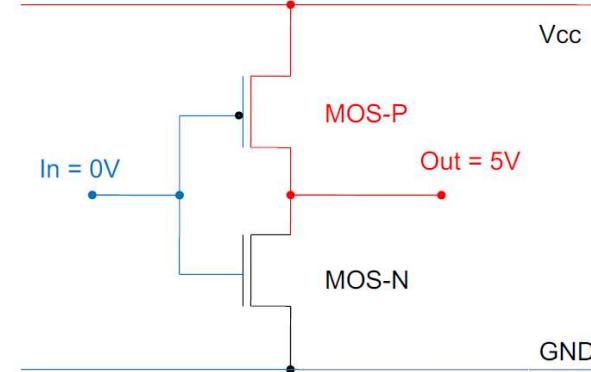
Inversorul CMOS



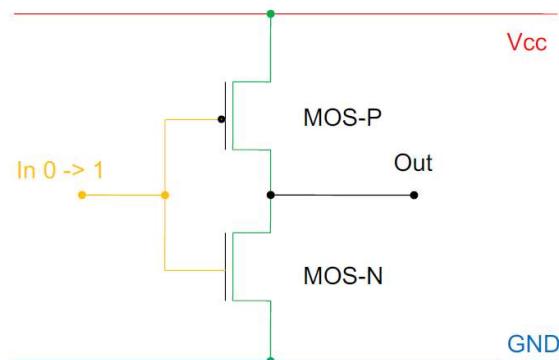
Inversorul CMOS



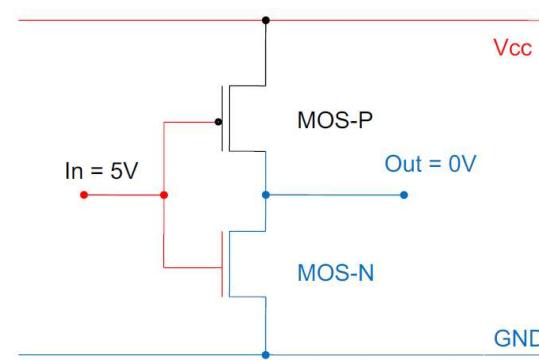
- Cea mai simplă poartă logică – doar două tranzistoare
- Funcționare complementară (MOS-N în conjuncție cu MOS-P)



- Input = 0V -> MOS-P conduce, MOS-N blocat -> Out = 5V



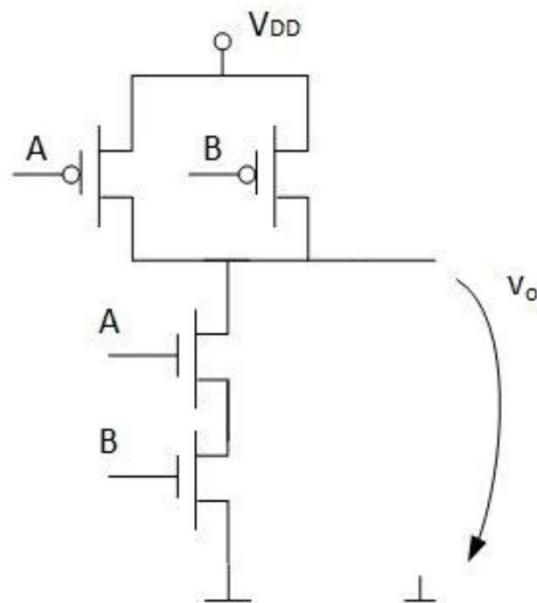
- Ce se întâmplă în regim tranzitoriu? (când intrarea comută)
 - Pentru o scurtă perioadă de timp ($\sim nS$) amândouă tranzistoarele sunt deschise -> scurt între Vcc și GND -> consum de energie



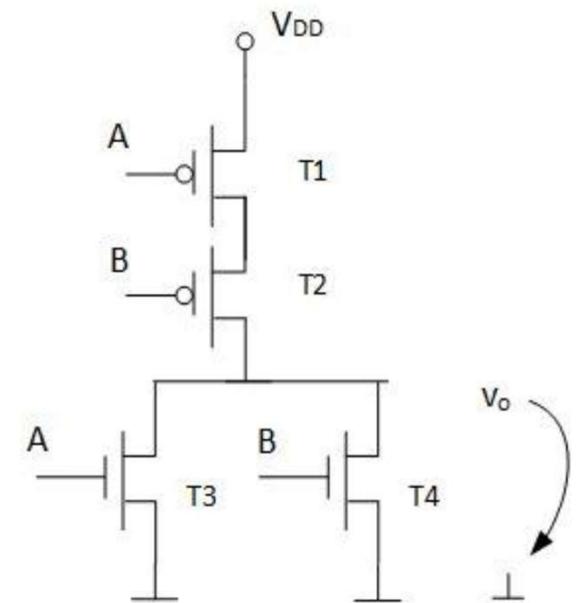
- Input = 5V -> MOS-N conduce, MOS-P blocat -> Out = 0V

Circuite digitale CMOS

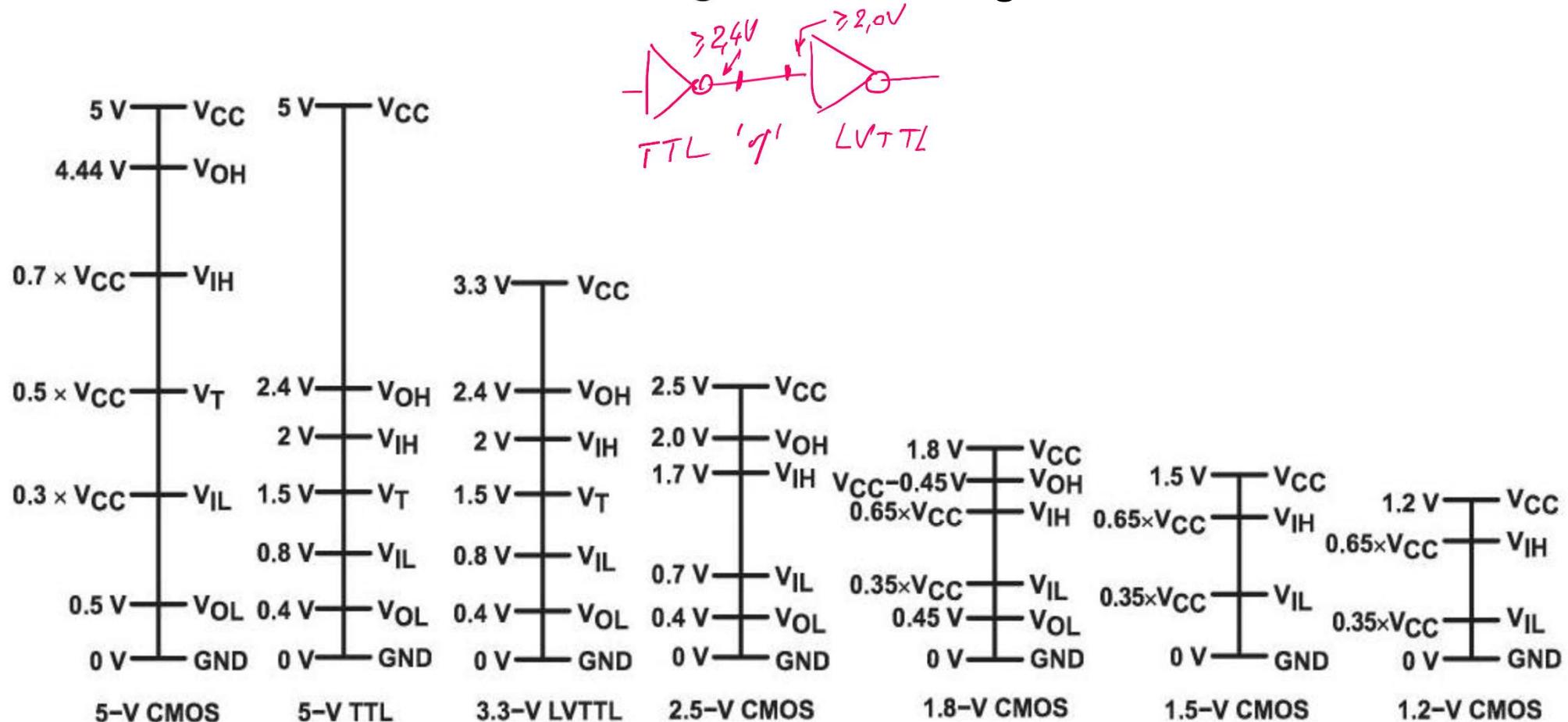
Poarta NAND (ȘI-NU) CMOS

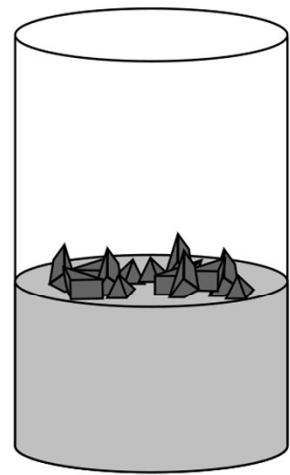


Poarta NOR (SAU-NU) CMOS

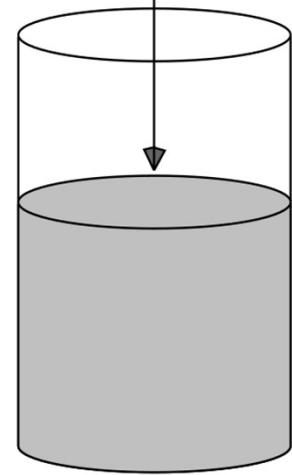


Nivele logice la circuite digitale

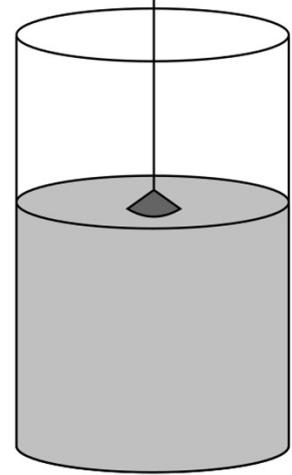




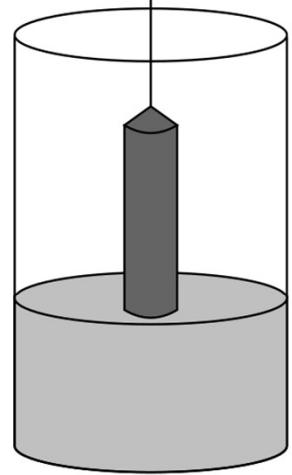
Melting of
polysilicon,
doping



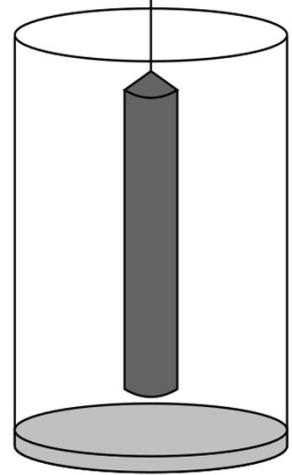
Introduction
of the seed
crystal



Beginning of
the crystal
growth

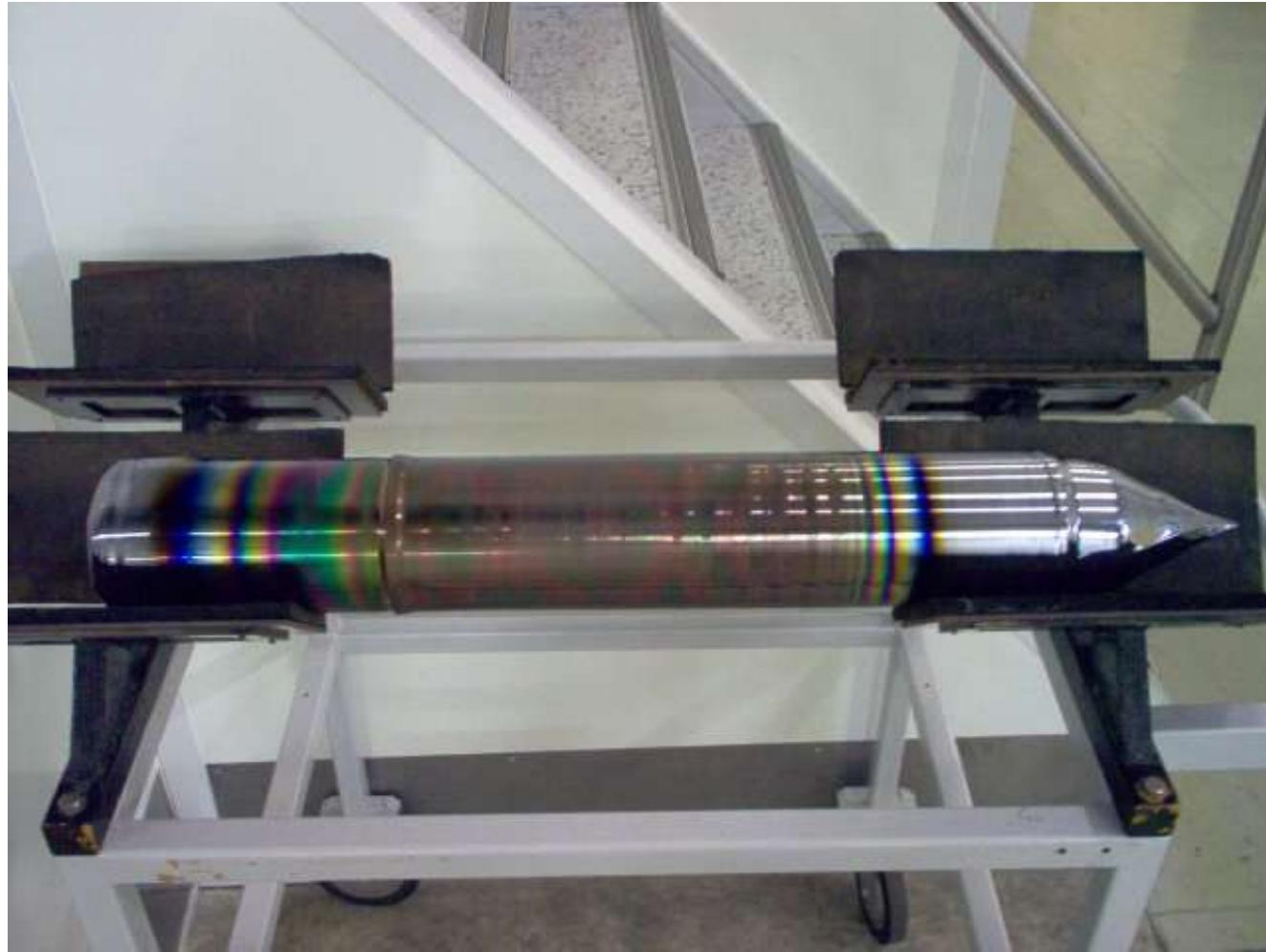


Crystal
pulling



Formed crystal
with a residue
of melted silicon





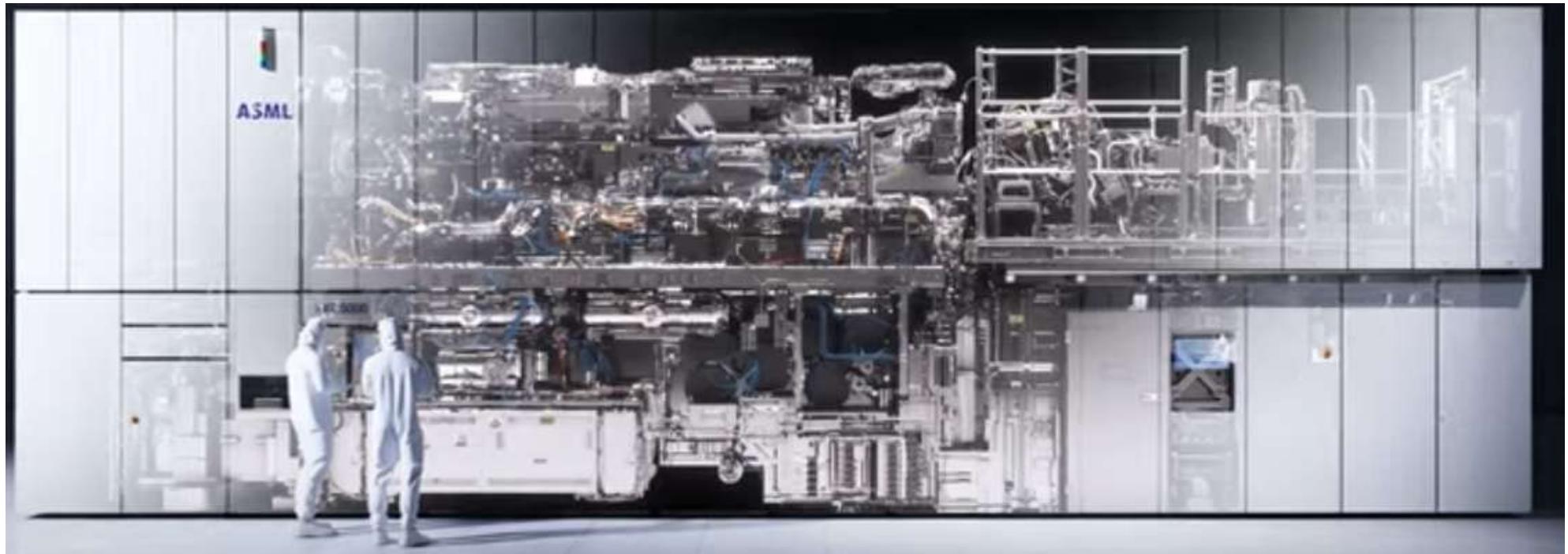




TWINSCAN NXE:3600D supports EUV volume production at the 5 and 3 nm
EUV light wavelength 13,5nm; Resolution 13nm; Wafers per hour > 160 wph; 300mm wafers

TWINSCAN NXE:3800E supports EUV volume production at the 2nm
EUV light wavelength 13,5nm; Resolution 13nm; Wafers per hour > 220 wph; 300mm wafers



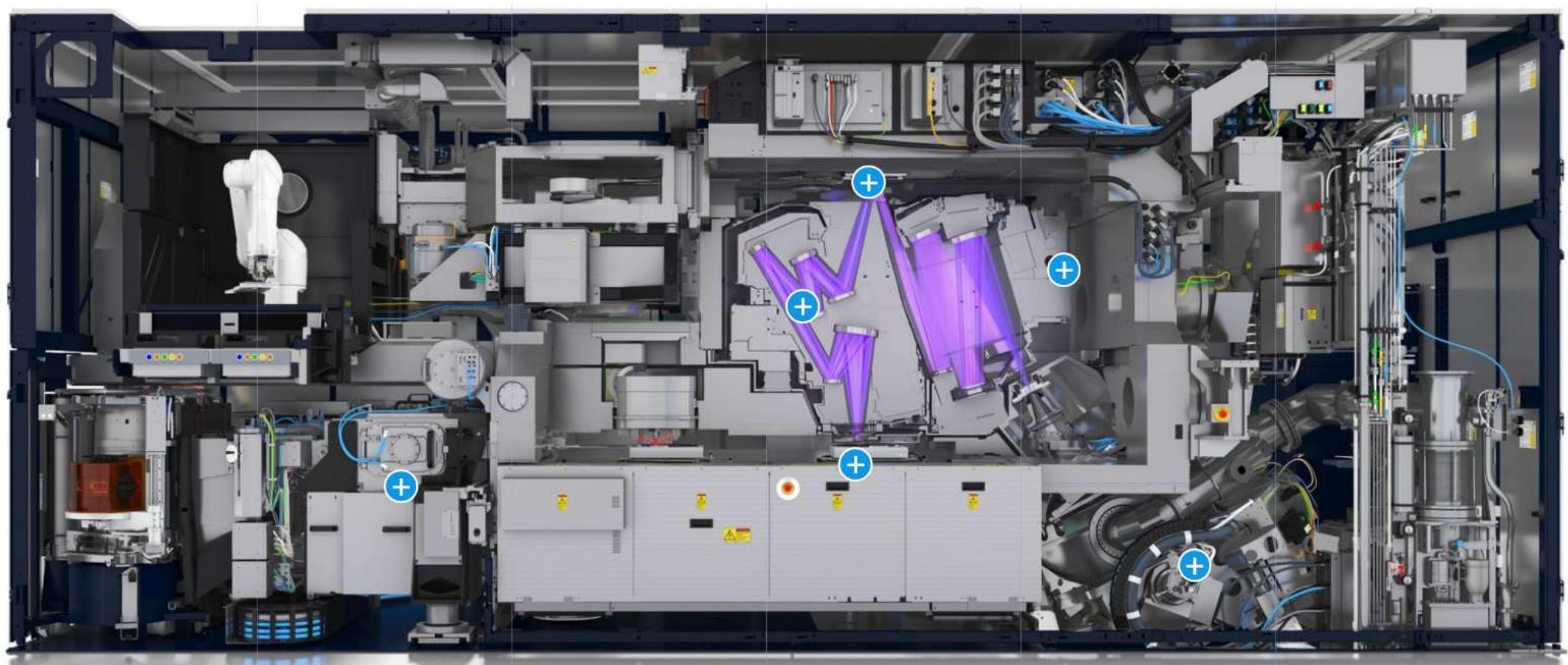


<https://www.chiphistory.org/153-reflect-imagine-20-years-of-asml>

https://www.youtube.com/watch?v=h_zgURwr6nA&t=96s

<https://www.youtube.com/watch?v=5Ge2RcvDlw>

<https://www.youtube.com/@Asianometry>



<https://www.asml.com/en/products/euv-lithography-systems>



<https://www.asml.com/en/technology/lithography-principles>

<https://www.asml.com/en/technology/lithography-principles/light-and-lasers>

<https://www.asml.com/en/technology/lithography-principles/lenses-and-mirrors>

<https://www.asml.com/en/products/euv-lithography-systems>

<https://www.asml.com/en/news/stories/2021/semiconductor-manufacturing-process-steps>

