

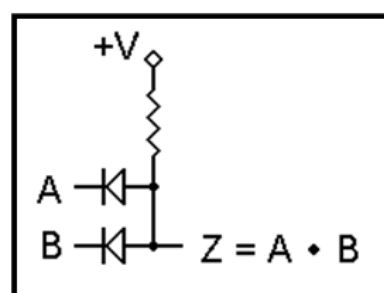
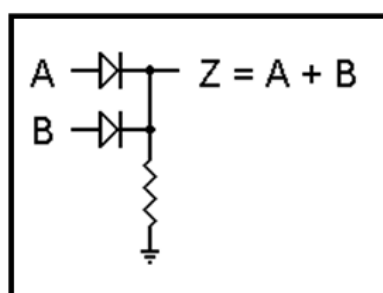
### 1. Introducere

- Cele mai cunoscute metode de implementare a circuitelor logice bazate pe tranzistoare bipolare sunt:
  - o **DL** - Diode Logic;
  - o **RTL** - Resistor – Transistor Logic;
  - o **DTL** - Diode Transistor Logic;
  - o **TTL** – Transistor – Transistor Logic;
- Toate tehnologiile prezentate anterior lucrează în logică pozitivă și presupun o codificare în nivele de tensiune a cifrelor binare;
- Circuitele logice din familia TTL au cele mai multe variante constructive (subfamilii), fiecare variantă încearcă să crească performanțele circuitului pe o anumită direcție (creșterea doar a vitezei de lucru / reducerea doar a puterii disipate / creșterea vitezei de lucru dublată de reducerea puterii disipate);
- În prezent gradul de utilizare al acestor circuite arată astfel:
  - o logica **DL** este folosită foarte puțin în circuitele electronice realizate cu componente discrete;
  - o circuitele RTL, DTL nu mai sunt utilizate aproape deloc;
  - o tehnologia **TTL** este încă folosită, mai ales prin variantele sale recente cum ar fi seria 74ALS00;
- În momentul de față se consideră că tehnologia bipolară o să fie abandonată definitiv în favoarea tehnologiei CMOS;

### 2. Logica cu diode (Diode Logic)

Principalele caracteristici circuitele realizate in tehnologie DL sunt:

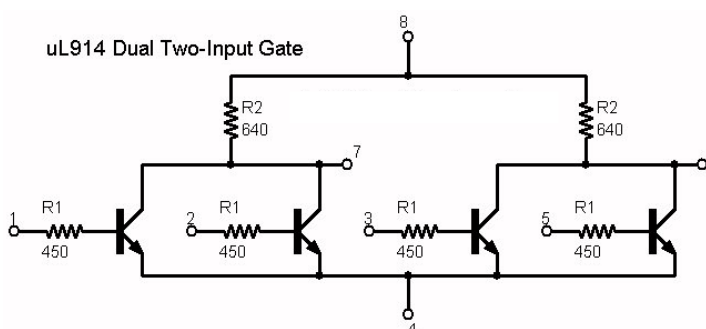
- Se pot implementa doar porți neinversoare (fie AND, fie OR);
- Nu se poate implementa porți inversoare (NOT, NOR, NAND) fără ajutorul unui tranzistor suplimentar;
- Schemele electrice de principiu pentru implementarea porților OR respectiv AND sunt prezentate mai jos:



- Căderea de tensiune pe o diodă cu Si aflată în conducție este în jur de  $0,6 \div 0,7V$ ;
- Dacă nivelul de unu logic de la intrarea porții AND este de  $+5V$ , la ieșire găsim o tensiune calculată cu relația  $5 - 0,7 = 4,3V$ , valoare acceptabilă pentru o ieșire logică;
- Dacă nivelul de unu logic aplicat la intrarea porții AND provine de la o ieșire TTL, o tensiune de  $+2,4V$  este considerată corectă. În acest caz, tensiunea de ieșire devine prea mică ( $2,4 - 0,7 = 1,7V$ ), pentru a fi corect interpretată de o intrare TTL;
- Legarea în serie a mai multor porți **DL** nu este posibilă deoarece sunt afectate nivelele de tensiune după parcurgerea fiecărei porți.
- Pentru a compensa pierderile de tensiune, după fiecare poarta DL trebuie introdus un etaj de regenerare cu tranzistor. Această tehnică a dus la apariția unei alte tehnologii denumită DTL (Diode – Transistor Logic).
- Logica DL este utilă doar pentru implementarea de circuite logice cu un singur etaj;
- Este folosită mai ales în circuitele electronice realizate cu componente discrete și aproape deloc în circuite integrate;

### 3. Logica RTL ( Resistor – Transistor Logic )

- Poarta de bază în această tehnologie este poarta NOR;
- Nivelele de tensiune uzuale: Low =  $0,2V$  respectiv High =  $1 \div 3,6V$ ;
- Schema electrică folosită pentru implementarea de porți NOR cu 2 intrări, folosită în circuitul integrat uL914, este prezentată mai jos:

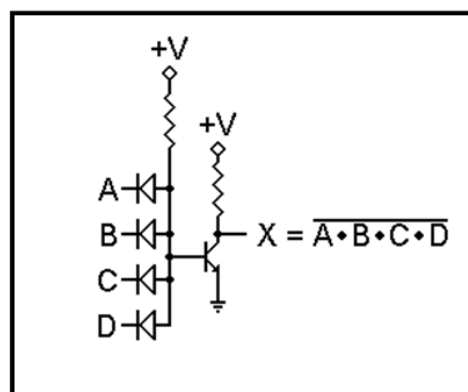
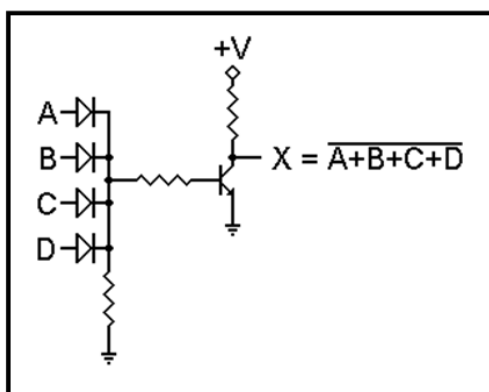


- Această tehnologie este în prezent depășită;

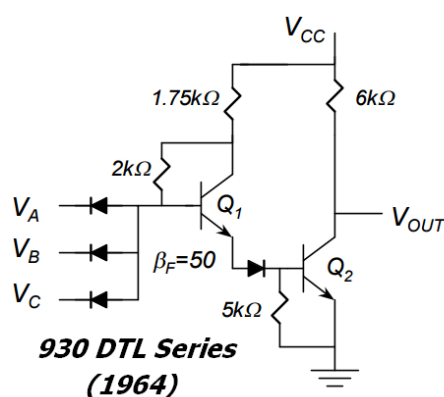
### 4. Logica DTL ( Diode – Transistor Logic )

Principalele caracteristici sunt:

- Reprezintă o etapă de trecere de la tehnologia RTL la tehnologia TTL;
- Logica DTL permite implementarea naturală a porților NAND, respectiv NOR, deci poate fi utilizată în implementarea oricărui circuit logic;
- Schemele electrice de principiu pentru implementarea porților NOR și NAND sunt prezentate mai jos:



- Funcția logică este realizată cu diode iar inversorul realizat cu tranzistor realizează compensarea nivelelor de tensiune;
- Legarea în cascadă a mai multor porți DTL este posibilă fără a afecta nivelele de tensiune;
- Un exemplu concret de implementare a logicii DTL într-un circuit comercial este prezentat mai jos:

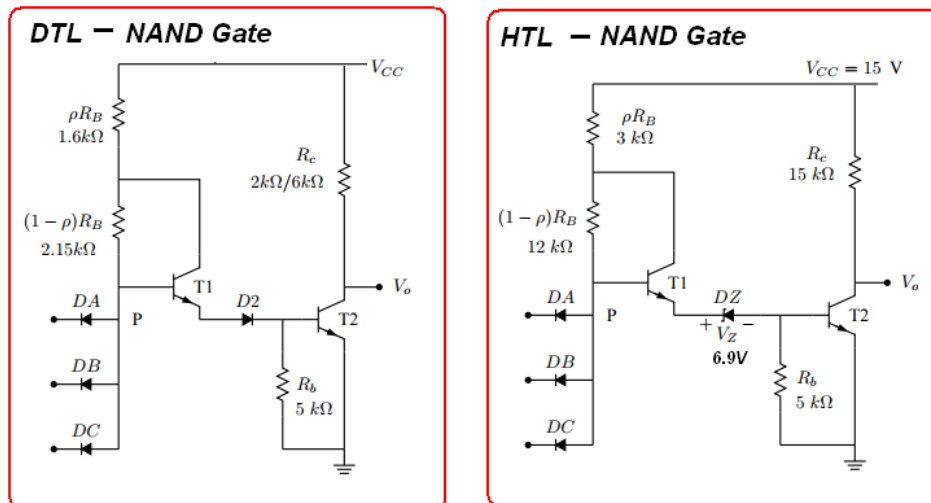


930 DTL Characteristics	
$V_{OH} / V_{OL}$	5.0V / 0.2V
$V_{IH} / V_{IL}$	1.5V / 1.4V
Fanout	45
Dissipation	10mW
$t_P$	75ns

- Două sau mai multe ieșiri DTL pot fi legate în același punct fără riscul distrugerii circuitelor însă trebuie ținut cont că apare fenomenul de "wired AND";
- Această tehnologie a fost folosită până în 1974 după care rolul său a fost preluat în totalitate de tehnologia TTL, tehnologie ce este folosită și în prezent;

#### 4.A. Logica HTL ( High Threshold Logic )

- Este o variantă a logicii DTL proiectată pentru utilizarea în medii foarte zgomotoase, acolo unde imunitatea la zgomot trebuie să fie foarte crescută;
- Creșterea imunității se realizează prin creșterea tensiunii de alimentare la 15V;
- Este folosită mai ales în medii industriale;
- Trecerea de la DTL la HTL este ilustrată în schema de mai jos:

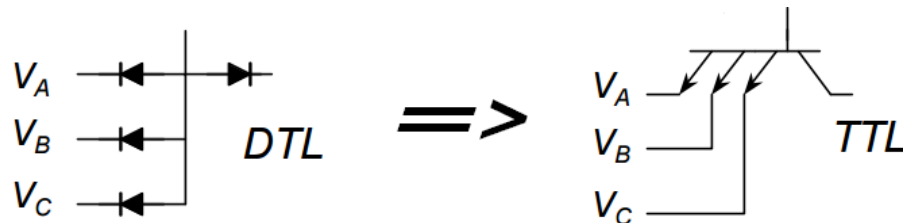


- Dezavantaj: HTL este mai lentă în raport cu DTL din cauza rezistențelor mari ce apar în schema electrică;

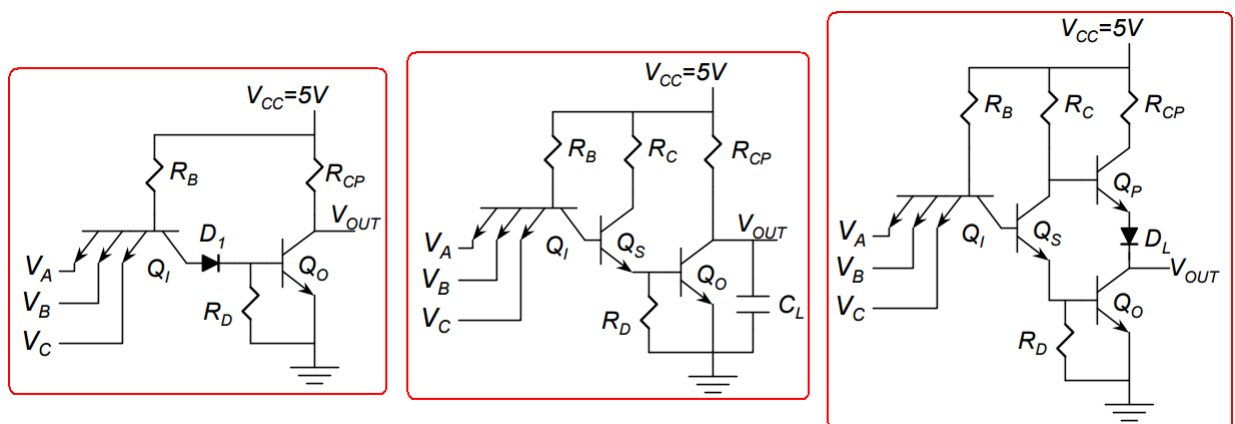
## 5. Logica TTL ( Transistor – Transistor Logic )

Principalele caracteristici sunt:

- Trecerea de la **DTL** la **TTL** este realizată pe baza echivalenței prezentate mai jos:

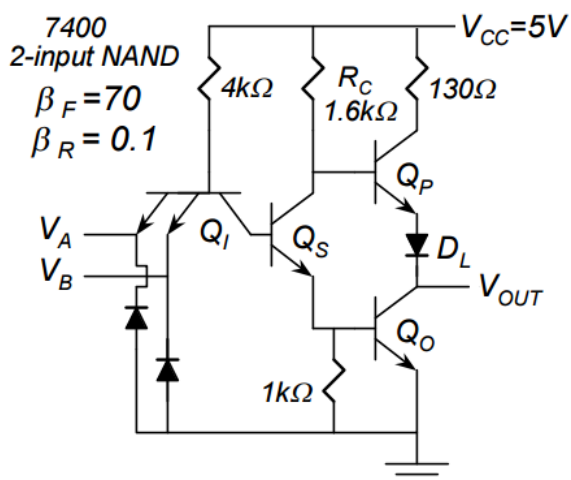


- Poarta de bază în familia TTL este poarta NAND;
- Creșterea performanțelor a necesitat modificarea succesivă a schemei de principiu așa cum se arată mai jos:



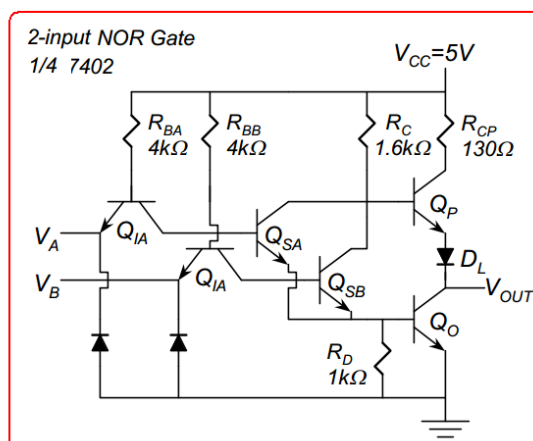
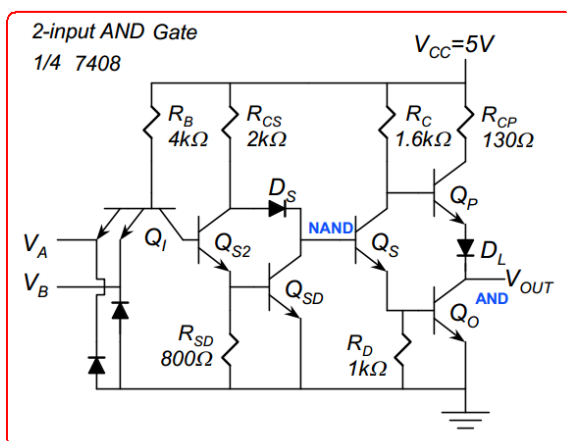
- Înlocuirea sarcinii pasive  $R_{CP}$  cu un element activ ( $Q_P$ ) a fost necesară pentru a crește viteza de comutare (mai ales pentru sarcini capacitive);

- Schema electrică folosită pentru poarta NAND din seria TTL standard precum și performanțele acestei familii sunt prezentate mai jos:

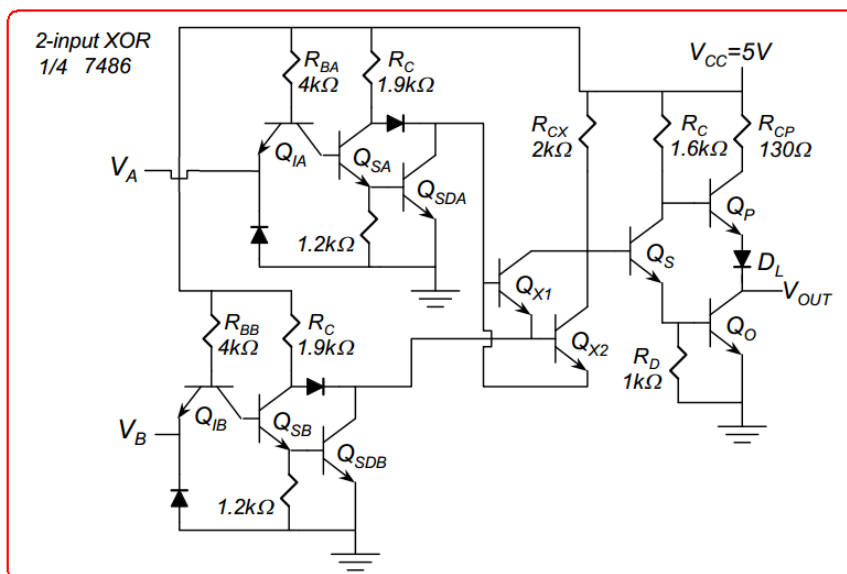


74xx TTL Characteristics	
$t_{PLH}$	12 ns
$t_{PHL}$	8 ns
Fanout	10
Dissipation	10 mW
PDP	100 pJ

- Poarta de bază pentru această tehnologie este poarta NAND;
- Porțile neinversoare se obțin mai greu, așa cum se poate vedea în schema de mai jos:



- Cele mai multe tranzistoare sunt necesare pentru obținerea porții XOR:



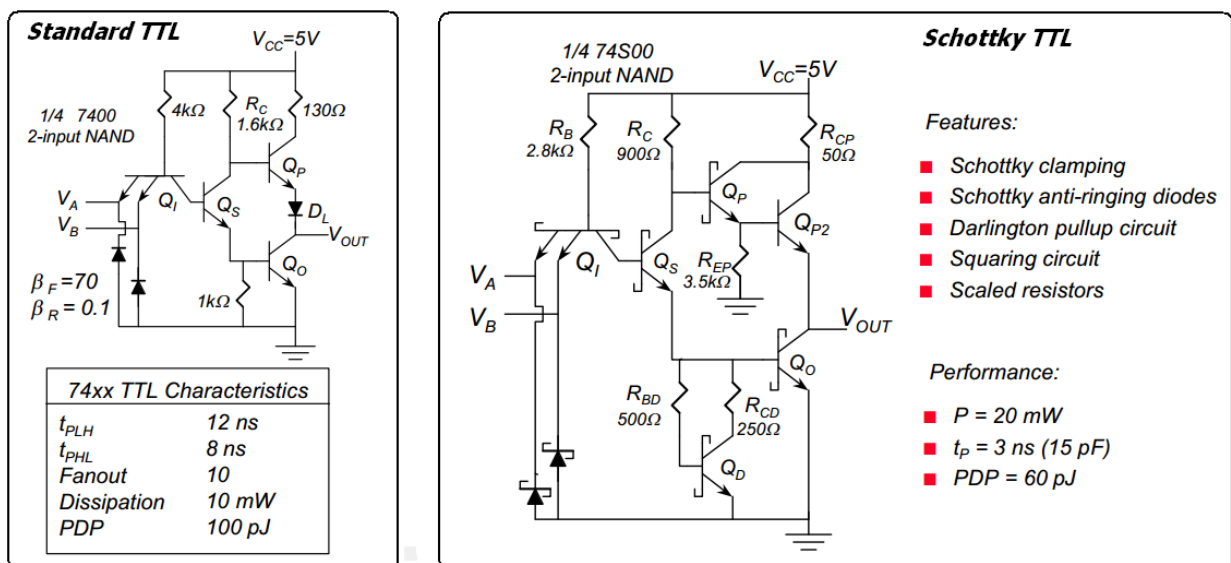
- Această tehnologie a fost utilizată intensiv până prin anii 1980;
- Modificările ulterioare au urmărit doar creșterea performanțelor, nu s-a umblat la funcția logică realizată de circuite;

## 6. Logica TTL – Variante constructive

- Plecând de la varianta de bază, în timp, circuitele logice TTL au fost modificate în scopul creșterii performanțelor (reducerea puterii disipate, creșterea vitezei de operare, etc.);
- Cele mai cunoscute subfamilii TTL sunt:
  - TTL seria de baza (seria 74xxx);
  - TTL Fast (seria 74Fxxx);
  - TTL High Power (seria 74Hxxx);
  - TTL Low Power (seria 74Lxxx);
  - TTL Schottky (seria 74Sxxx);
  - TTL Low Schottky (seria 74LSxxx);
  - TTL Advanced Low Schottky (seria 74ALSxxx);

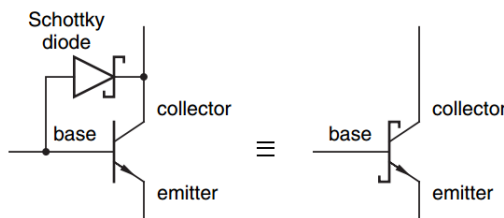
### ♦ Schottky TTL– seria 74S00

- Ținta principală pentru seria 74S00 a fost creșterea vitezei de operare chiar dacă puterea disipată a crescut față de varianta standard 7400;
- Schema tipică folosită pentru poarta NAND din seria TTL Schottky și performanțele acestei familii sunt prezentate mai jos:

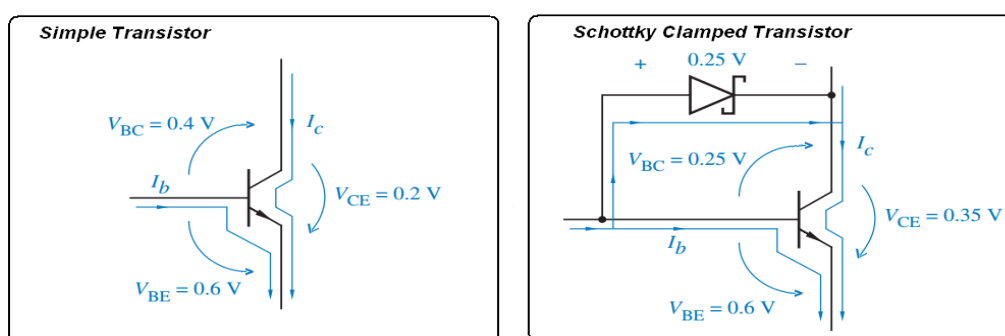


- De remarcat față de varianta de bază:
  - Timpul de propagare se reduce de 3,3 ori (de la 10ns la 3ns);

- Puterea disipată pe poartă se dublează (de la 10mW la 20mW);
- Factorul de merit (**Power Delay Product**) se îmbunătățește (scade de la 100pJ la 60pJ);
- Creșterea vitezei de operare a fost posibilă prin evitarea intrării profunde în saturație a tranzistoarelor folosind tehnica *Schottky Clamped Transistor*



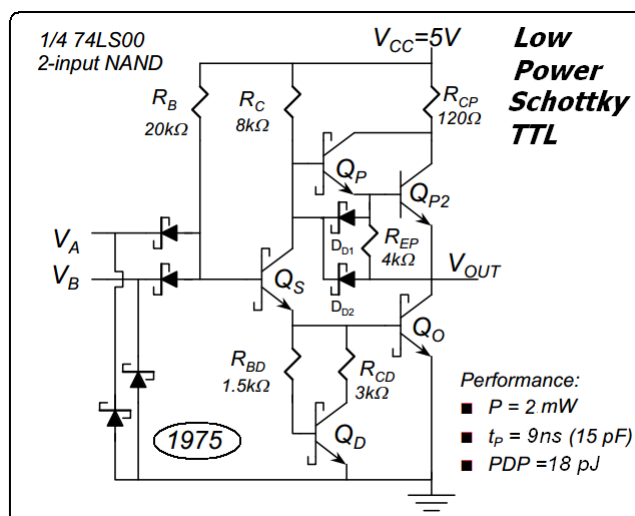
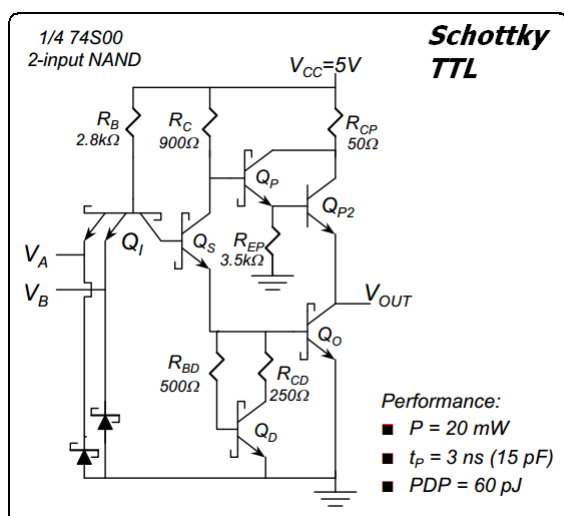
- Modul în care tranzistorul este împiedicat să intre în saturație este prezentat în figura ce urmează:



- Prin utilizarea diodei Schottky, tensiunea colector emitor nu poate scădea sub valoarea de 0,35V în nicio situație, ceea ce înseamnă că tranzistorul nu poate intra în saturație profundă;

#### ◆ Low Power Schottky TTL – seria 74LS00

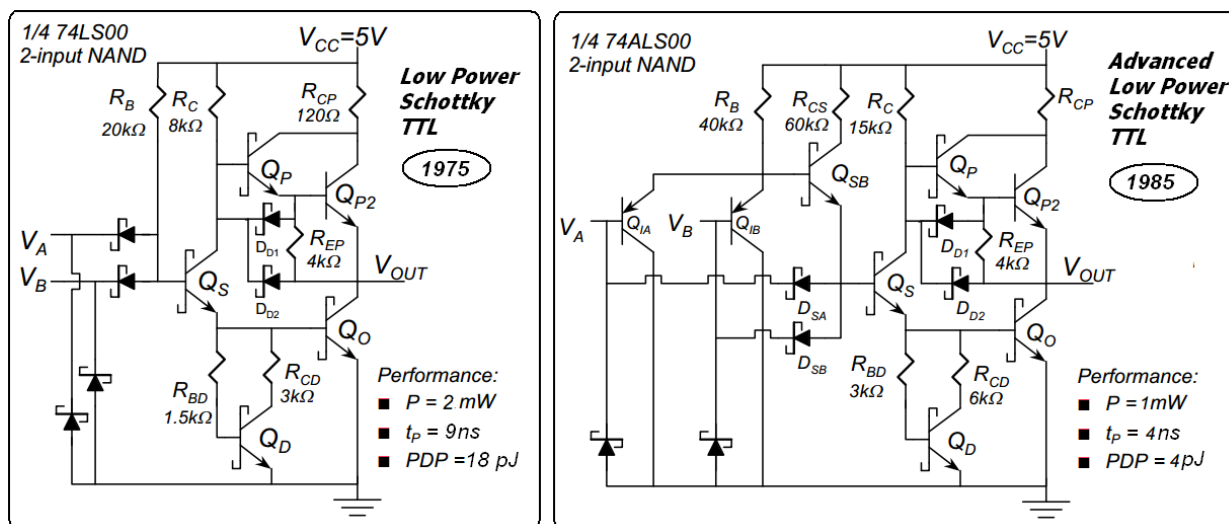
- Ținta principală pentru circuitele din această serie a fost obținerea unui compromis între viteza de operare și puterea disipată pe poarta logică;
- O comparație între schemele electrice folosite pentru seriile Schottky TTL și Low Power Schottky TTL, cu referire la poarta NAND cu 2 intrări, se poate vedea mai jos:



- Se remarcă o revenire la implementarea funcției logice cu diode și nu cu tranzistoare multiemitor. Această abordare este posibilă deoarece, începând cu 1975, este disponibilă tehnologia de  $6\mu\text{m}$ , cu performanțe superioare celor folosite anterior. Acum diodele au arie mai mică și au capacități parazite mult mai mici.
- Rezistențele  $R_B$  și  $R_C$  sunt mult mărite ( de cca 8 ori) în scopul reducerii puterii disipate;
- Compromisul obținut de această serie este ilustrat de factorul de merit destul de bun,  $\text{PDP}=18\text{pJ}$ ;

#### ◆ Advanced Low Power Schottky TTL – seria 74ALS00

- Avansul tehnologic (trecerea de la tehnologia de  $6\mu\text{m}$  la cea de  $3\mu\text{m}$ ) a permis o îmbunătățire semnificativă a performanțelor circuitelor din seria anterioară, LS-TTL;
- Seria ALS-TTL este folosită și în prezent pentru circuite logice de complexitate mică și medie;
- O comparație între schemele electrice ale seriilor LS-TTL respectiv ALS-TTL, cu referire la poarta NAND cu 2 intrări, se poate vedea mai jos:

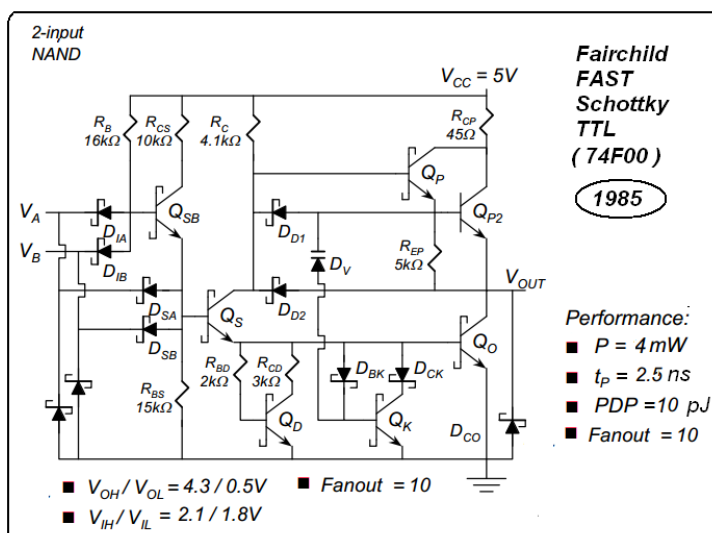
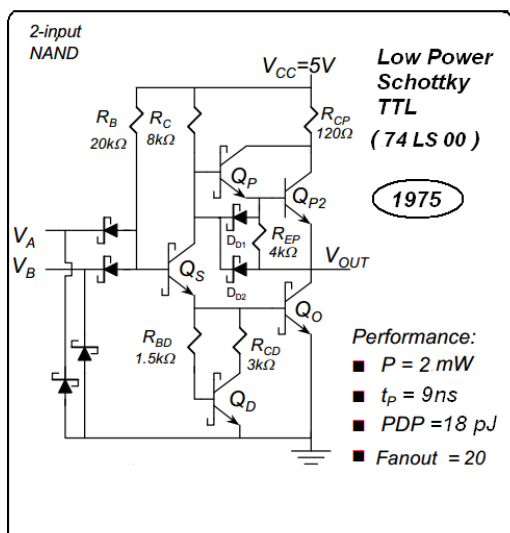


- Se remarcă modificarea circuitului de intrare responsabil cu implementarea tabelului de adevăr al porții logice;
- Rezistențele  $R_B$  și  $R_C$  sunt din nou mărite în scopul reducerii puterii disipate;
- Tranzistoarele nou introduse au ca rol reducerea curenților de intrare ( cu efect pozitiv în creșterea fan aut) precum și reducerea timpului de propagare  $t_{\text{PHL}}$  ;
- Reproiectarea schemei și schimbarea tehnologiei de implementare a permis obținerea unui factor de merit foarte bun,  $\text{PDP}=4\text{pJ}$ ;

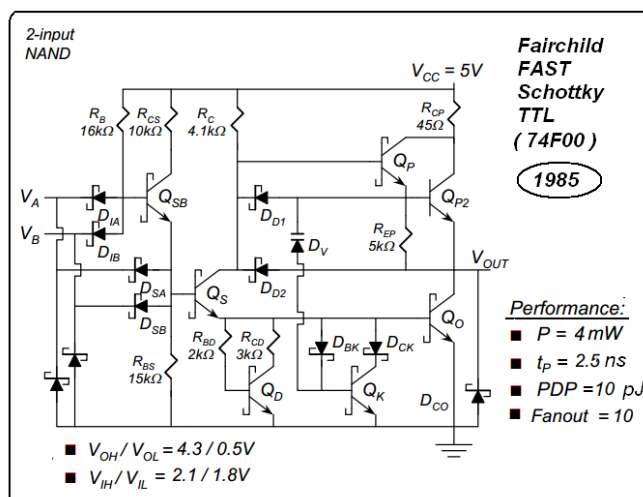
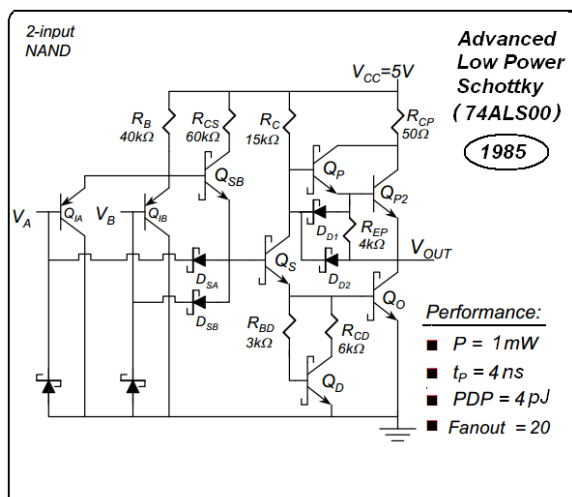
#### ◆ Advanced Low Power Schottky TTL – seria FAST introdusă de Fairchild

- Această serie se încadrează tot în categoria circuitelor de tip Advanced Low Power Schottky TTL, însă a fost dezvoltată separat de către firma Fairchild;
- Din punct de vedere al performanțelor, seriile 74ALS00 și 74F00 sunt oarecum similare;
- O comparație între schemele electrice ale seriilor LS-TTL respectiv FAST-TTL, cu referire la poarta NAND cu 2 intrări, se poate vedea mai jos:





- O comparație și mai interesantă este între schemele/permanțele seriilor ALS-TTL și FAST-TTL, cu referire la poarta NAND cu 2 intrări, este prezentată mai jos:



- Din punct de vedere structural, al schemei electrice, se pot remarca următoarele aspecte:
  - o Partea de intrare este de tip DTL urmată de repetoare pe emitori, comandă mai bine etajul defazor realizat cu Qs;
  - o Prezența unui circuit denumit *Miller Killer* (Qk și Dv) cu rol în creșterea vitezei de comutare din starea Low în starea High;
- Din punct de vedere al performanțelor, se pot remarca următoarele aspecte:
  - o Puterea disipată pe o poartă este de 4 ori mai mare în raport cu 74 ALS00;
  - o Timpul de propagare este de aproape 2 ori mai bun față 74 ALS00;
  - o Factorul de merit este de 2,5 ori mai prost în raport cu 74 ALS00;
  - o Toți parametrii sunt net superior față de seria 74 LS00;

Seria 74F00 este o alternativă viabilă la circuitele din seria 74 ALS00.

În prezent, din tehnologia bipolară se mai folosesc doar seriile următoare: 74ALS, 74F și mai rar 74LS;

## 7. Low Voltage TTL

- Toate familiile prezentate anterior au nevoie de o tensiunea de alimentare  $V_{CC}=+5V$ ;
- În prezent, tendința în sistemele digitale este de a folosi tensiuni de alimentare mai reduse, în scopul reducerii puterii disipate;
- Există pe piață circuite logice realizate în tehnologie bipolară ce necesită tensiuni de alimentare  $V_{CC}=+3,3V$ .
- Aceste circuite sunt denumite Low Voltage TTL;

## 8. Familia 7400 + variante de implementare

### ♦ Bipolar

- 74 – Standard TTL. the original logic family had no letters between the "74" and the part number. 10 ns gate delay, 10 mW dissipation, 4.75–5.25 V, released in 1966.[6]
- 74L – Low-power. Larger resistors allowed 1 mW dissipation at the cost of a very slow 33 ns gate delay. Obsolete, replaced by 74LS or CMOS technology. Introduced 1971.[7]
- 74H – High-speed. 6 ns gate delay but 22 mW power dissipation. Used in 1970s era supercomputers. Still produced but generally superseded by the 74S series. Introduced in 1971.
- 74S – High-speed Schottky. Implemented with Schottky diode clamps at the inputs to prevent charge storage, this provides faster operation than the 74 and 74H series at the cost of increased power consumption and cost. 3 ns gate delay, 20 mW dissipation, released in 1971.
- 74LS – Low-power Schottky. Implemented using the same technology as 74S but with reduced power consumption and switching speed. Typical 10 ns gate delay, a remarkable (for the time) 2 mW dissipation, 4.75–5.25 V.
- 74AS – Advanced Schottky, the next iteration of the 74S series with greater speed and fan-out despite lower power consumption. Implemented using the 74S's technology with "miller killer" circuitry to speed up the low-to-high transition. 1.7 ns gate delay, 8 mW, 4.5–5.5 V.
- 74ALS – Advanced low-power Schottky. Same technology as 74AS but with the speed/power tradeoff of the 74LS. 4 ns, 1.2 mW, 4.5–5.5 V. • 74F – Fast. Fairchild's version of TI's 74AS. 3.4 ns, 6 mW, 4.5–5.5 V. Introduced in 1978.

### ♦ CMOS

- C – CMOS 4–15 V operation similar to buffered 4000 (4000B) series.
- HC – High-speed CMOS, similar performance to LS, 12 ns. 2.0–6.0 V.
- HCT – High speed, compatible logic levels to bipolar parts.
- AC – Advanced CMOS, performance generally between S and F.
- ACQ – Advanced CMOS with Quiet outputs.
- AHC – Advanced high-speed CMOS, three times as fast as HC.
- ALVC – Low-voltage – 1.8–3.3 V, time Propagation Delay (TPD) < 3 ns at 3.3 V.
- ALVT – Low-voltage – 2.5–3.3 V, 5 V tolerant inputs, high current  $\leq 64$  mA, TPD < 3 ns at 2.5 V.
- AUC – Low-voltage – 0.8–2.5 V, TPD < 2.5 ns at 1.8 V.

- AUP – Low-voltage – 0.8–3.6 V (3.3 V typically), TPD 15.6/8.2/4.3 ns at 1.2/1.8/3.3V, partial power-down specified (IOFF), inputs protected.
- AVC – Low-voltage – 1.8–3.3 V, TPD < 3.2 ns at 1.8 V, bus hold, IOFF.
- FC – Fast CMOS, performance similar to F.
- LCX – CMOS with 3 V supply and 5 V tolerant inputs.
- LV – Low-voltage CMOS – 2.0–5.5 V supply and 5 V tolerant inputs.
- LVC – Low voltage – 1.65–3.3 V and 5 V tolerant inputs, TPD < 5.5 ns at 3.3 V, TPD < 9 ns at 2.5 V.
- LV-A – 2.5–5 V, 5 V tolerant inputs, TPD < 10 ns at 3.3 V, bus hold, IOFF, low noise.
- LVT – Low-voltage – 3.3 V supply, 5 V tolerant inputs, high output current < 64 mA, TPD < 3.5 ns at 3.3 V, IOFF, low noise.
- LVQ – Low-voltage – 3.3 V. • LVX – Low-voltage – 3.3 V with 5 V tolerant inputs.
- VHC – Very-high-speed CMOS – "S" performance in CMOS technology and power.

#### ◆ BiCMOS

- BCT – BiCMOS, TTL-compatible input thresholds, used for buffers.
- ABT – Advanced BiCMOS, TTL-compatible input thresholds, faster than ACT and BCT.

### Cap III

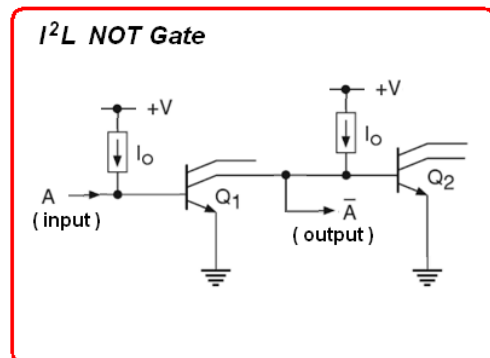
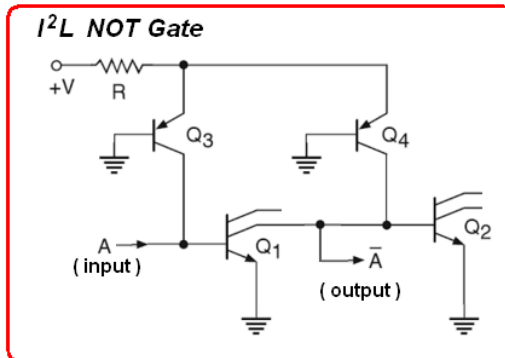
### III. Circuite logice I<sup>2</sup>L

#### III.1. Introducere

- Circuitele logice din familia TTL au performanțe modeste și un factor de integrare relativ redus (ex: familia 74LS permite o densitate de integrare de 20 porți/mm<sup>2</sup>, într-o tehnologie de 5μm). Din acest motiv au fost căutate alte metode de implementare a circuitelor logice.
- **I<sup>2</sup>L** = **I**ntegrated **I**njection **L**ogic;
- Denumiri alternative : **MTL** (**M**erged **T**ransistor **L**ogic) sau **CIL** (**C**urrent **I**njection **L**ogic);
- **Caracteristici:**
  - o Este o logică ce poate fi implementată doar în interiorul circuitelor integrate;
  - o Semnalele de intrare pot fi de tensiune dar, în interior, operarea este în curent;
  - o **I<sup>2</sup>L** este o variantă modificată de logică DCTL (Direct Coupled Transistor Logic);
  - o Funcția logică este realizată prin "colaborarea" a două etaje vecine;

#### ◆ Implementarea porții NOT

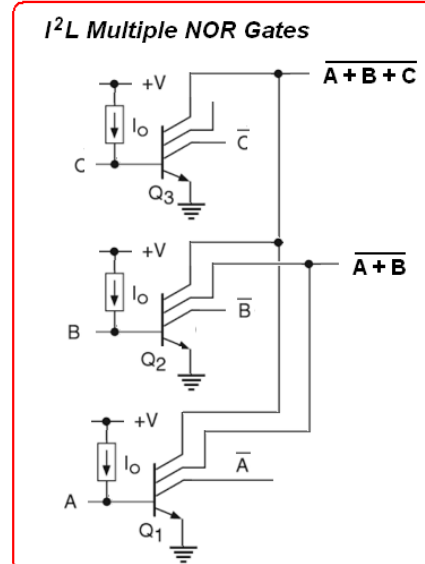
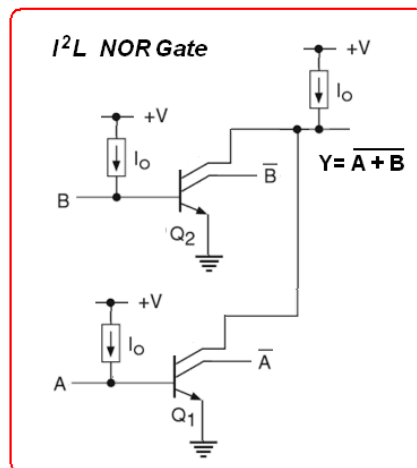
- Schema de principiu pentru inversorul **I<sup>2</sup>L**



- Funcționare:

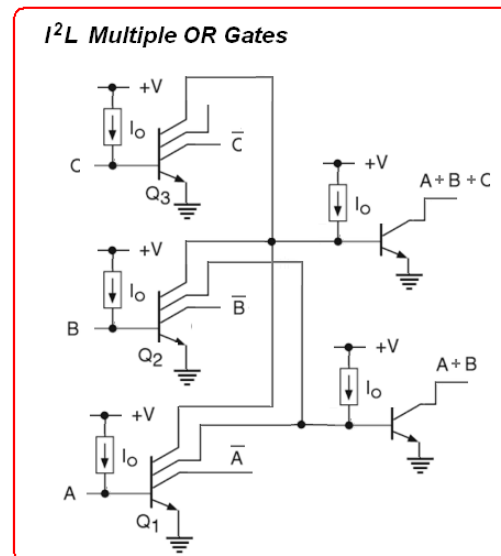
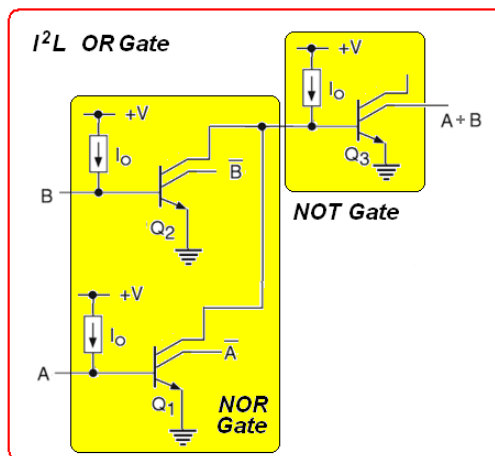
- Tranzistoarele Q3 și Q4 joacă rol de generatoare de curent, ele sunt denumite "injectoare";
- Dacă A este High (echivalent cu un contact în starea OFF), curentul generat de Q3 este injectat în baza lui Q1, lucru ce determină intrarea lui în saturație. În această situație, tensiunea de ieșire este egală cu  $V_{CEsat} \approx 0,2V$ ;
- Dacă A este Low (echivalent cu un contact în starea ON), curentul generat de Q3 este preluat de intrarea A și tranzistorul Q1 intră în blocare. În această situație, curentul dat de Q4 este forțat să treacă prin Q2 determinând intrarea acestuia în conducție. În aceste condiții, tensiunea de ieșire este dată de tensiunea  $V_{BE2}$  aflat în conducție, deci are o valoare aproximativă de 0,6V;
- Așadar: nivelul de zero logic este de cca. 0,2V iar cel de unu este de cca. 0,7V;

#### ◆ Implementarea porților NOR



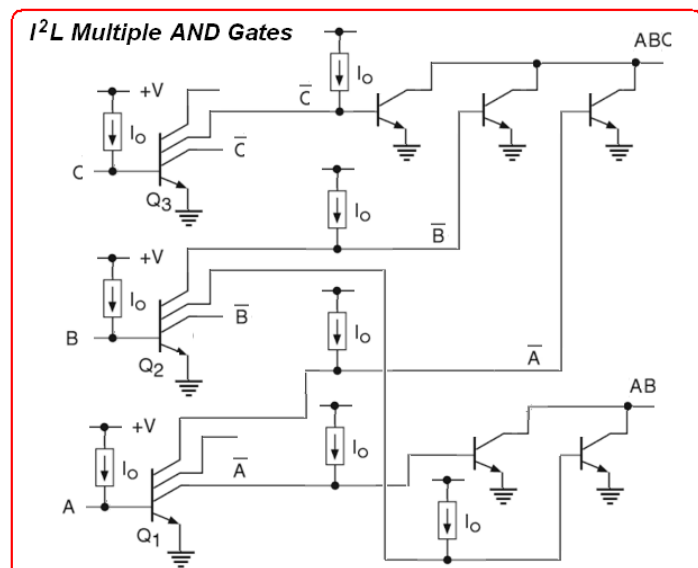
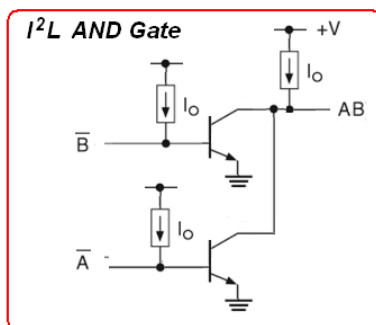
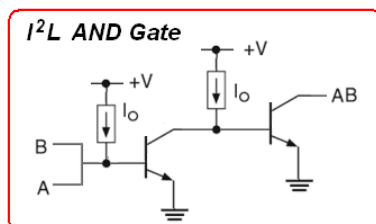
- este suficient ca una din intrări să fie în starea High (contacte deschise) pentru ca unul din tranzistoare să fie în conducție și ieșirea să fie în Low;
- Dacă ambele intrări sunt în Low (contacte închise), curenții dați de injectoare nu mai ajung în bazele tranzistoarelor ceea ce înseamnă că rămân blocate. În acest caz ieșirea va fi în unu logic (cu ajutorul tranzistorului din poarta comandată de ieșirea Y);
- Regula generală pentru a obține o poartă NOR în tehnologie  $I^2L$  este = două sau mai multe ieșiri se leagă în același punct, cu condiția ca la intrarea etajelor să fie aplicate variabilele în formă directă (necomplementate) ;

### ◆ Implementarea porților OR



### ◆ Implementarea porților AND

- Trecerea de la poarta NOR la poarta AND se face ținând cont de teorema lui DeMorgan scrisă sub forma:  $AB = \overline{\overline{A} + \overline{B}}$  ;
- Se poate folosi schema de la poarta NOR dar este necesar să avem forma negată a variabilelor la intrarea fiecărui etaj  $I^2L$ , așa cum se vede în figura de mai jos:

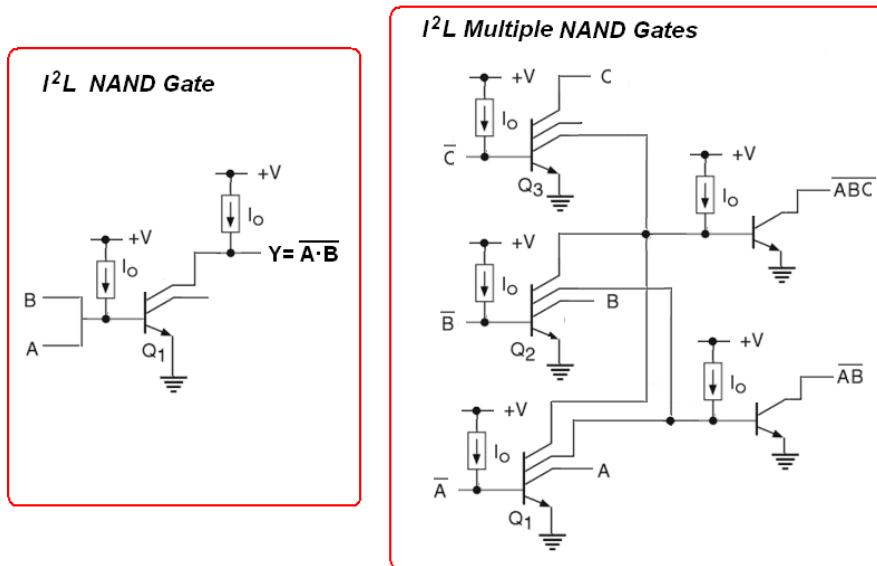


- Regula generală pentru a obține o poartă AND în tehnologie  $I^2L$  este = două sau mai multe ieșiri se leagă în același punct, cu condiția ca la intrarea etajelor să fie aplicate variabilele în formă complementată;

### ◆ Implementarea porților NAND

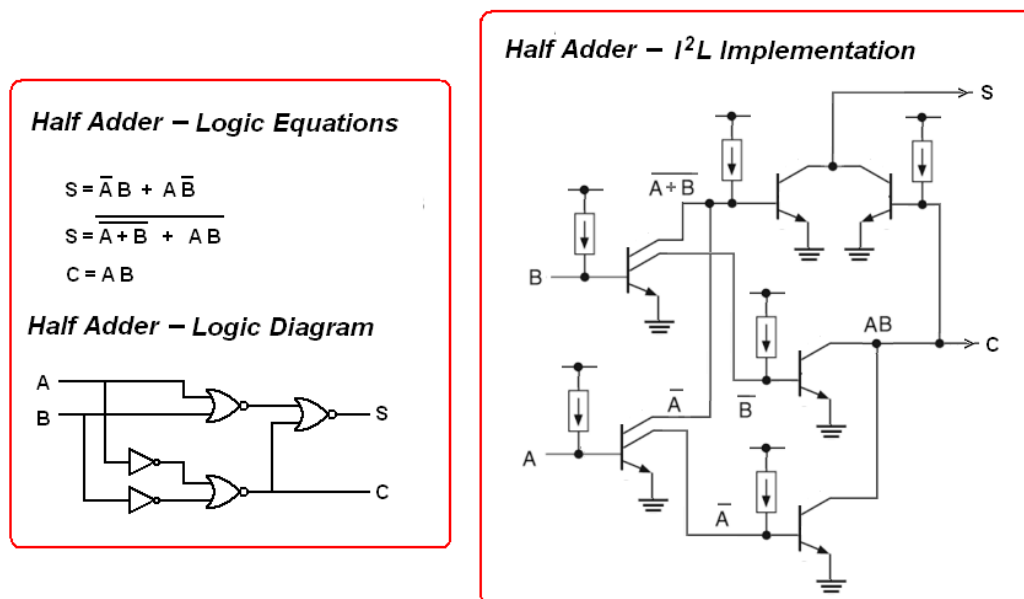
- În principiu, poarta NAND se obține prin legarea în scurtcircuit a intrărilor, scrise sub formă directă, după care se folosește un etaj inversor (așa cum se vede în partea stângă a figurii ce urmează);
- De regulă trebuie evitată scurtcircuitarea semnalelor de intrare codificate în tensiune, de aceea, implementarea porții NAND presupune utilizarea de variabile negată apoi realizarea conexiunilor

de tip scurtcircuit iar apoi realizarea unei inversări (așa cum se vede în partea dreaptă a figurii ce urmează);



#### ◆ Implementarea semisumatorului pe 2 biți

- Deoarece poarta de baza în tehnologia  $I^2L$  este poarta NOR, în scrierea ecuațiilor logice ale sumatorului se fac transformări în sensul implementării acestuia folosind doar porți NOR;



#### ◆ Avantaje / Dezavantaje în raport cu logica TTL

- Principalele **avantaje** pentru logica  $I^2L$  sunt:
  - o Densitate mare de integrare: Față de 74LS, permite o creștere de 10 ori a gradului de integrare – valoare foarte apropiată de tehnologia CMOS;
  - o Realizare tehnologică ușoară (tranzistoarele nu mai trebuie izolate între ele);
  - o Putere disipată mult mai mică față de logica TTL (tensiune redusă de alimentare; nu sunt implicate rezistențe pe care să se disipe putere electrică);

- Tensiune redusă de alimentare ( $V_{CC} = 1V$ );
  - Tranzistoarele lucrează tot în regim de comutație dar operarea este în curent;
  - Factorul de merit (Power Delay Product) este mult mai bun față de TTL – **poate ajunge la valori de 1pJ în condițiile unei tensiuni de alimentare de 1V**;
  - Nivele de tensiune reduse : Low= 0,2V respectiv High=0,8V;
- Principalele dez**avantaje** pentru logica I<sup>2</sup>L sunt:
- Saltul de tensiune de la ieșire (Logic Swing) este mult mai mic față de TTL sau față de CMOS;
  - Fan Out este limitat la 5;
  - Nu poate concura cu CMOS în ceea ce privește puterea disipată în regim static;
  - Viteză de operare medie, deoarece există capacități parazite ce trebuie încărcate/descărcate. Situația nu este chiar așa de gravă deoarece curenții generați de injectoare sunt mici iar rezistențe nu există în schemă, în consecință constantele de timp sunt mici;
  - Logica este utilizată doar pentru implementarea circuitelor digitale de complexitate mare, unde gradul de integrare este o cerință prioritară;