

### 3. Etaje de ieșire specifice familiei TTL standard

- Schema bloc de principiu a unei porți logice realizate în tehnologie TTL este prezentată în figura 9.
- schema electrică a fiecărui bloc funcțional poate să difere puțin de la o subfamilie la alta însă rolul lor funcțional se păstrează în totalitate.
- Reamintim faptul că familia TTL, conține circuite electronice ce lucrează în regim de comutație.
- În regimul de comutație, fiecare tranzistor se comportă ca un comutator cu comandă electronică. În orice moment de timp el se poate afla în una din următoarele stări:
  - **blocat = contact deschis,**
  - **saturat = contact închis.**
- Deoarece tranzistoarele în regim de comutație se comportă ca niște comutatoare, în figurile următoare, în schemele echivalente, tranzistoarele sunt înlocuite de comutatoare.

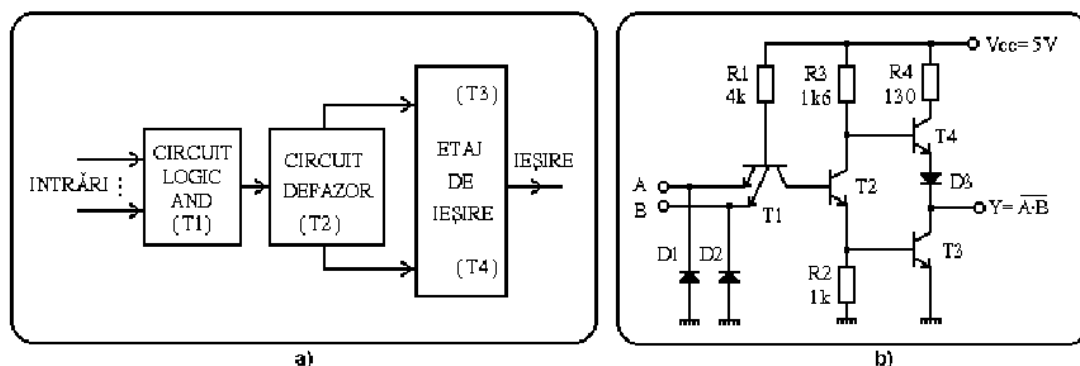


Fig.9. a) Schema bloc a unei porți realizată în tehnologie TTL; b) poartă NAND

- **Etajul de intrare**
  - este de regulă format dintr-un tranzistor multiemitor și are rolul de a realiza funcția logică a circuitului.
  - trebuie să fie proiectat astfel încât să nu necesite curenți mari de comandă
  - trebuie să asigure și o protecție la eventualele tensiuni negative ce pot fi aplicate pe intrările circuitului logic;
  - este singurul etaj introdus din motive logice, celelalte două sunt introduse din necesități electrice.

- **Etajul defazor** are rolul de a genera două semnale electrice în antifază ce sunt necesare pentru comanda corectă a etajului de ieșire.
- **Etajul de ieșire:**
  - trebuie să asigure nivelurile de tensiune corecte pentru fiecare stare logică a ieșirii.
  - poate fi realizat în una din următoarele variante:
    - **în contratimp** (etaj TOTEM POLE),
    - **cu ieșire în gol** (OPEN COLLECTOR),
    - **etaj THREE STATE** (TRISTATE).
  - Așadar, aceeași poartă logică, poate fi realizată din punct de vedere tehnologic în trei variante distincte, funcție de etajul său final.
- O serie de proprietăți legate de interconectarea circuitelor logice sunt strâns legate de tipul etajului de ieșire. Din acest motiv, prezentăm pe scurt particularitățile fiecărui tip de etaj de ieșire.

#### ◆ Etajul de ieșire în contratimp

- Etajul de ieșire în contratimp este etajul de ieșire standard pentru circuitele logice;
- Acest etaj mai este denumit și etaj TOTEM POLE;
- dacă în foile de catalog nu se fac referiri exprese la tipul etajului de ieșire, atunci, în mod implicit, acesta este de tip TOTEM POLE.
- În esență, un etaj în contratimp este format din două tranzistoare ce sunt conectate în serie între tensiunea de alimentare și masă (vezi fig. 10).
- Schema simplificată a unui astfel de etaj, în care tranzistoarele au fost înlocuite prin comutatoare se prezintă în figura 10.
- Funcționarea este următoarea:
  - Y se află în unu logic, numai dacă avem simultan K4 închis și K3 deschis.
  - Y se află în zero logic, dacă avem în același timp K4 deschis și K3 închis.
  - Comanda de închidere/deschidere a comutatoarelor provine de la etajul defazor și este concepută astfel încât cele două comutatoare să fie acționate în contratimp.

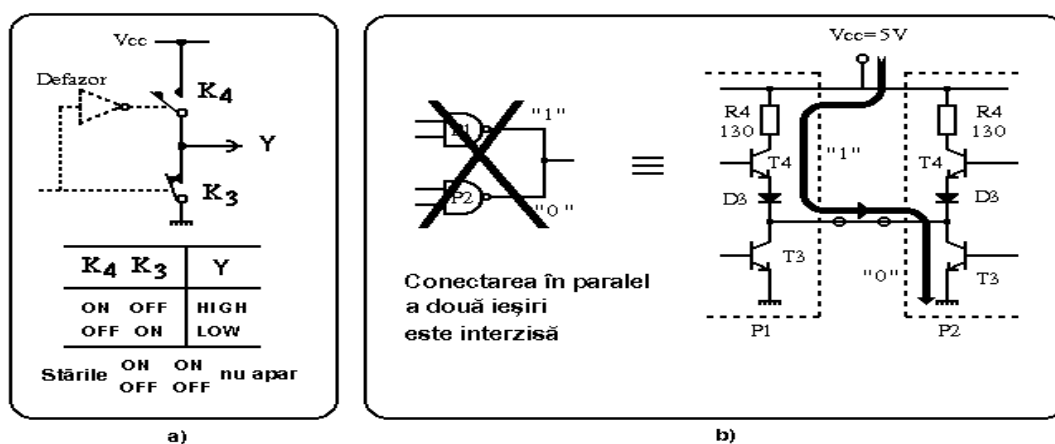


Fig. 10. Etajul de ieșire TOTEM POLE; a) schema funcțională; b) aspecte nedorite ce apar la conectarea în paralel a ieșirilor de tip TOTEM-POLE

### Proprietățile (particularitățile) etajelor de ieșire în contratimp:

- Două sau mai multe ieșiri de acest tip nu pot fi conectate în paralel, deoarece apare o circulație de curent de valoare mare pentru cazul în care starea logică a ieșirilor este diferită. Această situație este prezentată în figura 10. b). Pentru aceste cazuri există riscul ca ambele circuitele să se distrugă.
- O ieșire de acest tip nu trebuie niciodată conectată la masă, la  $V_{cc}$ , sau la oricare altă sursă de semnal deoarece există riscul distrugerii circuitului.
- De regulă, o ieșire de acest tip este utilizată pentru comanda altor intrări digitale. În cazuri extreme poate fi utilizată și pentru comanda unor sarcini rezistive dacă sunt corect alese.
- Asigură cu resurse interne nivelele de tensiune necesare pentru ambele stări logice;
- În regim staționar acest etaj prezintă un tranzistor blocat iar celălalt saturat.
- Impedanța de ieșire este de același ordin de mărime atât pentru "zero logic" (T3 saturat și T4 blocat), cât și pentru starea de "unu logic" (T3 blocat și T4 saturat).
- Tranzistoarele T3 și T4 se află simultan în conducție pentru un interval scurt de timp ce corespunde tranziției din "1" în "0" a ieșirii. Pe acest interval, curentul absorbit de circuit este mare și conexiunile de alimentare ale circuitului răspund preponderent inductiv, provocând o scădere a tensiunii de alimentare. Din acest motiv, lângă capsula circuitului integrat, între  $V_{cc}$  și masă, trebuie conectat un condensator de decuplare de cca. 10 nF;

### ♦ Etajul final cu ieșirea în gol (Open Collector)

- Etajul final de tip "colector în gol", se obține dintr-un etaj de ieșire în contratimp prin eliminarea repetorului pe emitor T4, rămâne tranzistorul T3 al cărui colector este conectat la ieșirea porții (vezi figura 11).

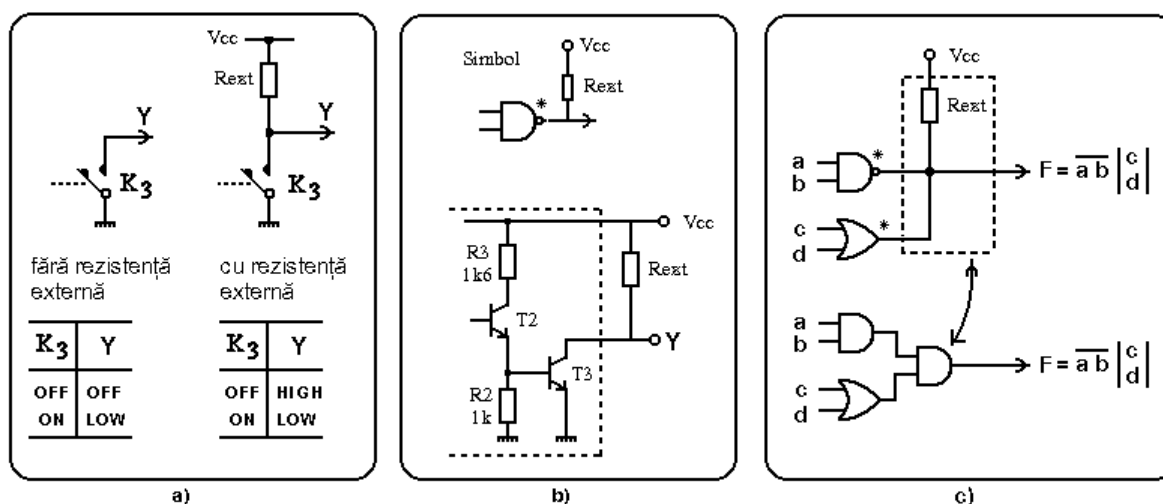


Fig. 11. Etajul de ieșire open collector; a) schema funcțională; b) simbolul și modul de conectare a rezistenței externe; c) efectul de AND cablat ce apare la conectarea în paralel a porților cu ieșire în gol pe o aceeași rezistență externă.

- Referitor la generarea stărilor logice de ieșire:
  - o Acest etaj poate genera un bun "zero logic" (prin saturarea tranzistorului T3),
  - o circuitul nu poate asigura cu resurse interne nivelul de tensiune pentru "unu logic". Pentru unu logic, pe lângă blocarea lui T3, este necesară și o rezistență externă conectată între ieșire și Vcc.
  - o Așadar, circuitul generează autoritar starea de "zero logic" și este doar permisiv pentru starea de "unu logic".
  - o Valoarea rezistenței externe se calculează în funcție de condițiile concrete de lucru ale porții.

#### **Proprietățile (particularitățile) ieșirilor de tip open collector:**

- Funcționarea corectă a porții este posibilă doar în prezența rezistenței externe.
- Două sau mai multe ieșiri de acest tip pot fi conectate în paralel pe aceeași rezistență externă fără a exista riscul distrugerii circuitelor. Acest mod de lucru face ca nodul de conexiune să se comporte ca o poartă AND virtuală, denumită ȘI CABLAT, ale cărei intrări sunt chiar ieșirile porților concrete. Un exemplu de acest fel este prezentat în figura 11.c.
- O ieșire de acest tip poate fi utilizată pentru comanda unor sarcini ce operează la tensiuni de alimentare mai mari de 5V.
- Nivelul de "unu logic" este generat precar, prin intermediul rezistenței externe.
- Timpii de front pentru sarcini capacitive sunt inegali.
- Impedanțele de ieșire sunt net diferite pentru cele două stări logice.

#### **♦ Etajul de ieșire TRISTATE**

- Ieșirea tristate prezintă:
  - o Două stări logice: Low și High;
  - o O stare electrică denumită stare de înaltă impedanță, notată  $HIZ$ .
- Circuitele logice care prezintă această facilități au o intrare suplimentară de comandă, denumită *ENABLE*, prin intermediul căreia se poate obține starea  $HIZ$ .
- Starea  $HIZ$  înseamnă dezactivarea completă a ieșirii, lucru posibil prin blocarea simultană a celor două transistoare ale etajului final în contratimp.
- În starea de înaltă impedanță tensiunea de ieșire are valoarea fixată de potențialul care există pe linia de magistrală la care este cuplată ieșirea porții (acest potențial este forțat pe magistrală de către o altă poartă).
- O structură de inversor tristate este prezentată în figura 12 b).

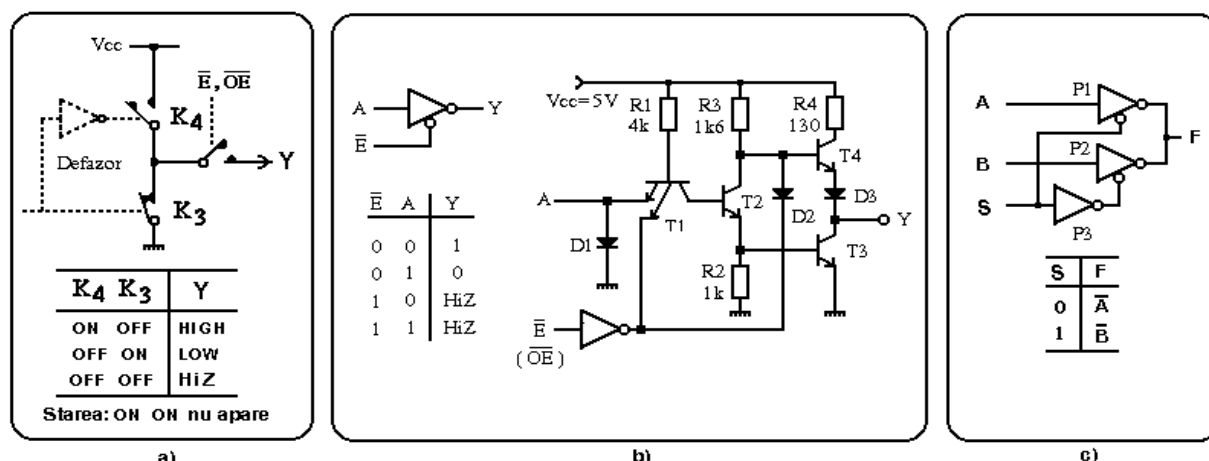


Fig. 12. Poarta cu ieșire tristate: a) schemă de principiu; b) simbol, tabel de adevăr; c) exemplu de conectare în paralel a două inversoare cu ieșiri tristate

### Proprietățile (particularitățile) etajelor de ieșire tristate:

- Permite conectarea în același punct a mai multor ieșiri, cu condiția ca numai una să fie validată (activată), la un moment dat, vezi figura 12.c.
- Asigură cu resurse proprii nivelele de tensiune pentru ambele stări logice.
- Circuitele prevăzute cu ieșiri tristate prezintă avantajul că se pot conecta ușor la magistralele de date sau adrese ale sistemelor cu microprocesoare.
- Oferă impedanțe mici la ieșire, și de același ordin de mărime, pentru ambele stări logice (ca la poarta TTL standard);
- Nu necesită rezistență externă ca în cazul etajelor open collector;
- În starea de înaltă impedanță, o ieșire tristate încarcă nesemnificativ circuitele cu care sunt conectate.
- Facilitatea de ieșire tristate este cerută pentru circuitele logice ce urmează să fie conectate la magistralele de date ale sistemelor cu microprocesoare.