



FH Bielefeld
University of
Applied Sciences

Fachhochschule Bielefeld
Fachbereich Ingenieurwissenschaften und Mathematik
Studiengang Ingenieurinformatik

Titel der Ausarbeitung

Art der Ausarbeitung

Name der/s Autors/in bzw. Autoren/innen inkl. Matrikelnummer

16. Februar 2022

Betreuer:
Prof. Dr. Axel Schneider
Dr. Hanno Gerd Meyer

Eine kurze deutsche Zusammenfassung.

A short abstract in english.

Inhaltsverzeichnis

1 Erstes Kapitel

ier wird Literatur zitiert [**lion2010**]. Man kann auch anders zitieren wie z.B. so: **wombat2016**, oder nur das Erscheinungsjahr **wikibook** nennen. Rest besteht aus Blindtext. Lorem ipsum dolor sit amet, consetetur sadipscing elitr, sed diam nonumy eirmod tempor invidunt ut labore et dolore magna aliquyam erat, sed diam voluptua. At vero eos et accusam et justo duo dolores et ea rebum.

1.1 Erster Abschnitt

Hier wird auf ?? auf ?? referenziert. Der Rest besteht aus Blindtext. Lorem ipsum dolor sit amet, consetetur sadipscing elitr, sed diam nonumy eirmod tempor invidunt ut labore et dolore magna aliquyam erat, sed diam voluptua. At vero eos et accusam et justo duo dolores et ea rebum

1.1.1 Erster Unterabschnitt

Hier wird eine Abbildung eingefügt. Der Rest besteht aus Blindtext. Lorem ipsum dolor sit amet, consetetur sadipscing elitr, sed diam nonumy eirmod tempor invidunt ut labore et dolore magna aliquyam erat, sed diam voluptua. At vero eos et accusam et justo duo dolores et ea rebum.

1.1.2 Zweiter Unterabschnitt

Hier wird auf ?? referenziert. Der Rest besteht aus Blindtext. Lorem ipsum dolor sit amet, consetetur sadipscing elitr, sed diam nonumy eirmod tempor invidunt ut labore et dolore magna aliquyam erat, sed diam voluptua. At vero eos et accusam et justo duo dolores et ea rebum.

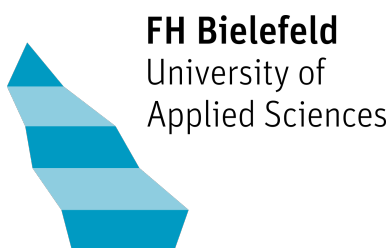


Abbildung 1.1: Abbildungsbeschreibung

1.2 Zweiter Abschnitt

Hier werden Fußnoten gesetzt.^{1,2} Der Rest besteht aus Blindtext. Lorem ipsum dolor sit amet, consetetur sadipscing elitr, sed diam nonumy eirmod tempor invidunt ut labore et dolore magna aliquyam erat, sed diam voluptua. At vero eos et accusam et justo duo dolores et ea rebum.

¹Hier ist eine Fußnote

²Noch eine Fußnote

2 Zweites Kapitel

Ein paar Beispiele für Listen, Aufzählungen und Beschreibungen.

- erste Ebene
 - zweite Ebene
 - noch etwas in der zweiten Ebene
 - * dritte Ebene
 - vierte Ebene
 - § anderes Label in Ebene 3
- und wieder in der ersten Ebene

1. erste Ebene
 - a) zweite Ebene
 - b) noch etwas in der zweiten Ebene
 - i. dritte Ebene
 - A. vierte Ebene
 - ii. wieder in der dritten Ebene
2. und wieder in der ersten Ebene

Begriff 1 erste Ebene

Unterbegriff 1 zweite Ebene

Unterbegriff 2 noch etwas in der zweiten Ebene

Unterunterbegriff 1 dritte Ebene

Unterunterunterbegriff 1 vierte Ebene

Unterunterbegriff 2 wieder in der dritten Ebene

Begriff 2 und wieder in der ersten Ebene

2.1 Erster Abschnitt

Hier gibt es eine Tabelle zu bewundern:

Tabelle 2.1: Beschreibung der Tabelle

Leistung	45	kWh
Hubraum	1234	cm^3
	1234	cm^3
Preis	23499	Euro

2.1.1 Erster Unterabschnitt

Die Gleichung $A \cap B = \{x | x \in A \text{ und } x \in B\}$ wird *inline* im Text gesetzt. Diese hier nicht:

$$\int_a^b f(x)dx = \lim_{n \rightarrow \infty} U_n = \lim_{n \rightarrow \infty} \sum_{k=1}^n f(x_k - 1) \Delta x \quad (2.1)$$

Auch hier kann mit `\cref{<Label>}` auf ?? referenziert werden.

3 Einleitung¹

Diese Studienarbeit behandelt die Konzipierung und Implementierung eines digitalen Funktionsgenerators in der Hardwarebeschreibungssprache VHDL. Ein Funktionsgenerator ist ein elektronisches Bauteil, das in der Lage ist, verschiedene Spannungsverläufe an seinem Ausgang auszugeben. Diese Spannungsverläufe entsprechen einer mathematischen Funktion. Z. B. kann ein Funktionsgenerator genutzt werden, um ein Rechteck-Signal mit einer bestimmten Frequenz auszugeben, das dann als Auslöser für eine Kamera fungiert. Im Normalfall würde ein Funktionsgenerator als Digitalschaltung in einen Chip integriert oder auf eine Platine gelötet werden. Einen anderen Ansatz zum Bau von digitalen Schaltungen bieten "Free Programmable Gate Arrays", kurz FPGA. Auf diesen ICs befinden sich verschiedene Bausteine die durch Anlegen einer Programmierspannung miteinander verknüpft werden können. Somit ist es möglich, verschiedenste Schaltungen auf demselben IC zu verwirklichen. Die Schaltungen können mithilfe einer Beschreibungssprache designed werden. Eine dieser Sprachen ist VHDL ("Very Highspeed Hardware Description Language"), welche in dieser Studienarbeit verwendet werden soll.