**Computer Organization**

**Architecture diagram:**

**Detailed description of the implementation:**

**Problems encountered and solutions:**

**乍看之下這次lab只是上次lab的延續，應該加上幾個功能就完成了，但這次的lab跟上次比起來多花了我大概兩三倍的心力。首先遇到的問題就是要熟悉每個指令的參數及意義，以及每個指令對應到的control變數。一開始寫decoder檔的時候很快就被一堆指令搞得暈頭轉向，而且常常在Debug，到後來我先建好一個每個指令對到每個control的表格，建好之後再來寫code思路便清晰許多。**

**接著遇到的問題便是接線的問題，其中最困擾我的便是jr這個指令。Jr這個指令屬於R-type，但jr指令有些性質卻與R-type不一樣。像是R-type的RegWrite一般來說都是1，但jr並不用寫入結果到result裡面，因此必須特殊處理這個指令。其他問題還有兩個值比大小的時候要判斷sign bit 再比，不能直接比大小，以及Debug比上次還要花時間，因為這次的測試資料都比較大。**

**Lesson learnt (if any):**

**這次的Lab，當然地讓我更加深的CPU的架構，寫完之後腦海裡都可以浮現出一個清楚的SimpleCPU架構。同時這次的Lab也讓我了解到細心是很重要的一件事情，稍微打錯一個0都可能會導致與正確結果相差甚遠。**