

Close 1

P.D.A.

Computadora ejecuta programas Almacenados en memoria en binario q' es lo más fácil
4 tipos de N° TL c/sin signo - II con signo - Decimales de identificar
datos

- Sin signo
- C01 Exceso. n° dígitos parte entera
- Modulo y signo
- C02

$$\text{Ej. base } 10 = 3574 = 3 \times 10^3 + 5 \times 10^2 + 7 \times 10^1 + 4 \times 10^0$$

Binarios: n° TL sin signo de 0 a ∞ .

Rango de 0 a $2^n - 1$

Teorema fundamental N° $\sum_{i=0}^{n-1} (\text{dig. } i) \times (\text{base})^i$

de la numeración → base s.t. n° fracciones numeración.

$$x_4 \times B^4 + x_3 \times B^3 + x_2 \times B^2 + x_1 \times B^1$$

p/ representar cualquier n° en decimal

Números con punto fijo: representan TL o fracciones con signo Tienen exacto la misma
cant. de dígitos y la coma ubicada en el mismo lugar.

Rango: dif. e/ el número > y el <

Resolvi: dif e/ 2 n° consecutivos.

Operaciones aritméticas:

- Suma: hoy ocurremos el posicionamiento

- Resta: 0-0:0 / -0=1 / 1-1:0 / 0-1 = el de la izquierdo me presta 1

Bits de cond (banderas): bits q' el procesador establece acorde al rstd de una op.

- Z = vale 1 si el std. de los operandos son todos 0.

- C = 1 si hoy ocurrece 0 o 1 s. hoy borrow

- N = 1 si el std es negativo = el bit + significativo.

Sistema hexadecimal: Base: 16

Dígitos: {0, 1, 2, 3, 4, 5, 6, 7, 8, 9, A, B, C, D, E, F}

V: se activa cuando el std. de una operación n° c/signo no tiene el signo q' se podrá predecir a partir de los signos de sus operandos.

Otra notación: n° q' se puede representar en un sistema decimal.

	Dgto hexadecimal	Código BCH
Valores	0	000
1	1	001
2	2	010
3	3	011
4	4	000
5	5	100
6	6	110
7	7	111
8	8	1000
9	9	1001
A	A	0101
B	B	0110
C	C	0111
D	D	1111
E	E	1110
F	F	1101
• Si	Gloria rotaria + mareas horizontales.	
• f		
• criterios		
X	* Estándar para representar no decimales a binaria y/o decimal es codificado en 4 bits.	
✓	BCD no hay límite de rango.	
31	* Sistema decimal codificado en binario BCD	Dígito decimal Código BCD
8		0 000
	* pf representa un dígito decimal se requieren 4 bits.	1 001 2 010 3 011 4 0100 5 0101 6 0110 7 0111 8 1000 9 1001
	2 ambitos de aplicación	
	Desempaquetado: se usa 1 byte por dígito	
Por dígito se usan =	Sin signo: $\frac{1111}{1111} \cdot \frac{1111}{1111} \cdot \frac{1111}{1111}$	11110000
8 bits.	Y signo: $\frac{1111}{1111} \cdot \frac{1111}{1111} \cdot \frac{1111}{1111} \cdot \frac{0000}{0000}$	01110000
los 4 bits que ocupan	8	0000
último dígito, representa el signo	9	1001
	+ 1100	
	- 1101	
	BSS, si C-1, el 1100 es incorrecto	

- Un circuito digital es en el q' están presentes 2 vueltas lógicas. Sustituye q' todos los elem pasan 2E.
- Componentes, dispositivos q' realizan \Rightarrow funciones NOT
- " básicas: AND, OR, NOT, NAND, NOR, XOR, XNOR NAND

Algebra de Boole: Leyes matemáticas q' gobiernan el comportamiento de los sistemas lógicos.

$$\text{De la Mora } \overline{\overline{A+B}} = \overline{A} + \overline{B} / \overline{A+B} = \overline{A}, \overline{B}$$

$$\hat{A} : A$$

$$A + A = A$$

Tidemore 111 / 111

$$\text{Inversa: } A \cdot \bar{A} = 0 / A + \bar{A} = 1$$

Commutative: $A \cdot B = B \cdot A$ / $A + B = B + A$

$$\text{associativa: } (AB)C = A(BC)$$

$$\text{Distributive: } A + B \cdot C = (A + B) \cdot C$$

$$A \cdot (A+B) = A$$

Implementación de mazosse dada una secuencia de bits, puedes resultar con 0 o 1.

Verde

- AND
 - Si $A = 1, 1 \text{ AND } 1 = 1$. Generalmente $1 \text{ AND } X = X$
 - Al usar un operando 0, el resultado coincide con el valor del otro operando.
 - Si el operando es 0, el resultado sera 0. ($0 \text{ AND } 0 = 0$) ($0 \text{ AND } 1 = 0$)
 - $0 \text{ AND } X = 0$
- Rojo**
 - Operando 1, el resultado es 1 independiente al operando
 - $(1 \text{ OR } 0 = 1) (1 \text{ OR } 1 = 1) 1 \text{ OR } X = 1$
 - Operando 0 y el otro, el resultado sera el valor del otro operando.
 - $(0 \text{ OR } 0 = 0) (0 \text{ OR } 1 = 1) 0 \text{ OR } X = X$
- Cafe**
 - 1º operando 0, el resultado sera el valor del 2º operando. $0 \text{ XOR } 0 = 0$
 - En caso de un XOR de 1 y otro operando $0 \text{ XOR } 1 = 1$
 - Será el resultado del operando 1. $x \text{ XOR } 0 = x$
 - $x \text{ XOR } 1 = \text{NOT } x$
- Close 2**
- b.** Representación en binario con signo. BCS
 - Con n bits, 1 bit extremo izquierdo representa solo al signo.
 - n-1 bits es la magnitud $\rightarrow 1010$
 - $0 = + \quad 1 = -$
 - $\text{Rango} = -(2^{n-1}) \text{ a } +(2^{n-1}-1)$
 - La que hoy doble representación del 0: 0000 y 1000
- Representación en C01 + C03**
 - $\text{Rango} = -(2^{n-1}-1) \text{ a } +(2^{n-1}-1)$
 - Hoy 20: 00000000 y 11111111
 - Los son:
 - " - se complementan.
 - Si en uno operas hoy overflow, es incorrecto, si do carry, se suma 1 al resultado.

Representación C02

- $\text{Rango} = -(2^{n-1}) \text{ a } +(2^{n-1}-1)$
- Si 0.
- El orden se desplaza por el lado, quedó bien.
- Overflow en C02 = rdblo erróneo?

Representación en Exceso

- 0: negativo, 1 es positivo
- $\text{Rango} = -2^{(n-1)} \leq X \leq 2^{(n-1)-1}$
- Si n=6, exceso=32
 - $2^{(6-1)-1} = 000000$
 - $2^{(6-1)-1} = 111111$
 - $= 0 - 32$
 - $= 63 - 31$

Ejemplo Interpretar 10110100 q. está en exc.

10110100	10110100
1000 0000	1111 1111
0000 0000	0000 0000

• Es el 60 sin exceso

• Observe:

• Cuando empieza con 1: + Interpretar el 00011100 $\rightarrow 1111 = -99$

• con 0: - 1000 0000 1111 $\rightarrow 1111 = 29$ El 1º es 29 en exceso

• $0001 0000$ 1111 1111 $\rightarrow 1111 = -99$ El -99 es el 1º sin exceso

Escribo el 15 en exc.

15	1111 0000
+ 1000 0000	1111 1111
-----	0000 0000

• El 15 en exceso es 4000 0000

Escribo -13 en exceso

-13	1111 0000
- 1000 0000	1111 1111
-----	0000 0000

• El -13 en exceso es 0000 0000

Clase 3

Representación de n^o en punto flotante permite mover el rango y representar n^o tanto grandes como pequeños.

$$9,76 \times 10^{64} \quad \text{Exponente}$$

Mantisa

Exponente, mantisa

El rango de representación estará dado por

Mínimo número -:

Máximo número -:

Mínimo número +:

Máx. n° +:

Mantisa fraccionaria: La mantisa se resuelve interpretarse como un \mathbb{Z} , se toma como un n^o real c/ el punto decimal implícito a lo izquierdo de sus bits.

Mantisa de forma normalizada: Evita tener múltiples representaciones de un mismo número. La normalización consiste en hacer que su 1º dígito tenga valor 1.

La desventaja es q' no se podrá representar el 0.

Bit implícito: si no lo almacenara pierde adicionar un bit en la mantisa.

Error absoluto: diferencia q' el n^o representado y el valor q' representar

$$|E_A| \leq \text{Resolución}/2$$

$$\text{Error relativo} = |E_A| / n^o \text{ a representar}$$

Muestra la medida de error de un n^o .

Ej: balance

$> \text{valor}_1 < \text{error}$

$< \text{valor}_2 > \text{error}$

? rangos más grandes

Estándar IEEE 754 contiene: ambas versiones de acuerdo p/ una representación fija

una norma

fracción normalizada, q' como disp del 1º bit.

expresión en exceso 2^{127} .

	Simple	Double precisión	
Bits en signo	1	1	
Bits en exponente	8	11	Simple
" en fracción	23	52	
Total bits	32	64	Double
Exponente en exceso	2^{127}	2^{1023}	
Rango de n^o	$2^{-126} \text{ a } 2^{127}$	$-2^{1022} \text{ a } +2^{1023}$	
Rango de n^o	$2^{-128} \text{ a } 2^{128}$	$2^{-1022} \text{ a } 2^{1024}$	

Ejemplos

3F800000.001111110000000000000000

01111111: en exceso a 127.0.

$$+1,0 \times 2^{127}$$

C0066666: 10000000000000000000000000000000

10000000000000000000000000000000: en exceso a 127.0.

$$-1,05 \times 2^{127}$$

Caso especiales: E: 255/2047 M:0 \rightarrow NaN

E: 255/2047 M:0 \rightarrow Infinito

E: 0 M:0 \rightarrow Cero

E: 0 M:1 \rightarrow Desnormalizado

Operaciones en punto flotante

Suma de exponentes y mantisa:

$$\begin{array}{r} 111100000000 \\ + 000011001100 \\ \hline 111100001100 \end{array}$$

Subimos en 1 → 111100001100 y 000011001100

el exponente p

Deberíamos hacer un
corrimiento \rightarrow El resultado es 000011001100

En IEEE se incluye el exponente, no el mantisa
o lo que sea.

IEEE 754 establece de acuerdo en como flotante. El estandar especifica como deben representarse los re en como flotante o simple o doble presx. y tambi como deben realizarse los op. aritméticos y/o otros.

Implica mantisa, signo y exponentes. Signo magnitud, sin embargo el 1º dígito, q es = 0 si el exponente se representa en exceso, q en este caso no se tiene como lo 1º sino como $(2^n - 1) - 1$.

Simple presx: el estandar IEEE-754 p/ lo representar en simple presx en como flotante sigue una cadena de 32 bits. El 1º bit es p/ el signo, los sig 8 son el exponente y los restantes 23 son la mantisa.

La mantisa es formada normalizada, q la como disp del 1º bit q siempre es 1.

El exponente se representa en exceso

Doble presx: cadena de 64 bits. 1º bit del signo, 11 bits del exponente y los restantes 52 son la mantisa.

El 1º bit restaño está a la izquierda de lo,

ROM read only memory. Memoria de solo lectura q' almacena instrucciones y datos permanentes.

Circuito lógico combinacional y secuencial

Circuitos combinacionales: conjunto de portas interconectadas vía soldadura fija solo de la E de ese instante. La salida de la E viene seguida inmediatamente de la soldadura, q' reflejada de las portas.

Cada porta tiene 1/2 E y 1 S. Cuando los valores de E cambian, lo S también aparece casi instantáneamente retrocedido solo x el tiempo de propagación de la señal o trazo de la porta (retardo de porta). Una dependencia.

Ej: multiplicador de 8F/canales: muchas E y 1 solo S.

Multiplexor: conecta varias E q' uno S. En un momento dado se selecciona 1 de los E p/q' pose x la S.

Circuitos secuenciales: los circuitos combinacionales proporcionan fx estables de un computadora digital. Sin embargo, excepto p/ el ROM, no proporcionan memoria o info de estado. P/ estos últimos, se usa una forma de circuitos lógicos + empleados. La salida actual de un circuito secuencial no solo depende de la E actual, sino tambi de la historia pasada de E. La S actual depende de la E actual y el E actual del circuito. Dependencia de E y historia.

Definición: cuando para positivas de 2E q' siguen alternando de sp q'es.

Bistable o flip-flop. La forma + sencilla de un circuito es un bistable.

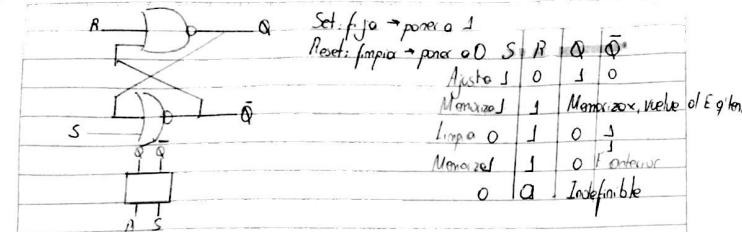
Hay varios tipos pero todos ellos comparten 2 propiedades.

• El bistable es un dispositivo q' 2E. Están en uno de 2 E, en ausencia de E, recordando el último E. Entonces, el bistable puede funcionar como una memoria de 1 bit. Activado por nivel o por flujo.

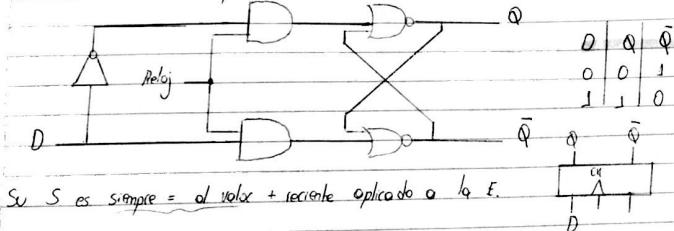
• El bistable tiene 2 estados, son siempre complementarios. Denominados:

F1P-F1R SR: el circuito tiene 2 E, S(set) y R(reset), y 2 S: Q y \bar{Q} , y están en 2 portas NOR conectadas x retroalimentación.

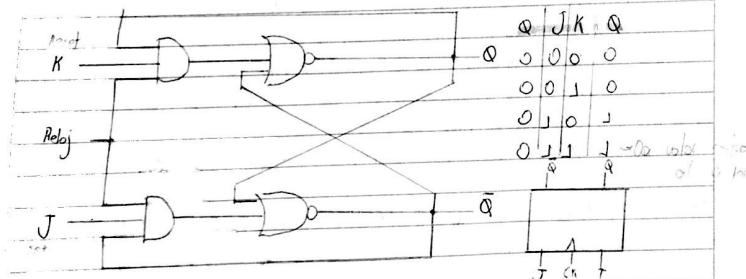
NOTA



FLIP-FLOP D: un problema de los SR es q: la condic S=1 & R=1 debe ser evitada. Una manera de hacerlo es permitir una unica E.



FLIP-FLOP JK: todas las combinaciones de val. de E son posibles.



J=sta 0 1
K=sta 0 0

si J=1 K=1 lo fx se llama comutador lo solido se rompe.

NOTA

6

FLIP-FLOP T = q^t JK para con una sola entrada. Toggle lo contrario Q T Q

0	0	0
0	1	1
1	0	1
1	1	0

Registros: se forman a partir de bistables de tipo D conectados en cascada. Un R con N bistables almacenara N bits.

Son sincronizados y los bistables gobernado por el mismo reloj.

Hay 2 tipos de registros: almacenamiento y desplazamiento

Registro de almacenamiento: D(D₀, D₁, D₂, D₃) dato o escribir
Q(Q₀, Q₁, Q₂, Q₃) dato leido

desplazamiento: circuitos similares q: cuando se activan, desplazan sus bits de los bistables "hacia dcha" o "hacia izq"

Se clasifican en: E serie S paralelo

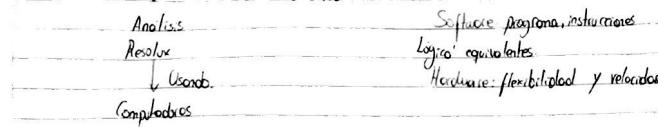
E serie S serie E/S serie: Entra/Sale un bit en
E paralelo S paralelo cada pulso de reloj.
E " S serie E/S paralelo: Entra/Sale N bits
Registros universales los bits del dato o el
mismo pulso de reloj

Contadores: un contador de N bits se implementa usando N bistables J.

Se clasifican en:
Asincrónicos y sincrónicos
Ascendentes y descendentes
Módulo N

NOTA

Close 5 Ciencia: tratamiento + Funcional Informax



Computadora: máquina (sin inteligencia propio), digital, sincrónica (opera rápidas), control numérica y lógica (manipula 0 de 1), controlada x un programa (hace q' opere de manera automática) q' se almacena en una memoria y se romanea q' d' exterior.

Arquitectura y organización

Arquitectura: atributos visibles al programador. (Frente la natura de multiplicar)

Organización: como son implementados los atributos. (Hoy una unidad de multiplicación se hace mediante la suma?)

Todo lo familia Intel x86 comparte la misma org. básica. } -Banda compatibilidad de
Punto de vista: q' se ve con egocentrismo } codigos.

Lo que IBM system 370 comparte la org. básica. } -Sigue niveles versiones pl/
modifica límites del exterior
-Org cambia q' versiones.

Estructura y fx

Estructura: en el real se relacionan las componentes individuales q' si.
Función operativa de los componentes individuales como parte de la estructura.

Procesamiento de D: manipular y transformar

Almacenamiento: e. Instruc.

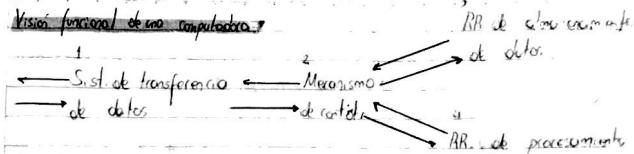
Mov. de D: del usuario a lo comp./S. de D al usuario.

Control.

UC = controla todos los fx q' hace la PC: controla funcionamiento de componentes, lee e interpreta inst., control al flujo de D hacia y desde CPU

NU: circuito combinacional q' realiza op. aritméticas y log.

Registros: paciones q' almacenamiento de 1 valoridad.



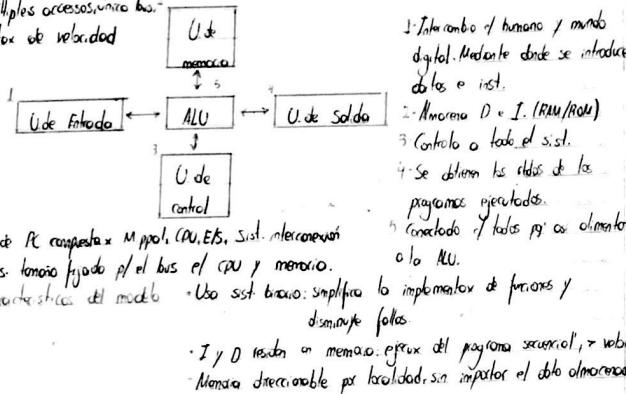
1º generación: ENIAC (Electronic Numerical Integrator And Computer)

Surgió como necesidad en la guerra y utilizó tubos de vacío para el almacenamiento de datos.
 Comenzó a construirse en 1943 y terminó en 1946. Tenía un sistema decimal.
 Tenía 20 registros de 30 dígitos. Se programaba manualmente por llaves. 17408 tubos al vacío (volvían on/off como llaves), 100 sumas/s, 300 multiplicaciones/s.

Modelo de Von Neumann: es un modelo conceptual que muestra cómo funcionan los computadores

✓ Multiples accesos, un solo bus.

✓ Un solo de velocidad



Ing. de PC compuesta x M progr., CPU, E/S, sist. interconexión

Vínculos: memoria fijaada p/ el bus el CPU y memoria.

Característica del modelo

• Uso de sistema binario: simplifica la implementación de funciones y disminuye faltas.

• I y D residen en memoria. Ejecución del programa secuencial, > velocidad.

• Memoria direccionable por velocidad, sin importar el dato almacenado.

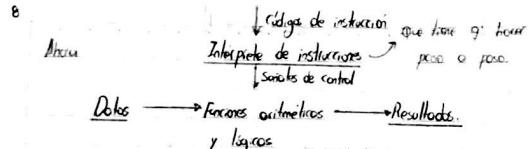
Concepto de programa.

Algoritmos

Datos → Secuencia de funciones → Resultados
 aritméticas/lógicas

Programas en hardware: cuando cambiamos los datos,
 debemos cambiar el hardware.

Bufer memoria de almacenamiento temporal que tiene D y U.



Programación de software: en cada paso, se efectúa alguna operación sobre los D.

Para cada paso se necesita un nuevo conjunto de señales de control.

Los instrucciones proporcionan señales de control.

Aparece un nuevo concepto de programación (combinar instrucciones p/ <> formas).

No hay q/ cambiar hardware.

Programación: Secuencia de pasos

Se hace operaciones aritméticas o lógicas en cada paso.

→ Señales de control se necesitan p/ q/ operar.

La UC saca info de q/ instrucción.

Señal de control: señal q/ produce el controlador p/ modificar la variable controlada q/ del punto q/ se disminuya el valor de ésta.

Maquina IAS (Institute of Advanced Study): Memoria de 4096 palabras de 40 bits.

Nº en binario

1000 posiciones de almacenamiento

Máximo palabra de 40 dígitos binarios

1 byte equiv. a 32 bits = 1 palabra

2 bytes de 16 bits cada uno

Almacenaba 2 instr. de 20 bits.

Set de registros. (Almacenamiento en memoria)

Reg. Bufer de memoria (MBR) contiene resultado de cálculo

• direcciones de memoria (MAR) o auto-punto de memoria

• instrucción y bufer de instrucción

• controlador de programa (PC)

• acumulador y multiplicador / divisor AC/MQ.

IBR: búfer temporal la instr. en la parte dentro de una palabra.

NOTA

MBR (registro de memoria principal) sirve del disco duro q' identifica donde está la. Dires q' genera acceso
participa en la lectura y escritura esa acción. Contiene palabras fija + reciente. \rightarrow
MR (registro de memoria de memoria) diferente del disco, q' se quiere leer o escribir.
IR (registro de instrucción) almacena la instrucción q' se está ejecutando.
PC (contador de programación) indica lo que se hace desde el procesador en su secuencia de instr.
AC (acumulador) registro donde se almacenan temporalmente cantidades y tipos.
MQ (registro multiplicador) q' donde se cubre el multiplicando p/ lo multiplicar y donde se forma el resultado p/ la división.

Minicomputadora (Universal Automatic Computer) - 1º PC comercial

- 1º en usar compilador p/ traducir idioma de prog o mng.
- MBR y MPR: sig de acceso a memoria, necesaria. Decimal d/ 12 dig. x palabra
- P/L/E de memoria.
- Proceso: Sist de cinta magnética
- Procedimiento de comprobar errores.
- Tamaño de volúmenes de vario

IBM

- 1º proyectado: 1955: 702 = ópticas de gestión
- 1953 1º PC / proj alterado: 1º serie 100/1000
- Uso científico

2º generación transistores

- Cambio tipo de vario.
- + registradores y buenas
- Menos coste
- Disp de E sólido
- Introduc. lóg. programable 1º vez.
- Carga eléctrica fija

3º generación circuitos integrados (conjunto de transistores)

- Pequeño tamaño
- Mayor escala: + de 100 componentes
- Medio": 100-3000 componentes
- Gran": 3000-100.000
- Muy gran": 100.000-100 millones de componentes.

Introduc. lóg. programable 1º vez.

Carga eléctrica fija

Serie IBM 650 - Instrucciones similares

P/S similares

DEC PDP-8

- 1º miniordenador
- > velocidad, memoria, pero
- No necesitaba osciloscopio para comprobación
- Elevado n.º de partes.
- Apps. instrucción
- Estructura de bus
- "Además de comp. se formó desarrollo de memorias"

Memoria semiconductor

• 1970

• 1º memoria de 256 bits

• (copia: duplicado x uno)

• Lectura no destructiva

Lectura del almacenamiento

q' basado en RAM y

permanente

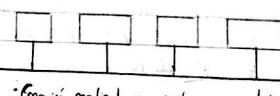
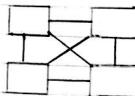
Microprocesador Intel

• 1971: 4004: 1º microprocesador de 4 bits

Todo el CPU en un solo chip

• 1974: 8008: 1º para otros sistemas.

Flam. destinadas a: interconexión entre q' y conectar diversos modulos
Interconexión de un sistema de computador formado x CPU, Memoria, E/S. Líneas q' conectan computador.



Muchas conexiones,

independientes p/

dispositivos

Conexión mediante un medio compartido.

+ simple, requiere de arbitraje mediante un multiplexor, p/

autón. adquisiciones.

• Bus: Tiene conexiones independientes y de tipo punto a punto. Es un camino de comunicaciones q' conecta 1 o + dispositivos. Requiere de posicionamiento.

• Bus serie: datos enviados bit a bit. Bus paralelo: bits enviados al mismo tiempo.

• Ancho de bus = 1 info viaje.

• Transporto datos

• No hay dif. en abt o v/I

• Ancho determinado de los pines

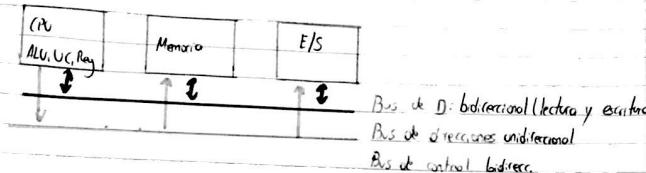
• 8, 16, 32, 64 bits.

Little-endian: almacenar bit - peso en la dirección + baja

Big-endian: almacenar bit + peso "

• Ordenador

NIST

Interconexión de un bus

D: si el bus es compartido, el chip tiene identidades llamadas direcciones.
La direc. identifica una celda de memoria en lo q almacena info.

Bus de datos transporta datos e info relevante.

Direcciones: Identifica la dirección de memoria del dato en tránsito.

Ej: Bobo tiene un bus de 30 bits dando un espacio de direcc. de 64K, #64K. Esto tiene q ver q/ la cant. de celulas, no con lo rapido.

El memoria de celula viene dado por el bus de D

de control: gobierna el uso y acceso a los buses de D y de direcciones.

Servos de escritura/lectura de memoria o E/S

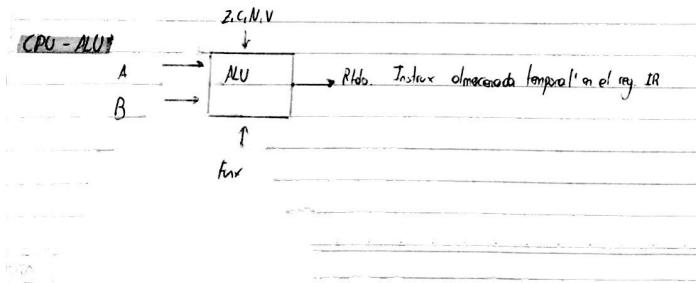
de setas o habilitar

relaj.

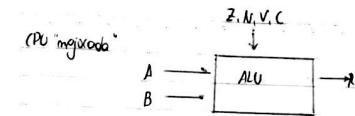
ped. dato o interrup.

Componentes del hardware dedicados a cada pje

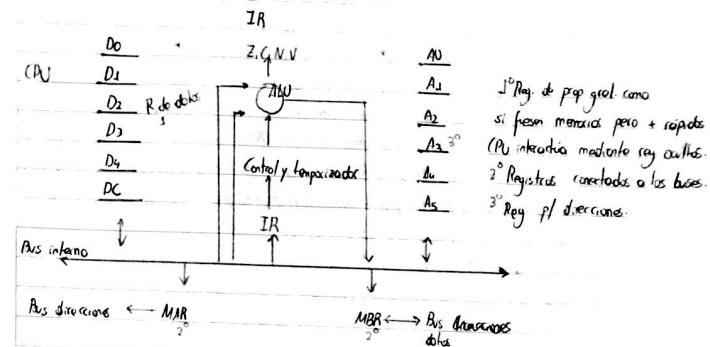
E/ teclado, mouse, joystick S/Monitor, impresora Procesamiento CPU, memoria
Almacenamiento Memoria, discos, cd-rom, CD, DVD.



10



PC → Control/Tempsazador



Close 6

Ciclo de instrucción: periodo en el q/ tarda el CPU en ejecutar una instrucción.

Procesamiento de instrucciones → Búsqueda: leer en memoria o los inst.

Ejecución: q/ inst. pede impl. res. vario inst.

Ciclo de instrucción → Ciclo de búsqueda: procesa la instruc. a partir de la población de inst.

cobrando el código de op. y operando.

Ejecución: dato transferido al CPU y E/S, por eso de dato.

Código cogido en MAR, q/ en MAB. Usa almacenamiento indirecto. Cada m. P. se busca

Ciclo de búsqueda y ejecución: Lo CPU busca una instruc. en memoria.

2- El PC contiene la direc. de la sig. inst. a buscar

3- Luego de buscar la instruc., incrementa el PC p/ la sig. instr.

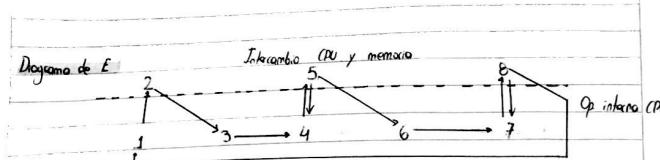
4- La inst. buscada se coge en el IR (Inst. de forma binaria q/ específica de una

5- El CPU interpreta y lleva a cabo acciones.

NOTA

Claus de instrucciones:

- CPU - memoria: d. transferido el mem. y CPU (lectura o escritura)
- E/S: d. del CPU y E/S
- Proces. de D: CPU hace op. aritmética/lógica en D.
- Control: altera secuencia de ejec. de instr.



- 1º Calculo. Juegan instrucción determina lo dñe de la inst. o hacerse IAC
- 2º Busqueda inst. (el inst. de su posx de memoria o la CPU IF)
- 3º Decodif. de inst.: analiza inst. p/ determinar lo op. a realizar y operandos o esp.
- 4º Calculo dñe q. si op. implica referencia a un operando en memoria o E/S, se determinará dñe.
- 5º Busqueda operando base op. en mem. o E/S
- 6º Op. sobre D = ejecuta inst.
- 7º Calculo dñe rdb.
- 8º Almacenamiento rdb.

Lenguaje assembly: lenguaje p/ comunicar el humano y máquina mediante código. El programa q. entiende este código será un ensamblador.

Close 7

Elementos de una inst. de máquina.

- Código de operación: especifica código o realizar
- Referencia del op. fuente: establece dónde se encuentra el operando.
- op. (dato donde almacenar rdb.)
- sig. op.: le dice al CPU dónde buscar sg. op. inst. disp. de la inst. anterior.

Op. fuente y rdb. en: memoria, registro de CPU, dispositivo E/S

Tan solo inst.: fijo / variable

Una instrucción es una instrucción representada c/ una secuencia de bits, llamado formato de instrucción. Se utiliza una representación simbólica. Se representan mediante abreviaturas llamadas mnemonicas.

Cal. op.	Referencia al op.	Ref. al op.	Ij: Mem. rdb., memoria
Val. op.	Val. de memoria o rdb.	Val. de memoria o rdb.	

Almacenamiento de datos: q. aritmética y lóg.

Almacenamiento: trns. D del sist.

Instrucciones E/S: " el comp. y mecanismos exteriores.

Control

Formato de dirección: Valo. s/ S.D.

Máquina 4 dñex: 2 dñex p/ op., 1 p/rdb. 1 p/ próx. instruc. Op1 → +
Add, DRd, Op2, Op3, DRPrxInst. Op2 → +

Máx. compas. = espacio y longitud.
Rdb. ←
PrxInst.

Máquina 3 dñex: Add, DRd, DRop1, DRop2
Dñe p/s instrucción en PC
PC → +
DRd → PC → DRop1 → DRop2 → PrxInst

Máquina 2 dñex: Add, Op1, DRop2
Mueve Op1 o rdb temporal DROp1 → +
Mueve dñex p/s rdb DROp2 → +
48 bits.
PC → DRop2 → PrxInst

Máquina 3 dñex: Add, Op1
Rdb. → PC/Accumulator DRop1 → + → Accumulator
PC → DRop2 → PrxInst

Ejemplo: $a = (b+c)^2 - e$

3 direc	2 direc	1 direc
add a,b,c	mov a,b	add b
mul a,a,d	add a,c	add c
sub a,e,e	mul a,d	mul d
	sub a,e	sub e
	store a	anexo control de memoria

Direc add: registro de mem. Modo q. el programador controla CPU

Tener en cuenta tipo operación y rango.

Si tiene溢出abilidad, será + fácil su tipo D: rotarizar de D necesario p/ llevar el resto inst. w/o.

Formato: longitud, nº direc, campo

Roy, q. q. puede referencia.

D.r. forma de especificar dr. y modo.

Tipo operación: transferencia (mem, load, store), add, sub, inc, dec, mul, and, or, xor, not, conversión (in, out) / sobr. bit, divisor y control del sistema.

Tipo de datos: direcciones / 16, p. fijo / flotante / ASCII, BCD / datos logicos.

Modos de direccionamiento: maneras de especificar un operando dentro de una instrucción en lenguaje ensamblado.

Se usa el modo de directo, q. simplifica bits.

1º modo: si en op se usa varia vera, se coloca en un ray.

2º: especificar op implícito

Modos: inmediato, directo, por ray, indirecto, por memoria, indirecto por registro, por desplazamiento, del stack.

Inmediato: registro.

Usado p/ constantes

Apx x no mejores

registro limitado < campo

Directo, Dir, operando

Espacio limitado de direc < el campo

y variables globales

Indirecto por memoria, Dir1, Dir2, Op

- bits

Se opera a direc p/ bits

memoria

Múltiples accesos a memoria

+ Almacenamiento

Indirecto x registro, Reg, Dir, Operando

Ultrado operador

Combina directo e indirecto.

3 modos de direccionamiento

Por desplazamiento/relativo - acceso a memoria

A, Op, Dr, Reg (PU)

Desplazamiento

Combinación directo e indirecto mediante

registro. Usa PC.

Direc de inst se suma al campo

de inst. P/ mayor direc. efectiva

Registro base

El registro referenciado contiene una direc

de memoria y el campo de direc. tiene

un desplazamiento

Indirecto: se opera la memoria q. en ray. Se coloca acciendo el campo de operando + un desplazamiento. Usa un ray/término dir. Dir q. en

Del stack: Arreglo lineal de localidades de memoria. Lista donde ultima en otra, 1º en sola.

Tiene un registro apuntando q. solo es la dirección de pila. Acceso q. a pila con un ray/término

Alta forma alternativa de dirección memoria. Siempre se opera q. si indirecto.

Indirecta o inmediata q. si se accede a memoria en directo

Cierre 8:

Ray/término reduce el acceso a memoria y reduce el tiempo.

Otra q. alta 1º o son ray

* Direc. directa q. lo almacenaba q. operando, memoria en directo

Organización de registros - Visibles al usuario: permiten minimizar referencias a mem. p/p.

- R de control y E: usados x la UC p/ controlar lo q de la CPU
- No hay espacio dif.

R visible al usuario (referenciado por logica de memoria), puede haber restricciones en los registros p/ el usuario.

Propósito gen: pone lo qe quiere

Datos

Direc: solo p/ direcciones (segmento, indice, pila)

Códigos de control: banderas. Bits como resto de operac.

Nº de registros:

> n° reg + bits p/ especificar inst.

Aparte tienen d. instruc.

Pocas reg = + referencia a memoria

E/S & 32 registros, + no hay regis.

longitud

No dir: son capaces de almacenar direc + grande

De d: habilitados p/ almacenar la memoria de D.

Algunas memorias permiten 2 reg contiguos como uno solo.

Bits de control: no son alterados x el programador.

R de control y E usados p/ controlar qn de CPU. Hoy 4 existentes.

PC - IR - MAR - MBR → Usados p/ transferir D

Organización de reg CPU p/p inst. B/lo: registrando: mask alto bit de alta parte baja

fu	s	b	lo	
AH A	AL >	FAX		CS
BL B	BL X	EBX		SS
CH C	CL X	ECX		DS
DH D	DL X	EDX		ES
				FS
				GS

De uso gen.

IRD

FLAGS

Reg prop. gen: p/ operands.

D

desplazamiento: p/ acceder a mem y almacenar
direc o indices

IR: direc a ejecutar. PC y banderas.

PC: direc sig. instruc.

13

Registers: AX: Acumulador, p/ op de E/S (AH, AL)

BX (BH:BL): registro base, puede ser indice p/ desplazamiento

SP/BP wordes p/direc en pila interno o externo.
SP(stack pointer): CX: (CH:CL): registro contador, puede contener un valor p/ contador el nº veces q un ciclo se repite o un valor p/ desplazamiento de bits. Usado p/ muchos saltos.

DX(DH:DL) registro de D. Algunas op de E/S requiere su uso, y las op de multiplicación y división q sirven grandes.

Generan excepciones

Registers de segmento: CS: registro del segmento del código. Almacena la dirección inicial del segmento de código de un programa. Esta dirección + un byte de desplazamiento en el IP indica la dirección de una op. basada de sección. Supone 4 bits o su tto.

Un byte de seg tiene 16 bits y facilita un acceso de memoria p/ el desplazamiento del seg actual.

DS: reg. seg. D: dirección inicial de un segmento de D de prog. Esta dirección más un byte de desplazamiento en una res.

genera una referencia a la localidad de un byte específico.

ES: reg. seg. extra: Asociado al RI (reg indice) p/ manejar direc. de memoria, p/ acceder a otro seg sin modificar.

FS/GS: reg. extra de proc. E/S y pila/tareas.

FP: Punto a lo q se ejecuta la ejecución del seg de código.

EFlags: contiene el E del procesador en un momento dado.

Direc de segmento: registro base segmento.

PC: se actualiza desp de ejecución de instrucción de memoria. q apunta a la sig. inst.

IR: se cargo la instrucción, analiza el código de op y genera. Interambio D p/ memoria mediante MBR y MBR.

Debe haber R. ademas p/ E/S de los puertos.

q se acceda a memoria.

No significa q q se cosa p/ una única fx, pero q es lo + recomendable.

Registros adicionales: SI DI, operaciones de rotación o rotación a la izquierda.

AD, SD: operaciones de memoria en modo o stack
E: 1. de 32 bits.

Org. registros (20 bits total)

		10	RC
D0		A1	
D1		A2	E
D2	A3		
D3	A4		
D4	A5		
D5	A6		
D6	Ap. stack usuario	A7	
D7	" supervisor.	A7'	
			Almacén de p.
	De datos	De direcciones	

Parte de memoria

Instrucciones - datos: formato de instrucción: operación en bytes de una instrucción.

Fuente: instrucción, destino, fuente, → son 2 operandos, que especificados por mod, d, oto qd o en ray del CN.

Llamada mem: especificar de una dirección de memoria

Ray: ray del CNQ. nom: dato inmediato.

Ej: inst. memoria ray ray, ray memoria.
ray, memoria ray, memoria.

Destino: fuente requerido destino. Un dato se almacena en el destino.

Inst. Intel 8085. Direccionamiento por registro.

ADD AX,BX → AX=AX+BX MOV AL,CH → AL=AH

ADD AL,AH → AL=AL+AH SUB AX,BX → AX=AX-BX

1. -bit de d.

robo: decimal. " inmediato. 16, 32, 64, 128, hexadecimal!

ADD AX,35AFh → AX=AX+35AFh MOV AL,3FH → AL=3FH

ADD AL,15 : AL=AL+15 SUB AX,1234h → AX=AX-1234h

NOTA

4

Directo

ADD AX,[35AFh] → AX=AX + cont. dir. 35AFh y 35B0h.

ADD AL,DAT0 → AL: AL + cont. DAT0

Mov CH,MMA → CH=contenido mem. 4.

X registro: ADD AX,[BX] → AX=AX+dato contenido en dirección BX y lo op. sigue.
Mov [BX],AL → dato de la dirección BX=AL

Dir. base + indice: Mov CX,[BX+SI] → CX=dato almacenado en BX+SI y lo op. sigue.
Mov [BX+SI],CX → BX+SI=AL

Relativa + ray: Mov AL,[BX+2]: AL = dato en BX+2
Mov [BX+2],AX → [BX+2]: AL

Relativa base + indice: Mov AL,[BX+SI]: AL = dato en dirección BX+SI+2.
Mov [BX+SI+2],AL

Formato de instrucción: criterios de diseño: Inst. cortas v. largas (- tiempo, inst. simples/bits dependen)

Nº bits/sig.

Veloc. proc./memoria

Inst. cortas: procesa + rápido el proces.

Bst sfer. p/ expresar op.

Dejar bits p/ d. futuro.

Cierre q Veloc. procesador: duplica c/ 18 meses las inst. ejecutadas/seg.
Tecnología: reduplica c/ 36 meses

!! Genera desequilibrio. P/ equilibrar bruto, se usan > memorias rápidas y
lenta como ray. o lento y barata como discos.

Jerarquía mem: Registros ↑ P/ Cero, + pequeña, + rápida, > fric de acceso

Caché ↑ P/ lento p/ acceso.

M. ppal ↑ P/ lento p/ acceso.

Usa SPAM

Discos

CD, DVD

NOTA

JM: p/ el obj. de gran capa, reducir acceso y
precio ↓

Características de memoria	MdD	Velocidad de memoria
Datos info	Mem. p/pal: acceso x palabra	Mem. semiconductora
RAM: volatil	Disca/caché: x bloques	Tiempo acceso: tiempo d' inicio de op hasta
Disca/cintas: no volatil		
ROM / EPROM: permanente	Método de acceso: fijos q' crean o d' orden D.	2 op.
	1. tiempo = q' direcciones. Alloca el tiempo p' acceso a uno loco.	tiempo ciclo: tiempo min. q' se hace
	dado es independiente de los accesos ant.	+ ciclos, > 1° acceso.
	Tiempo Variable → Secuencial: acceso en secuencia / linea espaciosa. Mem. magnética:	+ latencia
	Directo: los bloques q' sig. tienen una * directa entre busco en loco física, d' r/o bloques.	Tiempo acceso: posic. cabezal + latencia
	* Asociativo: se oscura contenido / celo.	V. transferencia: bytes / seg.
	* 1° el cabezal se ubica cerca de lo buscado. 2° va a la pista y luego búsqueda secuencial sobre la pista. Tiempo variable.	buses q' giran el disco.

Memoria de acceso aleatorio RAM (Random Access Memory). Se puede acceder a cualquier celo sin importar posic.

SRAM: basada en FF (estática)

DRAM: (dinámico) pasada en capacitors (Memoria D como cargas eléctricas)
BRAM: almacena + info, pequeña, barato, lento. Hoy se representa x tendencia a la DRAM
SRAM: rápida, p/ cache

Organización básica de memoria semiconductor: celo de mem. → se apila
Celdas → Bistable: represente 1 y 0.
Se puede escribir en ellas.
Se pueden leer.

C/u tiene 3 terminales: selec., control, Efectivo
↓ Indica si es L/E.
↓ selecciona celo de mem.

Una mem. de 1 bit lo implementamos el FF y osmosis reg de n bits.
P/mem + grandes, requiere <> org.

Ley: efecto de la tasa q' la causa y efecto de la org.

15

Organización chip C/chip contiene un arreglo de celos de memoria
En mem. semiconductor se emplean 2 enfoques: 2D y 2 1/2 D.
2D - Organizado en 2º pablos. q' 8 bits c/u. C/líneas horizontales q' se conectan a c/u posic. de memoria, selec. un renglón.
• Líneas verticales conectan c/u bits a los soldados.
• El otro q' está en el chip tiene 2º soldados p/ q' E. (64 bits direc.).
Motive 2º filas y en columnas. 2º q' pablos chip y en c/u bit de c/u pablos
2D 1/2 - Arreglo cuadrado
• Bits de = pablos disperso en chip
• Direc. direc. en 2 partes: 1º selec. renglón, 2º sobre columnas.

Comparación:
2D: bits en el mismo chip. Long. no grande de pablos. de pocos bits. C/línea de selección de pablos tiene q' tener un manejador y conectarlo al decoder. Ocupa mucha superficie. Dificulta el uso de los circuitos correctores de errores.

2 1/2 D: los bits de uno mismo pablos estarán en <> chips.
El 2 1/2 D el estar los bits dispersos en <> chips, hoy < probabilidad de error.
Filas y columnas reducen complejidad del decod.

Problemas:
1) C/modulo sobre el espacio de direccionamiento requerido, pero solo sobre parte de pablos
2) Longitud de pablos es abusada, para módulos sin organizar.
Solut: cubrir rango de direc. c/u módulos de mem. en serie. C/mod. en direc. <>

Nueva tecn. RAM

DRAM: sigue =

Enhanced DRAM: contiene pequeños SRAM. SRAM guarda lo ultimo leído.
Cache DRAM contiene SRAM + grande. Usando como caché o buffer.

Synchronous DRAM compone la totalidad DRAM

Acceso sincronizado al reloj externo. Presente directo en RAM, RAM mantiene D. Mueve D en tiempo de reloj. CPU hace otra cosa mientras espera.

Ciclo 10 Memoria cache: los CPU son + rápidos q' mem. I de circuitos de un chip: CPU lo usa p/ hacerlo + veloz. Mem. pl. I rapac.

Así se generó una brecha entre la velocidad de lectura y el recubrimiento de la palabra. En todo ciclo de inst. se accede a memoria al menos una vez, p/ buscar At inst. y operarlos. La velocidad de ejecución del CPU se limita x el tiempo del ciclo de mem. No es un problema tecnológico, sino económico. Lo solvió p/ combinar memoria rápida y lenta.

La mem. cache tiene 2 principios. 1º Principio de localidad espacial de referencia. Cuando se accede a una palabra, es probable q' el próximo acceso sea en la vecindad. 2º Princípio de localidad temporal de referencia. Es probable q' se vuelva a acceder a una misma posición.

Localidad espacial: sustentada en ejecutar secuencia de código, acceso a E con motivo/pilo, tendería a hacer próximos los cambios referenciados.

Localidad temporal: sustentada en formas de ciclos o bucles, subrutinas, pilas.

Cache: la idea es q' cuando se hace referencia a una palabra, ella y algunos de sus vecinos se traen de la mem. grande, p/ q' en el sig. acceso la palabra buscada se encuentre en el cache. La ventaja es q' lo prác. ya se encuentra en la cache rápidamente.

Acierto y fallos: efectividad expresada mediante frecuencia de aciertos. Acierto de cache: cuando los D necesitados x lo pedido CPU están contenidos en la cache. Fallo de cache: D buscado no se halló en el cache y debió buscarlo en mem. ppal.

36

* Lectura: un flujo eléctrico crea un campo magnético.
* Banderas vacías: opera el pistón p/ minimizar E.

Cache L1 y L2. Hoy 2 niveles de cache.

Ej: pl. q' sea + eficiente convierte mejor el 90% orienta. Porcentaje de aciertos: 90% (L1)
" " fallos: 10% (L2)

Si no se encuentra en L1 o L2, nos dirigimos a la mem. ppal. Se va descontando en cascadas.

Memoria externa ≠ interna/ppal
Varios dífs.
Tratados como periféricos
Alcanzable mediante buses

Tipo mem. externa: Discos magnéticos
" ópticos: CD-ROM, CD-R, CD-RW, DVD
Cintas magnéticas.

Discos magnéticos: formados por platos, tienen una superficie de aluminio cubiertos q' óxido de hierro (material magnético).

El Al fue reemplazado x vidrio pq' el Alato menor y tiene una sup. + lisa x lo tanto avanza en dens. de información.

Princípio físico: pequeños círculos del disco son magnetizados en <> direcc. por un transductor (disp q' transforma energía de E en otra energía de soldad.)

Debo girar un marq. el disco y el transductor al momento de L/E. Mecánica de L/E: La L/E se realiza mediante una bobina.

El cobreza es estacionario y el disco gira. Los 1 y 0 son almacenados mediante magnetización. Al escribir se requiere + energía q' al leer.

Organización de D: Los platos contienen anillos concéntricos llamados pistos q' se dividen en sectores.

Pistos: hoy expusieron el pisto. Si se reduce, ↑ lo rota. Si proximidad abajo el pisto, habrá > o < densidad de velocidad.

Lo mínimo q' ocupa un disco es un sector.

Blague: + de un sector.

Velocidad angular constante q' tasa de rotación de pisto constante al sistema de bits.

Un \circ de 512 bytes se graban en una pista.

El sector es la unidad de transferencia de/para el disco cuando se lee o se escribe.

Cilindro: pista q tienen la misma pos. relativa en el plato.

Estructura de sector

512 bytes	512 bytes	12 bytes
Encabezado	Datos	Código de errores
Encabezado: inf. p/ sincronizar lectura e identificar sector		
D:		
CD: inf. p/ detectar y/o corregir errores.		

Características posibles

Cabezal fijo: q la pista tiene su cabezal, > componentes, + rápido.

Disco fijo: 1 solo cabezal, + lento, - componentes, - fragil

1 o 2 platos.

Mecanismo de cabezal: • Contacto. -v. de ch. lo golpea.

• Distancia fija: recto q se toque cabezal / disco + lento.

• Aerodinámico: el disco se acerca a orilla del cabezal. > ruido/movimiento.

Estructura de un disco

Múltiples platos, hoy 1 cabezal < rosa. Pistas alrededor forman cilindros. De este forma de almacenamiento, reduce m. de rotaciones, + vel. de rdo. D no están cerca en proximidad, sino en cilindro. Relacionados.

Velocidad de giro de disco

Medido en velocidad angular constante (CAV) (rpm).

Un bit + recorrido al centro gira + lento q un bit en el extremo. Los bits ocupan \Rightarrow espacio en \leftrightarrow pistas. En L/E se requiere solo mover la cabeza hasta una pista y esperar el sector.

RPM determina la velocidad de transf. de D (bytes/s)

NOTA

Capacidad en disco duro

Tiempo: Tiempo de seek/búsqueda: mover el cilindro/pista correcta

Lectura: esperar q pose el sector por la cabeza

Tiempo de acceso: t. seek + t. latencia

Tiempo total = tiempo acceso + t. transferencia de D.

Capacidad del disco: cálculo

Capacidad: bytes/sector \times sectores/pista \times pistas/superficie \times n.º de superficies. Se desperdicia espacio en pistas externas.

Actual: se usan zonas p/ capaz; cada zona tiene fijo lo cont. de bits/pista.

Requiere circuitos + complejos, no todas las zonas son =.

Girobox en CAV todos =

en zonas + sectores al exterior q/ todos = capaz.

Formato: Define cont. tono, form de \leftrightarrow compres en q pista.

Se puede determinar por hardware o software.

Hardware: tono fijo p/ marcas físicas.

Software: tonoido, x SO.

Close 11 Almacenamiento óptico, monitores, impresoras

RAID (Redundant Array of Independent Disks): Almacén de arrreglo redundante de discos duros.

Conjunto de discos independientes q funcionan como 1 solo. Hay 7 tipos de organizac.

RAID 0: separa datos equitativamente entre 2 discos. No protege los datos.

Se rompe 1 disco, se pierde la info. Pero si estan separados, reduce perdida.

Capac: $4 \text{ de } 40 \text{ GB} = 160 \text{ GB}$ (equitativo) / $1 \text{ de } 40 \text{ y } 3 \text{ de } 60: 160 \text{ GB}$ (desigual)

Capac máx.

RAID 1: existe redundancia. 2 discos mínimos. Hoy 16 discos lógicos. Físico hoy 12. 6 funcionan de espejo o res de ruptura.

NOTA: Capac: 2 de 40GB = 40GB q son = / 1 de 40GB y otro de 60GB = 40GB bc $\frac{1}{2} \text{ de } 60$

RAID 3: separa, hoy paridad. Minimo 3 discos
 Copia: 3 de 80GB = 160GB 3º disco al mejoramiento.

RAID 5: similar al 3, separa, paridad repartida. Minimo 3.
 Copia: 3 de 80GB = 160GB

RAID 6: separa, paridad doble. minimo 4 discos. Copia: 4 de 80GB = 160GB

Combinaciones de RAID

RAID 0+1: separa, redundancia, 4 discos minimos.

Copia: 40 GB: 80GB / 1 de 40 GB y 3 de 60GB: 80GB

CD ROM: vendidos en el mercado solo p/ lectura. Luego aparecieron los q' se escribieron una unica vez. Fue de polícarbonato revestido de Al. D. almacena datos en pits (agujetas). Lectura x láser.

Velocidades: tiene vel. lineal constante: + cerca del centro, del. velocidad. + alejado: + lento.
 Reproduce: 75 sectores/seg.

Copiedad: $2\text{KB/sector} \times 75\text{sec/seg} \times 60\text{seg/min} \times 74\text{min} = 66600\text{KB} = 650\text{MB}$

Acceso al CD-ROM: dificultoso, mayor rotación, velocidad correcta s/ ubicación.
 lee directo y ajusta a posix requerida

Estructura: 1,2 mm. orden: Etiqueta _____
 Acetato _____
 Aluminio _____ 5 pits

Pros y contras: Alta copia al inicio, focal p/ producir. Renovable, robusto, lento, solo lectura.

CD-Rewritable, erasable, compatible

WORM: write once, read multiple.

D: RW: bordable, compatible

Se pueden regrabar

Etiqueta

Aluminio

Plástico polícarbonato

Filigrana

RW: re-writable

Aluminio

Pisos

DVD: Digital video disk. 1º solo pensado solo p/ películas.
 Se redijo el espacio en pits / bloques > capacidad
 Multi-copia, y capacidad
 S/ onda de láser, se accede a determinada copia.
 Simple lado, simple copia (4,7GB)
 "doble copia (8,5GB)
 Doble lado, doble copia (17GB)

Dif. de DVD blu-ray. Blu-ray > capacidad
 Cinta magnética, disp antigua. Solo p/ back up actual en bancos o unidades.
 Acceso en serie, lento, económico.

MODEM (Modulador, PFM demodulador). Disp. convierte d. digitales en señales analógicas
 q' vienen en cables, ópticos etc.
 Modulac: molar señal. "Convertir" y O en tonos de audio
 Demodulador: analógico a digital. Auto es similar a la voz humana
 Tasa bits/seg: n° bits enviados < seg.
 "banda": n° cambios de señal por seg. Si fama de modular
 1 cambio: puede contener varios bits. Ej: teléfono: 2400 baudios de 1 a 0 q' cambian
 Impulsos modulados: frecuencia constante pero + ancho
 Frecuencia: varía frecuencia
 Fase: 0/100 ↔ fase

Es posible enviar varias bits por banda, serializando en frecuencias ↔

SIMPL. MODEMS: PC controla: discto, tasa de bit, programa controlador etc.
 comprime D. 2400 baudios max.

Dispositivo de Entrada de D. fijo y mouse: entradas muy lentes. 10 canales
 de 8 bits/seg.
 Mouse: + rápido. 1 cambio en los bits de X e Y por mil seg.

<p>Click mouse bit por 1/10 seg</p> <p>Dispositivos de salida de los monitores de video: alfanuméricicos o gráficos.</p> <p>Impresoras: impacto o láser</p> <p>Monitores: color o blanco y negro. Imagen formada de una linea x vez. Los pixeles se marcan en un haz de electrones. Se muestran 50/60 cuadros por seg.</p> <p>Resolución: vertical: ~500 líneas. Horizontal: ~700 pix. / linea.</p> <p>Pix. /seg: $\approx 60 \times 500 \times 700 \approx 2 \text{M pix.}$</p> <p>Tipo de monitor de video: terminal y mapeado en memoria.</p> <p>Terminales: orientados al carácter. Conexión de control de banda pequeña.</p> <p>Mapeado: permite mostrar imágenes y videos. Conexión al bus de memoria. Permite cambios rápidos. (gran ancho de banda).</p> <p>Memoria de visualización</p> <p>Monitores alfanuméricos: en memoria almacenan códigos de carácter. Se convierten en pixeles x una RAM de caracteres.</p> <p>Por carácter se generan pixeles sucesivos en líneas sucesivas.</p> <p>"gráficos": cada pixel es representado x bits en memoria. Los B/N pueden usar un bit/pixel.</p> <p>En otros casos requieren varios bits/pixel.</p> <p>RAM de caracteres: matriz de 7 columnas x 9 filas. Los bits de una línea son leídos serialmente.</p> <p>Imagen color: almacenar 24 bits/pixel / resolución de 256 niveles. Requerirán ancho grande de banda y lugar en la RAM de video.</p> <p>Impresora de impacto: carácter formado (magenta / carbón), matriz de puntos (carácter completo). Uso de punzones, baja resolución.</p>	<p>loc cop 7 o ss estructura de comp y perifericos - Martínez Pino</p> <p>De pixles: similar a pantalla alfanumérica. Imprime columna x vez. Uso control ROM. La ROM se lee en paralelo x columna en vez de en serie x fila.</p> <p>Impresora láser: produce page completo. De 300 o 1200 pix. por pulgada. Cabeza móvil moviéndose a lo ancho del papel y papel con boguetes.</p> <p>Impresora ink-jet: traductor q' lanza tinta a los pixles correctos q' la cabeza moviéndose sobre el papel.</p> <p>Blanco y negro / color. Cuenta q' turbulencia térmica.</p> <p>Pila: Estructura tipo LIFO, pl. almacenar y recuperar D de push y pop.</p> <p>Subrutina (f(x) o procedimiento): cd. ejecuta del programa independiente del resto del cod.</p> <p>Al hacer CALL, se guarda en pila el dato de IP.</p> <p>"RET" se desciende al valor IP q' estaba en la pila pl. retornar.</p> <table border="1"> <thead> <tr> <th colspan="2">RAIDS</th> <th>RAID 1</th> <th>RAID 2</th> <th>RAID 3</th> </tr> <tr> <th>DATA</th> <th>Discos</th> <th>DATA</th> <th>Discos</th> <th>DATA</th> </tr> </thead> <tbody> <tr> <td>B1</td> <td>#1</td> <td>B1</td> <td>1</td> <td>B1</td> <td>1</td> </tr> <tr> <td>2</td> <td>1</td> <td>2</td> <td>2</td> <td>2</td> <td>2</td> </tr> <tr> <td>3</td> <td>3</td> <td>3</td> <td>3</td> <td>3</td> <td>3</td> </tr> <tr> <td>4</td> <td>4</td> <td>4</td> <td>4</td> <td>4</td> <td>4</td> </tr> <tr> <td>5</td> <td>5</td> <td>5</td> <td>5</td> <td>5</td> <td>5</td> </tr> <tr> <td>6</td> <td>6</td> <td>6</td> <td>6</td> <td>6</td> <td>6</td> </tr> </tbody> </table> <table border="1"> <thead> <tr> <th colspan="2"></th> <th>RAID 5</th> <th>RAID 6</th> </tr> <tr> <th>DATA</th> <th>Discos</th> <th>DATA</th> <th>Discos</th> </tr> </thead> <tbody> <tr> <td>B1</td> <td>1 2 3 4</td> <td>B1</td> <td>P1 B2 Q1</td> </tr> <tr> <td>2</td> <td>3 4</td> <td>2</td> <td>3 P2 B3 Q2</td> </tr> <tr> <td>3</td> <td>5 6</td> <td>4</td> <td>5 B4 S3 Q3</td> </tr> <tr> <td>4</td> <td></td> <td>6</td> <td>6 B5 P4 B6 Q4</td> </tr> <tr> <td>5</td> <td></td> <td></td> <td></td> </tr> <tr> <td>6</td> <td></td> <td></td> <td></td> </tr> </tbody> </table>	RAIDS		RAID 1	RAID 2	RAID 3	DATA	Discos	DATA	Discos	DATA	B1	#1	B1	1	B1	1	2	1	2	2	2	2	3	3	3	3	3	3	4	4	4	4	4	4	5	5	5	5	5	5	6	6	6	6	6	6			RAID 5	RAID 6	DATA	Discos	DATA	Discos	B1	1 2 3 4	B1	P1 B2 Q1	2	3 4	2	3 P2 B3 Q2	3	5 6	4	5 B4 S3 Q3	4		6	6 B5 P4 B6 Q4	5				6			
RAIDS		RAID 1	RAID 2	RAID 3																																																																											
DATA	Discos	DATA	Discos	DATA																																																																											
B1	#1	B1	1	B1	1																																																																										
2	1	2	2	2	2																																																																										
3	3	3	3	3	3																																																																										
4	4	4	4	4	4																																																																										
5	5	5	5	5	5																																																																										
6	6	6	6	6	6																																																																										
		RAID 5	RAID 6																																																																												
DATA	Discos	DATA	Discos																																																																												
B1	1 2 3 4	B1	P1 B2 Q1																																																																												
2	3 4	2	3 P2 B3 Q2																																																																												
3	5 6	4	5 B4 S3 Q3																																																																												
4		6	6 B5 P4 B6 Q4																																																																												
5																																																																															
6																																																																															