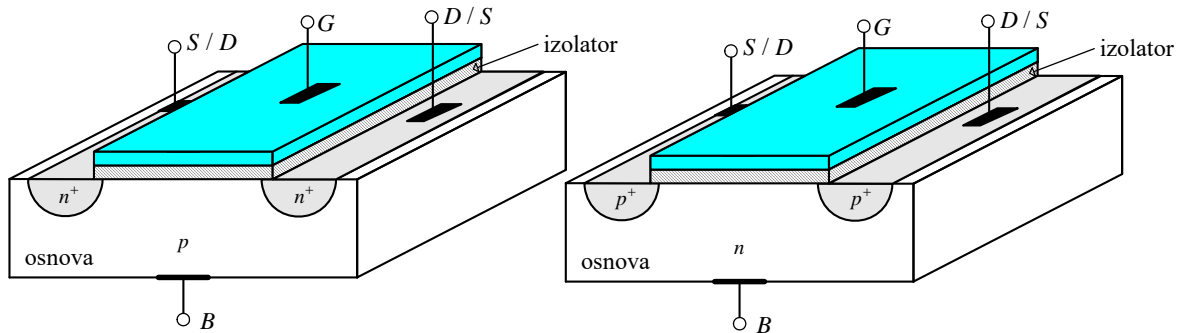


4.2. MOS TRANZISTOR SA INDUKOVANIM KANALOM

Jezgro MOS tranzistor sa indukovanim kanalom čini MOS kondenzator, a u osnovu se ugrađuju i dve visoko-dopirane oblasti, sors (S) i drejn (D), slika 4.22, između kojih može da protiče struja indukovanih naelektrisanja u oblasti neposredno ispod oksida koja se još zove kanal. Polarizacijom spoja gejt-osnova se indukuje kanal, a smer struje kanala zavisi od potencijalne razlike između drejna i sorsa.

Osnova je realizovana sa slabo dopiranim poluprovodnikom, a od gejta je odvojena tankim slojem izolatora, obično silicijumovog oksida SiO_2 , dok gejt može biti metalni, ili od visoko-dopiranog polikristalnog silicijuma. Kod N-kanalnog tranzistora osnova je p-tipa, a sors i drejn su n-tipa, dok je kod P-kanalnog tranzistora obrnuto, osnova je n-tipa, dok su sors i drejn p-tipa. Indukovani kanal je istog tipa kao i glavni nosioci u n^+ , ili p^+ oblasti.



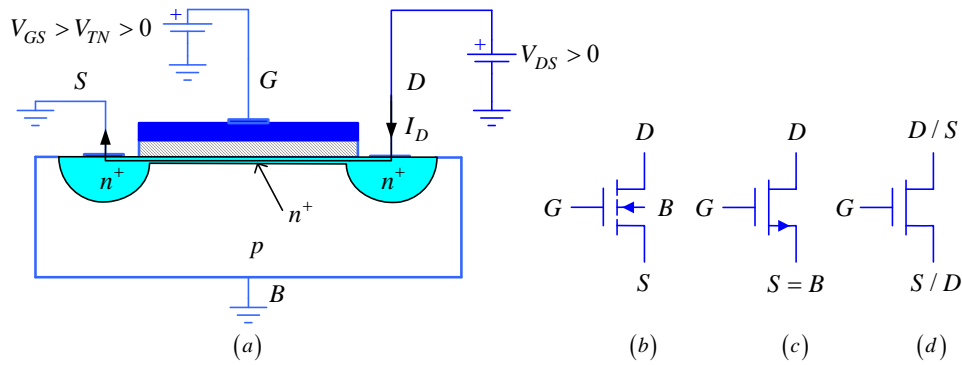
Slika 4.22. Struktura MOS tranzistora sa indukovanim kanalom
(a) N-kanalni (NMOS) tranzistor i (b) P-kanalni (PMOS) tranzistor.

Dovodeći napon određenog polariteta i vrednosti između gejta i osnove, u poluprovodniku ispod oksida se indukuje (stvara) kanal koji omogućava da struja potekne između n^+ , ili p^+ oblasti, zavisno od tipa tranzistora. Pri dovoljno velikoj vrednosti električnog polja u osnovi, koje odgovara naponu praga $|V_{GB}| = V_T$, neposredno ispod oksida se stvara kanal sa viškom sporednih nosilaca. Zbog različite dopiranosti poluprovodnika osnove, naponi praga NMOS i PMOS tranzistora sa indukovanim kanalom se razlikuju, kod NMOS tranzistora napon praga je pozitivan, $V_{GB} = V_{TN} > 0$, dok je kod PMOS tranzistora negativan, $V_{GB} = V_{TP} < 0$.

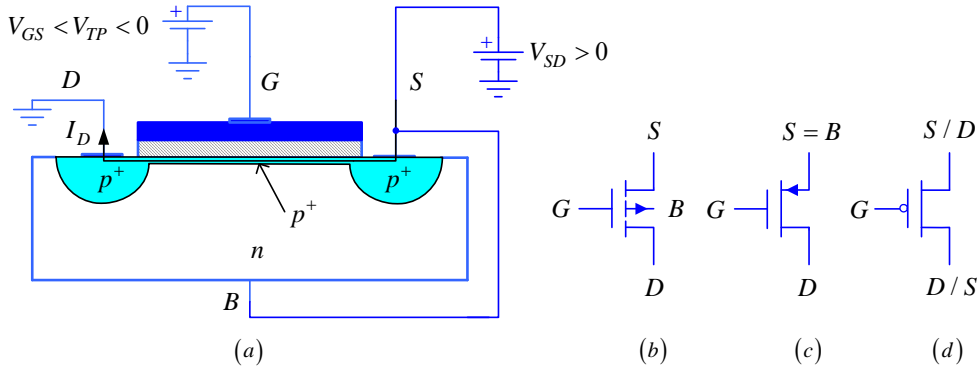
MOS struktura je simetrična, a struja kroz kanal protiče od n^+ , ili p^+ oblasti koja je na višem potencijalu ka oblasti koja je na nižem potencijalu. Pod dejstvom spoljašnjeg izvora između drejna i sorsa, kod N-kanalnog tranzistora n^+ oblast na nižem potencijalu, sors, generiše elektrone (source=izvor) koji prolaze kroz kanal i poniru u oblast drejna (drain=ponor). Smer struje suprotan je smeru kretanja elektrona, od drejna ka sorsu. Kod P-kanalnog tranzistora p^+ oblast na višem potencijalu je sors i ona generiše šupljine koje prolaze kroz kanal i poniru u oblast drejna. Smer struje je u smeru kretanja pozitivnih naelektrisanja-šupljina, od sorsa ka drejnu.

Da bi kroz kanal postojao dominantan tok nosilaca kojim se upravlja promenom napona između gejta i osnove, svi pn spojevi u kolu moraju biti inverzno polarisani. To znači da osnova N-kanalnih tranzistora mora biti na najnižem potencijalu u kolu, dok se osnova P-kanalnih tranzistora mora vezati na najviši potencijal u kolu. Ovo se najjednostavnije postiže tako što se osnove tranzistora vezuju za sors, slike 4.23. i 4.24. S obzirom da je u normalnom radu drejn NMOS tranzistora na višem potencijalu od sorsa, isto kao i sors PMOS tranzistora u odnosu na drejn, tada će svi pn spojevi biti inverzno polarisani.

Na slikama 4.23. i 4.24. su date i šematske oznake za NMOS i PMOS tranzistor koje se koriste za crtanje šema električnih kola.



Slika 4.23. NMOS tranzistor sa indukovanim kanalom (a) poprečni presek (b,c,d) šematske oznake.

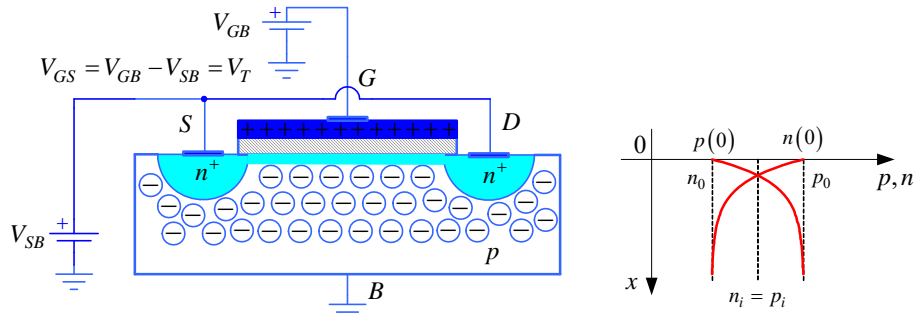


Slika 4.24. PMOS tranzistor sa indukovanim kanalom (a) poprečni presek (b,c,d) šematske oznake.

Napon praga kod MOS kondenzatora smo izveli pod pretpostavkom iste širine oblasti prostornog tovara duž celog kanala. Kod MOS tranzistora su širine oblasti prostornog tovara na sorsovom i drejnovom kraju kanala, zbog različitih potencijala na drejnu i sorsu, različite, te je, strogo govoreći, vrednost napona praga duž kanala funkcija pozicije duž kanala. Budući da se napon na osiromašenoj oblasti malo menja pri pojavi inverzije, u prvoj aproksimaciji se može smatrati da je napon praga isti u svim tačkama duž kanala, od sorsa do drejna.

4.2.1. Efekat osnove

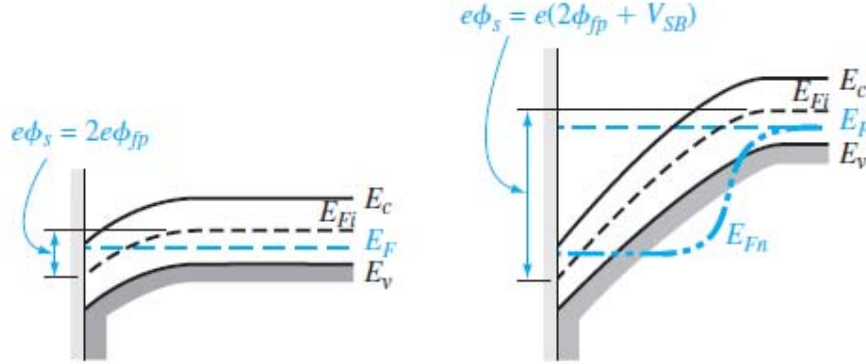
Posmatrajmo jedan NMOS tranzistor sa indukovanim kanalom. Kada se između n^+ oblasti sorsa i osnove priključi napon inverzne polarizacije $V_{SB} > 0$, oblast prostornog tovara na spoju kanal - poluprovodnik (n^+p) će se proširiti, slika 4.25.

Slika 4.25. Inverzija osnove NMOS tranzistora kada je $V_{SB} \neq 0$ - efekat osnove.

Potencijalna barijera na ovom spoju je sada $2\phi_{Fp} + V_{SB}$, pa je naelektrisanje u oblasti prostornog tovara uvećano,

$$Q_d(2\phi_{Fp} + V_{SB}) = -qN_a X_d = -\sqrt{2q\epsilon_{si}N_a(2\phi_{Fp} + V_{SB})}.$$

Na slikama 4.26a i 4.26b je prikazana raspodela energetskih nivoa u osnovi NMOS tranzistora na granici jake inverzije, odnosno pri naponu praga. Prva slika se odnosi na slučaj kada su osnova i sors kratkospojeni, dok je na drugoj slici prikazana raspodela energetskih nivoa kada je spoj sors-osnova polarisan naponom $V_{SB} > 0$.



Slika 4.25. Energetski nivoi u osnovi NMOS tranzistora kada je: a) $V_{SB} = 0$ i b) $V_{SB} \neq 0$.

Usled inverzne polarizacije spoja sors-osnova na razdvojnoj površini osnova-oksid dolazi do uvećanja potencijalne barijere na vrednost

$$\psi_s = 2\phi_{Fp} + V_{SB}.$$

Energetski nivo E_{Fn} predstavlja Fermijev nivo od p-osnove preko inverzno polarisanog spoja sors-osnova do kontakta sorsa.

Promena naelektrisanja u oblasti prostornog tovara usled polarizacije spoja sors-osnova je

$$\Delta Q_d = \left| Q_d(2\phi_{Fp} + V_{SB}) - Q_d(2\phi_{Fp}) \right| = \sqrt{2q\epsilon_{si}N_a} \cdot (\sqrt{2\phi_{Fp} + V_{SB}} - \sqrt{2\phi_{Fp}}),$$

što izaziva promenu napona na oksidu ψ_{ox} , u odnosu na slučaj bez polarizacije osnove,

$$\Delta\psi_{ox} = \frac{\Delta Q_d}{C_{ox}} = \frac{\sqrt{2q\epsilon_{si}N_a}}{C_{ox}} \cdot (\sqrt{2\phi_{Fp} + V_{SB}} - \sqrt{2\phi_{Fp}}).$$

Kada je sors na istom potencijalu kao i osnova, tada je $V_{GS} = V_{GB}$, pa napon praga meren između gejta i sorsa ima istu vrednost kao i napon praga između gejta i osnove

$$V_{GS} = V_{GB}|_{V_{SB}=0} = V_T|_{V_{SB}=0} = V_{T0} = \frac{\sqrt{4qN_a\epsilon_{si}\phi_{Fp}}}{C_{ox}} + 2\phi_{Fp}.$$

Kada su osnova i sors na različitim potencijalima, napon praga MOS tranzistora se definiše kao napon između gejta i sorsa pri kome dolazi do jake inverzije u osnovi

$$V_{GS} = V_{GB} - V_{SB} = V_T.$$

Pošto je

$$V_{GS} = V_{GB} - V_{SB} = (V_{SB} + \psi_{ox}) - V_{SB} = \psi_{ox} \Rightarrow \Delta V_{GS} = \Delta\psi_{ox},$$

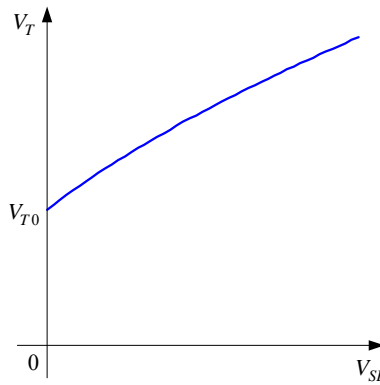
što znači da je napon praga usled efekta osnove uvećan,

$$V_T = V_{T0} + \Delta\psi_{ox} = V_{T0} + \frac{\sqrt{2q\epsilon_{si}N_a}}{C_{ox}} \cdot (\sqrt{2\phi_{Fp} + V_{SB}} - \sqrt{2\phi_{Fp}}),$$

odnosno

$$V_T = V_{T0} + \gamma \cdot (\sqrt{2\phi_{Fp} + V_{SB}} - \sqrt{2\phi_{Fp}}), \quad \gamma = \frac{\sqrt{2q\epsilon_{si}N_a}}{C_{ox}}.$$

Na slici 4.26 je prikazana zavisnost napona praga NMOS tranzistora u funkciji napona sors-osnova, $V_T = f(V_{SB})$.



Slika 4.26. Zavisnost napona praga NMOS tranzistora u funkciji napona sors-osnova, $V_T = f(V_{SB})$.

Kada se uračuna i uticaj napona ravne zone, napon praga NMOS tranzistora postaje

$$V_{TN} = V_{FB} + V_{Tideal} = V_{FB} + V_{TN0} + \gamma_N \cdot \left(\sqrt{2\phi_{FN} + V_{SB}} - \sqrt{2\phi_{FN}} \right), \quad V_{TN0} > 0,$$

$$\gamma_N = \frac{\sqrt{2q\epsilon_{si}N_a}}{C_{ox}}, \quad \phi_{FN} = \phi_{FP}, \quad \phi_{FN} = V_t \ln \frac{N_a}{n_i}.$$

Po analogiji sa NMOS tranzistorom, napon praga P-kanalnog MOS tranzistora se može zapisati u obliku

$$V_T = V_{TP} = V_{FB} + V_{TP0} - \gamma_P \cdot \left(\sqrt{2\phi_{FP} + V_{BS}} - \sqrt{2\phi_{FP}} \right) < 0, \quad V_{TP0} < 0,$$

$$\gamma_P = \frac{\sqrt{2q\epsilon_{si}N_d}}{C_{ox}}, \quad \phi_{FP} = -\phi_{FN} = V_t \ln \frac{N_d}{n_i} > 0, .$$

Primer: U N-kanalnom MOS tranzistoru dopiranost osnove je $N_a = 3 \cdot 10^{16}$ atoma/cm³, dok je debljina oksida $t_{ox} = 20$ nm, $n_i = 1,5 \cdot 10^{10}$ atoma/cm³, $\epsilon_{si} = 11,7\epsilon_0$ i $\epsilon_{ox} = 3,9\epsilon_0$.

Odrediti napon praga kada je

- $V_{SB} = 0$ i
- $V_{SB} = 1$ V

Rešenje:

Površinska kapacitivnost oksida je

$$C_{ox} = \frac{\epsilon_{ox}}{t_{ox}} = \frac{3,9\epsilon_0}{t_{ox}} = \frac{3,9 \cdot 8,854 \cdot 10^{-14} \text{ F/cm}}{2 \cdot 10^{-6} \text{ cm}} = 1,727 \cdot 10^{-7} \text{ F/cm}^2 = 1,727 \text{ fF}/\mu\text{m}^2,$$

dok je Fermijev potencijal osnove

$$\phi_{FP} = \phi_{FN} = V_t \ln \frac{N_a}{n_i} = 25,9 \text{ mV} \cdot \ln \frac{3 \cdot 10^{16}}{1,5 \cdot 10^{10}} = 375,8 \text{ mV}.$$

Faktor osnove jednak je

$$\gamma_N = \frac{\sqrt{2q\epsilon_{si}N_a}}{C_{ox}} = \frac{\sqrt{2 \cdot 1,6 \cdot 10^{-19} \cdot 11,7 \cdot 8,85 \cdot 10^{-14} \cdot 3 \cdot 10^{16}}}{1,726 \cdot 10^{-7}} = 0,578 \sqrt{\text{V}}$$

pa je napon praga:

- $V_{TN0} = 2\phi_{FN} + \gamma_N \sqrt{2\phi_{FN}} = 1,25 \text{ V}$ i
- $V_{TN} = V_{TN0} + \gamma_N \left(\sqrt{2\phi_{FN} + V_{SB}} - \sqrt{2\phi_{FN}} \right) = V_{TN0} + 264 \text{ mV} \approx 1,52 \text{ V}.$

4.2.2. Strujno-naponska karakteristika NMOS tranzistora u oblasti jake inverzije

Pretpostavke koje se uvode pri izvođenju strujno naponske karakteristike NMOS tranzistora, $i_D = f(v_{DS})$, su:

- u oblasti jake inverzije komponenta struje elektrona u kanalu usled lateralnog električnog polja je mnogo veća od difuzione komponente;
- driftovska komponenta struje šupljina je zanemarljiva u odnosu na driftovsku komponentu struje elektrona;
- električno polje duž x-ose koje stvara kanal je mnogo veće od električnog polja koje usmerava elektrone duž kanala (y-osa);
- pokretljivost slobodnih nosilaca u kanalu je konstantna.

Posmatrajmo NMOS tranzistor sa naponom ravne zone $V_{FB} = 0$. Pomoću napona $V_{GS} > V_T$, neposredno ispod osnove stvoren je kanal, a na njegovim krajevima su različiti potencijali, $V_{DS} > 0$.

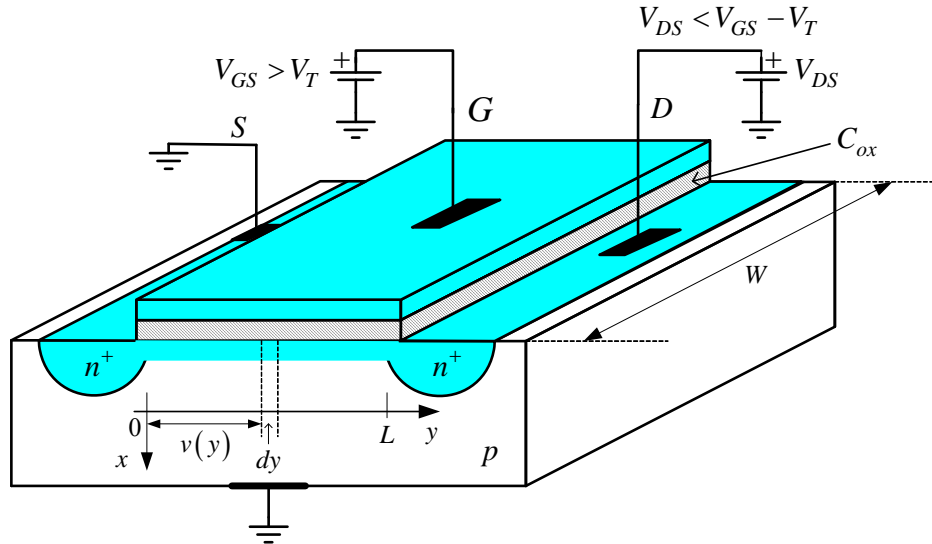
U oblasti inverzije u poluprovodniku osnove dominantna su negativna naelektrisanja koja postoje u kanalu Q_i i negativna naelektrisanja koja potiču od nepokretnih akceptorskih jona Q_d . Tada je širina oblasti prostornog tovara praktično konstantna,

$$X_d = \sqrt{\frac{2\varepsilon_{si}\psi_s}{qN_a}} \approx \sqrt{\frac{4\varepsilon_{si}\phi_{FN}}{qN_a}},$$

dok je količina naelektrisanja slobodnih nosilaca u kanalu približno linearna funkcija napona gejtoznova,

$$Q_i \approx -C_{ox}(V_{GB} - V_T), \quad V_{GB} > V_T.$$

Smatraćemo i da razlika potencijala drejn-sors nije velika, odnosno da kanal postoji duž čitave y-ose, slika 4.27.



Slika 4.27. Određivanje zavisnosti $I_D = f(V_{GS}, V_{DS})$ kada je NMOS tranzistor u oblasti jake inverzije.

Usled potencijalne razlike drejn-sors kroz kanal će se uspostaviti struja. Na odstojanju y od sorsa, površinska gustina naelektrisanja u kanalu je

$$Q_i = -C_{ox}(V_{GS} - v(y) - V_T),$$

gde je $v(y)$ pad napona na kanalu dužine y .

Prema Omovom zakonu gustina struje u kanalu, na rastojanju y od sorsa, je posledica električnog polja duž y-ose, od drejna ka sorsu

$$J_y = \sigma E_y.$$

Provodnost kanala σ je

$$\sigma = q\mu_n n(y),$$

gde je μ_n pokretljivost elektrona u kanalu, a $n(y)$ njihova koncentracija na rastojanju y od sorsa.

Struja je duž kanala ista u svakom poprečnom preseku, pa je

$$I_D = J_y (W \cdot t_l),$$

gde su t_l i W debljina i širina kanala, respektivno.

Smenom se dobija da je

$$I_D = (qnt_l) \mu_n E_y W = (qnt_l) \cdot v_d \cdot W,$$

a pošto član u zagradi predstavlja količinu naelektrisanja u kanalu po jedinici površine, može se pisati

$$I_D = Q_i v_d W = Q_i \mu_n E_y W = -\mu_n W Q_i \frac{dv}{dy} = \mu_n W C_{ox} (V_{GS} - v(y) - V_T) \frac{dv}{dy}.$$

Razdvajanjem promenljivih, a zatim i integraljenjem leve i desne strane, dobija se

$$\int_0^L I_D dy = \int_0^{V_{DS}} \mu_n W C_{ox} (V_{GS} - v(y) - V_T) dv,$$

odakle je struja drejna

$$I_D = \frac{\mu_n W C_{ox}}{L} \left[(V_{GS} - V_T) V_{DS} - \frac{V_{DS}^2}{2} \right] = B \left[(V_{GS} - V_T) V_{DS} - \frac{V_{DS}^2}{2} \right], \quad B = \frac{\mu_n W C_{ox}}{L}.$$

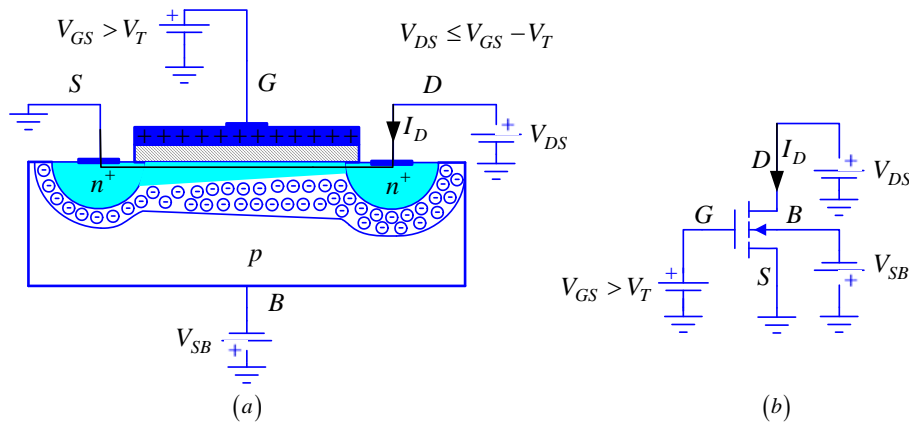
4.2.2.1. Triodna oblast

U ovoj oblasti struja drejna zavisi od međuelektrodnih napona sve tri elektrode: gejta, sorsa i drejna. Pošto je potencijal drejna veći od potencijala sorsa, kanal je suženiji na drejnovom kraju nego na sorsovom kraju, dok je oblast prostornog tovara šira na drejnovom kraju.

Uslov rada NMOS tranzistora u triodnoj oblasti je da postoji kanal i na drejnovom kraju, a to će biti ostvareno kada je

$$V_{GS} \geq V_T \text{ i } V_{GD} \geq V_T.$$

Sa povećanjem napona na drejnu smanjuje se napon između gejta i drejna, pa se kanal na drejnovom kraju sužava. Kada je $V_{GD} = V_T$, na drejnovom kraju dolazi do stiskanja (uštinuća) kanala. Dalje povećanje napona na drejnu dovodi do smanjenja dužine kanala i izlaska iz triodne oblasti.



Slika 4.28. (a) Poprečni presek kanala i oblasti prostornog tovara NMOS tranzistora u triodnoj oblasti i (b) ekvivalentno električno kolo.

4.2.2.2. Omska oblast

Pri malim naponima između drejna i sorsa, odnosno kada je $V_{DS} \ll (V_{GS} - V_T)$, izraz za struju drejna postaje

$$I_D = \frac{\mu_n W C_{ox}}{L} \left[(V_{GS} - V_T) - \frac{V_{DS}}{2} \right] V_{DS} \approx \frac{\mu_n W C_{ox}}{L} (V_{GS} - V_T) V_{DS}.$$

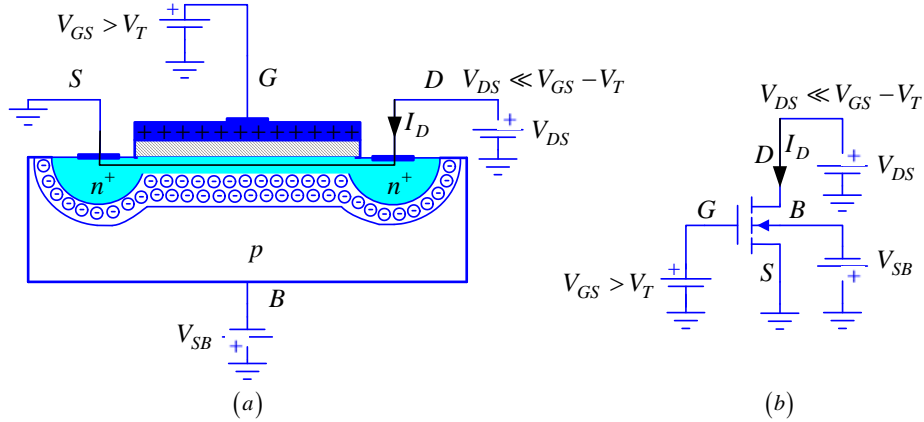
Nalazeći odnos napona drejn-sors i struje drejna dobija se

$$\frac{V_{DS}}{I_D} \approx \frac{1}{\frac{\mu_n W C_{ox}}{L} (V_{GS} - V_T)},$$

odakle se zaključuje da se tada MOS tranzistor između drejna i sorsa ponaša kao linearna otpornost, čija se vrednost može podešavati promenom napona gejt-sors - naponski kontrolisana otpornost (provodnost)

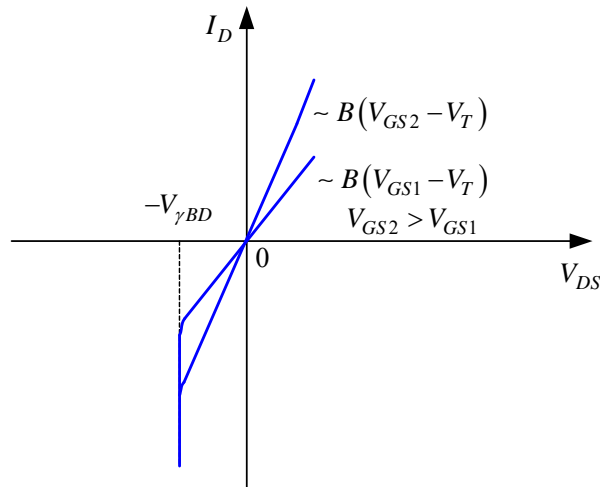
$$R_{DS} = \frac{V_{DS}}{I_D} \approx \frac{1}{\frac{\mu_n W C_{ox}}{L} (V_{GS} - V_T)} = f(V_{GS}).$$

Zbog ove osobine se oblast rada MOS tranzistora pri malim naponima drejn-sors i zove omska oblast, slika 4.29.



Slika 4.29. (a) Poprečni presek kanala i oblasti prostornog tovara NMOS tranzistora u omskoj oblasti i (b) ekvivalentno električno kolo.

Omska oblast rada važi i kada je $V_{DS} < 0$ jer je MOS tranzistor simetrična struktura, slika 4.30.

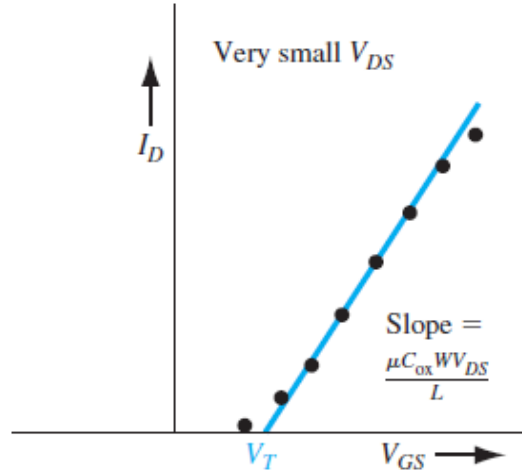


Slika 4.30. Omska oblast rada NMOS tranzistora pri $V_{SB} = 0$.

Kada su osnova i sors kratkospojeni, a drejn je na promenljivom potencijalu, prethodna konstatacija važi sve dok ne provede direktno polarisana dioda osnova-drejn. To se dešava kada je

$V_{DS} = V_{DB} = -V_{\gamma BD}$, gde je $V_{\gamma BD}$ napon praga provođenja pn spoja osnova-drejn. Pri ovom naponu naglo počinje da raste struja drejna, ali se ona do mase uglavnom zatvara preko osnove, kao struja direktno polarisane diode, slika 4.30.

Polarizacija tranzistora u omskoj oblasti, pri malim naponima drejn-sors, se može iskoristiti za određivanje napona praga i pokretljivosti elektrona u kanalu. Snimanjem zavisnosti struje drejna u funkciji napona gejt-sors, pri konstantnom naponu drejn-sors, npr. $V_{DS} = 50 \text{ mV}$, dobija se karakteristika prikazana na slici 4.31. Na istoj slici je prikazana i aproksimativna linearna karakteristika dobijena fitovanjem podataka, a koja seče osu V_{GS} pri naponu praga $V_{GS} = V_T$.



Slika 4.31. Zavisnost struje drejna NMOS tranzistora u omskoj oblasti $I_D = f(V_{GS})|_{V_{DS}=50 \text{ mV}}$.

U omskoj oblasti je

$$I_D = \frac{\mu_n W C_{ox}}{L} V_{DS} (V_{GS} - V_T),$$

tako da se na osnovu nagiba fitovane karakteristike

$$\text{Slope} = \mu_n \frac{W C_{ox}}{L} V_{DS}$$

može odrediti pokretljivost elektrona u kanalu NMOS tranzistora.

4.2.2.3. Oblast zasićenja struje drejna

Sa povećanjem napona na drejnu do vrednosti kada je $V_{GD} = V_T$, na drejnovom kraju dolazi do uštinuća kanala. Sa daljim povećanjem napona na drejnu, u prvoj aproksimaciji, struja drejna se ne menja. Pošto je u triodnoj oblasti struja drejna monotono rastuća funkcija napona drejn-sors, struja drejna u oblasti zasićenja se može odrediti nalaženjem maksimuma funkcije $I_D = f(V_{DS})$,

$$I_D = \frac{\mu_n C_{ox} W}{L} \left[(V_{GS} - V_T) V_{DS} - \frac{V_{DS}^2}{2} \right].$$

Diferenciranjem prethodnog izraza i njegovim izjednačavanjem sa nulom

$$\frac{dI_D}{dV_{DS}} = 0 \Rightarrow \mu_n C_{ox} W [(V_{GS} - V_T) - V_{DS}] = 0,$$

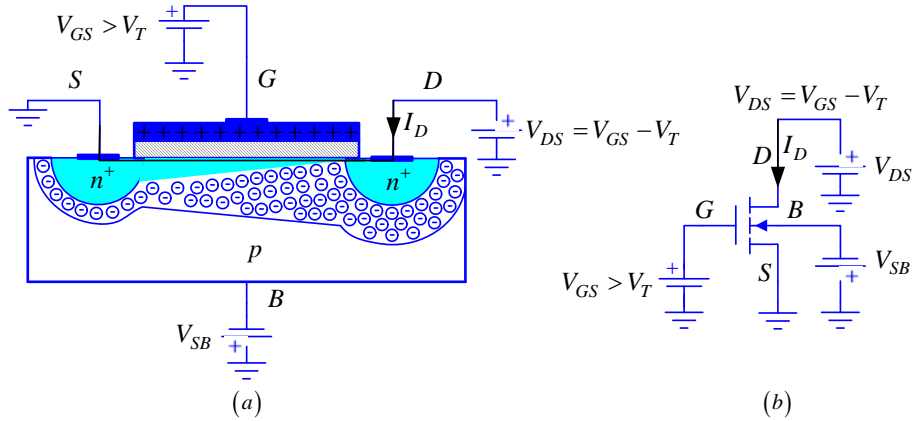
dobija se napon između drejna i sorsa pri kome dolazi do zasićenja struje drejna

$$V_{DS} = V_{GS} - V_T.$$

Smenom se dobija da je maksimalna vrednost struje drejna, odnosno vrednost struja drejna koja ne zavisi od napona drejn-sors,

$$I_D = \frac{\mu_n C_{ox} W}{2L} (V_{GS} - V_T)^2 = \frac{B}{2} (V_{GS} - V_T)^2.$$

Na slici 4.32. je prikazan poprečni presek kanala NMOS tranzistora na granici triodne oblasti i zasićenja.



Slika 4.32. (a) Poprečni presek kanala i oblasti prostornog tovara NMOS tranzistora na granici triodne oblasti i zasićenja i (b) ekvivalentno električno kolo.

Kada je $V_{DS} \geq V_{GS} - V_T$, tranzistor radi u oblasti zasićenja, a struja drejna je

$$I_D = \frac{\mu_n C_{ox} W}{2L} (V_{GS} - V_T)^2 = \frac{B}{2} (V_{GS} - V_T)^2, \quad V_{DS} \geq V_{GS} - V_T.$$

U prvoj aproksimaciji, struja drejna u oblasti zasićenja zavisi samo od napona gejta-sorsa. Stoga se kolo MOS tranzistora može ekvivalentirati strujnim izvorom između drejna i sorsa, kontrolisanim naponom između gejta i sorsa.

Na osnovu prethodnog razmatranja zaključujemo da su oblasti rada NMOS tranzistora sa indukovanim kanalom:

- zakočenje (potprazni režim)

$$0 \leq V_{GS} \leq V_T \Rightarrow I_D \approx 0;$$

- triodna oblast

$$I_D = \frac{\mu_n C_{ox} W}{L} \left[(V_{GS} - V_T) V_{DS} - \frac{V_{DS}^2}{2} \right], \quad V_{GS} \geq V_T, V_{DS} \leq V_{GS} - V_T \Rightarrow V_{GD} \geq V_T;$$

- zasićenje

$$I_D = \frac{\mu_n C_{ox} W}{2L} (V_{GS} - V_T)^2, \quad V_{GS} \geq V_T, V_{DS} \geq V_{GS} - V_T \Rightarrow V_{GD} \leq V_T.$$

Izlazne karakteristike MOS tranzistora, kada je sors zajednička elektroda za ulazno i izlazno kolo, čine krive zavisnosti struje drejna u funkciji napona drejn-sors $I_D = f(V_{DS})|_{V_{GS}=\text{const}}$.

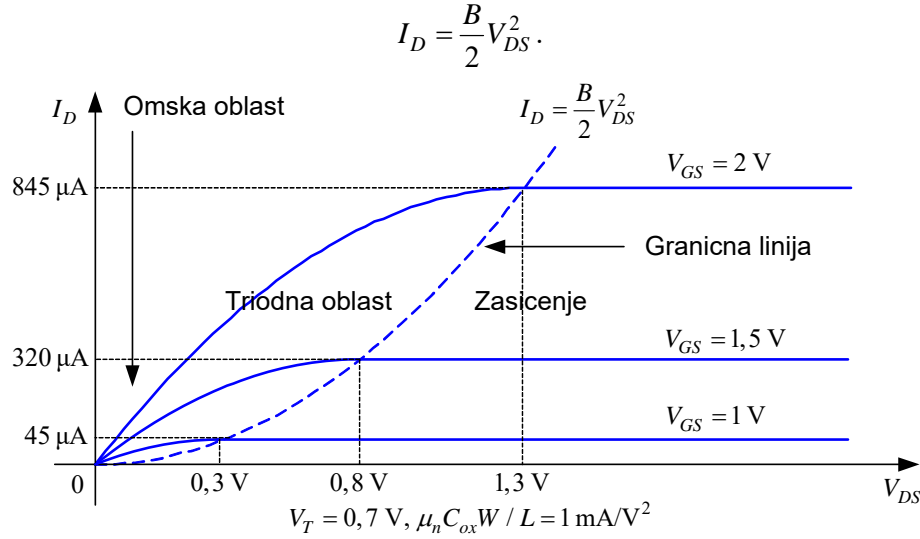
Primer: Parametri NMOS tranzistora su napon praga $V_T = 0,7 \text{ V}$ i $\mu_n C_{ox} W / L = 1 \text{ mA/V}^2$. Ako su sors i osnova kratkospojeni, na istoj slici nacrtati zavisnost $I_D = f(V_{DS})$ kada je napon V_{GS} parametar koji uzima vrednosti $V_{GS} = 1 \text{ V}, 1,5 \text{ V}, 2 \text{ V}$. Na istoj slici ucrtati graničnu liniju koja razdvaja triodnu oblast i oblast zasićenja struje drejna.

Rešenje:

Na slici 4.33. su prikazane izlazne karakteristike NMOS tranzistora $I_D = f(V_{DS})|_{V_{GS}=\text{const}}$. Granična linija razgraničava triodnu i oblast zasićenja, te je

$$I_D = \frac{B}{2} (V_{GS} - V_T)^2 \text{ i } V_{DS} = V_{GS} - V_T,$$

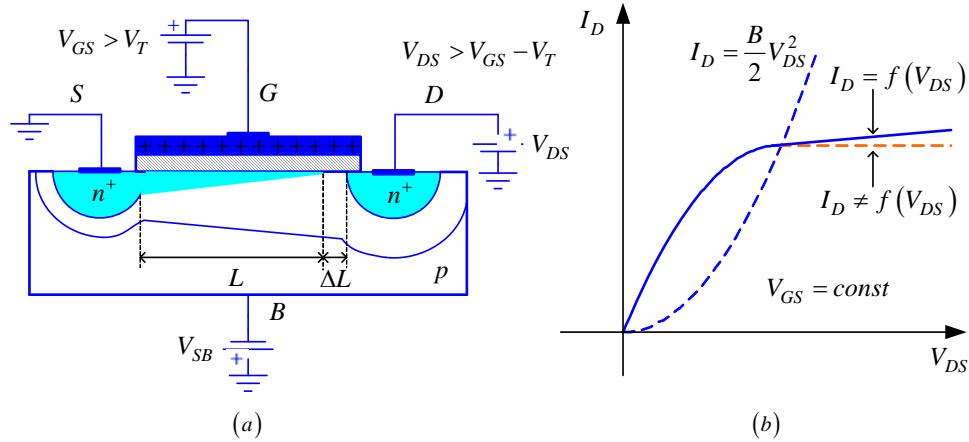
odakle se dobija jednačina parabole



Slika 4.33. Izlazne karakteristike NMOS tranzistora sa indukovanim kanalom.

4.2.2.4. Modulacija dužine kanala u oblasti zasićenja (Earlyjev efekat)

Sa povećanjem napona V_{DS} širi se oblast prostornog tovara na drejnovom kraju, što dovodi do smanjenja efektivne dužine kanala i povećanja struje drejna, slika 4.34. Izvedena relacija za struju drejna u zasićenju ne opisuje ovu zavisnost i treba je modifikovati.



Slika 4.34. (a) Skraćivanje kanala NMOS tranzistora u zasićenju usled uticaja Earlyjevog efekta i (b) izlazna karakteristika NMOS tranzistora sa i bez uticaja Earlyjevog efekta.

Usled uticaja napona drejn-sors, na drejnovom kraju će doći do širenja oblasti prostornog tovara i skraćivanja kanala za $\Delta L \ll L$. Usled toga će efektivna vrednost dužine kanala biti

$$L_{eff} = L - \Delta L, \quad \Delta L = f(V_{DS}),$$

odakle se dobija da je struja drejna u zasićenju

$$I_D = \frac{\mu_n C_{ox} W}{2L_{eff}} (V_{GS} - V_T)^2.$$

Diferenciranjem prethodnog izraza po naponu V_{DS}

$$\frac{dI_D}{dV_{DS}} = \frac{dI_D}{dL_{eff}} \frac{dL_{eff}}{dV_{DS}} = -\frac{\mu_n C_{ox} W}{2L_{eff}^2} (V_{GS} - V_T)^2 \frac{d(L_{eff})}{dV_{DS}},$$

dobija se

$$\frac{dI_D}{dV_{DS}} = \frac{I_D}{L_{eff}} \frac{d(\Delta L)}{dV_{DS}} \equiv I_D \lambda,$$

gde je λ parametar koji pokazuje uticaj Earlyjevog efekta na struju drejna

$$\lambda \equiv \frac{1}{L_{eff}} \frac{d(\Delta L)}{dV_{DS}}.$$

Dobra aproksimacija uticaja napona V_{DS} na struju drejna je

$$I_D = I_D(\lambda = 0) + \frac{dI_D}{dV_{DS}}(V_{DS} - V_{DSsat}), \quad V_{DSsat} = V_{GS} - V_T,$$

odnosno

$$I_D = I_D(\lambda = 0) [1 + \lambda(V_{DS} - V_{DSsat})],$$

ili eksplicitno

$$I_D = \frac{\mu_n C_{ox} W}{2L} (V_{GS} - V_T)^2 [1 + \lambda(V_{DS} - V_{DSsat})].$$

Budući da je $V_{DS} \gg V_{DSsat}$, prethodni izraz se znatno češće koristi u aproksimativnom obliku

$$I_D = \frac{\mu_n C_{ox} W}{2L} (V_{GS} - V_T)^2 (1 + \lambda V_{DS}).$$

Određivanje zavisnosti skraćivanja dužine kanala u funkciji primenjenog napona drejn-sors uradićemo aproksimativno, na bazi širine oblasti prostornog tovara na drejnovom kraju. Može se smatrati da se oblast prostornog tovara na inverzno polarisanom spoju drejn-osnova, zbog velike razlike u dopiranostima drejna i osnove, nalazi na strani osnove

$$X_p = \sqrt{\frac{2\varepsilon_{si}}{qN_a} (\phi_{fp} + V_{DS})}.$$

Promeni napona na drejnovom kraju od V_{DSsat} , kada je kraj kanala u kontaktu sa drejnom, do $V_{DSsat} + \Delta V_{DS}$, kada je kraj kanala potisnut od drejna na rastojanje ΔL , odgovara promena širine oblasti prostornog tovara

$$\Delta X_p = \Delta L = \sqrt{\frac{2\varepsilon_{si}}{qN_a} (\sqrt{\phi_{fp} + V_{DS}} - \sqrt{\phi_{fp} + V_{DSsat}})}, \quad \Delta V_{DS} = V_{DS} - V_{DSsat}.$$

Parametar Earlyjevog efekta λ se dobija nalaženjem izvoda prethodnog izraza

$$\lambda \equiv \frac{1}{L_{eff}} \frac{d(\Delta L)}{dV_{DS}} = \frac{1}{L - \Delta L} \frac{d}{dV_{DS}} \left[\sqrt{\frac{2\varepsilon_{si}}{qN_a} (\sqrt{\phi_{fp} + V_{DS}} - \sqrt{\phi_{fp} + V_{DSsat}})} \right],$$

odakle je

$$\lambda = \frac{1}{L - \Delta L} \sqrt{\frac{2\varepsilon_{si}}{qN_a}} \frac{1}{2\sqrt{\phi_{fp} + V_{DS}}},$$

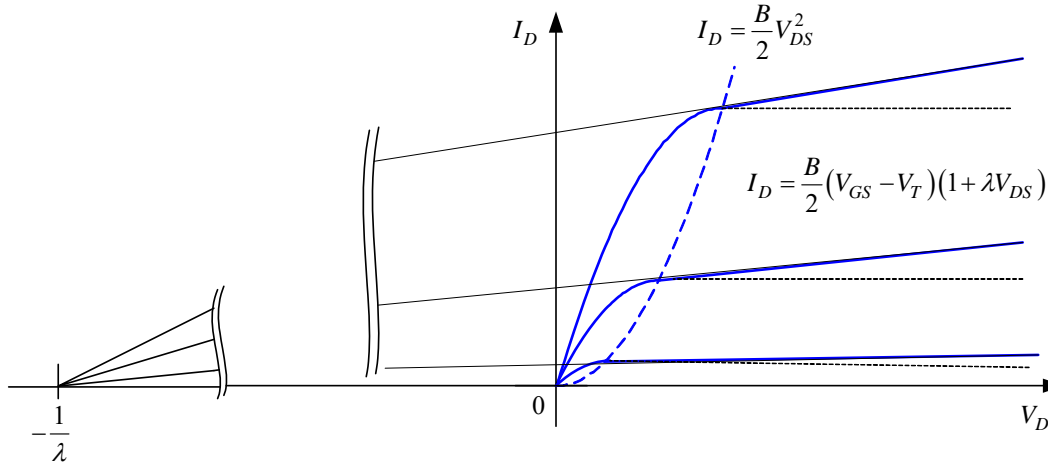
ili približno

$$\lambda \approx \frac{1}{2L} \sqrt{\frac{2\varepsilon_{si}}{qN_a}} \frac{1}{\sqrt{\phi_{fp} + V_{DS}}}$$

Usled uticaja Earlyjevog efekta struja drejna u oblasti zasićenja nije nezavisna od napona V_{DS} . Parametar modulacije dužine kanala λ je inverzno proporcionalan efektivnoj dužini kanala, a njegova vrednost opada sa povećanjem dopiranosti osnove. Dakle, uticaj Earlyjev efekat je izraženiji kod tranzistora sa kraćim kanalom.

Na slici 4.35. su prikazane izlazne karakteristike NMOS tranzistora, u spoju sa zajedničkim sorsom. Kada se nagib svih karakteristika produži do preseka sa V_{DS} osom, dobija se jedinstven presek u tački $-1/\lambda$. Ovo je jedan od načina kako se parametar Earlyjevog efekta λ može

ekstrahovati.



Slika 4.35. Izlazne karakteristike NMOS tranzistora sa uticajem Earlyjevog efekta.

Primer: Parametri N-kanalnog MOS tranzistora su $\lambda = 0,04 \text{ V}^{-1}$ i $V_{DS} = 1 \text{ V}$. Odrediti relativnu promenu struje drena usled uticaja Earlyjevog efekta.

Rešenje:

Kada Earlyjev efekat nema uticaja, struja drena ne zavisi od napona V_{DS} , pa je

$$I_D = \frac{\mu_n C_{ox} W}{2L} (V_{GS} - V_T)^2.$$

Uzimanjem u obzir i uticaja Earlyjevog efekta, struja drena je

$$I_{DE} = \frac{\mu_n C_{ox} W}{2L} (V_{GS} - V_T)^2 (1 + \lambda V_{DS}),$$

tako da je relativna promena struje drena

$$\delta I_D = \frac{I_{DE} - I_D}{I_D} = \frac{I_{DE}}{I_D} - 1 = \lambda V_{DS} = 4\%.$$

4.2.3. P-kanalni MOS tranzistor sa indukovanim kanalom

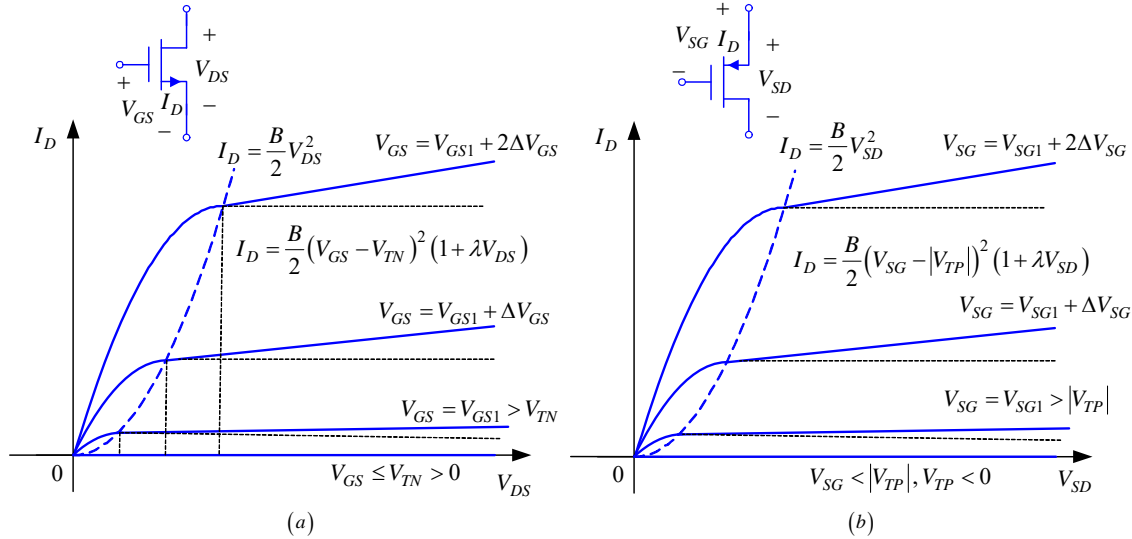
Osnova PMOS tranzistora je napravljena od n-tipa poluprovodnika, dok su područja sorsa i drena od p^+ -tipa poluprovodnika. U osnovi tranzistora se indukuje kanal sa šupljinama kao glavnim nosiocima, a struja protiče od sorsa ka drenu. Prema modelu NMOS tranzistora sa konstantnim naponom praga, uzimajući u obzir i uticaj Earlyjevog efekta, struja drena PMOS tranzistora je

$$I_D = \begin{cases} \approx 0, & V_{GS} \geq V_{TP}, \text{ zakocenje} \\ B_P \left[(V_{GS} - V_{TP}) V_{DS} - \frac{V_{DS}^2}{2} \right], & V_{GS} \leq V_{TP}, V_{DS} \geq V_{GS} - V_{TP}, \text{ triodna oblast,} \\ \frac{B_P}{2} (V_{GS} - V_{TP})^2 (1 - \lambda V_{DS}), & V_{GS} \leq V_{TP}, V_{DS} \leq V_{GS} - V_{TP}, \text{ zasicenje} \end{cases}$$

gde je $B_P = \mu_p C_{ox} W / L$.

Pokretljivost šupljina u kanalu PMOS tranzistora tipično je $\mu_p \approx 0,4\mu_n$. To znači da je, pri istom odnosu W / L i istim terminalnim naponima kao kod NMOS tranzistora, struja drena PMOS tranzistora približno 2,5 puta manja.

Na slici 4.36. su prikazane izlazne karakteristike NMOS tranzistora $I_D = f(V_{DS})|_{V_{GS}=const}$ i PMOS tranzistora $I_D = f(V_{SD})|_{V_{SG}=const}$, u spoju sa zajedničkim sorsom, za tri vrednosti napona V_{GS} , odnosno V_{SG} .

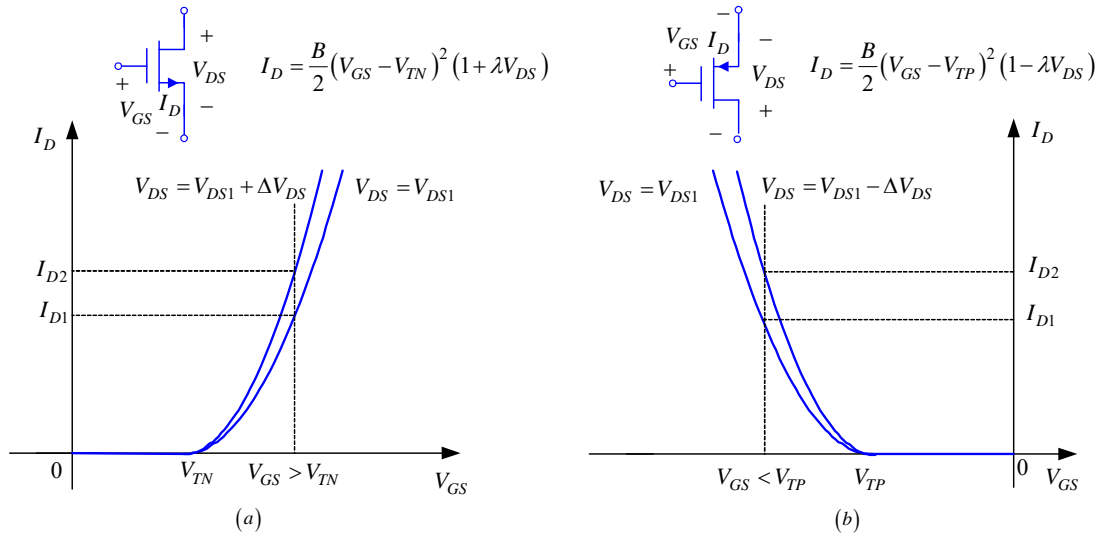


Slika 4.36. Izlazne karakteristike (a) NMOS i (b) PMOS tranzistora sa indukovanim kanalom.

Izlazne karakteristike definišu zavisnost izlazne struje, struje I_D , u funkciji izlaznog napona, napon V_{DS} , pri konstantnom ulaznom naponu, napon V_{GS} . Iako je podjednak priraštaj napona gejtsors, odnosno sors-gejt, karakteristike $I_D = f(V_{DS})$ i $I_D = f(V_{SD})$ nisu ekvidistantne. U svim oblastima rada struja drejna je funkcija i napona gejtsors i napona drejn-sors, ali je u oblasti zasićenja struje drejna uticaj napona drejn-sors na struju drejna mali.

Prenosne karakteristike definišu zavisnost izlazne struje tranzistora koji je u zasićenju, struja I_D , u funkciji ulaznog napona, napon V_{GS} , pri konstantnom izlaznom naponu, napon V_{DS} .

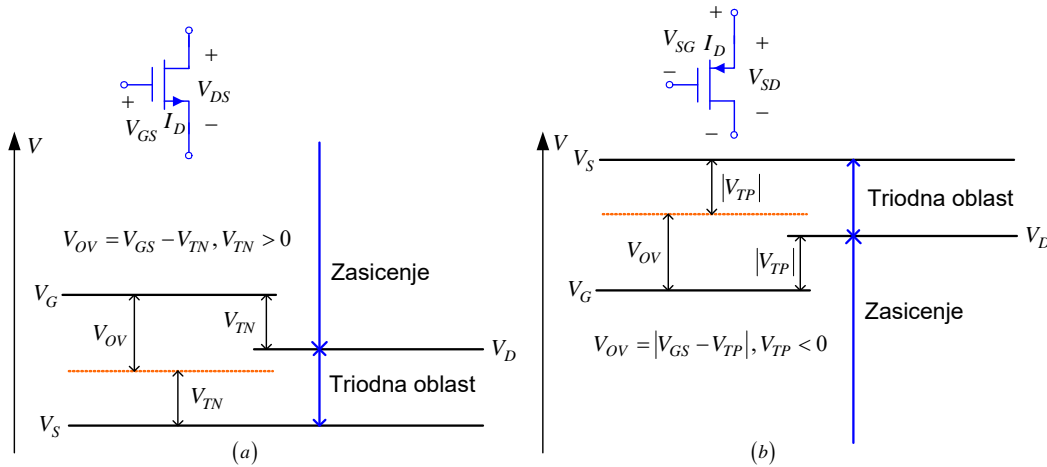
Na slici 4.37. su prikazane prenosne karakteristike NMOS tranzistora $I_D = f(V_{GS})|_{V_{DS}=const}$ i PMOS tranzistora $I_D = f(V_{GS})|_{V_{DS}=const}$ u zasićenju, za dve vrednosti napona V_{DS} .



Slika 4.37. Prenosne karakteristike (a) NMOS i (b) PMOS tranzistora sa indukovanim kanalom u zasićenju.

Na svakom dijagramu sa slike 4.37. je postavljena po jedna vrednost napona V_{GS} , da bi se uočila razlika prenosnih karakteristika za dve vrednosti napona drejn-sors. Za datu vrednost napona V_{GS} struja drejna NMOS tranzistora je veća pri većem naponu V_{DS} , dakle za $V_{DS} = V_{DS1} + \Delta V_{DS}$, $\Delta V_{DS} > 0$. Sličnim postupkom se dolazi do zaključka da je struja drejna PMOS tranzistora, pri istom naponu V_{GS} , veća što je napon V_{DS} manji.

Na slici 4.38. dat je relativan odnosi potencijala elektroda NMOS i PMOS tranzistora u triodnoj oblasti i zasićenju. Da bi NMOS tranzistor provodio značajniju struju potrebno da bude $V_{GS} > V_{TN}$. Ako je potencijal drejna veći od napona $V_G - V_{TN}$, tranzistor je u zasićenju, inače je u triodnoj oblasti. Da bi PMOS tranzistor provodio značajniju struju potrebno je da bude $V_{SG} > |V_{TP}|$. Ako je potencijal drejna manji od napona $V_G + |V_{TP}|$ tranzistor je u zasićenju, inače je u triodnoj oblasti.



Slika 4.38. Relativan odnos potencijala elektroda MOS tranzistora sa indukovanim kanalom u triodnoj oblasti i zasićenju: (a) NMOS i (b) PMOS.

4.2.4. Temperaturna zavisnost struje drejna

Zanemarujući uticaj Earlyjevog efekta struja drejna N-kanalnog MOSFET_a je

$$I_D(T) = \mu_n(T) C_{ox} \frac{W}{2L} [V_{GS} - V_T(T)]^2.$$

U prethodnom izrazu temperaturno su zavisni pokretljivost elektrona u kanalu i napon praga. Pokretljivost u okolini sobne temperature, u opštem slučaju, ima negativan temperaturni koeficijent

$$\mu_n(T) = \mu_n(T_0) \left(\frac{T}{T_0} \right)^{-k_1}, \quad 1.2 \leq k_1 \leq 2.$$

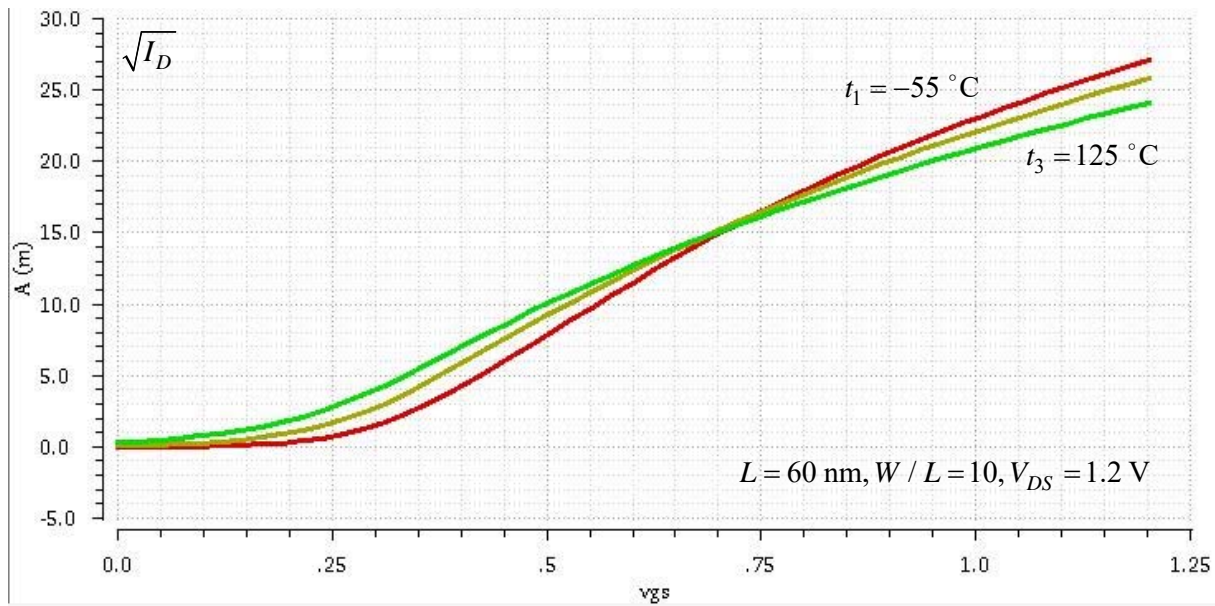
Napon praga MOS tranzistora takođe ima, u opštem slučaju, negativan temperaturni koeficijent i menja se po zakonu

$$V_T(T) = V_T(T_0) - k_2(T - T_0), \quad 0.5 \text{ mV/K} \leq k_2 \leq 3 \text{ mV/K}.$$

Korenovanjem leve i desne strane izraza za struju drejna se dobija

$$\sqrt{I_D} = \sqrt{\mu_n(T)} \sqrt{\frac{W}{2L} C_{ox} (V_{GS} - V_T(T))}.$$

Iz prethodnog izraza se da uočiti da pokretljivost sa povećanjem temperature teži da smanji struju drejna. Sa druge strane, sa povećanjem temperature smanjuje se napon praga, što dovodi do povećanja struje drejna. Pri velikim strujama drejna je dominantan uticaj smanjene pokretljivosti, dok je pri malim strujama uticaj napona praga odlučujući. Kada se izjednače uticaji pokretljivosti elektrona u kanalu i napona praga dobija se napon gejt-sors i struja drejna koje su temperaturno nezavisne, slika 4.39.



Slika 4.39. Temperaturna zavisnost struje drejna.

4.3. MOS TRANZISTOR SA UGRAĐENIM KANALOM

Napon praga NMOS tranzistora sa indukovanim kanalom u funkciji je dopiranosti osnove, a povećanje napona praga se može izvesti implantacijom (usadjivanjem) akceptorskih jona u tankom sloju osnove neposredno ispod oksida. Akceptorske primese povećavaju napon praga, a implantacija donorskih primesa u osnovu neposredno ispod oksida smanjuje njegovu vrednost.

Postoje i tzv. MOS tranzistori sa prirodnim naponom praga (Native Transistor Threshold Voltage), u kojima se ne primenjuje jonska implantacija za podešavanje napona praga

$$V_{Tnative} = \phi_{ms} - \frac{Q_f}{C_{ox}} + 2\phi_F - \frac{Q_d}{C_{ox}}.$$

Tipične vrednosti napona praga “prirodnih” tranzistora imaju znatno manju vrednost u odnosu na napone praga standardnih tranzistora i veće su od nule. Nedostatak ovih tranzistora je što su im minimalne dimenzije geometrija (L i W) 2-3 puta veće od standardnih tranzistora.

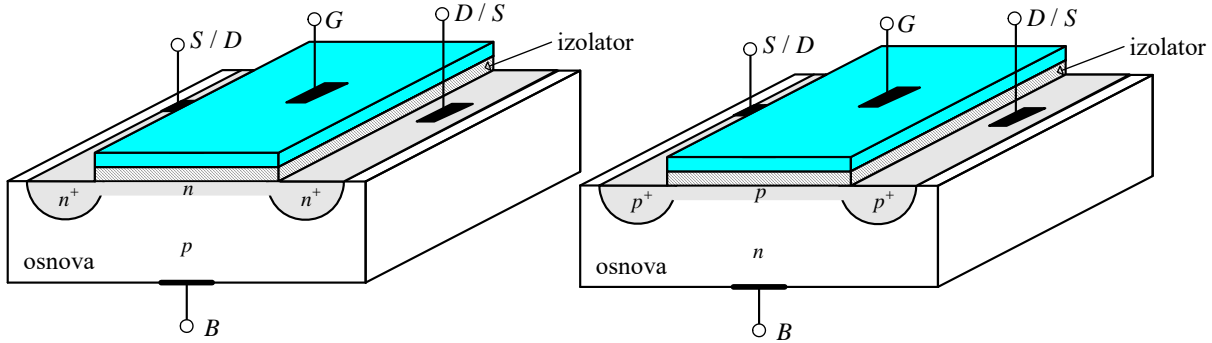
Jonskom implantacijom se može postići da napon praga ima nultu vrednost (zero-threshold). Međutim, napon praga ovih tranzistora ima i pozitivne i negativne vrednosti u zavisnosti od temperature ambijenta.

Ako se u osnovu neposredno ispod oksida ugradi dovoljan broj donorskih atoma, napon praga postaje negativan i dobija se MOS tranzistor sa ugrađenim kanalom (Depletion Mode), slika 4.40a. Kada se njegov gejti i osnova kratko spoje, a između drejna i sorsa postoji potencijalna razlika, kroz kanal MOS tranzistora sa ugrađenim kanalom će proteći struja, za razliku od MOS tranzistora sa indukovanim kanalom (Enhancement mode) koji je tada neprovođan.

Kada je napon gejti-osnova NMOS tranzistora pozitivan, u ostatku osnove, izvan ugrađenog kanala, se dešavaju isti procesi kao kod tranzistora sa indukovanim kanalom, stvara se sloj indukovanih slobodnih elektrona iz osnove p-tipa.

Kada je napon gejti-osnova negativan, stvara se električno polje, čiji je smer od osnove ka oksidu, koje pospešuje kretanje šupljina ka oksidu i elektrona iz kanala ka priključku osnove. Efekat ovog polja je stvaranje osiromašene oblasti bez slobodnih pokretnih nosilaca naelektrisanja. Pri dovoljno velikom negativnom naponu između gejta i osnove neposredno ispod oksida neće biti slobodnih nosilaca naelektrisanja, ostaće samo donorski i akceptorski joni, i tada će doći do prestanka proticanja struje između drejna i sorsa. Ovaj napon se, kao i kod tranzistora sa indukovanim kanalom, zove napon praga $V_{TD} < 0$ (D-Depletion).

Kod P-kanalnog tranzistora sa ugrađenim kanalom, slika 4.40b, u osnovu n-tipa, neposredno ispod oksida, se ugrađuje tanak sloj poluprovodnika p-tipa, a njegov napon praga je pozitivan $V_{TPD} > 0$.

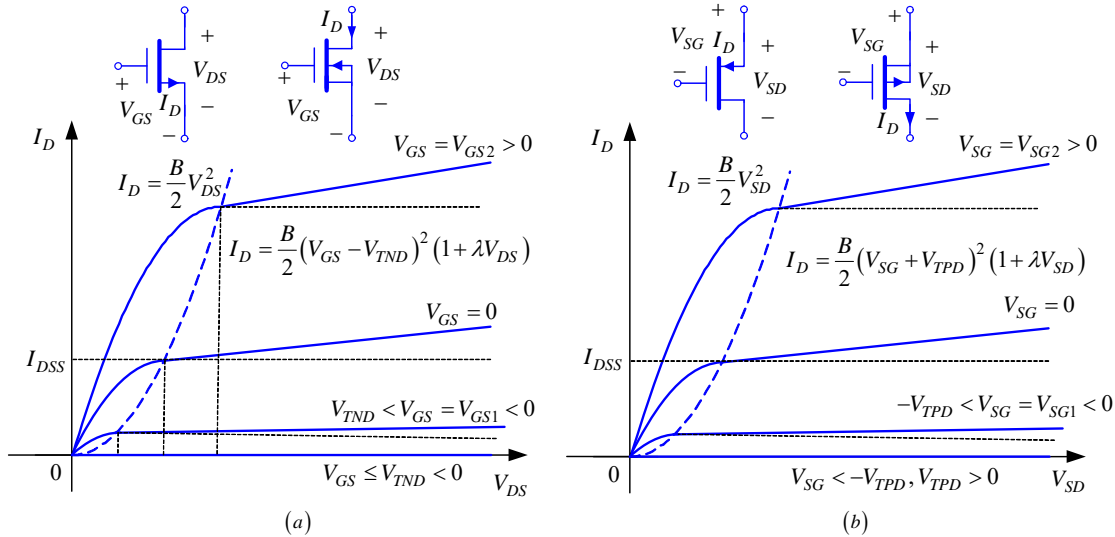


Slika 4.40. Struktura MOS tranzistora sa ugrađenim kanalom
N-kanalni (NMOS) tranzistor i (b) P-kanalni (PMOS) tranzistor.

Na slici 4.41. su prikazane izlazne karakteristike MOS tranzistora sa ugrađenim kanalom. Na istoj slici su prikazani i simboli kojima se označavaju tranzistori sa ugrađenim kanalom. Tranzistori su normalno provodni kada su kratkospojeni kontrolni priključci $V_{GS} = 0$, a vrednosti napona praga su suprotnog polariteta u odnosu na odgovarajuće tranzistore sa indukovanim kanalom. Parabola

$$I_D = \frac{B}{2} V_{DS}^2$$

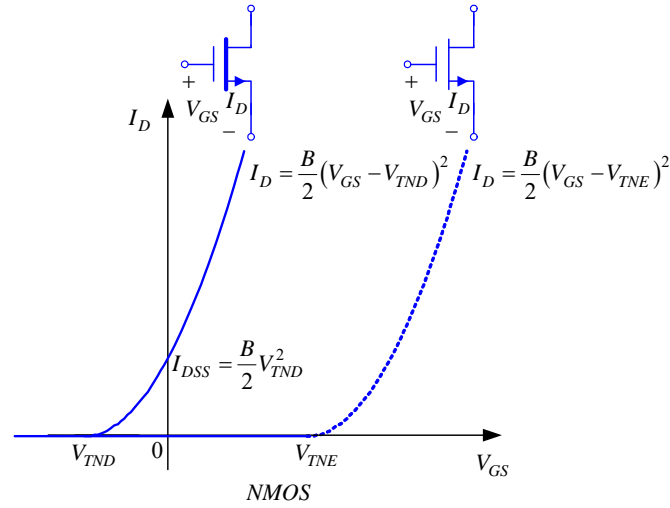
razdvaja triodnu oblast i zasićenje, kao i kod odgovarajućih MOS tranzistora sa indukovanim kanalom.



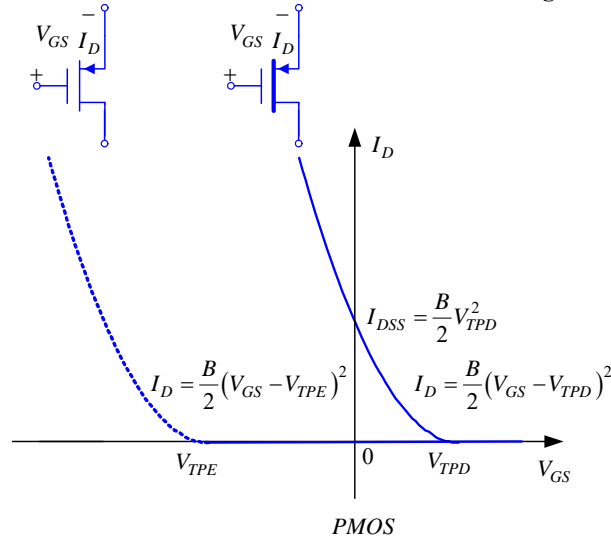
Slika 4.41. Izlazne karakteristike (a) NMOS i (b) PMOS tranzistora sa ugrađenim kanalom.

Na slikama 4.42. i 4.43. su uporedno prikazane izlazne karakteristike NMOS i PMOS tranzistora sa indukovanim i ugrađenim kanalom. Struja drejna je, kod oba tipa ugrađenih kanala, pri kratkospojenim priključcima gejta i sorsa označena sa I_{DSS} .

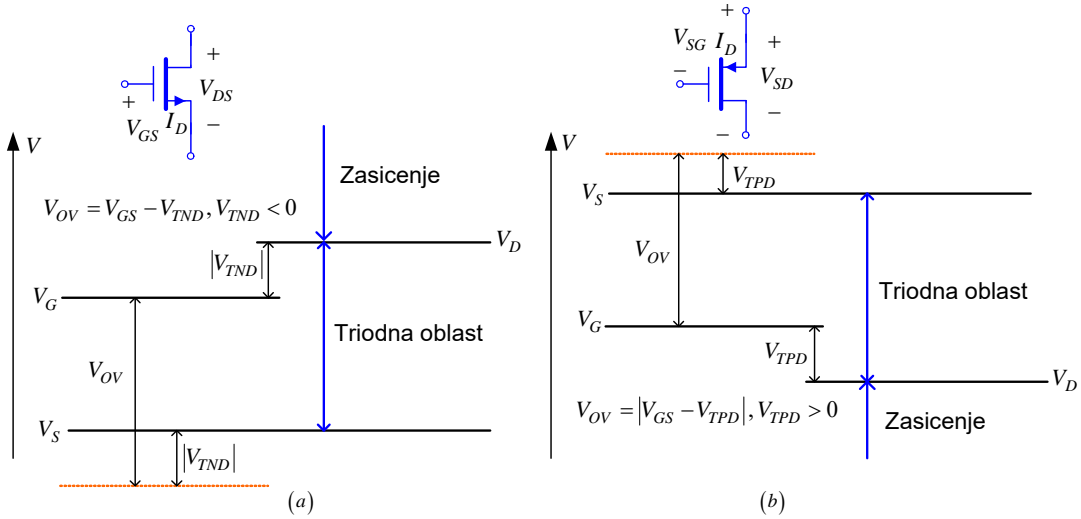
Na slici 4.44. je prikazan relativan odnos potencijala elektroda MOS tranzistora sa ugrađenim kanalom. Razlika u odnosu na tranzistore sa indukovanim kanalom je u tome što potencijal drejna NMOS tranzistora sa ugrađenim kanalom u zasićenju ne može biti manji od potencijala gejta, u graničnom slučaju je za $|V_{TND}|$ veći od njega. Kod PMOS tranzistora sa ugrađenim kanalom u zasićenju potencijal drejna je uvek manji od potencijala gejta, u graničnom slučaju je manji za V_{TPD} .



Slika 4.42. Prenosne karakteristike NMOS tranzistora sa indukovanim i ugrađenim kanalom u zasićenju.



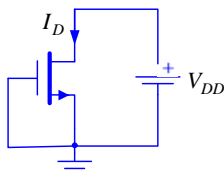
Slika 4.43. Prenosne karakteristike PMOS tranzistora sa indukovanim i ugrađenim kanalom u zasićenju.



Slika 4.44. Relativan odnos potencijala elektroda MOS tranzistora sa ugrađenim kanalom u triodnoj oblasti i zasićenju: (a) NMOS i (b) PMOS.

Primer: Za kolo sa slike 4.45. je poznato: napon napajanja $V_{DD} = 3 \text{ V}$, napon praga $V_{TD} = -1 \text{ V}$, $B = \mu_n C_{ox} W / L = 1 \text{ mA/V}^2$ i $\lambda = 0,01 \text{ V}^{-1}$.

- Odrediti struju drejna.
- Ako je napon napajanja $V_{DD} = 5 \text{ V}$, odrediti relativnu promenu struje drejna u odnosu na slučaj iz tačke (a).



Slika 4.45. Primer kola sa MOS tranzistorom sa ugrađenim kanalom.

Rešenje:

Budući da se radi o tranzistoru sa ugrađenim kanalom, pri $V_{GS} = 0$ će postojati struja drejna ako postoji potencijalna razlika između drejna i sorsa. Pošto je napon između drejna i sorsa

$$V_{DS} = V_{DG} = V_{DD} > -V_{TD},$$

zaključujemo da tranzistor provodi struju i radi u oblasti zasićenja. Stoga je struja drejna

$$I_D = \frac{B}{2} (V_{GS} - V_{TD})^2 (1 + \lambda V_{DS}) = \frac{B}{2} (V_{TD})^2 (1 + \lambda V_{DD}) = 515 \mu\text{A}.$$

Na osnovu izraza za struju drejna zaključujemo da je njena relativna promena usled promene napona napajanja

$$\delta I_D = \frac{I_D(V_{DD2}) - I_D(V_{DD1})}{I_D(V_{DD1})} = \frac{(1 + \lambda V_{DD2}) - (1 + \lambda V_{DD1})}{1 + \lambda V_{DD1}} = \frac{\lambda (V_{DD2} - V_{DD1})}{1 + \lambda V_{DD1}} = 1,9 \%.$$