



دانشکده مهندسی کامپیوتر

بسمه تعالی
طراحی خودکار مدارهای دیجیتال
نیمسال دوم ۹۶-۹۷
تمرین دوم



دانشگاه صنعتی امیرکبیر

تحویل در روز دوشنبه مورخ ۱۳۹۶/۱۲/۲۱ ساعت ۱۳:۵۵ از طریق سایت درس

قبل از شروع به حل سوال‌ها لازم است توضیحات زیر را مطالعه کنید:
هر تمرین از چهار بخش تشکیل شده است.

۱- سوال‌های اختیاری: سوال‌های این بخش به مرور و یادآوری مفاهیم درسی بر مبنای مطالب گفته شده در کلاس می‌پردازند. متأسفانه نمره‌ای به حل این سوال‌ها تعلق نمی‌گیرد.

۲- تحلیل و طراحی مدارهای دیجیتال: هدف سوال‌های این بخش، درک مفاهیم درسی و افزایش قدرت تحلیل و طراحی مدارهای دیجیتال است. حل این سوال‌ها مورد بررسی قرار خواهد گرفت و به آن نمره تعلق می‌گیرد.

۳- پیاده‌سازی مدارهای دیجیتال: هدف این بخش افزایش مهارت پیاده‌سازی مدارهای دیجیتال و بررسی صحت عملکرد مدار را است. حل این سوال‌ها مورد بررسی قرار خواهد گرفت و به آن نمره تعلق می‌گیرد.

فایل ارسالی باید شامل گزارش (حاوی تصاویر شبیه‌سازی) به همراه کدهای نوشته شده به صورت مجزا برای هر سوال باشد.

(برای انجام این بخش، ابزار Vivado شرکت Xilinx مورد نیاز خواهد بود. این ابزار در نسخه‌های مختلف ویندوز و همچنین لینوکس قابل نصب است).

۴- سوال‌های امتیازی: سوال‌های این بخش ممکن است کمی فراتر از مطالب گفته شده در کلاس بوده و به نسبت سایر بخش‌ها نیاز به تلاش بیشتری داشته باشد. به حل این سوال‌ها نمره‌ای اضافی تعلق می‌گیرد.

۵- تمامی فایل‌های مربوط به پاسخ خود را درون یک پوشه قرار داده، نام پوشه را به صورت name_studentID قرار دهید، آن را فشرده کنید و در سایت آپلود کنید.

به ازای هر روز تحویل زودتر از موعد (حداکثر ۴ روز) روزی ۵٪ به نمره تمرین اضافه می‌شود. از این نمره اضافه می‌توانید جهت جبران تأخیرهای احتمالی و یا نقص تمرین‌ها استفاده کنید.

هر گونه سوال یا ابهام در زمینه تمرینات را با ما در میان بگذارید.

j.talafy@aut.ac.ir

hanie.ghasemy@gmail.com

نیست نشان زندگی، تا نرسد نشان تو....

موفق باشید.



دانشکده مهندسی کامپیوتر

بسمه تعالی
طراحی خودکار مدارهای دیجیتال
نیمسال دوم ۹۶-۹۷
تمرین دوم



دانشگاه صنعتی امیرکبیر

تحويل در روز دوشنبه مورخ ۱۳۹۶/۱۲/۲۱ ساعت ۲۳:۵۵ از طريق سايت درس

سوالهای اختیاری

۱. عناصر اصلی برای درستی سنجی زبان VHDL را نام ببرید و انواع روش های تولید بردار ورودی را توضیح دهید.

۲. آیا یک Entity می تواند چند بلاک Architecture داشته باشد و یا برعکس، یعنی چندین Entity برای یک Architecture داشته باشیم؟

۳. اگر برای یک Entity چندین Architecture داشته باشیم، کامپایلر چگونه متوجه می شود کدام را در نظر بگیرد؟ آیا ساختار VHDL وجود دارد که Architecture را به Entity تخصیص دهد؟

۴. Entity زیر مربوط به یک جمع کننده دوبیتی است، آن را با سطح تجرید ساختاری طراحی و توصیف کنید.

```
Entity FullAdder is
    Port (
        A, B : in std_logic_vector(1 downto 0);
        Carry_IN : in std_logic;
        Sum : out std_logic_vector(1 downto 0);
        Carry : out std_logic);
End entity FullAdder;
```



دانشکده مهندسی کامپیوتر

بسمه تعالی
طراحی خودکار مدارهای دیجیتال
نیمسال دوم ۹۶-۹۷
تمرین دوم



دانشگاه صنعتی امیرکبیر

تحويل در روز دوشنبه مورخ ۱۳۹۶/۱۲/۲۱ ساعت ۵۵:۲۳ از طریق سایت درس

تحليل و طراحی مدارهای دیجیتال

۱. یک مدار مقایسه‌کننده تک بیتی با پنج ورودی تک بیتی a_{in} , b_{in} , eq_{in} , gt_{in} , lt_{in} و سه خروجی eq_{out} , gt_{out} , lt_{out} در سطح گیت طراحی کنید (بلوک دیاگرام مدار در شکل زیر آمده است). در این مدار اگر ورودی eq_{in} برابر یک بود، سیگنال‌های a_{in} و b_{in} با یکدیگر مقایسه می‌شوند و با توجه به مقادیر a_{in} و b_{in} تصمیم‌گیری می‌شود که خروجی مناسب فعال بشود. در صورتی که ورودی‌های gt_{in} یا lt_{in} فعال باشد، ورودی‌های a_{in} و b_{in} در نظر گرفته نمی‌شود و خروجی‌های gt_{out} یا lt_{out} فعال می‌شود.





دانشکده مهندسی کامپیوتر

بسمه تعالی
طراحی خودکار مدارهای دیجیتال
نیمسال دوم ۹۶-۹۷
تمرین دوم



دانشگاه صنعتی امیرکبیر

تحويل در روز دوشنبه مورخ ۱۳۹۶/۱۲/۲۱ ساعت ۲۳:۵۵ از طریق سایت درس

پیاده‌سازی مدارهای دیجیتال

۲. مدار مقایسه‌گر تک بیتی که در سوال ۱ طراحی کرده‌اید را با استفاده از زبان VHDL در سطح گیت پیاده‌سازی کنید. سپس با استفاده از مدارهای مقایسه‌گر تک بیتی یک مقایسه‌گر چهار بیتی را در سطح ساختاری پیاده‌سازی کنید.

۳. با استفاده از مدار مقایسه‌گر چهار بیتی سوال ۲، یک مقایسه‌گر N بیتی را به صورت generic و با استفاده از for-generate پیاده‌سازی کنید (N ضربی از ۴ است). عملکرد مدار مقایسه‌گر N بیتی را با نوشتن فایل آزمون مناسب ارزیابی کنید.

۴. ماژول زیر چه مداری را توصیف می‌کند؟ برای این ماژول فایل آزمون مناسبی بنویسید تا تمام حالات ممکن برای دو ورودی a و b را پوشش دهد.

```
Entity circuit is
  port ( i0, i1, i2, i3, a, b : in std_logic;
         q : out std_logic);
End circuit;
```

```
Architecture circuit of circuit is
  signal not_a : std_logic;
  signal not_b : std_logic;
```

Begin

```
not_a <= not a;
not_b <= not b;
m0    <= not_a and not_b and i0;
m1    <= not_a and b      and i1;
m2    <= a      and not_b and i2;
m3    <= a      and b      and i3;
```

End circuit;



دانشکده مهندسی کامپیوتر

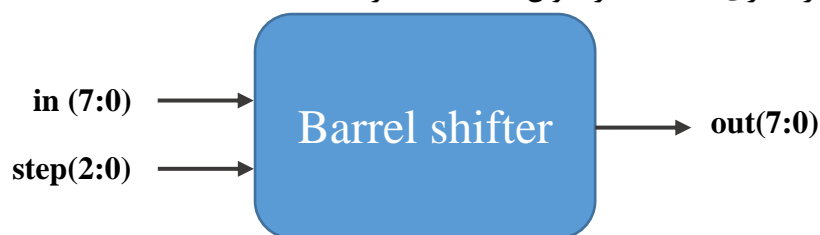
بسمه تعالی
طراحی خودکار مدارهای دیجیتال
نیمسال دوم ۹۶-۹۷
تمرین دوم



دانشگاه صنعتی امیرکبیر

تحويل در روز دوشنبه مورخ ۱۳۹۶/۱۲/۲۱ ساعت ۲۳:۵۵ از طریق سایت درس

۵. مدار نشان داده شده در شکل زیر یک شیفت‌دهنده چرخشی است که بردار ورودی را به تعداد بیت‌های تعیین شده در step به سمت راست شیفت می‌دهد. مدار را با زبان VHDL توصیف کنید. عملکرد مدار توصیف شده را برای مقادیر مختلف step ارزیابی کنید. (توجه کنید که مجاز به استفاده از ساختارهای انتخابی مانند with-select, if-then-else و ... در زبان VHDL نیستید!)
راهنمایی: از مداری مشابه مدار سوال ۴ کمک بگیرید!





سوال امتیازی

کدگذاری one-hot جایگزینی برای کدگذاری باینری است. برای مثال در کدگذاری ۸ بیتی one-hot، عدد ۰ به صورت ۰۰۰۰۰۰۰۱، عدد ۱ به صورت ۰۰۰۰۰۰۱۰، عدد ۷ به صورت ۱۰۰۰۰۰۰۰ نمایش داده می شود. این روش به این دلیل one-hot نامیده می شود که در نمایش هر عدد تنها یک بیت برابر ۱ و بقیه بیت ها برابر ۰ است.

الف) مدار کدگذاری one-hot ۸ بیتی به باینری ۳ بیتی را به صورت ساختاری و با توجه به نکات زیر طراحی کنید:

- ورودی مدار یک بردار ۸ بیتی و خروجی آن یک بردار ۳ بیتی و یک سیگنال اعتبار است.
- اگر ورودی یک کد معتبر one-hot باشد، سیگنال اعتبار برابر ۱ و بردار ۳ بیتی خروجی برابر معادل باینری کد one-hot خواهد بود.
- اگر ورودی یک کد نامعتبر one-hot باشد، سیگنال اعتبار برابر ۰ و مقدار بردار ۳ بیتی ورودی بی اهمیت خواهد بود.



- ب) مدار طراحی شده را با زبان VHDL توصیف کنید.
- ج) با کمک فایل آزمون مناسب، عملکرد مدار خود را ارزیابی کنید.



زنگ تفریح

این روزها حتماً اسم بیت‌کوین^۱ به گوشتان خورده است. بیت‌کوین پول دیجیتال است که توسط ناکاموتو در سال ۲۰۰۹ معرفی شد؛ ابتدا ارزش آن بسیار پایین، در حد چند سنت، بود. در شکل زیر روند تغییر ارزش بیت‌کوین را در چهار ماه اخیر می‌بینید. ارزش هر بیت‌کوین در ۲۵ فوریه ۲۰۱۸ حدود ۱۰ هزار دلار است!

\$10,216.20 ▲ 8.68%
Bitstamp

Currency USD – United States dollar

Bitstamp 10216.20 ▲ 8.68%

Bitfinex 10203.00 ▲ 8.95%



قبل از ابداع بیت‌کوین، سیستم‌های مالی آنلاین برای امنیت به یک سیستم کنترل‌کننده مرکزی احتیاج داشتند. در واقع دولت‌ها تصمیم می‌گرفتند کی پول کاغذی تکثیر کنند. بیت‌کوین بر پایه شبکه همتا به همتا است و به کاربران امکان می‌دهد که بدون هیچ واسطه‌ای انتقال پول غیرقابل بازگشت انجام دهند. انتقال پول از یک نقطه به نقطه دیگر در تمام شبکه اطلاع‌رسانی شده و تمام نقاط از آن آگاه خواهند شد.

روش تولید بیت‌کوین، پردازش است که اصطلاحاً به آن استخراج^۲ گفته می‌شود. از آنجایی که هیچ سیستم مرکزی در این شبکه وجود ندارد، تمام بار محاسباتی بیت‌کوین به عهده کاربران آن است، به این طریق که داده‌هایی که نیاز به پردازش دارند، در یک قالب و اندازه خاص به نام بلوک بسته‌بندی می‌شوند. در ازای پردازش بلوک‌ها، مبلغی بیت‌کوین به سیستم وارد می‌شود. روند کار به این صورت است که یک بلوک به دو یا چند گروه مختلف برای پردازش سپرده می‌شود و هر کدام از افراد یا گروه‌ها که بتوانند سریع‌تر کل بلوک

¹ Bitcoin

² Mining



دانشکده مهندسی کامپیوتر

بسمه تعالی
طراحی خودکار مدارهای دیجیتال
نیمسال دوم ۹۶-۹۷
تمرین دوم



دانشگاه صنعتی امیرکبیر

تحويل در روز دوشنبه مورخ ۱۳۹۶/۱۲/۲۱ ساعت ۱۳:۵۵ از طریق سایت درس

را پردازش کنند، جایزه را به دست می آورند. در داخل آن گروه نیز هر سیستم به ازای پردازشی که انجام می دهد، پاداش بیشتری هم می گیرد. به طور ساده می توان گفت که هر سیستمی که قدرت پردازشی بیشتری داشته باشد، می تواند پردازش بیشتری انجام دهد و بیت کوین بیشتری نیز به دست آورد. تمام این مراحل توسط الگوریتم هوشمند سیستم بیت کوین انجام می شود.

استخراج با استفاده از ابزارهای پردازشی متفاوتی انجام می شود. در ابتدا بیشتر از پردازشگرهای متفاوت با قدرت های بالا (CPU) استفاده می شد. اما با افزایش پیچیدگی، استفاده از این ابزارهای پردازشی به علت مصرف بالای انرژی، تولید توان بالا و زمان بردن فرآیند استخراج، مطلوب نیست. امروزه از پردازشگر کارت های گرافیکی (GPU)، تراشه های برنامه پذیر (FPGA) و تراشه های خاص منظوره (ASIC) که به صورت اختصاصی برای استخراج بیت کوین طراحی شده اند استفاده می شود. در شکل زیر برای نمونه مقایسه ای بین چهار بستر پردازشی بیت کوین برای تعدادی از محصولات انجام شده است (ستون سوم بیانگر قدرت پردازشی آن سیستم است):

Type	Product	Mhash/s	Price
CPU	Intel Core i7	~20	\$150
GPU	Nvidia GTX670	112	\$300
FPGA	Spartan-6 Dev Kit	100	\$995
ASIC	Avalon ASIC 2	82,000	\$1,499

از آنجایی که روز به روز بر پیچیدگی عملیات استخراج افزوده می شود؛ نیاز جدی به سخت افزارهای استخراج احساس می شود؛ سخت افزارهای اختصاصی ای که برای انجام پرسرعت و با مصرف توان و انرژی بهینه عملیات مورد نیاز، طراحی و ساخته شوند.

این [لینک](#) حاوی ویدیویی کوتاه درباره نحوه استخراج و تولید بیت کوین است.