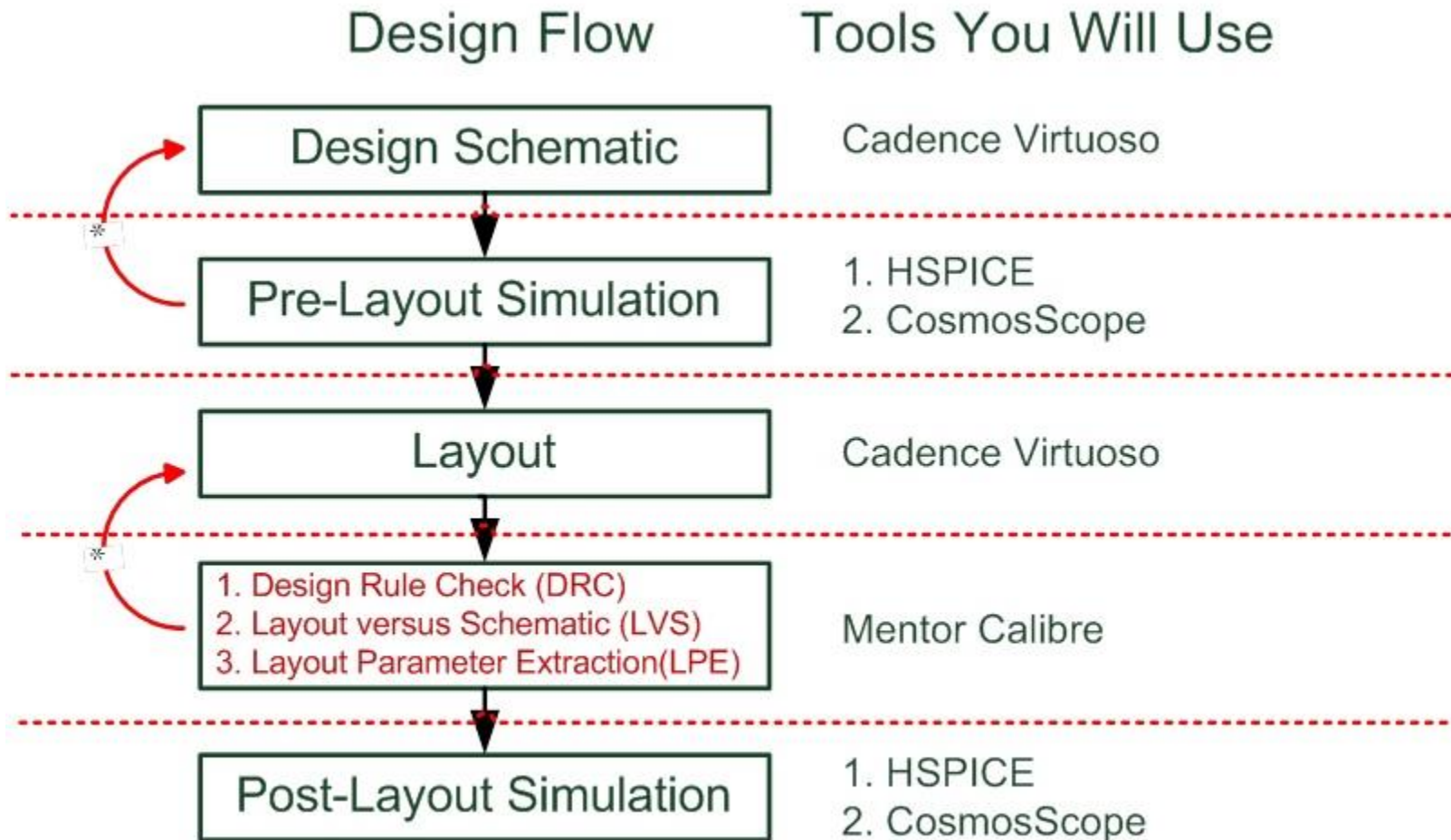




VLSI Lab

Instructor: Prof. Herming Chiueh

Full-Custom IC design flow



* You may do these steps recursively.



Grading Policy

- Lab: 60% (5 labs)
- Midterm online test: 20%
- Term project: 20%



Schedule

每次Lab的評分標準會列於Lab說明文件當中

Week	Date	Course Content
1	9/16	Introduction
2	9/23	Lab1: Inverter & Ring Oscillator
3	9/30	Lab1 問題討論
4	10/7	Lab1 demo
5	10/14	Lab2: Logic Gates
6	10/21	Lab2 demo
7	10/28	Lab3: Flip-Flop & State Machines
8	11/4 (期中考週)	Lab3 demo
9	11/11	Online test
10	11/18	Lab4: Adder
11	11/25	Lab4 demo
12	12/2	Sports day (day off)
13	12/9	Lab5: Multiplier
14	12/16	Lab5 demo
15	12/23	Term project
16	12/30 (期末考週)	Term project問題討論
17	1/6	Term project demo
18	1/13	彈性上課



Office Hours

Office hours前，請先寄信告知當天助教
其餘非office hours時段若除非有急事，不可自行前來

- 地點: ED713
- 時間: Tuesday 17:00 ~ 18:00
 - 曾超華, chiuwa.tsang@soclab.org
 - 呂映承, yingcheng.lu@soclab.org



課程加簽事宜

- 加簽單繳交時間：
 - 於9/16(Wed) 課堂上交給助教
- 決定加簽名單：
 - 如超過教室容量人數, 將現場抽籤



製程申請

■ Step 1.

■ 請至TSRI加入會員

<https://cs.tsri.narl.org.tw/NDLMember/MemberRegister.aspx>

■ 身分別資料請填寫如下

服務單位	學校(學生)
目前就讀學校	國立交通大學
系所	電機工程系(所)
指導教授	闕河鳴
指導教授 email	edaadm@soclab.org
指導教授聯絡電話	035712121
論文名稱/專題研究名稱	VLSI LAB



製程申請

■ Step 2. 填寫製程申請表

● 被授權者個人資料列：

姓名	身分證字號	聯絡電話	Email：(須與TSRI會員Email相同)

■ Step 3.

- 請於9/18(Fri)中午12點以前將在學證明(於科學一館B1列印)繳交到ED526
- 僑生、外籍生請附上居留證正反面影本

完成製程申請後才能使用製程和工作站

