

Second TesCase Preparation

0. 000000 00000 00000 00001 00000 100000 → Add R1 , R0 , R0
4. 000000 00000 00000 00011 00000 100000 → Add R3 , R0 , R0
8. 000000 00000 00000 00101 00000 100000 → Add R5 , R0 , R0
12. 000000 00000 00000 00110 00000 100000 → Add R6 , R0 , R0
16. 001000 00000 00100 00000 00000 010100 → AddI R4 , R0 , 20
20. 000000 00011 00100 00111 00000 101010 → Slt R7 , R3 , R4
24. 000100 00111 00000 00000 00000 001101 → Beq R7 , R0 , 13
28. 100011 00001 01000 00000 01111 101000 → Lw R8 , 1000(R1)
32. 000000 01000 00101 01001 00000 101010 → Slt R9 , R8 , R5
36. 000100 01001 00000 00000 00000 000011 → Beq R9 , R0 , 3
40. 001000 00001 00001 00000 00000 000100 → AddI R1 , R1 , 4
44. 001000 00011 00011 00000 00000 000001 → AddI R3 , R3 , 1
48. 000010 00000 00000 00000 00000 000101 → Jump 5
52. 000000 00101 00101 00101 00000 100010 → Sub R5 , R5 , R5
56. 000000 01000 00000 00101 00000 100000 → Add R5 , R0 , R8
60. 000000 00110 00110 00110 00000 100010 → Sub R6 , R6 , R6
64. 000000 00011 00000 00110 00000 100000 → Add R6 , R0 , R3
68. 001000 00001 00001 00000 00000 000100 → AddI R1 , R1 , 4
72. 001000 00011 00011 00000 00000 000001 → AddI R3 , R3 , 1
76. 000010 00000 00000 00000 00000 000101 → J 5
80. 101011 00000 00101 00000 11111 010000 → Sw R5 , 2000(R0)
88. 101011 01010 00110 00000 11111 010100 → Sw R6 , 2004(R0)