【１】アクセスにかかる時間　　　　　　　　　　　　　　　　　　　　　　　…テキストP.（　　　）

　プロセッサ（CPU）が、主記憶装置上のデータをアクセスするためには、メモリの場所（アドレス）を選択する動作（要求）と、選択した場所からデータを受け取る動作（転送）が必要である。

ＣＰＵ

主記憶装置

転送

要求

[①　　　　　　　　]

[②　　　　　　　　]

要求

転送

準備の時間

ＣＰＵから要求が発生した時点

データの受け渡しが完了した時点

次の要求の受付が可能になる時点

アクセス時間とサイクル時間

【２】記憶の階層化とは？　　　　　　　　　　　　　　　　　　　　　　　　…テキストP.（　　　）

　記憶装置は、高速かつ大容量であることが望ましい！ これを実現するのは困難であるため、通常は特性の異なる記憶装置を組み合わせて、全体の性能を高速でかつ大容量に見えるようにしている。これを**記憶の階層化**と呼ぶ。

１．記憶の階層化

ＣＰＵ

（レジスタ）

[①　　　　　　　　]

（SRAM）

主記憶装置

（DRAM）

[②　　　　　　　　　　]

補助記憶装置

（磁気ディスク装置など）

１次キャッシュ

２次キャッシュ

アクセス速度

**速**　　　　　　　　**アクセス速度**　　　　　　　　**遅**

アクセス速度

**小**　　　　　　　　　**記憶容量**　　　　　　　　　**大**

数ns

数ns以下

数10ns

数10ms

～数10s

数10B

数10ｋB

～数MB

数100MB

～数10GB

数100MB

～数10TB

２．[③　　　　　　　　　　]

記憶の階層化の基本構成として、CPU→主記憶→補助記憶の順で記憶機能を果たしているが、各装置間の速度の差があるため待ち時間（**アイドルタイム**）が生まれる。

この速度の差を埋める為に、各装置の間に**緩衝記憶装置**（キャッシュメモリ・ディスクキャッシュ）を置くことにより、仮想的に高速かつ大容量に見せることができる。

≪範例２≫

記憶装置をアクセス速度の速い順に並べたものはどれか。

ア　主記憶 ＞ レジスタ ＞ ディスクキャッシュ ＞ ハードディスク

イ　主記憶 ＞ レジスタ ＞ ハードディスク ＞ ディスクキャッシュ

ウ　レジスタ ＞ 主記憶 ＞ ディスクキャッシュ ＞ ハードディスク

エ　レジスタ ＞ 主記憶 ＞ ハードディスク ＞ ディスクキャッシュ

≪解答≫　ウ

問題文以外での記憶装置も含めて、アクセス速度の高速な順に並べると、レジスタ、キャッシュメモリ、主記憶、ディスクキャッシュ、ハードディスクの順になります。

≪範例１≫

アクセス時間の最も短い記憶装置はどれか。

ア　CPUの２次キャッシュメモリ イ　CPUのレジスタ

ウ　磁気ディスク エ　主記憶

≪解答≫　イ

レジスタとは、プロセッサ（CPU）の内部に置かれる小容量で高速なメモリであり、データを一時的に保存しておくために用いられます。また２次キャッシュメモリとは、２番目にプロセッサからアクセスされるキャッシュメモリです。プロセッサはまず１次キャッシュメモリにアクセスし、そこに必要な情報がない場合に２次キャッシュメモリにアクセスします。

【３】キャッシュメモリ　　　　　　　　　　　　　　　　　　　　　　　　　…テキストP.（　　　）

１．参照の局所性

　キャッシュメモリの記憶容量は、主記憶装置の一部分の記憶ができるほどしかない。そのため、主記憶装置に記憶されているデータの一部分をアクセスするという予測のもとに記憶することになる。これは、“**プログラムにおける**[①　　　　　　　　　　]**”**と呼ばれる性質を利用する。

　具体的には、プログラムの実行は短時間のうちで参照する領域が一部に集中している現象を利用している。これにより、CPUでデータが必要となった場合はキャッシュメモリを参照することになり、結果として待ち時間が減少する。ただし、予測が外れた場合にはこの効果はない。

２．CPU（処理装置）の実効アクセス時間

　CPUのアクセス時間は、実行中のプログラムに必要なデータがキャッシュメモリに存在するか否かによって左右される。ＣＰＵの必要とするデータが、キャッシュメモリにない場合には主記憶装置にアクセスすることになる。

　データがキャッシュメモリに存在する確率を[②]、存在しない確率を[③]（Not Found Probability）として、次の式によりＣＰＵの実効アクセス時間を求める。

実効アクセス時間 ＝ （キャッシュメモリのアクセス時間）×（ヒット率）

　　　　　　　　　　　　＋（主記憶装置のアクセス時間）×（ＮＦＰ）

　※ヒット率 ＝ １－ＮＦＰ

≪範例１≫

　キャッシュメモリのアクセス時間が10ナノ秒、主記憶のアクセス時間が60ナノ秒、キャッシュメモリのヒット率が90%であるときの、実効アクセス時間は何ナノ秒か。

ア　15 　　イ　25 　ウ　35 　　　エ　55

≪解答≫　ア

実効アクセス時間＝キャッシュメモリのアクセス時間×ヒット率＋主記憶装置のアクセス時間×（１－ヒット率）

＝10ナノ秒×0.9＋60ナノ秒×（１－0.9）＝15ナノ秒

処理装置（ＣＰＵ）

キャッシュメモリ

10ナノ秒

主記憶装置

60ナノ秒

３．主記憶装置への書込み

　キャッシュメモリに存在するデータが変更された場合には、主記憶装置内の元のデータを書き換える必要がある。この書換え方法として、2つの方法が考えられる。

（１）[④　　　　　　　　] 方式

キャッシュメモリ内のデータが書き換えられたとき同時に、主記憶装置内の元のデータも書き換える方法である。

（２）[⑤　　　　　　　　] 方式

キャッシュメモリ内のデータが変更されても、主記憶装置内の元のデータは書き換えず、書き換えられたページがキャッシュメモリから追い出されるときに、主記憶装置内の元のデータを書き換える方法である。ヒット率が大きい場合は、ライトバックが効率がよい。

ＣＰＵ

（レジスタ）

キャッシュメモリ

（SRAM）

ライトスルー方式

ライトバック方式

主記憶装置

（DRAM）

≪範例２≫

キャッシュメモリへの書込み動作には、ライトスルー方式とライトバック方式がある。それぞれの特徴に関する記述のうち、適切なものはどれか。

ア　ライトスルー方式は、データをキャッシュメモリだけに書き込むので、高速に書込みができる。

イ　ライトスルー方式は、データをキャッシュメモリと主記憶の両方に同時に書き込むので、主記憶の内容は常に最新である。

ウ　ライトバック方式は、データをキャッシュメモリと主記憶の両方に同時に書き込むので、速度が遅い。

エ　ライトバック方式では、読出し時にキャッシュミスが発生してもキャッシュメモリの内容が追い出されるときに、主記憶に書き戻す必要が生じることはない。

≪解答≫　イ

ア…ライトスルー方式は、キャッシュメモリと主記憶に同時にデータを書込みます。

ウ…キャッシュメモリと主記憶に同時に書き込むのは、ライトスルー方式です。

エ…ライトバック方式とは、CPUからキャッシュメモリにデータを保存して、他の処理がなくなってから主記憶に保存します。