【１】命令の実行プロセス　　　　　　　　　　　　　　　　　　　　　　　　…テキストP.（　　　）

　コンピュータはCPU内で、「入力」、「計算」、「出力」などの基本動作を指示する「命令（プログラム）」によって動いている。プログラムの実行に先立ち、主記憶装置上の連続した番地にプログラムと必要なデータが格納され、実行開始番地が命令カウンタにセットされる。

　命令の実行プロセスは、**命令取出し段階**と**命令実行段階**を繰り返すことで、処理を進めていく。

STEP０

・主記憶装置に、プログラム（命令群）とデータをあらかじめ格納しておく。

STEP１

・主記憶装置から、あらかじめ格納しておいたプログラム中の一つの命令を取り出す。

STEP２

・取り出された命令がどのような内容になっているかデコーダと呼ばれるもので解読する。

STEP３

・解読した結果を受けて、必要なデータを主記憶装置に取りに行き、そのデータを実行（処理）する。

命令取出し段階

（[①　　　　　　　　]）

命令実行段階

（[②　　　　　　　　]）

|  |  |
| --- | --- |
| 命令１ | ０番地 |
| 命令２ | １番地 |
| 命令３ | ２番地 |
| 命令４ | ３番地 |
| 命令５ | ４番地 |
| … | … |
| ７０点 | 100番地 |
| ６０点 | 101番地 |
| ８５点 | 102番地 |
| ４８点 | 103番地 |
| … | … |

《主記憶装置》

《プロセッサ》

命令の取り出し

命令の解読

（［③　　　　　］）

命令の実行

STEP１

STEP２

STEP３

STEP０

≪範例≫　コンピュータの命令実行順序として，適切なものはどれか。

ア　オペランド読出し→命令の解読→命令取り出し→命令の実行

イ　オペランド読出し→命令取り出し→命令の解読→命令の実行

ウ　命令の解読→命令取り出し→オペランド読出し→命令の実行

エ　命令取り出し→命令の解読→オペランド読出し→命令の実行

≪解答≫　エ

【補足１】命令取出し段階；命令サイクル、フェッチサイクル

|  |  |
| --- | --- |
| 命令１ | ０番地 |
| 命令２ | １番地 |
| 命令３ | ２番地 |
| 命令４ | ３番地 |
| 命令５ | ４番地 |
| … | … |
| ７０点 | 100番地 |
| ６０点 | 101番地 |
| ８５点 | 102番地 |
| … | … |

《主記憶装置》

《制御装置》

命令カウンタ(プログラムレジスタ)

メモリデータＲ

メモリアドレスＲ

命令レジスタ

命令部　アドレス部

デコーダ

演算装置

⑥

①

②

③

④

⑤

バス

バス

|  |  |  |
| --- | --- | --- |
| ① | 命令カウンタ  (プログラムレジスタ) | 解読する為の命令の番地（アドレス）を記憶しているレジスタ |
| ② | メモリアドレスレジスタ | 命令を取りに行く前に、その番地を格納するレジスタ |
| ③ | メモリデータレジスタ | 取り出した命令を受け取るレジスタ |
| ④ | 命令レジスタ | 取り出した命令を、解読する為に一時的に格納するレジスタ |
| ⑤ | デコーダ | 命令部を解読し、処理方法を各装置に指示を出す装置 |
| ⑥ | 命令カウンタ  (プログラムレジスタ) | 次の命令を取りにいく為の準備を行なう（＋１を加算） |

【補足２】命令実行段階；実行サイクル、エグゼキューションサイクル

|  |  |
| --- | --- |
| 命令１ | ０番地 |
| 命令２ | １番地 |
| 命令３ | ２番地 |
| 命令４ | ３番地 |
| 命令５ | ４番地 |
| … | … |
| ７０点 | 100番地 |
| ６０点 | 101番地 |
| ８５点 | 102番地 |
| … | … |

《主記憶装置》

《制御装置》

命令カウンタ(プログラムレジスタ)

メモリデータＲ

メモリアドレスＲ

命令レジスタ

命令部　アドレス部

デコーダ

演算装置

⑦

⑧

⑨

バス

バス

アキュムレータ

|  |  |  |
| --- | --- | --- |
| ⑦ | メモリアドレスレジスタ | データを取りに行く前に、その番地を格納するレジスタ |
| ⑧ | メモリデータレジスタ | 取り出したデータを受け取るレジスタ |
| ⑨ | アキュムレータ | 実行する為に取り出したデータや、実行結果を記憶するレジスタ |

【２】プロセッサによる高速化　　　　　　　　　　　　　　　　　　　　…テキストP.（　　　）

プログラムの実行は、命令サイクル（FC）と実行サイクル（EX）を繰り返しながら実行させる。この基本的な制御を**逐次制御方式**と呼ぶ。これを高速化する方式として、**先回り制御方式**、**パイプライン制御方式**がある。

１．[①　　　　　　　　　　]：命令サイクル（FC）と実行サイクル（EX）を繰り返しながら実行

命令1：

命令2：

命令3：

ＦＣ　　　　ＥＸ

ＦＣ　　　　ＥＸ

ＦＣ　　　　ＥＸ

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
|  |  |  |  |  |  |
|  |  |  |  |  |  |
|  |  |  |  |  |  |
|  |  |  |  |  |  |
|  |  |  |  |  |  |
|  |  |  |  |  |  |

２．[②　　　　　　　　　　]：実行サイクル中に次の命令サイクルを先回りして行なう方法

命令1：

命令2：

命令3：

ＦＣ　　　　ＥＸ

ＦＣ　　　　ＥＸ

ＦＣ　　　　ＥＸ

時間短縮

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
|  |  |  |  |  |  |
|  |  |  |  |  |  |
|  |  |  |  |  |  |
|  |  |  |  |  |  |
|  |  |  |  |  |  |
|  |  |  |  |  |  |

３．[③　　　　　　　　　　]：さらに細分化して先回りさせる方法

命令1：

命令2：

命令3：

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |

※命令プロセス：1サイクルの各ステップ

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| 命令読出 | 命令解読 | 実効アドレス計算 | データ読出 | 実　行 |

（１）パイプライン処理の種類

|  |  |
| --- | --- |
| 種類 | 方　法 |
| [④　　　　　　　　　　　] | “各命令の処理過程”を1クロックサイクルずつずらし、複数命令をオーバーラップさせて実行することで、ステージ数を増やして時間短縮を図る方法である。 |
| [⑤　　　　　　　　　　　] | 1つのCPU内に複数の演算装置を内蔵し、複数のパイプラインで並列に命令を処理できるようにした方法である。 |

≪範例２≫

スーパスカラの説明として，適切なものはどれか。

　ア　処理すべきベクトルの長さがベクトルレジスタより長い場合，ベクトルレジスタ長の組に分割して処理を繰り返す方式である。

　イ　パイプラインを更に細分化することによって，高速化を図る方式である。

　ウ　複数のパイプラインを用い，同時に複数の命令を実行可能にすることによって，高速化を図る方式である。

　エ　命令語を長く取り，一つの命令で複数の機能ユニットを同時に制御することによって，高速化を図る方式である。

≪解答≫　ウ

ア…パイプラインに関する記述です。

イ…スーパパイプラインに関する記述です。

エ…VLIW（Very Long Instruction Word）に関する記述です。

≪範例１≫

全ての命令が５ステージで完了するように設計された，パイプライン制御のコンピュータがある。20命令を実行するには何サイクル必要となるか。ここで，すべての命令は途中で停止することなく実行でき，パイプラインの各ステージは１サイクルで動作を完了するものとする。

ア　20 　　　　イ　21 　　　ウ　24 　エ　25

≪解答≫　ウ

パイプライン制御では、命令を複数のステージに分け、各ステージを少しずつずらしながら実行することにより、各命令の実質的な実行サイクル数を減少させます。たとえば、５命令を実行する場合には、次のように実行時間は９サイクルとなります。

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
| ① | ② | ③ | ④ | ⑤ |  |  |  |  |
|  | ① | ② | ③ | ④ | ⑤ |  |  |  |
|  |  | ① | ② | ③ | ④ | ⑤ |  |  |
|  |  |  | ① | ② | ③ | ④ | ⑤ |  |
|  |  |  |  | ① | ② | ③ | ④ | ⑤ |
| １ | ２ | ３ | ４ | ５ | ６ | ７ | ８ | ９ |

このことから、ｎ命令の実行に要するサイクル数は、(ｎ－１)＋５であることがわかります。各命令が５サイクルで完了する命令を20命令実行するのに必要なサイクル数は、次の通りである。

（20－１）＋５＝24サイクル

【３】並列処理による高速化　　　　　　　　　　　　　　　　　　　　　　　…テキストP.（　　　）

　一般的に使用されているコンピュータ（プログラム記憶方式）では、主記憶装置から命令を順番にプロセッサに取り込んで実行する方式が採用されている。この方式を、1つの命令で1つのデータを処理という意味で、[①　　　　　]（Single Instruction Single Data）と呼ぶ。

　この処理方法を発展させ、より高速化させるために次の考え方がある。

１．[②　　　　　]（Single Instruction Multiple Data）

　　1つの命令で複数のデータを処理する。よって、複数のプロセッサを持つ必要がある。

　　代表的なものに、ベクトルプロセッサやアレイプロセッサがある。

２．[③　　　　　]（Multiple Instruction Single Data）

　　複数の命令で1つのデータを処理する考え方。

　　一般的にはこのようなコンピュータを存在していない。

３．[④　　　　　]（Multiple Instruction Multiple Data）

　　複数の命令で複数のデータを処理する。

　　代表的なものに、スーパスカラ方式のコンピュータがある。

|  |  |  |
| --- | --- | --- |
|  | Single Data | Multiple Data |
| Single  Instruction | SISD | SIMD |
| Multiple  Instruction | MISD | MIMD |

≪範例≫

複数のデータに対して１個の命令で同一の操作を同時並列に行う方式で，マルチメディアデータなどを扱うCPUに採用されているものはどれか。

ア　MIMD 　イ　MISD 　ウ　SIMD 　エ　SISD

≪解答≫　ウ

ア　MIMDとは、複数の命令で複数のデータに対して並列に処理を行う方式です。スーパスカラ方式のコンピュータがこれにあたります。

イ　MISDとは、複数の命令で１つのデータに対して並列に処理を行う方式です。

エ　SISDとは、１つの命令で１つのデータに対して処理を行う方式です。主なコンピュータがこの方式を採用しています。

【４】主記憶装置による高速化　　　　　　　　　　　　　　　　　　　　　　…テキストP.（　　　）

ＣＰＵと主記憶装置のサイクル時間を比べると、主記憶装置の方が遅い。このため、ＣＰＵはメモリの動作が完了するまで、たびたび待たされることになる。そこで、装置の構成を工夫することでサイクル時間を短縮する次の方法が考えられた。

[①　　　　　　　　　　　]は、主記憶装置を[②]と呼ばれる単位に分割し、各バンクを同時にアクセスできるようにする。具体的には、連続したアドレスを別のバンクに割り当てることによって、データの先取りを可能にし、サイクル時間の短縮を図っている。

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| バンク０ |  | バンク１ |  | バンク２ |  | バンク３ |
| 0番地 |  | 1番地 |  | 2番地 |  | 3番地 |
| 4番地 |  | 5番地 |  | 6番地 |  | 7番地 |
| 8番地 |  | 9番地 |  | 10番地 |  | 11番地 |
| 12番地 |  | 13番地 |  | 14番地 |  | 15番地 |
| … |  | … |  | … |  | … |
|  |  |  |  |  |  |  |
| ＣＰＵ | | | | | | |

上記の例では、理論的には4倍の性能向上であるが、読み出したデータが利用されないことがあるので、実際には２倍弱の性能向上となる。

≪範例≫

メモリインタリーブの説明として，適切なものはどれか。

ア　新しい情報をキャッシュメモリに取り出すとき，キャッシュ上では不要になった情報を主記憶に書き込む。

イ　主記憶のアクセス時間と磁気ディスクのアクセス時間とのギャップを補う。

ウ　主記憶の更新と同時にキャッシュメモリの更新を行う。

エ　主記憶を幾つかの区画に分割し，連続したメモリアドレスへのアクセスを高速化する。

≪解説≫　エ

ア　ライトバック方式に関する記述です。

イ　ディスクキャッシュに関する記述です。

ウ　ライトスルー方式に関する記述です。