

Digital Logic Project 2 Bookwork

Mason Doherty | The Verilogians | 3/3/2024

#	Input Opcode	Interface S	Output B
0	0000	0000000000000001	0000000010001000
1	0001	0000000000000010	0000000010110011
2	0010	0000000000000100	0000000001011111
3	0011	0000000000001000	0000000000000000
4	0100	0000000000010000	0000000001000100
5	0101	0000000000100000	0000000000011110
6	0110	0000000001000000	0010011100010000
7	0111	0000000010000000	0000000000010001
8	1000	0000000100000000	0000000001110111
9	1001	0000001000000000	0000000001001100
10	1010	0000010000000000	0000000001101000
11	1011	0000100000000000	0000000001111111
12	1100	0001000000000000	0000000001011011
13	1101	0010000000000000	1111111111100001
14	1110	0100000000000000	1101100011101111
15	1111	1000000000000000	1111111111101110