

ΕΘΝΙΚΟ ΜΕΤΣΟΒΙΟ ΠΟΛΥΤΕΧΝΕΙΟ

ΣΧΟΛΗ ΗΜ&ΜΥ Συστήματα Μικροϋπολογιστών

1^η Άσκηση Ακ. έτος 2011-2012

Γρηγόρης Λύρας Α.Μ.: 03109687

29 Απριλίου 2012

Άσκηση (i)

Στην άσκηση αυτή μας ζητείται να αποκωδικοποιήσουμε το πρόγραμμα που μας δίνεται από γλώσσα μηχανής σε assembly. Από τη δοσμένη ακολουθία έχουμε τον εξής κώδικα: Κυρίως κώδικας:

```
;06 00
        MVI B,01H
        LDA 2000H
                        ;3A 00 20
3
                        ;FE 00
        CPI OOH
4
                        ;CA 13 08
    LOA:
                        ;1F
        RAR
                        ;DA 12 08
        JC 12
10
        INR B
                        ;04
        JNZ OA
                        ;C2 OA 08
11
12
   L12:
        MOV A,B
                        ;78
13
14
        CMA
                        ;2F
15
                        ;32 00 30
        STA 3000H
16
        RST 1
17
                        :CF
        ; JMP START
        END
19
```

Το πρόγραμμα αυτό παίρνει είσοδο από τα dip switches (2000H) και βρίσκει τη θέση του πρώτου αναμένου bit από τα δεξιά. Τη θέση αυτή την εμφανίζει στα leds (3000H) στο δυαδικό σύστημα.

Για να έχουμε συνεχόμενη λειτουργία αρκεί το RST 1 στο τέλος του προγράμματος να γίνει JMP START.

Άσκηση (ii)

Εδώ μας ζητείται να υποποιήσουμε ένα πρόγραμμα ανάβει κυκλικά με χρονική καθυστέρηση 0.5 sec. Αν ο δεξιότερος διακόπτης στα dip switches είναι ΟΝ τα leds ανάβουν από τα δεξιά προσ τα αριστερά και αντίστροφα.

Κυρίως κώδικας:

```
;LED moves left-> right and right->left if
    ;MSB of DIP Switches is on, otherwise it
    ; Cycles to the left
        MVI A,FEH ;1111 1110
        LXI B,01F4H ;500ms delay
        STA 3000H
        CALL DELB
10
         MOV C,A
                     ;Keep status of LEDS
11
        RLC
12
13
        {\tt JNC~CHECK} \hspace{0.5cm} ; \textit{If~at~leftmost~LED,~check~DIPs}
        JMP LOOP_L ;Else, repeat
14
    CHECK:
15
        LDA 2000H
        RRC
                      ; If LSB of DIPs = 0
17
        JNC START
                     ;Cycle to first LED
18
```

```
MOV A,C
19
                      ;Else start moving right
         RRC
    LOOP R:
21
         STA 3000H
                      ;LED on
22
         CALL DELB
23
         RRC
24
         {\tt JNC\ RESTART\ ;} {\it If\ at\ rightmost\ LED,\ go\ left}
25
         JMP LOOP_R ; Else, repeat
26
    RESTART:
27
28
         MVI A,FDH
                     ;1111 1101
         JMP LOOP_L ; Just so 1st LED is only 0.5s
29
```

Άσκηση (iii)

Το πρόγραμμα που υλοποιούμε μετατρέππει τον αριθμό που διαβάζει από τα dip switches στη δεκαδική του μορφή και τον εμφανίζει στα leds, με τις δεκάδες να απεικονίζονται στα 4 MSB και τις μονάδες στα 4 LSB. Για να έχουμε συνεχή λειτουργία χρησιμοποιούμε το JMP START. Αν ο αριθμός της εισόδου είναι τριψήφιος ανάβουν όλα τα leds.

Κυρίως κώδικας:

```
;Convert 8-bit binary from DIP switches
    ; into its decimal value (modulo 100)
    ;Display decades on 4 MSB and units on 4LSB
    START:
             LDA 2000H
                              ;Read from dips
            MVI B,00H
    HUN:
             SUI 64H ; Subtract 100 until
10
11
             JNC HUN ; Number is < 0
             ADI 64H ; Add 100
12
    DEC:
13
             INR B
                              ;Count tens
             SUI OAH ;Subtract 10
15
             JNC DEC ;Repeat
16
             ADI OAH ; Add 10
17
            DCR B
18
19
            MOV C, A ; Keep units on C
20
            {\tt MOV} A,B ;Get decades
21
                             ;4 shifts to
22
            RLC
            RLC
                              ;Reach correct position
23
                              ;For LEDs
24
            RLC
25
             RLC
             ADD C
                              :Add units
26
27
                              ;Complement A
28
            STA 3000H
                              ;Show on LEDs
29
             JMP START
    END
31
```

Άσκηση (iv)

Σε αυτή την άσκηση καλούμαστς να υλοποιήσουμε το κύκλωμα που μας δίνεται. Η είσοδος δίνεται από τα dip switches, και η έξοδος εμφανίζεται στα leds. Το πρόγραμμα έχει συνεχή λειτουργία.

Κυρίως κώδικας:

```
START:
        LDA 2000H
                    ; eisodos apo diakoptes
                    ;B=A
        MOV B.A
        MVI D,00H
                    ;D=0
        RRC
                    ;Olis8hsh de3ia wste na er8oun ta Ai sth 8esh twn Bi kai to antistrofo
        ANA B
                    ;A and B gia to CO=AO^BO kai to endiameso apotelesma Y1=A4^B4
        ANI 41H
                    ;kratame mono ta shmantika apotelesmata - sto 10 kai to 70 lsb
        MOV D,A
                    ;D= 0 Y1 0 0 0 0 0 C0
        RRC
10
        RRC
                    ; metakinoume to Y1 sth swsth 8esh (4o lsb) dhl A= 0 0 CO 0 Y1 0 0 0 \,
        RRC
11
        ORA D
        MOV D,A
                    ;D= 0 Y1 0 C0 Y1 0 0 C0
13
14
        MOV A,B
                    ;epanafora A gia tis upoloipes pra3eis
        RRC
        XRA B
                    ; A xor B gia to endiameso apotelesma YO=A2 xor B2 (C2=YO)
16
17
        ANI 10H
                    ;kratame mono to 50 lsb
        RRC
                    ;to metakinoume sth swsth 8esh (4o lsb)
18
                    ;apo8hkeuoume to YO giati 8a to 3anaxreiastoume
        MOV C,A
19
                    ; A = 0 Y1 0 C0 C3 0 0 C0 opou C3=Y1 or Y0
20
        ORA D
                    ; D=A
        MOV D,A
21
                    ; A = 0 0 0 0 YO 0 0
        MOV A,C
22
23
        RRC
                    ;to metakinoume sto 30 lsb
        ORA D
                    A = 0 Y1 0 C0 C3 C2 0 C0
24
25
        MOV D,A
                    ;D=A
        MOV A,B
26
        RRC
27
                    ;A or B gia to C1=A1 or B1
28
        ORA B
        ANI 04H
                    ; kratame mono to 30 lsb
29
                    ;to metakinoume sth swsth 8esh (2o lsb)
        RRC
30
        ORA D
                    ; A = 0 Y1 0 C0 C3 C2 C1 C0
                    ; A = 0 0 0 0 C3 C2 C1 C0
        ANI OFH
32
33
        CMA
                     ;antistrofh gia e3odo
34
        STA 3000H
        JMP START
35
    F.ND
```

Άσκηση (ν)

Τέλος έχουμε μια τεχνοοικονομική μελέτη με θέμα την κατασκευή μια φορητή ηλεκτρονική συσκευή με χρήση 3 τεχνολογιών.

Τεχνολογίες:

• Διακριτά στοιχεία και ολοκληρωμένα κυκλώματα σε πλακέτα

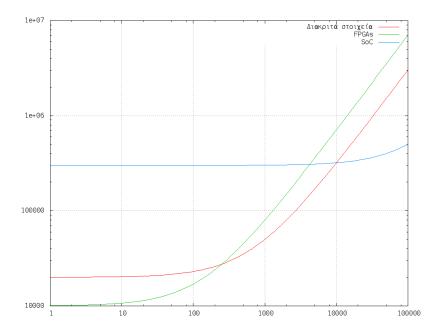
$$Cost = 20000 + (15 + 15) \times x = 20000 + 30 \times x \tag{1}$$

• FPGAs και λίγα περιφεριακά σε μικρότερη πλακέτα

$$Cost = 10000 + (60 + 10) \times x = 10000 + 70 \times x \tag{2}$$

• Σχεδίαση SoC για πολύ μικρή πλακέτα

$$Cost = 300000 + (1+1) \times x = 300000 + 2 \times x \tag{3}$$



Σχήμα 1: Καμπύλες ανά τεμάχιο (λογαριθμική κλίμακα)

Για να είναι μη συμφέρουσα η επιλογή των FPGA θα πρέπει η τιμή των ολοκληρωμένων για τα FPGA να ανέρχεται στα 20€.

Επαναλαμβάνοντας τους υπολογισμούς συνυπολογίζοντας στο κόστος και άλλους συντελεστές για κάθε τεχνολογία (π.χ. κόστος μπαταρίας, αυτονομία, κατανάλωση, μέγεθος) έχουμε τα ακόλουθα. Τεχνολογίες:

• Διακριτά στοιχεία και ολοκληρωμένα κυκλώματα σε πλακέτα

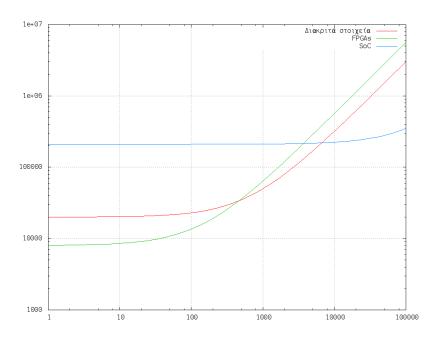
$$Cost = 20000 + (15 + 15) \times x = 20000 + 30 \times x \tag{4}$$

• FPGAs και λίγα περιφεριακά σε μικρότερη πλακέτα

$$Cost = 0.8 \times (10000 + (60 + 10) \times x) = \times (10000 + 70 \times x) \tag{5}$$

• Σχεδίαση SoC για πολύ μικρή πλακέτα

$$Cost = 0.7 \times (300000 + (1+1) \times x) = 0.7 \times (300000 + 2 \times x)$$
 (6)



Σχήμα 2: Καμπύλες ανά τεμάχιο (λογαριθμική κλίμακα)