

問題 4 次のCPUアーキテクチャに関する各設問に答えよ。

＜設問 1＞ 次の命令実行手順に関する記述中の□に入れるべき適切な字句を解答群から選べ。

1つの命令は、いくつかの段階を経て実行される。

初めに、□(1)を参照して、命令語が格納されている位置を知る(図1①)。

次に、主記憶装置から命令語を取り出し、命令レジスタに格納する(図1②)。この命令取出しの操作を□(2)と呼ぶ。命令レジスタの命令部はデコーダで解读され、同時に□(3)が行われて命令を実行する準備が完了する(図1③)。実行結果はレジスタや主記憶装置に格納される(図1④)。

中央処理装置 (CPU)

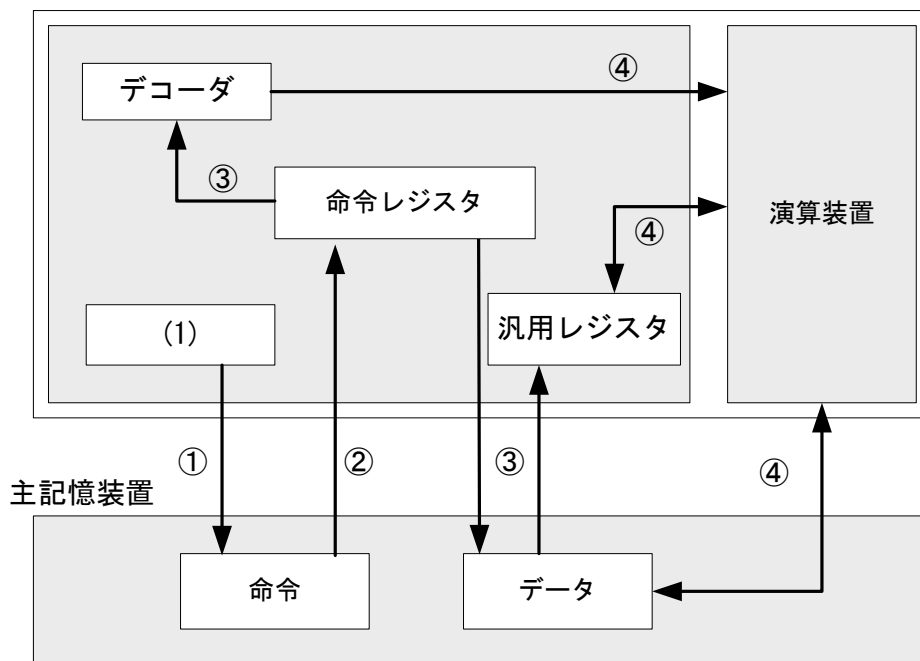


図 1 命令実行手順

(1) ～ (3) の解答群

- ア. エグゼキューション
- ウ. スーパバイザ
- オ. プログラムカウンタ

- イ. オペランドの読出し
- エ. ディスパッチャ
- カ. 命令フェッチ

＜設問 2＞ 次の命令に関する記述を読み、図 3 の状態から (4)～(7) の処理を単独で実行した結果を解答群の中から選べ。

[命令について]

ある言語の命令形式は次のようになっている。

OP	R	XR	F	AD
2 ビット	2 ビット	2 ビット	2 ビット	8 ビット

図 2 命令形式

OP：命令を指定。次の命令コード（2 進数）がある。

00 … 実効アドレスで示される主記憶装置上の番地の内容を、指定した汎用レジスタに格納する（LD 命令）。

01 … 実効アドレスで示される主記憶装置上の番地の内容を、指定した汎用レジスタに加算する（ADD 命令）。

10 … 実効アドレス値を指定した汎用レジスタに格納する（LAD 命令）。

R：汎用レジスタの番号を指定する。

汎用レジスタは GR0 から GR3 までの 4 個であり、0～3（2 進数で 00～11）の値で指定する。

XR：指標レジスタとして使用する汎用レジスタの番号を指定する。

指定できる値は 1～3（2 進数で 01～11）であり、00 のときは指標修飾を行わない。

F：直接アドレス指定、間接アドレス指定を指定する。

00 のときは直接アドレス指定

01 のときは間接アドレス指定

AD：主記憶装置上の番地を指定する。

[汎用レジスタおよび主記憶装置の内容]

GR0	300	GR1	200	GR2	5	GR3	2
-----	-----	-----	-----	-----	---	-----	---

主記憶装置の一部

…	50	51	52	53	54	55	…	番地
…	8085h	5181h	281Dh	3080h	3880h	1025h	…	命令語

※ 命令語末尾の“h”は 16 進数表記であることを意味する

…	128	129	130	131	132	133	…	番地
…	130	131	133	10	5	1	…	データ

図 3 主記憶装置の内容

例えば、命令語が 1182h の場合は、次のようになる。

2進表示では 0001 0001 1000 0010 となる。

よって、OP:00 R:01 XR:00 F:01 AD:1000 0010 である。

これらより、間接アドレス指定で 130 番地を参照するため、130 番地に格納されている値が 133 であることから、133 番地の値が GR1 に格納される。

54 番地の命令は次のように解釈される。

1. 命令は である。
2. ここで使用される汎用レジスタは である。
3. ここで使用される指標レジスタは である。
4. この命令を実行した後の GR3 の値は である。

(4) の解答群

ア. ADD イ. LAD ウ. LD

(5) , (6) の解答群

ア. GR0 イ. GR1 ウ. GR2 エ. GR3

(7) の解答群

ア. 1 イ. 5 ウ. 10 エ. 130