

- 【解説】
- 【設問 1】 オ
- 【設問 2】 aーキ, bーヅ, cーヅ, dーヅ

【解説】

機械語命令に関する問題である。類似の問題は過去に数回出題されており、情報の表現などの基礎理論の理解と同時に、選択した場合は、確実に解けるよう訓練しておく必要がある。機械語命令の仕様は図 1 で形式、表 1～表 3 で取りうる値が示されているが、表 2 で説明されているとおり、ビット番号 6, 7 及び 8, 9 に対応する b, x の値によって、実効アドレスの算出式が決まるので、内容を解説していく際は特に注意する。また、命令の実行結果によって、値が条件コードレジスタ CC に設定されることもあるので忘れないようにする。

説明上、表 2 の内容に①～④の番号を付与 (表 A) する。また、16 進数の表記は、問題文にあるとおり数字の末尾に h を付け、それ以外は断りが無い限り 10 進数とする。

表 A 実効アドレスの算出式

区分	x	b	実効アドレス
①	0	0	d
②	0	0 以外	(b)+d
③	0 以外	0	(x)+d
④	0 以外	0 以外	(x)+(b)+d

問題解決のポイントは、仕様を理解し、正確に確認作業ができるかである。多少解説に時間を要すると思うが、間違えないよう、丁寧に確認することが大切である。

【設問 1】

命令 1983h を解読すると、次のようになる。

16 進数 1 9 8 3

2 進数 0001 1001 1000 0011

これを図 1 の形式で示すと次のようになる。

op	r _m	x	b	d
10 進数	0001	10	01	10
	1	2	1	2
				3

x=1, b=2 なので、表 A の④の場合に該当する。その実効アドレスは(x)+(b)+d より、次のようになる。

$$\begin{array}{r} 0 \ 0 \ 0 \ 3 \ h \ \leftarrow \text{(x): レジスタ 1 の内容で 0003h} \\ 0 \ 0 \ 0 \ 2 \ h \ \leftarrow \text{(b): レジスタ 2 の内容で 0002h} \\ +) \ 0 \ 0 \ 0 \ 3 \ h \ \leftarrow \text{d: 内容は 0003h} \\ \hline 0 \ 0 \ 0 \ 8 \ h \end{array}$$

したがって、正解は「0008h」の (オ) である。

【設問 2】

最初の命令 (0010h 番地の 12C0h) から、丁寧にトレース (追跡)、解説していき、内容を吟味していく。

空欄 a～d:

(1) 0010h 番地の命令 12C0h の内容と解説

16 進数 1 2 C 0

2 進数 0001 0010 1100 0000

これを図 1 の形式で示すと次のようになる。

op	r _m	x	b	d
10 進数	0001	00	10	11
	1	0	2	3
				0

x=2, b=3 なので、表 A の④の場合である。その実効アドレスは(x)+(b)+d より、次のようになる。

$$\begin{array}{r} 0 \ 0 \ 0 \ 2 \ h \ \leftarrow \text{(x): レジスタ 2 の内容で 0002h} \\ 0 \ 0 \ 0 \ 1 \ h \ \leftarrow \text{(b): レジスタ 3 の内容で 0001h} \\ +) \ 0 \ 0 \ 0 \ 0 \ h \ \leftarrow \text{d: 内容は 0000h} \\ \hline 0 \ 0 \ 0 \ 3 \ h \end{array}$$

また、命令コードは 1 なので、「実効アドレスに格納されている内容 (0003h 番地の 0003h) と r (レジスタ番号 0) で指定されるレジスタの内容 (0004h) の論理和 (OR) を、r で指定されたレジスタに設定する」となり、結果は次のようになる。

$$\begin{array}{r} 0 \ 0 \ 0 \ 3 \ h \ \leftarrow \text{0003h 番地の内容で 0003h} \\ \text{OR) } 0 \ 0 \ 0 \ 4 \ h \ \leftarrow \text{レジスタ番号 0 の内容で 0004h} \\ \hline 0 \ 0 \ 0 \ 7 \ h \end{array}$$

2 進数のビット演算
0011
0100
0111
OR

これによって、レジスタ番号 0 の内容は 0004h から 0007h に変化する。なお、論理演算の結果が 0 以外なので、条件コードレジスタ CC にはビット 01 が設定される。

(2) 0011h 番地の命令 24C0h の内容と解説

16 進数 2 4 C 0

2 進数 0010 0100 1100 0000

これを図 1 の形式で示すと次のようになる。

op	r _m	x	b	d
10 進数	0010	01	00	11
	2	1	0	3
				0

x=0, b=3 なので、表 A の②の場合である。その実効アドレスは(b)+d より、次のようになる。

$$\begin{array}{r} 0 \ 0 \ 0 \ 1 \ h \ \leftarrow \text{(b): レジスタ番号 3 の内容で 0001h} \\ +) \ 0 \ 0 \ 0 \ 0 \ h \ \leftarrow \text{d: 内容は 0000h} \\ \hline 0 \ 0 \ 0 \ 1 \ h \end{array}$$

また、命令コードは 2 なので、「実効アドレスに格納されている内容 (0001h 番地の 0001h) と r (レジスタ番号 1) で指定されるレジスタの内容 (0003h) の論理積 (AND) を、r で指定されるレジスタに設定する」となり、結果は次のようになる。

$$\begin{array}{r} 0 \ 0 \ 0 \ 1 \ h \ \leftarrow \text{0001h 番地の内容で 0001h} \\ \text{AND) } 0 \ 0 \ 0 \ 3 \ h \ \leftarrow \text{レジスタ番号 1 の内容で 0003h} \\ \hline 0 \ 0 \ 0 \ 1 \ h \end{array}$$

2 進数のビット演算
0001
0011
0001
AND

これによって、レジスタ番号 1 の内容は 0003h から 0001h に変化する。なお、論理演算の結果が 0 以外なので、条件コードレジスタ CC にはビット 01 が設定される。

この時点で、レジスタ番号 0 の内容は、(1)より、「0007h」であるから、空欄 a の正解は (キ) となる。また、レジスタ番号 1 の内容は「0001h」であるから、空欄 b の正解は (ア) となる。

(3) 0012h 番地の命令 38C2h の内容と解説

16 進数 3 8 C 2

2 進数 0011 1000 1100 0010

これを図 1 の形式で示すと次のようになる。

op	r _m	x	b	d
10 進数	0011	10	00	11
	3	2	0	3
				2

x=0, b=3 なので、図 A の②の場合である。その実効アドレスは(b)+d より、次のようになる。

$$\begin{array}{r} 0 \ 0 \ 0 \ 1 \ h \ \leftarrow \text{(b): レジスタ番号 3 の内容で 0001h} \\ +) \ 0 \ 0 \ 0 \ 2 \ h \ \leftarrow \text{d: 内容は 0002h} \\ \hline 0 \ 0 \ 0 \ 3 \ h \end{array}$$

また、命令コードは 3 なので、「実効アドレスに格納されている内容 (0003h 番地の 0003h) と r (レジスタ番号 2) で指定されるレジスタの内容 (0002h) の排他的論理和 (XOR) を、r で指定されるレジスタに設定する」となり、結果は次のようになる。

$$\begin{array}{r} 0 \ 0 \ 0 \ 3 \ h \ \leftarrow \text{0003h 番地の内容で 0003h} \\ \text{XOR) } 0 \ 0 \ 0 \ 2 \ h \ \leftarrow \text{レジスタ番号 2 の内容で 0002h} \\ \hline 0 \ 0 \ 0 \ 1 \ h \end{array}$$

2 進数のビット演算
0011
0010
0001
XOR

これによって、レジスタ番号 2 の内容は 0002h から 0001h に変化する。なお、論理演算の結果が 0 以外なので、条件コードレジスタ CC にはビット 01 が設定される。

(4) 0013h 番地の命令 4815h の内容と解説

16 進数 4 8 1 5

2 進数 0100 1000 0001 0101

これを図 1 の形式で示すと次のようになる。

op	r _m	x	b	d
10 進数	0100	10	00	00
	4	2	0	0
				21

x=0, b=0 なので、表 A の①の場合であり、実効アドレスは d (21=0015h 番地) である。

また、命令コードは 4 なので、「m と CC (ビット 01) の論理積 (AND) を求め、結果が 00 でなければ実効アドレスに分岐する。結果が 00 であれば、何もしない」となり、結果は次のようになる。(式は 2 進数)

$$\begin{array}{r} 1 \ 0 \ \leftarrow \text{m の内容でビット 10} \\ \text{AND) } 0 \ 1 \ \leftarrow \text{CC の内容でビット 01 ((3)より 01 が設定)} \\ \hline 0 \ 0 \end{array}$$

論理演算の結果がビット 00 なので、「何もしない」ということになる。したがって、空欄 c の正解は「分岐しない」の (ア) である。なお、論理演算の結果は 0 であるが、条件コードレジスタ CC には実行前のビット 01 が保持されることに留意する。

(5) 0014h 番地の命令 4C16h の内容と解説

16 進数 4 C 1 6

2 進数 0100 1100 0001 0110

これを図 1 の形式で示すと次のようになる。

op	r _m	x	b	d
10 進数	0100	11	00	01
	4	3	0	0
				22

x=0, b=0 なので、表 A の①の場合であり、実効アドレスは d (22=0016h 番地) である。

また、命令コードは 4 なので、「m と CC (ビット 01) の論理積 (AND) を求め、結果が 00 でなければ実効アドレスに分岐する。結果が 00 であれば、何もしない」となり、結果は次のようになる。(式は 2 進数)

$$\begin{array}{r} 1 \ 1 \ \leftarrow \text{m の内容でビット 11} \\ \text{AND) } 0 \ 1 \ \leftarrow \text{CC の内容でビット 01 ((3)より 01 が設定)} \\ \hline 0 \ 1 \end{array}$$

論理演算の結果がビット 01 なので、実行番地 (0016h) に分岐することになる。そのため、0015h 番地の命令は実行されない。なお、CC の値は実行前の値ビット 01 が保持される。

- 【解説】
- 【設問 1】 オ
- 【設問 2】 aーキ, bーヅ, cーヅ, dーヅ

【解説】

機械語命令に関する問題である。類似の問題は過去に数回出題されており、情報の表現などの基礎理論の理解と同時に、選択した場合は、確実に解けるよう訓練しておく必要がある。機械語命令の仕様は図 1 で形式、表 1～表 3 で取りうる値が示されているが、表 2 で説明されているとおり、ビット番号 6, 7 及び 8, 9 に対応する b, x の値によって、実効アドレスの算出式が決まるので、内容を解説していく際は特に注意する。また、命令の実行結果によって、値が条件コードレジスタ CC に設定されることもあるので忘れないようにする。

説明上、表 2 の内容に①～④の番号を付与 (表 A) する。また、16 進数の表記は、問題文にあるとおり数字の末尾に h を付け、それ以外は断りが無い限り 10 進数とする。

表 A 実効アドレスの算出式

区分	x	b	実効アドレス
①	0	0	d
②	0	0 以外	(b)+d
③	0 以外	0	(x)+d
④	0 以外	0 以外	(x)+(b)+d

問題解決のポイントは、仕様を理解し、正確に確認作業ができるかである。多少解説に時間を要すると思うが、間違えないよう、丁寧に確認することが大切である。

- 【設問 1】
- 命令 1983h を解読すると、次のようになる。
- 16 進数 1 9 8 3
- 2 進数 0001 1001 1000 0011
- これを図 1 の形式で示すと次のようになる。

op	r _m	x	b	d
10 進数	0001	10	01	10
	1	2	1	2
				3

x=1, b=2 なので、表 A の④の場合に該当する。その実効アドレスは(x)+(b)+d より、次のようになる。

$$\begin{array}{r} 0 \ 0 \ 0 \ 3 \ h \ \leftarrow \text{(x): レジスタ 1 の内容で 0003h} \\ 0 \ 0 \ 0 \ 2 \ h \ \leftarrow \text{(b): レジスタ 2 の内容で 0002h} \\ +) \ 0 \ 0 \ 0 \ 3 \ h \ \leftarrow \text{d: 内容は 0003h} \\ \hline 0 \ 0 \ 0 \ 8 \ h \end{array}$$

したがって、正解は「0008h」の (オ) である。

【設問 2】

最初の命令 (0010h 番地の 12C0h) から、丁寧にトレース (追跡)、解説していき、内容を吟味していく。

空欄 a～d:

- (1) 0010h 番地の命令 12C0h の内容と解説
- 16 進数 1 2 C 0
- 2 進数 0001 0010 1100 0000
- これを図 1 の形式で示すと次のようになる。

op	r _m	x	b	d
10 進数	0001	00	10	11
	1	0	2	3
				0

x=2, b=3 なので、表 A の④の場合である。その実効アドレスは(x)+(b)+d より、次のようになる。

$$\begin{array}{r} 0 \ 0 \ 0 \ 2 \ h \ \leftarrow \text{(x): レジスタ 2 の内容で 0002h} \\ 0 \ 0 \ 0 \ 1 \ h \ \leftarrow \text{(b): レジスタ 3 の内容で 0001h} \\ +) \ 0 \ 0 \ 0 \ 0 \ h \ \leftarrow \text{d: 内容は 0000h} \\ \hline 0 \ 0 \ 0 \ 3 \ h \end{array}$$

また、命令コードは 1 なので、「実効アドレスに格納されている内容 (0003h 番地の 0003h) と r (レジスタ番号 0) で指定されるレジスタの内容 (0004h) の論理和 (OR) を、r で指定されたレジスタに設定する」となり、結果は次のようになる。

$$\begin{array}{r} 0 \ 0 \ 0 \ 3 \ h \ \leftarrow \text{0003h 番地の内容で 0003h} \\ \text{OR) } 0 \ 0 \ 0 \ 4 \ h \ \leftarrow \text{レジスタ番号 0 の内容で 0004h} \\ \hline 0 \ 0 \ 0 \ 7 \ h \end{array}$$

2 進数のビット演算
0011
0100
0111

これによって、レジスタ番号 0 の内容は 0004h から 0007h に変化する。なお、論理演算の結果が 0 以外なので、条件コードレジスタ CC にはビット 01 が設定される。

- (2) 0011h 番地の命令 24C0h の内容と解説
- 16 進数 2 4 C 0
- 2 進数 0010 0100 1100 0000
- これを図 1 の形式で示すと次のようになる。

op	r _m	x	b	d
10 進数	0010	01	00	11
	2	1	0	3
				0

x=0, b=3 なので、表 A の②の場合である。その実効アドレスは(b)+d より、次のようになる。

$$\begin{array}{r} 0 \ 0 \ 0 \ 1 \ h \ \leftarrow \text{(b): レジスタ番号 3 の内容で 0001h} \\ +) \ 0 \ 0 \ 0 \ 0 \ h \ \leftarrow \text{d: 内容は 0000h} \\ \hline 0 \ 0 \ 0 \ 1 \ h \end{array}$$

また、命令コードは 2 なので、「実効アドレスに格納されている内容 (0001h 番地の 0001h) と r (レジスタ番号 1) で指定されるレジスタの内容 (0003h) の論理積 (AND) を、r で指定されるレジスタに設定する」となり、結果は次のようになる。

$$\begin{array}{r} 0 \ 0 \ 0 \ 1 \ h \ \leftarrow \text{0001h 番地の内容で 0001h} \\ \text{AND) } 0 \ 0 \ 0 \ 3 \ h \ \leftarrow \text{レジスタ番号 1 の内容で 0003h} \\ \hline 0 \ 0 \ 0 \ 1 \ h \end{array}$$

2 進数のビット演算
0001
AND) 0011
0001

これによって、レジスタ番号 1 の内容は 0003h から 0001h に変化する。なお、論理演算の結果が 0 以外なので、条件コードレジスタ CC にはビット 01 が設定される。

この時点で、レジスタ番号 0 の内容は、(1)より、「0007h」であるから、空欄 a の正解は (キ) となる。また、レジスタ番号 1 の内容は「0001h」であるから、空欄 b の正解は (ア) となる。

- (3) 0012h 番地の命令 38C2h の内容と解説
- 16 進数 3 8 C 2
- 2 進数 0011 1000 1100 0010
- これを図 1 の形式で示すと次のようになる。

op	r _m	x	b	d
10 進数	0011	10	00	11
	3	2	0	3
				2

x=0, b=3 なので、図 A の②の場合である。その実効アドレスは(b)+d より、次のようになる。

$$\begin{array}{r} 0 \ 0 \ 0 \ 1 \ h \ \leftarrow \text{(b): レジスタ番号 3 の内容で 0001h} \\ +) \ 0 \ 0 \ 0 \ 2 \ h \ \leftarrow \text{d: 内容は 0002h} \\ \hline 0 \ 0 \ 0 \ 3 \ h \end{array}$$

また、命令コードは 3 なので、「実効アドレスに格納されている内容 (0003h 番地の 0003h) と r (レジスタ番号 2) で指定されるレジスタの内容 (0002h) の排他的論理和 (XOR) を、r で指定されるレジスタに設定する」となり、結果は次のようになる。

$$\begin{array}{r} 0 \ 0 \ 0 \ 3 \ h \ \leftarrow \text{0003h 番地の内容で 0003h} \\ \text{XOR) } 0 \ 0 \ 0 \ 2 \ h \ \leftarrow \text{レジスタ番号 2 の内容で 0002h} \\ \hline 0 \ 0 \ 0 \ 1 \ h \end{array}$$

2 進数のビット演算
0011
XOR) 0010
0001

これによって、レジスタ番号 2 の内容は 0002h から 0001h に変化する。なお、論理演算の結果が 0 以外なので、条件コードレジスタ CC にはビット 01 が設定される。

- (4) 0013h 番地の命令 4815h の内容と解説
- 16 進数 4 8 1 5
- 2 進数 0100 1000 0001 0101
- これを図 1 の形式で示すと次のようになる。

op	r _m	x	b	d
10 進数	0100	10	00	00
	4	2	0	0
				21

x=0, b=0 なので、表 A の①の場合であり、実効アドレスは d (21=0015h 番地) である。

また、命令コードは 4 なので、「m と CC (ビット 01) の論理積 (AND) を求め、結果が 00 でなければ実効アドレスに分岐する。結果が 00 であれば、何もしない」となり、結果は次のようになる。(式は 2 進数)

$$\begin{array}{r} 1 \ 0 \ \leftarrow \text{m の内容でビット 10} \\ \text{AND) } 0 \ 1 \ \leftarrow \text{CC の内容でビット 01 ((3)より 01 が設定)} \\ \hline 0 \ 0 \end{array}$$

論理演算の結果がビット 00 なので、「何もしない」ということになる。したがって、空欄 c の正解は「分岐しない」の (ア) である。なお、論理演算の結果は 0 であるが、条件コードレジスタ CC には実行前のビット 01 が保持されることに留意する。

- (5) 0014h 番地の命令 4C16h の内容と解説
- 16 進数 4 C 1 6
- 2 進数 0100 1100 0001 0110
- これを図 1 の形式で示すと次のようになる。

op	r _m	x	b	d
10 進数	0100	11	00	01
	4	3	0	0
				22

x=0, b=0 なので、表 A の①の場合であり、実効アドレスは d (22=0016h 番地) である。

また、命令コードは 4 なので、「m と CC (ビット 01) の論理積 (AND) を求め、結果が 00 でなければ実効アドレスに分岐する。結果が 00 であれば、何もしない」となり、結果は次のようになる。(式は 2 進数)

$$\begin{array}{r} 1 \ 1 \ \leftarrow \text{m の内容でビット 11} \\ \text{AND) } 0 \ 1 \ \leftarrow \text{CC の内容でビット 01 ((3)より 01 が設定)} \\ \hline 0 \ 1 \end{array}$$

論理演算の結果がビット 01 なので、実行番地 (0016h) に分岐することになる。そのため、0015h 番地の命令は実行されない。なお、CC の値は実行前の値ビット 01 が保持される。