



Universidad Nacional de Tres de Febrero

INGENIERÍA DE SONIDO

Circuitos Electrónicos I

Pedal Compresor de Guitarra

Trabajo realizado durante el 1º cuatrimestre del 2023

Autores

Garcia Iacovelli, Mateo - mateogi99@gmail.com

Fazio, Federico - faziofederico9@gmail.com

Docentes

Chaikh, David - dchaikh@untref.edu.ar

Barrozo, Mariana - mariana.mbarroso@gmail.com

Di Marco, Sol - sollinti@gmail.com

Olivera, Sebastián - solivera@untref.edu.ar

Índice

| | |
|--|-----------|
| 1. Introducción | 3 |
| 2. Etapas de desarrollo | 4 |
| 2.1. Primera etapa: JFET en configuración R_s sin puentear | 4 |
| 2.2. Segunda etapa: Buffer y detector de envolvente | 7 |
| 2.3. Tercera etapa: VCA | 9 |
| 2.4. Cuarta etapa: Configuración R_e sin puentear | 11 |
| 2.5. Cálculo de capacitores | 13 |
| 3. Especificaciones técnicas | 14 |
| 4. Conclusión | 16 |
| Referencias | 17 |

1. Introducción

En el siguiente informe se lleva a cabo una descripción del diseño, desarrollo y armado de un pedal compresor para guitarra. Para ello, se han puesto en práctica todos los conceptos teóricos que involucra la disciplina Circuitos Electrónicos, y se los ha puesto a prueba en una protoboard, donde se comprobó su correcto funcionamiento.

Un compresor es un efecto utilizado para reducir el rango dinámico de una señal, la cual supera un determinado nivel umbral a elección por el fabricante. A este parámetro se lo denomina threshold. El mismo puede ser modificado por el propio usuario. Otro parámetro importante es la tasa de compresión, llamado Ratio, con el cual se determina qué relación se busca que exista entre los niveles de señal a la salida respecto de los de entrada. Por último, se debe ser capaz de ajustar el volumen de la señal procesada, etapa que se suele conocer como "Make-up". Al mismo tiempo, muchos compresores permiten ajustar otros parámetros temporales, como son el tiempo de ataque y el tiempo de release. El tiempo de ataque determina cuánto tarda el compresor en aplicar una reducción de nivel una vez que la señal de entrada supera el umbral. Mientras que el tiempo de release indica cuánto tarda el compresor en dejar de comprimir la señal, una vez que esta se encuentra por debajo del threshold.

Para este caso, se propone un circuito a base de transistores de tipo BJT y JFET, que sea capaz de reducir el nivel de toda señal de guitarra que supere un determinado threshold, y luego se pueda ajustar la ganancia deseada de salida del mismo. El usuario podrá ser capaz de regular mediante un potenciómetro el tiempo de release del compresor y con el mismo, de forma indirecta, el threshold con el que se quiere trabajar. También se cuenta con la posibilidad de modificar la tasa de compresión entre ciertos valores preestablecidos. Por último, se cuenta con un potenciómetro que permite regular la amplitud de la señal de salida, con la posibilidad incluso de distorsionar sutilmente la misma y brindarle otro "color". La **Figura 1** permite visualizar de mejor manera las etapas que conforman el circuito diseñado.

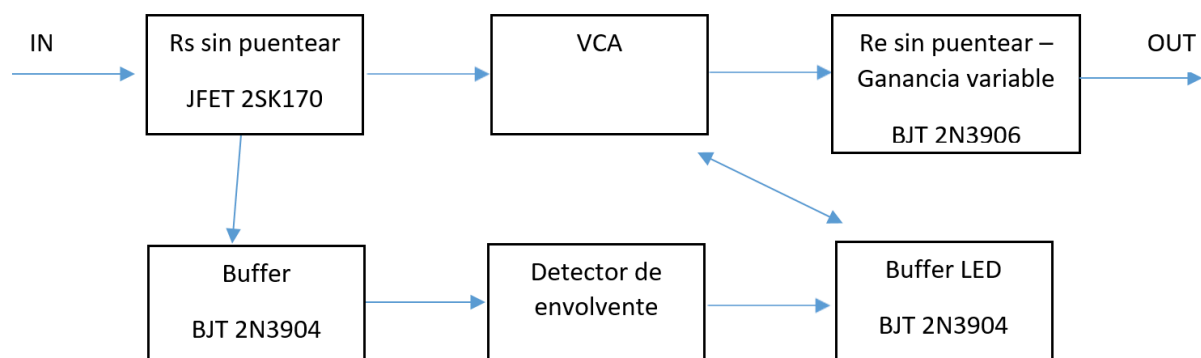


Figura 1 - Diagrama de bloque del Pedal Compresor diseñado

El VCA que se establece se trata básicamente de un divisor resistivo que permite reducir el nivel de la señal que supera el umbral. El mismo se encuentra asociado a la etapa de detector de envolvente a través de un LED. Dado que en el divisor resistivo participa un LDR, es decir una resistencia que varía su valor en función de la intensidad de luz que perciba, el compresor reducirá más o menos el nivel, en función de que tanta luz emita el LED, lo cual depende de la amplitud de la señal de entrada. Se abordará este tema con mayor profundidad posteriormente.

2. Etapas de desarrollo

Dentro del circuito del compresor se pueden diferenciar cuatro etapas diferentes, **Figura 2**. La fuente de alimentación para todo el circuito se definió en una primera instancia en un valor de 9V, debido a que el diseño se corresponde a un pedal de guitarra.

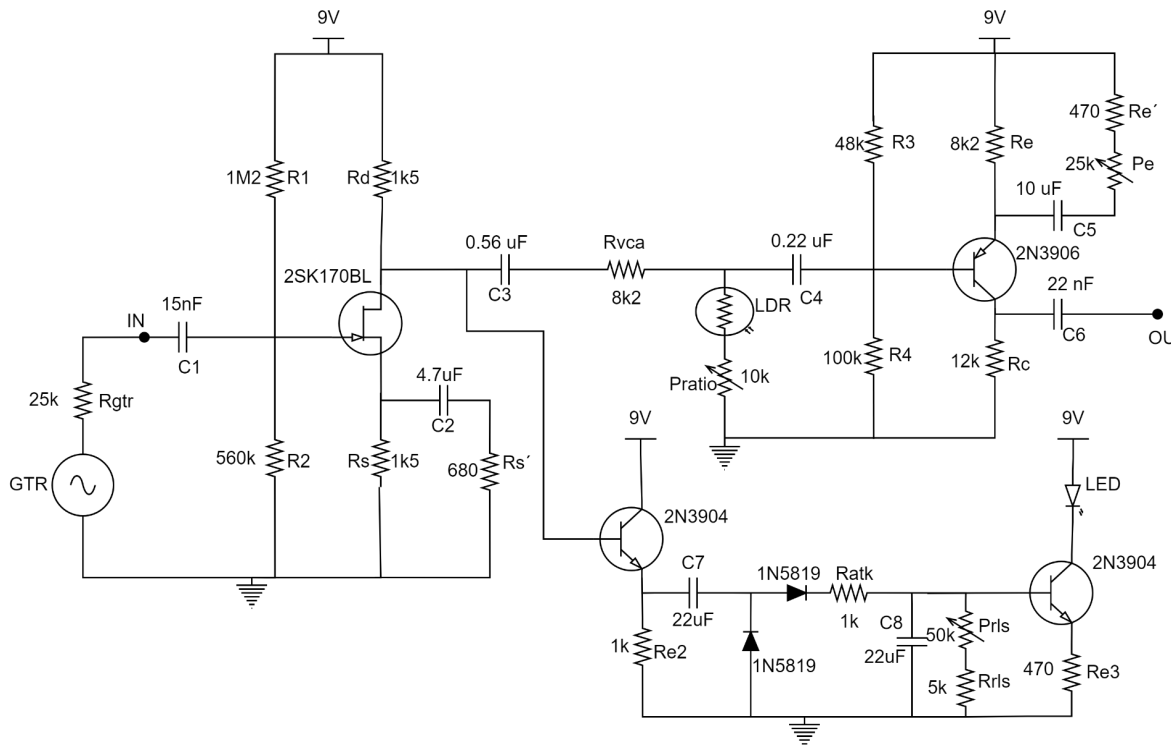


Figura 2 - Circuito esquemático del pedal compresor diseñado

2.1. Primera etapa: JFET en configuración Rs sin puente

Se utilizó un transistor JFET 2SK170BL, se optó por este tipo de transistor debido a varias de sus características:

- La corriente de polarización que circula por el gate es nula, permite utilizar valores altos para las resistencias de polarización sin afectar la característica de I_{dq} constante del circuito.
- Permite definir la impedancia de entrada como el paralelo de las resistencias de polarización, ya que la impedancia de entrada del JFET se encuentra en paralelo con estas, pero toma un valor mucho mayor.
- Presenta una mejor curva para la figura de ruido en función de la resistencia del generador, comprando con un transistor BJT.

Basándonos en la curva de la figura de ruido se partió de una corriente de polarización $I_{dq} = 2 \text{ mA}$, para cumplir con la condición de corriente constante se definió una distribución para las tensiones $V_{Rs} = V_{Rd} = V_{DS} = 3 \text{ V}$. De esta manera se definieron los valores para $R_d = R_s = 1 \text{ k}\Omega$. Sabiendo el valor de la corriente de drain se buscó el valor de la tensión entre gate y source en el datasheet ^[1], $V_{gs} = -0.2 \text{ V}$. Finalmente, se calcularon las resistencias de polarización, teniendo en cuenta que se consiga una condición de máxima transferencia de tensión entre la impedancia de entrada del amplificador y la impedancia de salida de la guitarra, quedando un valor para la R_{ia} de

$$R_{ia} = R1//R2 = 1M2//560k \approx 381k\Omega$$

Si se toma un valor para la impedancia de salida de la guitarra de $R_{gtr} = 25k\Omega$, se cumple la impedancia de entrada del amplificador es más de diez veces mayor, **Figura 3**.

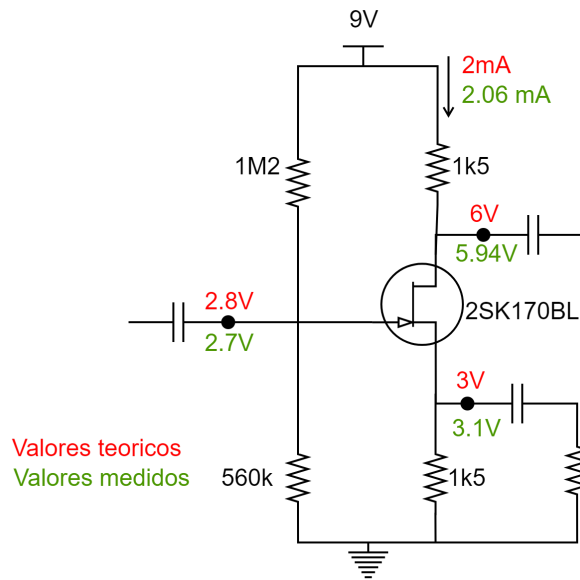


Figura 3 - Circuito JFET en configuración Rs/sp, con los valores de polarización teóricos y medidos.

Para definir la ganancia de esta etapa se partió de la hipótesis de que la señal de guitarra puede tomar como máximo un valor de $500mV$ eficaces, lo que equivale a $700mVp$. De esta manera, se definió un valor de ganancia para que el amplificador no distorsione cuando a la entrada aparece este potencial. Como esta etapa presenta una ganancia menor a diez veces, se calculó la misma como

$$G_{v,teorica} = \frac{R_d//R_L}{R_s//R_s'} = \frac{1k5}{1k5//680} = 3,2 veces$$

De esta manera, si la señal de entrada tiene un valor de $700mVp$ a la salida de esta etapa, existirán $2,24Vp$ teniendo en cuenta que la máxima excursión posible son $3Vp$, se considera que para esta configuración la distorsión que agregue esta etapa no será muy notoria.

A la hora de la medición de ganancia se registró en el osciloscopio una ganancia de $G_v = 2,3 veces$, **Figura 4(a)**.

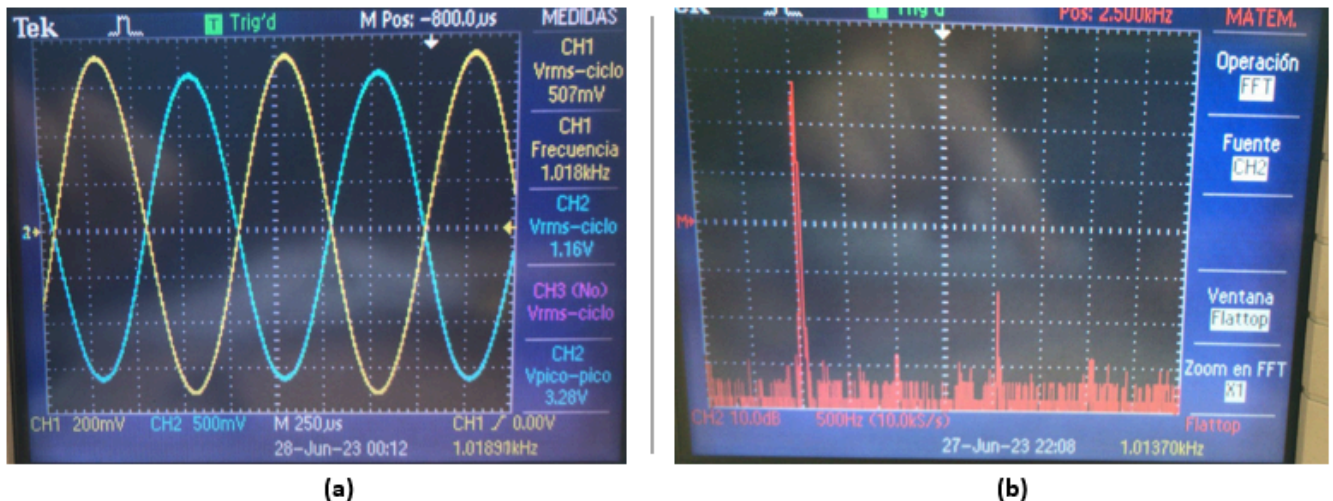


Figura 4 - (a) Medición de tensión de entrada CH1 vs tensión de salida CH2 del JFET para determinar la ganancia. (b) Medición de la FFT de la señal del CH2.

La diferencia entre la ganancia teórica y la medida se debe en principio a que para el cálculo de la ganancia teórica se tuvo en cuenta que la resistencia de carga R_L sería mucho mayor que la resistencia del drain. Pero en realidad lo que ocurre es que la resistencia de carga se compone de

$$R_L = R_i \text{ buffer} // (8k2 + ((LDR + P10k) // R_{iaBjt})) \approx R_L = 8k2 + LDR + P10k$$

Cuando la señal de entrada es de 500mVrms se tiene la situación de máxima compresión, el LDR toma su valor mínimo $LDR \approx 1k\Omega$, y si el potenciómetro se encuentra en la posición de mínima resistencia, la resistencia de carga que ve el circuito del JFET no es diez veces mayor a 1k5 por lo que la fórmula de ganancia sería

$$G_V = \frac{R_d // R_L}{R_s // R_{s'}} = \frac{1k5 // (8k2 + 1k)}{1k5 // 680} = \frac{1289}{467} = 2,7 \text{ veces}$$

Este valor es más cercano al medido en la práctica. De este análisis se determinan dos factores:

- Por un lado, el potenciómetro de Ratio afecta directamente a la ganancia de la primera etapa. Cuando se desea una máxima relación de compresión (potenciómetro al mínimo), la ganancia de la primera etapa será menor, por lo tanto, la señal que ingrese a la etapa de buffer para entrar al detector también será menor. Esto deriva en que el led brillará menos y la resistencia del LDR será un poco mayor. El análisis de los valores de resistencia del LDR en función del potenciómetro y la señal de entrada se realiza más adelante.
- Por otro lado, el potenciómetro de release ubicado en la etapa del detector también modifica la ganancia de esta primera etapa de manera indirecta. Esto se debe a que, como se explica más adelante, el potenciómetro de release también afecta al threshold del compresor y por ende si se comprime más el LDR varía su resistencia y varía la carga sobre la salida de la primera etapa.

En cuanto a la **Figura 4(b)**, se puede notar que se cumple con la característica buscada en el cálculo teórico, ya que cuando la señal de entrada toma el valor máximo, la

distorsión agregada por esta etapa es baja. El primer componente armónico que se distingue, es el tercer armónico y se encuentra con un nivel menor en 40dB aproximadamente.

2.2. Segunda etapa: Buffer y detector de envolvente

Se acopla de manera directa un transistor BJT 2N3904, en configuración seguidor o buffer. Este se polariza con el potencial de tensión continua que existe en la salida del transistor JFET de la etapa anterior, en el cálculo teórico 6 V. De esta manera se elige una resistencia de emisor $R_e = 1k\Omega$, para que la corriente I_{cq} sea de aproximadamente 5 mA, **Figura 5**.

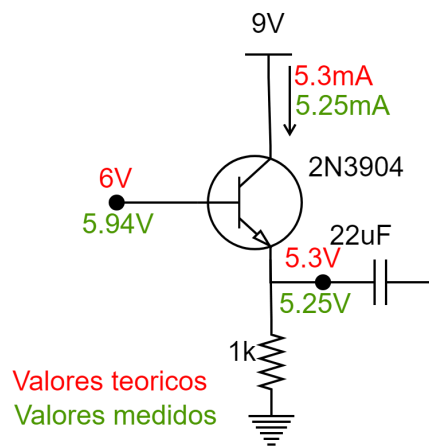


Figura 5 - Circuito buffer, con los valores de polarización teóricos y medidos.

Se escogió este valor para la resistencia de emisor por dos factores. Por un lado, para que la impedancia de entrada del buffer sea mucho mayor que la carga que se ve debido al divisor resistivo del VCA, de modo que el buffer no afecte a la ganancia de la primera etapa ni a la máxima excursión de esta.

$$R_{ibuffer} = h_{ie} + h_{fe} \cdot (R_e // R_L)$$

$$R_{ibuffer} \approx h_{ie} + h_{fe} \cdot R_e$$

$$R_{ibuffer} = 900\Omega + 170 \cdot 1k\Omega = 170.9k\Omega$$

Por otro lado, para que $R_e \leq 10R_L$, de modo que la resistencia de carga que ve este circuito no afecte a la máxima excursión de salida.

Para el detector de envolvente se utilizó un circuito duplicador de tensión. El circuito básico de un duplicador de tensión se muestra en la **Figura 6**.

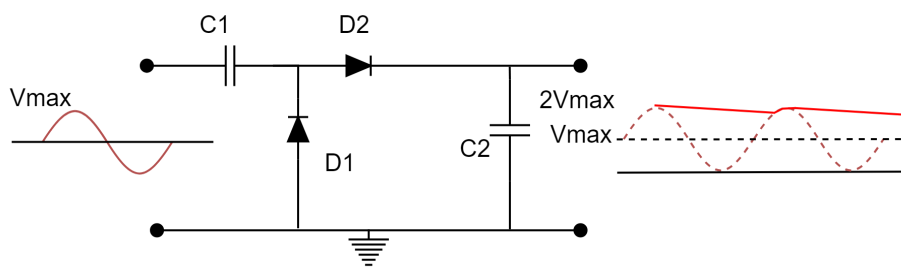


Figura 6 - Circuito esquemático de un duplicador de tensión.

Lo que ocurre en este circuito es que, en el semiciclo negativo de la onda tensión alterna, el diodo D1 se polariza en directa, permitiendo el paso de corriente por el capacitor C1, el cual se carga al valor V_{max} . En este ciclo el diodo D2 no conduce. Luego, en el semiciclo positivo, el diodo D1 se polariza en inversa y el diodo D2 en directa. Ahora, la onda de tensión alterna se encuentra montada sobre V_{max} , por lo que el máximo valor ahora será $2 V_{max}$ y este es el valor de tensión al que se carga el capacitor 2.

Partiendo de este concepto se diseñó el detector que se muestra en la **Figura 7**.

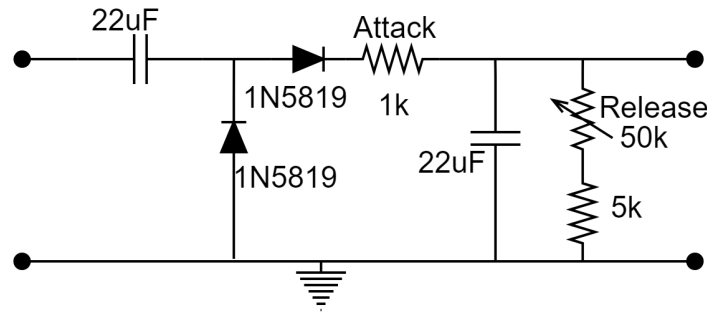


Figura 7- Circuito duplicador de tensión diseñado.

Se utilizaron diodos schottky modelo 1N5819 debido a que estos presentan una menor caída de tensión que los diodos de silicio o germanio. Como la señal de alterna tiene un valor pico como máximo de $1,6 V_p$, una caída de $0,7 V$ en el diodo resulta demasiado significativa, por esto con estos diodos se consigue una caída de $0,2 V$. Los valores de las resistencias como también de los capacitores se escogieron teniendo en cuenta los valores de las constantes de tiempo de carga de y descarga del capacitor.

El tiempo de carga del capacitor corresponde al tiempo de ataque del compresor, el cual se refiere al tiempo en el cual tarda el compresor en modificar la ganancia una vez que se supera el umbral. Esta resistencia se definió para un valor de $R_{attk} = 1k\Omega$ de este modo el tiempo de ataque sera

$$T_{attack} = 2,2 \cdot 1k \cdot 22\mu F = 48,5 \text{ mseg}$$

Se opta por definir un tiempo de ataque rápido debido a que se busca que la compresión afecte a los picos que se dan cuando se tocan las cuerdas de la guitarra. Para el tiempo de recuperación o release, el cual se relaciona con el tiempo de descarga del capacitor, se dejo una resistencia en serie con un potenciómetro para que el usuario pueda variar de forma manual el mismo. Se definieron estos valores para poder variar en un rango que corresponde a

$$T_{release \min} = 2,2 \cdot 5k \cdot 22\mu F = 242 \text{ mseg}$$

$$T_{release \max} = 2,2 \cdot 55k \cdot 22\mu F = 2.66 \text{ seg}$$

El motivo por el cual se definió el tiempo máximo de release como un valor alto, en lo que respecta a los tiempos de release que se usan en la mayoría de compresores comerciales, es que se desea poder conseguir un efecto de sustain a partir de un tiempo largo de release de la compresión.

Otro factor que se debe tener en cuenta es que el potenciómetro de release también afecta de manera directa al umbral de compresión. De modo que cuando el potenciómetro se encuentra en su valor máximo de resistencia, el umbral es el mínimo. Este efecto se

debe a que la transferencia de tensión entre la etapa del detector y el buffer que brinda la corriente que polariza al LED del VCA involucra de manera a la impedancia de salida del detector, **Figura 8**.

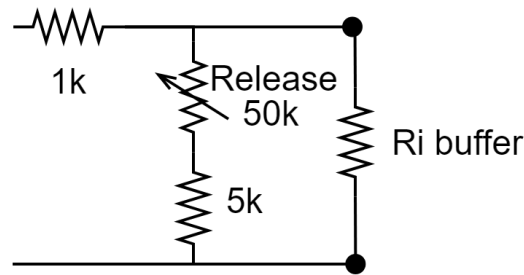


Figura 8 - Esquema de la influencia de la resistencia de entrada del buffer en la salida del detector.

Como se aprecia en la figura, la *Ri buffer* esta en paralelo con las resistencias de release, de modo que el nivel de tensión que cae en esta resistencia depende directamente del divisor resistivo que se forma entre la resistencia de ataque y el paralelo de esta con las resistencias de release. De esta manera, cuanto mayor sea la resistencia de release mayor será la tensión que se transfiera a la etapa del buffer. Esto se entiende como una modificación del umbral del compresor.

2.3. Tercera etapa: VCA

El amplificador regulado por tensión se debe ocupar de reducir el nivel de señal que supera el threshold establecido, en base a la tasa de compresión (ratio), que el usuario escoja. En este caso, lo conforma un divisor resistivo que se encuentra a la salida del Rs sin puentear, tal y como muestra la **Figura 9**.

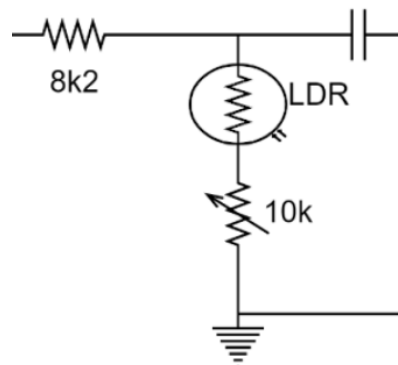


Figura 9 - Divisor resistivo de tensión que conforma el VCA

Dado que la reducción del nivel de señal debe ser mayor o menor dependiendo de cuánto por encima del umbral se encuentre la señal que sale del JFET, se requiere de un divisor que varíe su atenuación en función de dicha señal. Es por ello que se decide colocar un LDR, el cual es una resistencia que modifica su valor en función de la intensidad de luz que este perciba. La luz que este capta proviene del LED que se encuentra a la salida del detector de envolvente, tal y como muestra la **Figura 10**.

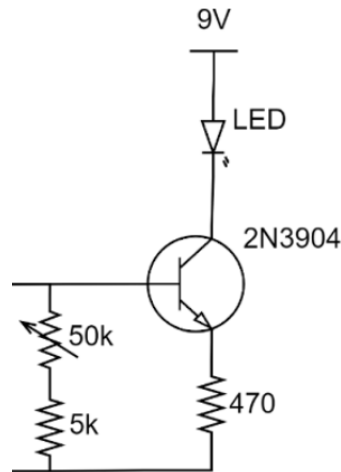


Figura 10 - Buffer a la salida del detector de envolvente con LED en colector

Como se explicó anteriormente, si se ajusta el potenciómetro de release al máximo, la tensión que caerá sobre este será aún mayor, por lo que se transfiere un mayor potencial a la entrada del buffer, lo cual se traduce en una mayor caída de tensión sobre la resistencia de emisor. Se decide utilizar una resistencia de emisor equivalente a 470Ω con el fin de que la corriente que circula por el LED sea lo más grande posible, sin poner en riesgo que este se queme. Cuanto mayor sea la tensión que caiga sobre R_e , mayor será la corriente de colector, por lo que más luz emitirá el LED. Esto también depende del nivel que tenga la señal de entrada al detector. Cuanto mayor sea la amplitud de la señal, mayor será la corriente que circula por el LED. Dado que el LDR percibe mayor intensidad luminosa, el valor de resistencia que este ofrece será aún más bajo, por lo que habrá menor caída de tensión sobre el mismo o, lo que es lo mismo, una menor transferencia de tensión desde el JFET hacia el BJT 2N3906. Como se puede ver, el LED en conjunto con el LDR es lo que asocia la etapa del detector de envolvente con el VCA. En la **Tabla 1** se pueden ver los valores de resistencia que se miden del LDR, en función de la tensión de señal de entrada al detector, y del potenciómetro de release, el cual como se ha dicho, modifica también la corriente que circula por el LED.

| Tensión de entrada RMS (mV) | LDR (ohms) | |
|-----------------------------|------------|----------|
| | P Maximo | P Minimo |
| 500 | 988 | 1500 |
| 300 | 1500 | 2700 |
| 100 | 18000 | 18000 |
| 0 | 18000 | 18000 |

Tabla 1 - Valores de LDR en función de tensión de entrada y potenciómetro de Release

En base a los valores medidos de resistencia que ofrece el LDR, se ha decidido el valor de resistencia que se encuentra en serie con el mismo. Dado que se buscó contar con una máxima atenuación de 20dB, lo cual ocurrirá cuando el valor del LDR sea el más bajo posible, se toma una resistencia equivalente a 8200Ω . De esta forma:

$$20\log\left(\frac{988\Omega}{988\Omega+8200\Omega}\right) = -19.4dB$$

Sin embargo, como dicha atenuación puede resultar muy excesiva, se ha sumado en serie con el LDR un potenciómetro logarítmico de 10kΩ, el cual al incrementar su resistencia al máximo, queda una atenuación:

$$20\log\left(\frac{10988\Omega}{10988\Omega+8200\Omega}\right) = -4.8dB$$

De esta forma, se tiene mayor control de la tasa de compresión que se busca (control del ratio).

2.4. Cuarta etapa: Configuración Re sin puentear

Por último, se establece una etapa con el objetivo de brindar mayor ganancia a la señal procesada, como lo muestra la **Figura 11**.

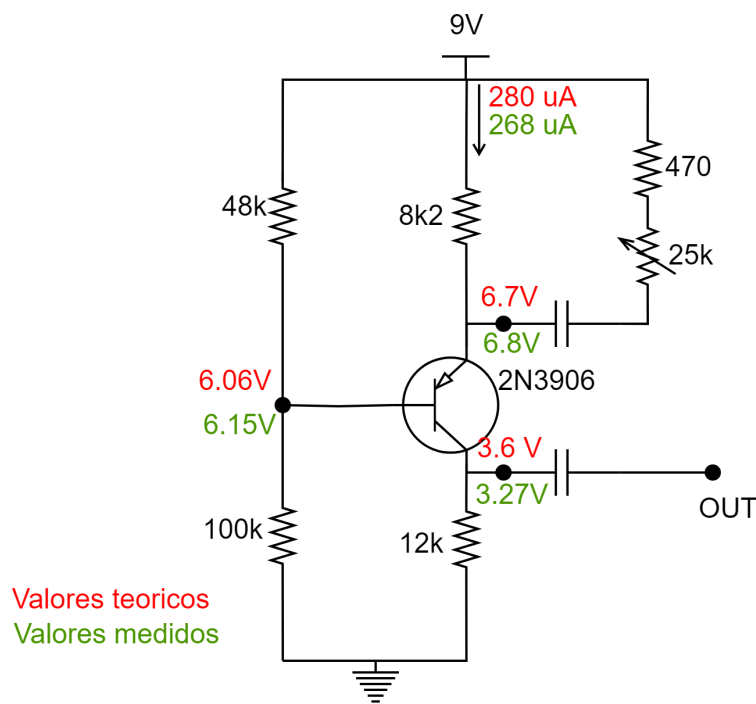


Figura 11 - Etapa de ganancia. Configuración Re sin puentear

Se decide polarizar el transistor de tal forma que la tensión que caiga sobre la resistencia de emisor sea la mínima capaz de asegurar un corriente de colector constante, y al mismo tiempo repartir la tensión de colector-emisor y tensión sobre la resistencia de colector en partes iguales con el objetivo de tener excursión simétrica a la salida. Al mismo tiempo, en base a la figura de ruido del BJT 2N3906 y teniendo en cuenta la resistencia que ve el transistor a la entrada (tomando el peor caso)

$$(LDR + 10k\Omega)/(8k2\Omega + R_{o(jfet)}) = (18k\Omega + 10k\Omega)/(8k2\Omega + 1k5\Omega) = 7204.2\Omega$$

Se observa que lo ideal sería utilizar una corriente de $50\mu A$ ^[2]. Sin embargo, con el fin de utilizar resistencias comerciales que se tenían al alcance, se decide polarizar el transistor con una corriente de $280\mu A$. De esta manera, para asegurar una corriente de colector constante, se establece una resistencia de emisor equivalente a $8k2\Omega$. Esto genera una tensión sobre Re de

$$V_{Re} = 8k\Omega * 280\mu A = 2.3V$$

Quedan 6.7V que se deben repartir de forma equitativa entre la resistencia de colector y colector-emisor. Por este motivo, se elige poner una Rc equivalente a 12kΩ. Es así como nos quedan las siguientes tensiones

$$V_{Rc} = 12k\Omega * 280\mu A = 3.36V$$

$$V_{CE} = 9V - 3.36V - 2.3V = 3.34V$$

Se afirma que con dicha configuración se obtiene una excursión simétrica.

Luego, se definen las resistencias que debe haber en la base para contar con un potencial equivalente a

$$9V - V_{Re} - V_{BE} = 9V - 2.3V - 0.61V = 6.1V$$

Por lo tanto, se establecieron como resistencias R1=48kΩ y R2=100kΩ.

Si bien en un inicio la idea era ganar aproximadamente 10 veces, en base a la prueba del circuito se decidió incrementar aún más dicha ganancia con la finalidad de que la señal llegue incluso a distorsionarse y de esa forma brindar otro carácter a la señal de salida. Por este motivo, se llegó a establecer una resistencia de 470Ω en serie con el potenciómetro de 25kΩ, el cual permite variar la ganancia. Es así como la ganancia teóricamente fluctúa entre

$$G_{V \text{ Max (teórica)}} = \frac{hfe(Rc/R_L)}{hie+(Re//470\Omega)*hfe} = \frac{145*12k\Omega}{20k\Omega+145*444.5\Omega} = 20.6 \text{ veces}$$

$$G_{V \text{ Min (teórica)}} = \frac{hfe(Rc/R_L)}{hie+(Re//25k\Omega+470\Omega)*hfe} = \frac{145*12k\Omega}{20k\Omega+145*6202.9\Omega} = 1.89 \text{ veces}$$

Como se puede ver, se ha considerado un hfe=145 y un hie=20kΩ^[2]. En la **Figura 12** se puede ver como la ganancia mínima que se mide concuerda perfectamente con el resultado esperado.

$$G_{V \text{ Min (medida)}} = \frac{236mV}{127mV} = 1.86 \text{ veces}$$

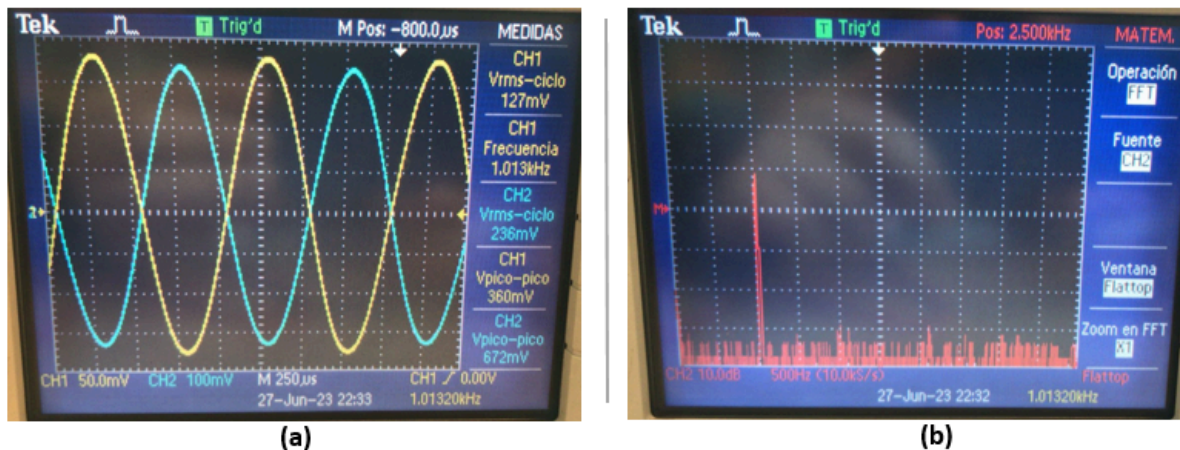


Figura 12 - (a) Medición de tensión de entrada CH1 vs tensión de salida CH2 del BJT para determinar la ganancia. (b) Medición de la FFT de la señal del CH2.

Al mismo tiempo, en la **Figura 13** se demuestra que el valor de ganancia máxima medida también respeta lo esperado en la teoría.

$$G_{V \text{ Max (medida)}} = \frac{2.46V}{124mV} = 19.8 \text{ veces}$$

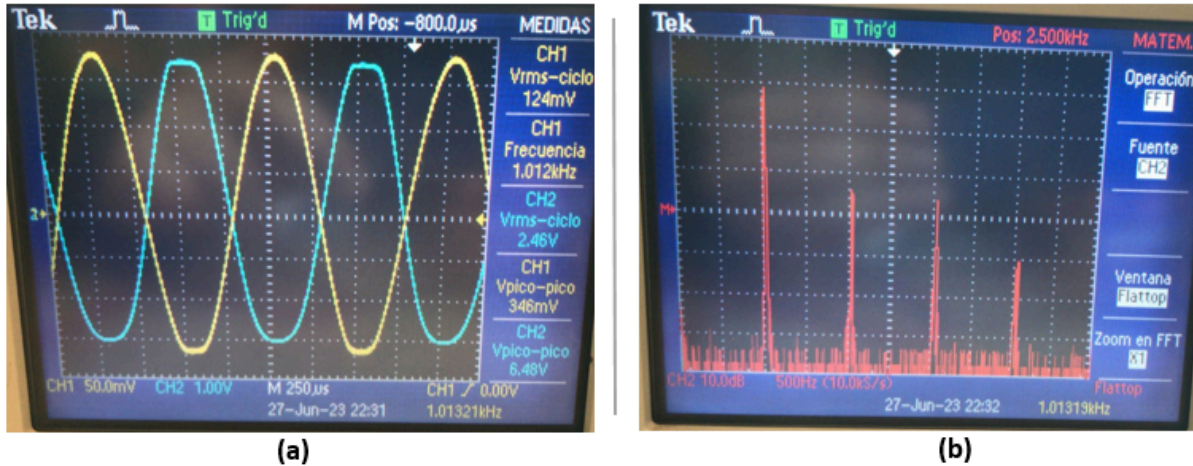


Figura 13 - (a) Medición de tensión de entrada CH1 vs tensión de salida CH2 del BJT para determinar la ganancia. (b) Medición de la FFT de la señal del CH2.

Si bien existe una pequeña variación, se considera aceptable, dado que se debe tener en consideración el margen de error a la hora de tomar los valores tanto de h_{fe} como de h_{ie} para el cálculo teórico. También se observa en la FFT como los armónicos empiezan a ser relevantes, lo cual simboliza que la señal va a estar levemente distorsionada, resultado que se encuentra dentro de lo esperado.

2.5. Cálculo de capacitores

Teniendo en cuenta que las el rango de frecuencias que genera una guitarra eléctrica arrancan aproximadamente en los 50 Hz, se define la frecuencia de corte para el cálculo de los capacitores en 30 Hz.

- **capacitor de desacople de continua en la entrada**

$$RC1 = R_g + (R1//R2) = 25k + (1M2//560k) = 406818\Omega$$

$$C1 = \frac{1}{2\pi 30Hz 406818\Omega} = 13 nF \Rightarrow 15 nF$$

- **capacitor del source**

$$RC2 = (R_s//\frac{1}{g_m}) + R_s' \simeq R_s + R_s' = 1k5 + 680 = 2180\Omega$$

$$C2 = \frac{1}{2\pi 30Hz 2180\Omega} = 2.4 \mu F \Rightarrow 4.7 \mu F$$

- **capacitor entrada VCA**

$$RC3 = (R_{ibuffer}//R_d) + (R_{vca} + ((LDR + Pr)//R_{iaBJT}))$$

$$RC3 = R_d + R_{vca} + LDR = 1k5 + 8k2 + 1k = 10700\Omega$$

$$C3 = \frac{1}{2\pi 30Hz 10700\Omega} = 0.5 \mu F \Rightarrow 0.56 \mu F$$

- **capacitor salida VCA**

$$RC4 = (LDR//R_{vca} + (R_{ibuffer}//R_d)) + R_{iaBJT}$$

$$RC4 = LDR + R_{iaBJT} = 1k + (48k//100k) = 33432\Omega$$

$$C4 = \frac{1}{2\pi 30Hz 33432\Omega} = 0.16 \mu F \Rightarrow 0.22 \mu F$$

- **capacitor del emisor**

$$RC5 = (R_e//\frac{h_{ie}}{h_{fe}}) + P_e + R_e'$$

$$RC5 = (8k2 // \frac{20k}{145}) + 470 = 605\Omega$$

$$C5 = \frac{1}{2\pi 30Hz 605\Omega} = 8.8 \mu F \Rightarrow 10 \mu F$$

- **capacitor de salida**

$$RC6 = RL + Rc = 250k + 12k = 262k\Omega$$

$$C6 = \frac{1}{2\pi 30Hz 262k\Omega} = 20.2 nF \Rightarrow 22 nF$$

Se supone que la salida se conecta a un amplificador de guitarra donde $R_{iamp} = 10R_{gtr} \simeq 250k\Omega$.

3. Especificaciones técnicas

El pedal de compresión diseñado presenta las siguientes especificaciones técnicas, **Tabla 2**.

| Especificaciones técnicas | |
|---------------------------|---------------------|
| Impedancia de entrada | 381818 Ω |
| Impedancia de Salida | 12000 Ω |
| Tiempo de ataque | 48.5 mseg |
| Tiempo de release | 242 mseg – 2.66 seg |
| Ratio | 2. 1: 1 – 22: 1 |

Tabla 2 - Valores de las especificaciones técnicas del compresor diseñado

A continuación, en la **Figura 14** se exhiben las curvas de compresión cuando el potenciómetro de ratio se encuentra en la posición de mínima relación, y el potenciómetro de release se encuentra al máximo y mínimo. Para realizar este análisis se incrementó la tensión del generador en 50 mV partiendo desde 50 hasta 500 mV. Se eligió este rango de tensión debido a que se considera el rango habitual de señal que puede entregar una guitarra eléctrica. Para poder determinar la curva se compararon los incrementos medidos en la salida de primera etapa de ganancia correspondiente al JFET contra los incrementos de tensión en la salida de la etapa del VCA.

Curva de compresión para mínimo Ratio

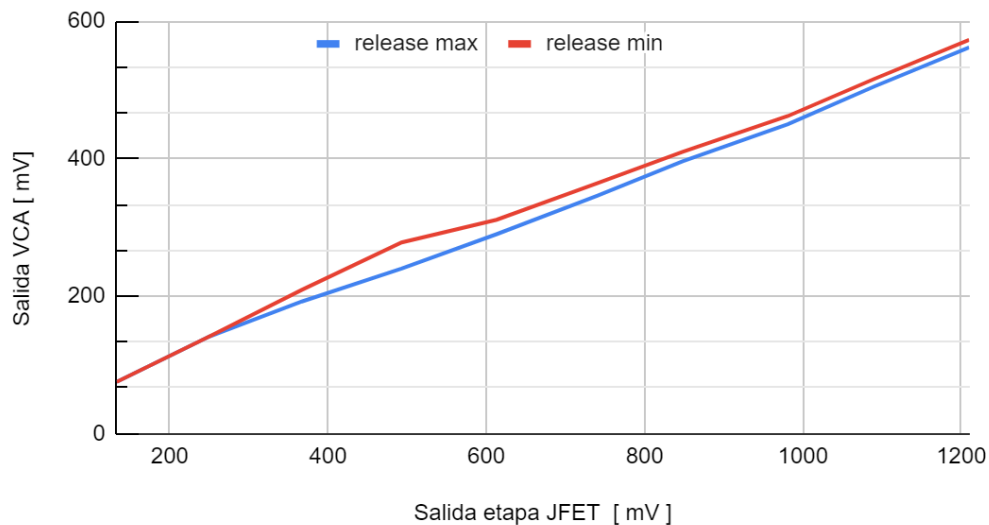


Figura 14- Curva de compresión del circuito cuando el potenciómetro de ratio se encuentra al máximo de resistencia, es decir, mínima relación de compresión.

De esta figura se puede notar como cuando el potenciómetro se encuentra al máximo, la relación de compresión es de 2:1 aproximadamente, y el potenciómetro de release no afecta de manera considerable. A continuación, en la **Figura 15** se muestra la curva cuando el potenciómetro de ratio se encuentra en su mínimo valor, es decir, máxima relación de compresión.

Curva de compresión para máximo Ratio

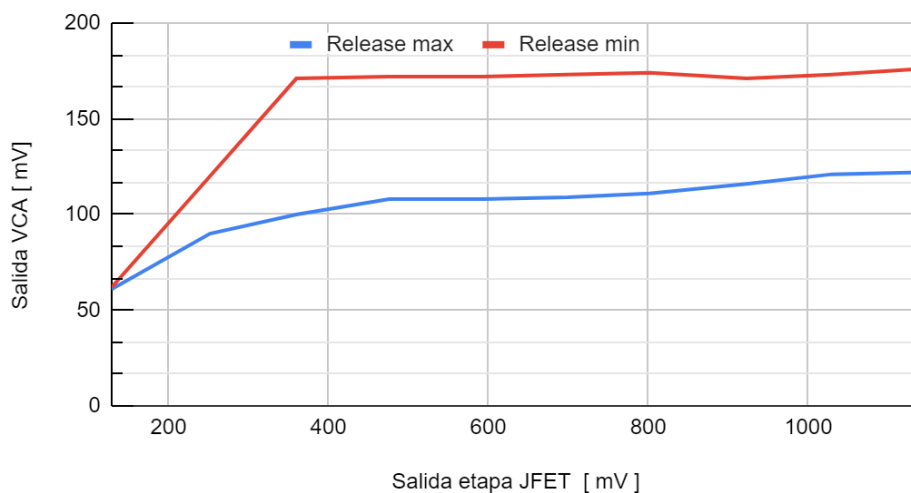


Figura 15- Curva de compresión del circuito cuando el potenciómetro de ratio se encuentra al mínimo de resistencia, es decir, máxima relación de compresión.

En esta figura se puede notar como la pendiente se vuelve mucho más abrupta, logrando una relación de compresión de 22:1. Otro punto destacable es la notable influencia del potenciómetro de release para determinar el valor del umbral de compresión. Se puede ver como en la curva roja cuando el potenciómetro de release se encuentra en su valor

mínimo el valor del threshold o umbral es mayor, mientras que en la curva azul la tensión umbral es menor, y el compresor alcanza su pendiente máxima de manera más rápida.

4. Conclusión

Se logra diseñar y armar un prototipo de un pedal compresor para guitarra, el cual se encarga de reducir el rango dinámico de una determinada señal de entrada, con un tiempo de release, threshold y tasa de compresión variable. Sería interesante que los tres parámetros variables recién mencionados puedan modificarse de forma independiente, es decir, evitando que la variación de uno de los parámetros afecte a los otros.

Por último, se propone a futuro la incorporación de un switch que permita pasivar el circuito (pensando en un caso práctico), y el montaje de este en una plaqueta con su carcasa.

Referencias

1. Hoja de datos transistor 2SK170.
<https://drive.google.com/drive/u/0/folders/1qple8FQOxNAv-lkxQ-ie9WHQrKh4TDBW>
2. Hoja de datos transistor 2N3906.
<https://drive.google.com/drive/u/0/folders/1qple8FQOxNAv-lkxQ-ie9WHQrKh4TDBW>