

# Introducción a los Dispositivos Electrónicos (TB064)

## Trabajo Práctico N°3: Amplificadores

1°C 2024

Acosta, Mateo - 109391

Ibarra, Diego - 108240

### 1. Simulación del dispositivo

Se busca hallar distintas curvas de salida de un transistor MOSFET canal N.

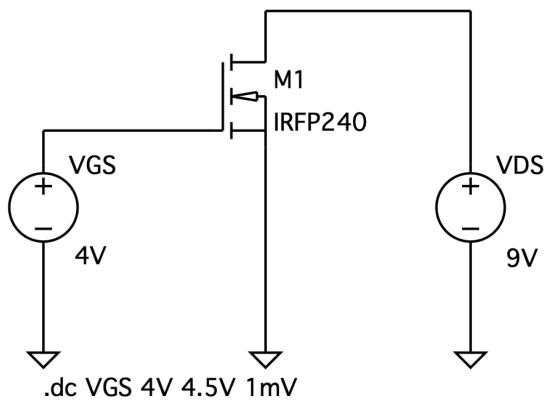


Figura 1: Esquemático para la obtención de valores  $V_{GS}$  en *LTspice*.

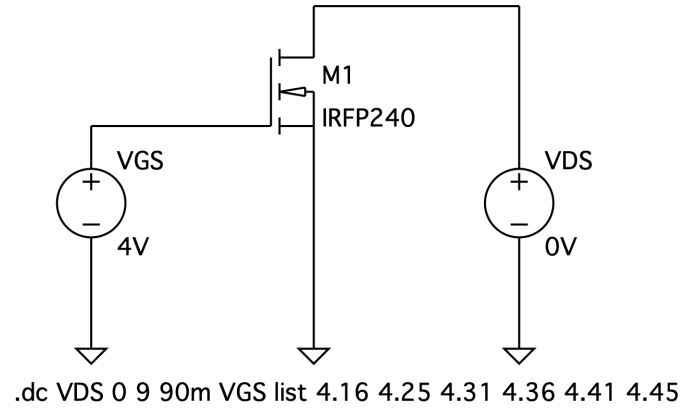


Figura 2: Esquemático para la simulación de las curvas de salida en *LTspice*

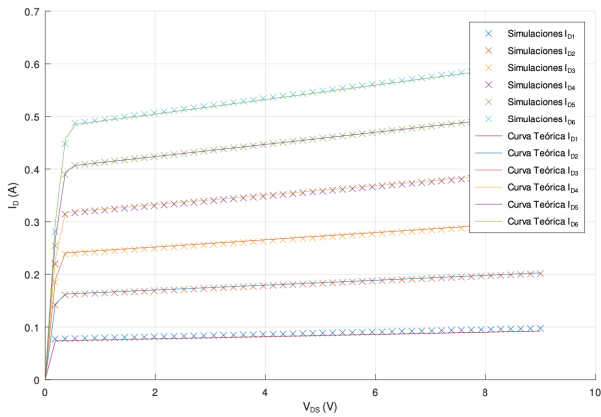


Figura 3: Gráfico de las curvas de salida simuladas

Para poder hallar los valores de  $V_{GS}$  constantes tal que en saturación  $I_D = \{100, \dots, 600\} \text{ mA}$  con  $V_{DS} = 9V$  se armó el circuito de la Fig. 4 en el software *LTspice*, utilizando un transistor NMOS modelo IRFP240 y se obtuvieron los valores a partir de la curva de transferencia.

Para la simulación de las curvas de salida, se graficó el circuito de la Fig. 2 en el que se mantuvo constante el valor de la fuente  $V_{GS}$  y se realizó un barrido de tensiones entre  $0V < V_{DS} < 9V$  con un paso de  $90mV$ . A partir de esta simulación se obtuvo una tabla de datos de corriente de drenaje ( $I_D$ ) en función de la tensión  $V_{DS}$  para cada una de las tensiones  $V_{GS}$  aplicadas.

Tras obtener los valores de corriente, se generó un gráfico en escala lineal (Fig. 3) incluyendo cada una de las 6 curvas.

## 2. Extracción de parámetros

Tras realizar los gráficos se procedió a determinar los parámetros característicos del transistor mediante el *script* brindado por la cátedra.

$$k = 2,09 \text{ A/V}^2 \quad V_{T0} = 3,97 \text{ V} \quad \lambda = 0,0288 \text{ V}^{-1}$$

## 3. Creación del modelo propio

A partir de los parámetros obtenidos previamente se creó un modelo propio del transistor en *LTSpice*. Se graficó la curva de transferencia (Fig. 5) tanto del modelo propio y del modelo de librería para comparar similitudes.

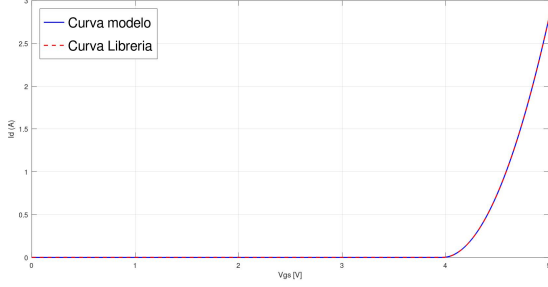


Figura 4: Comparación de curvas de transferencia entre el modelo obtenido y el de librería.

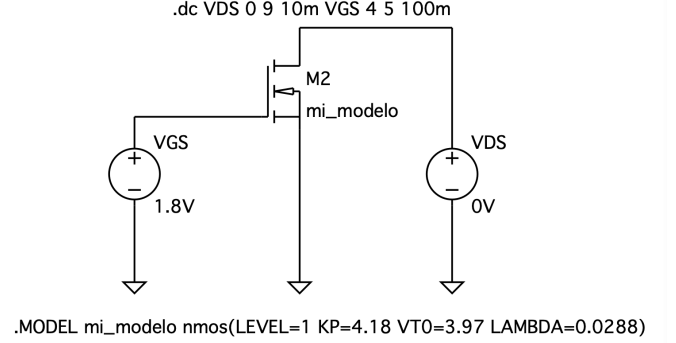


Figura 5: Directiva de modelo en LTSpice

## 4. Diseño

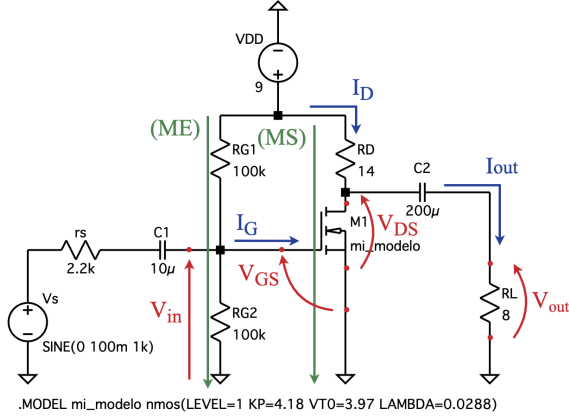


Figura 6: Esquemático empleado para el diseño del amplificador con distorsión.

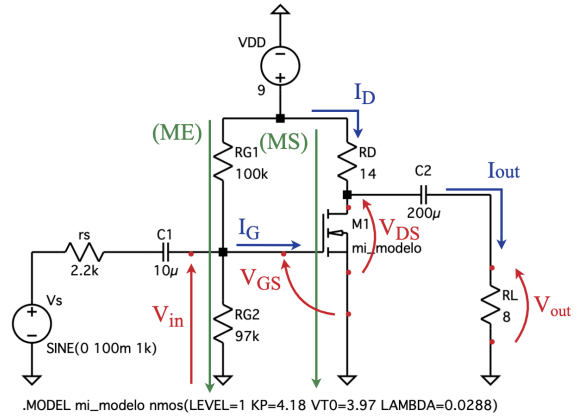


Figura 7: Esquemático empleado para el diseño del amplificador sin distorsión.

En principio se calculó la reactancia capacitiva de los capacitores de la Fig. 6 para evaluar si podían efectivamente despreciarse frente a sus correspondientes resistores:

$$X_c = \frac{1}{2\pi fC} = 15,9\Omega \quad (1)$$

Como este valor no es despreciable frente a la resistencia  $R_L = 8\Omega$  se cambió la capacidad del capacitor  $C_2 = 200\mu F$  para que no afecte a la amplitud de la señal de salida.

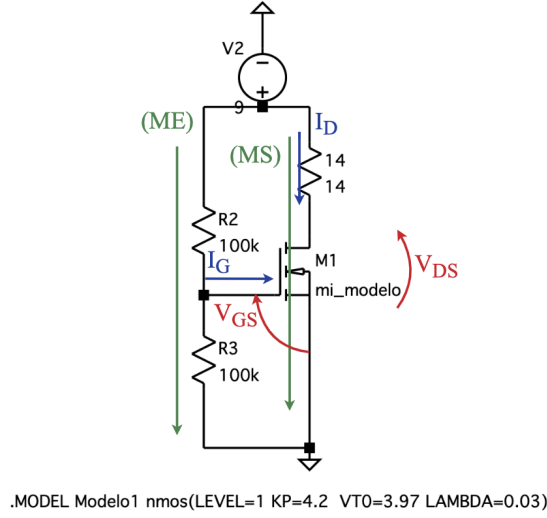


Figura 8: Esquemático del modelo de gran señal

Para analizar el diseño de nuestro amplificador, se resolvió el circuito de polarización del NMOS. Para ello los capacitores funcionaron como circuitos abiertos que desacoplan los circuitos de carga y salida, obteniendo las mallas de entrada y de salida (Fig. 8).

$$(ME) : V_{DD} - I_{DQ} \cdot R_D - V_{DS} = 0V$$

$$(MS) : V_{DD} - I_{DQ} \cdot R_D - V_{DS} = 0V$$

Además se realizó la suposición de que el amplificador se encuentra en saturación debido a que en esta fase se consigue la mejor amplificación de la señal.

$$\text{Saturación: } \begin{cases} V_{GS} > V_T \\ V_{DS} > V_{DS(SAT)} \\ I_D = k(V_{GS} - V_T)^2 (1 + \lambda V_{DS}) \end{cases}$$

Debido a que no se pudieron obtener mas datos del circuito de polarización, nos enfocamos en el modelo de pequeña señal (Fig. 9) para obtener el resto de relaciones.

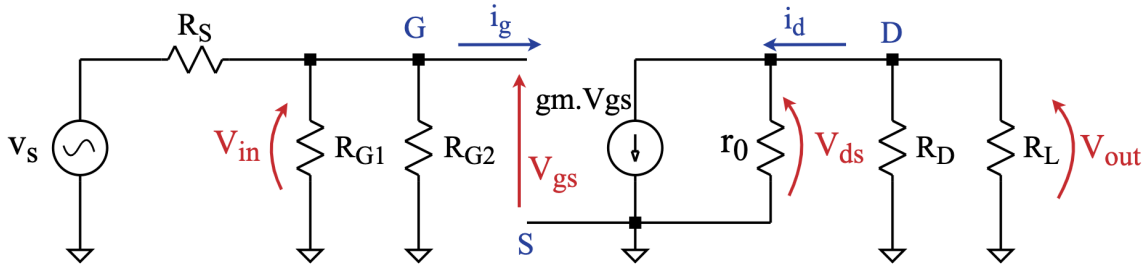


Figura 9: Circuito de pequeña señal

Se buscó maximizar la ganancia en tensión a la salida:

$$|A_{Vs}| = g_m \cdot (r_0 // R_D // R_L)$$

Dado que  $r_0$  es mucho mayor a  $R_D$  y estas están en paralelo se puede despreciar la contribución de la resistencia interna del transistor.

Para lograr maximizar la ganancia se buscó aumentar lo máximo posible las transconductancia.

$$g_m = 2k(V_{GS} - V_T)(1 - \lambda V_{DS})$$

Como  $r_0$  tiene un valor muy grande se pudo despreciar el valor de  $\lambda$  para las siguientes ecuaciones.

Para facilitar la revolución de las ecuaciones se expresó todo en función de la corriente del drain:

$$I_D = k[V_{GS} - V_T]^2$$

$$\sqrt{\frac{I_D}{k}} = V_{GS} - V_T$$

A partir de la malla del circuito de pequeña señal se obtuvo:

$$\hat{v}_{ds} = g_m \cdot \hat{v}_{gs}(R_D // R_L) = \hat{v}_{gs} \cdot |A_v|$$

Una vez obtenidas las relaciones de polarización y de pequeña señal se plantearon las inecuaciones para evitar los tres tipos de distorsión.

- Distorsión por alinealidad: Al realizar una aproximación mediante un polinomio de Taylor de grado 2, el mismo se puede considerar lineal siempre y cuando el término de segundo orden sea despreciable respecto al de primer orden

$$\frac{1}{2} \frac{\partial^2 i_D}{\partial v_{GS}^2} \cdot v_{GS}^2 \ll \frac{\partial i_D}{\partial v_{GS}} \cdot v_{GS}$$

Obteniendo la siguiente expresión:

$$\hat{v}_{gs} < 0,2(V_{GS} - V_T)$$

- Distorsión por tródo: La disminución de  $V_{DS}$  puede ocasionar que no se encuentre en la región de saturación. Para evitarlo, este valor mínimo debe ser menor a  $V_{DS(SAT)}$ .

$$V_{DSQ} - V_{DS(SAT)} = V_{DSQ} - V_{GS} + V_T > \hat{v}_{ds} = 0,2\sqrt{\frac{I_D}{k}} \cdot |A_{Vs}|$$

$$V_{DSQ} - \sqrt{\frac{I_D}{k}} > 0,2\sqrt{\frac{I_D}{k}} \cdot |A_{Vs}|$$

- Distorsión por corte: El mayor valor de  $V_{DS}$  puede ocasionar que el punto  $Q$  implique una corriente  $I_D < 0$ , provocando que se encuentre en la región de corte. Se debe evitar que  $V_{DS}$  supere a la intersección de la recta de carga con  $I_D = 0$ .

$$V_{DSQ} + I_{DQ} \cdot (R_D // R_L) - V_{DSQ} > \hat{v}_{ds} = 0,2\sqrt{\frac{I_D}{k}} \cdot |A_{Vs}|$$

$$\hat{v}_{gs} = \hat{v}_{gs}^{max} = 100mV = 0,2(V_{GS} - V_T) = 0,2\sqrt{\frac{I_D}{k}}$$

En principio se descartó el valor de  $R_D$  suponiendo que esta es mucho mayor al valor de  $R_L$ . Obteniendo finalmente el siguiente sistema de ecuaciones:

$$\begin{cases} |A_{Vs}| = 2\sqrt{I_D} \cdot R_L \\ 100mV = 0,2\sqrt{(I_D/K)} \\ V_{DSQ} - \sqrt{(I_D/K)} > 0,2\sqrt{(I_D/K)} \cdot |A_{Vs}| \\ I_{DQ} \cdot R_L > 0,2\sqrt{(I_D/K)} \cdot |A_{Vs}| \end{cases}$$

Se resolvió el sistema de ecuaciones mediante software matemático: obteniendo los siguientes valores:

$$I_{DQ} = 524mA \quad V_{DSQ} > 1,22V \quad |A_{Vs}| = 11,58$$

A partir de la malla de salida se calculó la cota máxima que puede tomar la resistencia del drain:

$$V_{DSQ} = V_{DD} - I_{DQ} \cdot R_D > 1,22V \\ R_D \leq 14\Omega$$

Como este nuevo valor no es despreciable frente a la resistencia de carga se volvió a calcular utilizando  $R_D = 14\Omega$  debido a que es el valor que maximiza el paralelo  $R_D // R_L$  y utilizar un valor menor a este disminuiría la ganancia en tensión.

Se calcularon nuevamente los valores:

$$I_{DQ} = 524mA \quad V_{DSQ} > 1,22V \quad |A_{V_S}| = 7,24$$

Una vez obtenidos estos valores se calculó la relación entre los resistores del gate a partir de la malla de entrada y con un valor de  $V_{GS} = 4,47V$ .

$$V_{DD} - \frac{V_{DD} \cdot R_{G1}}{R_{G1} + R_{G2}} - V_{GS} = 0V$$

$$\frac{R_{G1}}{R_{G1} + R_{G2}} = 1/2 \rightarrow R_{G1} = R_{G2}$$

Sabiendo que el valor de  $R_{IN}$  tiene que ser mucho mayor al valor de  $r_S$  para que toda la tensión de  $v_s$  caiga sobre  $v_{in}$  se eligieron como valores arbitrarios para los resistores  $R_{G1} = R_{G2} = 100k\Omega$ .

## 5. Simulación del amplificador

Una vez obtenido el diseño del amplificador se realizó la simulación del mismo empleando ambos modelos de transistor. Se observó distorsión por tríodo debido al efecto de modulación a lo largo del canal ya que este aumenta principalmente el valor de  $V_{DS(SAT)}$ . Se optó por bajar el valor de  $V_{GS}$  mediante la disminución de  $R_{G2} = 97k\Omega$  para evitar la distorsión (Fig. 7).

Posteriormente se graficó las señales de entrada y salida del amplificador en función del tiempo.

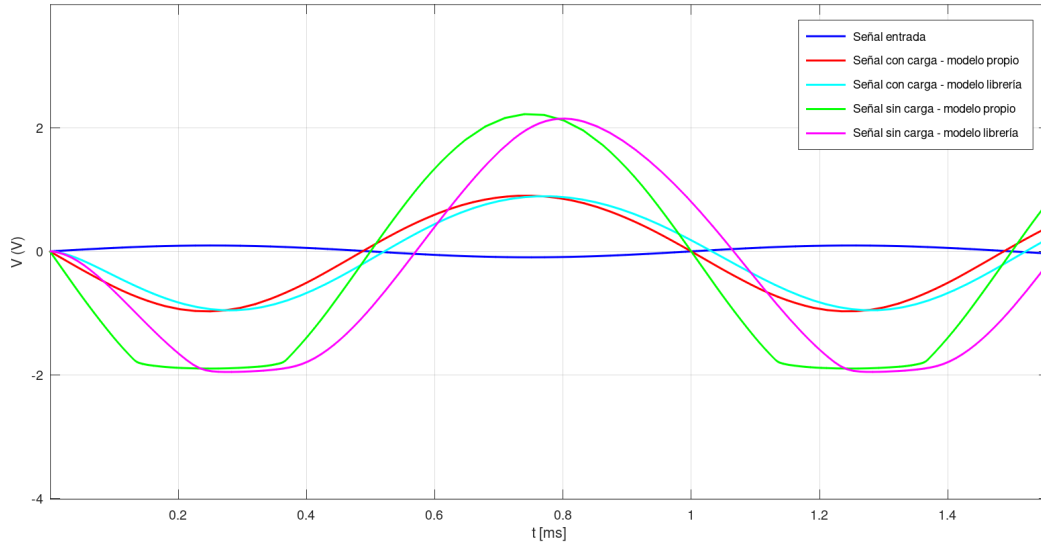


Figura 10: Señales de entrada y salida del amplificador en función del tiempo

El gráfico de la Fig. 10 indica que al eliminar la carga se produce una distorsión debido al cambio de recta de carga dinámica a estática. Se procedió a obtener los parámetros de simulación de nuestros 3 modelos, simulando los circuitos de las figuras 11 y 12:

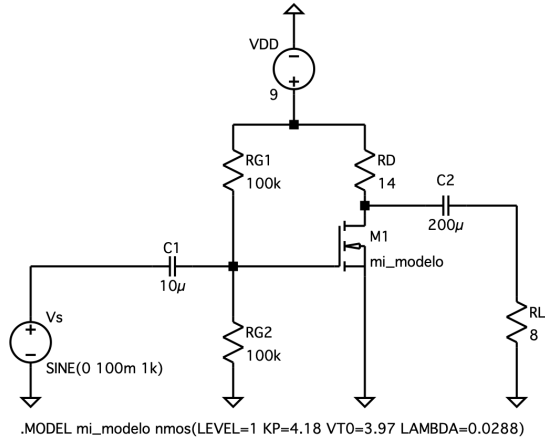


Figura 11: Esquemático para el calculo de  $R_{IN}$

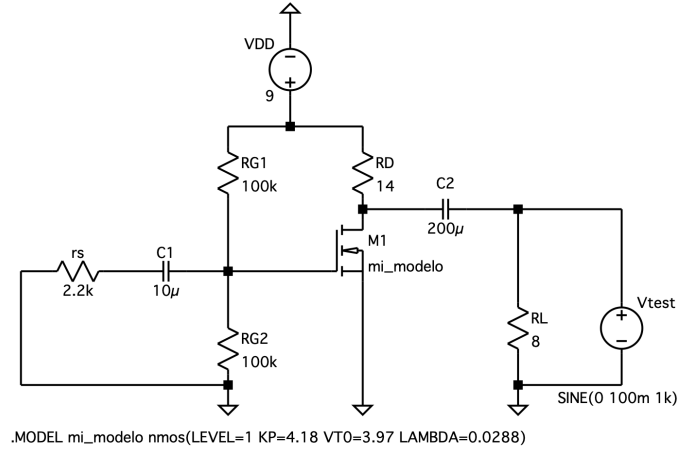


Figura 12: Esquemático para el calculo de  $R_{OUT}$

Los resultados obtenidos se visualizan en siguiente tabla:

Magnitud	Modelo Diseñado	Modelo Corregido	Modelo librería
$R_{IN}$	$50k\Omega$	$49k\Omega$	$49k\Omega$
$R_{OUT}$	$8\Omega$	$8\Omega$	$8\Omega$
$A_{v0}$	15,00	14,02	13,39
$A_{vs}$	9,30	9,07	7,64

Tabla 1: Valores obtenidos por simulación

## 6. Conclusiones

En la búsqueda de maximizar la ganancia del amplificador, es fundamental analizar los límites de amplificación para identificar los valores óptimos de sus parámetros. Este análisis permite determinar las condiciones bajo las cuales el amplificador puede operar con la máxima eficiencia sin distorsionar la señal. Además, la ganancia del amplificador no solo depende de los parámetros internos, sino que también se ve influenciada por la carga externa a la que está sometido. La interacción con la carga puede modificar el rendimiento del amplificador, lo que muestra la importancia de considerar todos los factores involucrados en el diseño para lograr una amplificación adecuada.