**Blic 4. Zadatci za vježbu**

**Točni odgovori nalaze se na zadnjoj stranici. Pokušajte riješiti zadatke samostalno i onda provjerite točne odgovore.**

U ovim zadatcima za vježbu par zadataka ima više točnih odgovora što je jasno naznačeno. U PRAVOM BLICU UVIJEK JE SAMO JEDAN ODGOVOR TOČAN.

PIPELINE

1. Koja naredba procesora ARM izaziva upravljački hazard (**postoje dva točna odgovora**):

A) B

B) EOR

C) SUBS

D) ADCS

E) STR

F) BL

G) LDR

2. Koje naredbe kod ARM-a izazivaju strukturni hazard

A) Naredbe za obradu podataka

B) Naredbe skoka

C) Naredbe za pristup memoriji

D) Naredbe za registar stanja

3. Koliko perioda traje izvođenje odsječka:

MOV R1,#10

ADD R1,R1,R1

STR R0,[R1,#4]

SUB R3, R3, #1

A) 8

B) 6

C) 4

D) 5

E) 6

F) 7

4. Koliko perioda traje faza izvođenja naredba skoka B (branch)

A) uvijek traje 3 perioda

B) uvijek traje 1 period

C) 1 period ako je uvjet skoka lažan, a 3 ako je uvjet istinit

D) 1 period ako je uvjet skoka lažan, a 2 ako je uvjet istinit

E) 3 perioda ako je uvjet skoka lažan, a 1 ako je uvjet istinit

PINOVI I SABIRNICE

5. Izaberite **NETOČNU** tvrdnju vezanu za "open collector" priključke odnosno za sabirnicu spojeni-I:

A) Ovi priključci koriste se za spajanje prekidnih priključaka od više vanjskih jedinica na jedan sabirnički vod

B) Ako su svi priključci neaktivni, onda je i vod u neaktivnom stanju

C) Ako se jedan priključak aktivira, onda je cijeli vod također u aktivnom stanju

D) Procesor kojemu je ovaj vod ulazni, mora na vodu držati upisano neaktivno stanje

6. Za sabirnice vrijedi:

A) Nedostatak sabirnice je njihova visoka cijena

B) Sabirnica je spojni put koji (električki) povezuje dijelove računala

C) Sabirnice izlaze iz procesora i ulaze u ostale komponente

D) Sabirnice su isto što i priključci

7. Koja od navedenih vrsta sabirnice **NE PRIPADA** među ostale tri:

A) Memorijska

B) Ulazno-izlazna

C) Specijalne namjene

D) Dvosmjena

8. Za sinkrone sabirnice **NETOČNA** je tvrdnja

A) Imaju veliku brzinu rada i malu duljinu

B) Pogodne su kad svi uređaji imaju jednaku brzinu

C) Brzina rada ipak im se može prilagođavati sporijim uređajima

D) Češće se koriste za UI sabirnicu

9. Kod ARM-a priključak HREADY služi za:

A) ubacivanje jednog stanja čekanja u ciklus čitanja

B) ubacivanje jednog ili više stanja čekanja u cikluse čitanja i pisanja

C) ubacivanje jednog ili više stanja čekanja u ciklus dohvata strojnog koda

D) ubacivanje jednog stanja čekanja u cikluse čitanja i pisanja

10. Što se od navedenog **NE DEŠAVA** dok ARM **piše** u memoriju (**tri odgovora su točna**):

A) Na početku ARM postavlja HADDR i HSIZE, te digne HWRITE u 1

B) ARM čeka da memorija postavi HWRITE u 1

C) U podatkovnoj fazi ARM postavlja podatak na HWDATA

D) Ako je HREADY neaktivan, ARM umeće stanje čekanja

E) Na početku ARM postavlja HSIZE i digne HWRITE u 1, a memorija postavi HADDR

F) Na početku ARM postavlja HADDR i HWDATA

G) Nakon što memorija aktivira HREADY, ARM završava podatkovnu fazu

11. Smjer ARM-ovih priključaka HRDATA i HWDATA je:

A) HRDATA su ulazni, HWDATA su izlazni

B) HRDATA su ulazni, HWDATA su ulazni

C) HRDATA su izlazni, HWDATA su izlazni

D) HRDATA su dvosmjeni, HWDATA su dvosmjerni

E) HRDATA su ulazni, HWDATA su dvosmjerni

F) HRDATA su dvosmjerni, HWDATA su izlazni

UI uvod

12. Koje su namjene linija za rukovanje između dviju strana u komunikaciji A i B:

A) prvom linijom A javlja B-u da je spremna, a drugom linijom A zahtjeva od B-a da ga pričeka

B) prvom linijom A javlja B-u da je spremna, a drugom linijom B javlja spremnost A-u

C) prvom linijom A zahtijeva prekid od B-a, a drugom linijom B dojavljuje prihvat prekida A-u

D) prvom linijom A javlja B-u da je spremna, a drugom linijom B briše spremnost od A

13. Za izdvojeno adresiranje UI vrijedi:

A) procesor pristupa memoriji i vanjskim jedinicama istim naredbama (npr. LOAD i STORE)

B) izdvojeno adresiranje bolje je prilagođeno za asinkrone protokole

C) memorija i vanjske jedinice imaju odvojene adresne prostore

D) izdvojeno adresiranje bolje je prilagođeno za sinkrone protokole

E) UI adresni prostor je obično veći od memorijskog adresnog prostora

14. Prednost uvjetnog prijenosa u odnosu na bezuvjetni:

A) Veća brzina prijenosa

B) Jednostavnija građa vanjske jedinice

C) Postoji sinkronizacija procesora s vanjskom jedinicom

D) Može se primijeniti prozivanje da bi se ubrzao prijenos

GPIO

15. Na početku programa se izvodi odsječak:

ORG 0

LDR R2,GPIO ;u R2 se učitava bazna adresa GPIO-a

MOV R0,#2

STRB R0,[R2]

SWI 0x123456

Ovaj program utječe na sklop GPIO tako da:

A) Na priključke vrata A postavi vrijednost 2

B) Na priključke vrata B postavi vrijednost 2

C) Ne mijenja stanje na vratima A, jer su vrata ulazna

D) Zadaje smjer vrata A

E) Zadaje smjer vrata B

16. Na GPIO-va vrata B želimo spojiti temperaturni uređaj na standardan način. Moramo napraviti sljedeće (neka je u R9 bazna adresa GPIO-a):

A) MOV R0, #0b01111111 pa STR R0,[R9,#4]

B) MOV R0, #0b01111111 pa STR R0,[R9,#12]

C) MOV R0, #0b01111111 pa STR R0,[R9,#8]

D) MOV R0, #0b10000000 pa STR R0,[R9,#12]

E) MOV R0, #0b10000000 pa STR R0,[R9,#8]

F) MOV R0, #0b00111111 pa STR R0,[R9,#12]

G) MOV R0, #0b00111111 pa STR R0,[R9,#4]

H) ne moramo napraviti ništa

17. Na GPIO-va vrata B standardno je spojen LCD-prikaznik. Kad želimo poslati ASCII-znak na LCD, onda moramo:

A) postaviti znak na XPB[0..6] i zatim čekati da XPB[7] postane 1

B) postaviti znak na XPB[0..6] i zatim čekati pozitivan impuls na XPB[7]

C) postaviti znak na XPB[0..7], zatim poslati 0x80 na XPB[0..7], zatim poslati 0x00 na XPB[0..7]

D) postaviti znak na XPB[0..6] i 0 na XPB[7], zatim XPB[7] dignuti u 1 pa vratiti u 0 bez mijenjanja XPB[0..6]

E) čekati da XPB[7] postane 1 pa zatim postaviti znak na XPB[0..6] i 0 na XPB[7]

F) čekati da XPB[7] postane 1 pa da postane 0 i zatim postaviti znak na XPB[0..6]

G) čekati da XPB[7] postane 1, zatim postaviti znak na XPB[0..5], i zatim napraviti pozitivni impuls na XPB[6]

**Rješenja su na sljedećoj stranici**

Rješenja:

1 A F

2 C

3 F

4 C

5 D

6 B

7 D

8 D

9 B

10 B E F

11 A

12 B

13 C

14 C

15 C

16 B

17 D