

1.(2b) Navedi i ukratko objasni **razine** primjene formalnih metoda u razvoju programske potpore

2.(2b) Navedi uobičajenu arhitekturu kompilera (navesti sve faze prevođenja) – haha nabrajalice

3.(3b) Definiraj formalni logički sustav. Objasni i na primjeru nekog pravila zaključivanja pokaži što je to teorem formalnog logičkog sustava.

4.(3b) Pretvori u CNF: $(P \Rightarrow Q) \Rightarrow ((Q \Rightarrow R) \Rightarrow (P \Rightarrow R))$

5.(2b) U FOPL: "Ivan ima samo jednog brata, a taj brat je Marko."

6.(3b) U CTL, ali samo smiješ koristiti EX, EG, EU

a) Lift će se uvijek konačno naći na petom katu, ako će se naći na prvom katu i ako je pritisnuta tipka "5".

b) U početnom stanju vrijedi "req", a postoji put na kojem on vrijedi i dalje sve dok ne počne vrijediti "ack".

7.(2b) Nacrtajte primjer Kripkeove strukture koja bi pokazala da formula CTL logike $AF\ AGp$ nije jednaka LTL formuli FGp . Obrazloži zašto je tako.

8. (2b) Zaokruži ispravne LTL formule:

a) $F(rUa)$

b) $AF(r^!a)$

c) $XurUa$

d) r

e) $X(r \sim XFGr)$

f) $XEG!a$

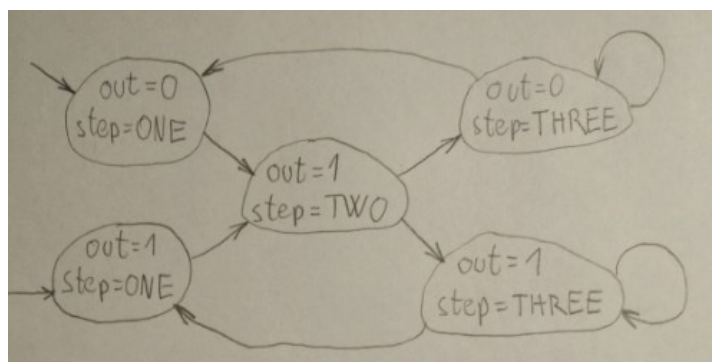
g) $Gr \Rightarrow F!r$

9.(2b) Neka je zadan skup stanja $S = \{s_0, s_1, s_2\}$ za funkciju $F(Y) = (YU\{s_0\})$ presjek $\{s_1, s_2\}$ zadanu nad elementima skupa stanja pokažite je li monotona i ako jest pronađite njenu najveću i najmanju fiksnu točku

10.(4b) Ukratko objasni koji je cilj sustava kontrolera semafora (traffic light controller) obrađenog u okviru VIS/verilog. Koji su moduli potrebni za njegovo ostvarenje i kako su oni povezani? Kako izgleda redosljed i trajanje paljenja i gašenja semafora na glavnoj i sporednoj cesti? Na koji se način modelira (crtaj) funkcioniranje pojedinih komponenti sustava? Nije potreban kod ili pseudokod.

11.(3b) Ukratko objasni tri načina na koja JPF nastoji doskočiti problemu eksplozije broja stanja koji se događa u programima.

12.(4b)



Napiši modul stages u NuSMV za Kripke strukturu. Napiši ograničenja pravednosti kojim bi se osiguralo da se sustav beskonačno često nađe u stanju $out=TRUE$, $step=THREE$. Inicijalni nedeterminizam za out riješiti implicitno.

13.(2b) Detaljno opiši funkcioniranje svake od Promela naredbi:

a) **mtype**:

$mtype=\{DATA,ACK,REQ,RDY\}$

b) **chan**:

$chan\ a2b=[3]\ of\ \{bit,byte,bit,byte\}$

c) **else**:

do

:: $x==2 \rightarrow goto\ L1$;

:: $x==2 \rightarrow goto\ L2$;

:: else $\rightarrow goto\ L3$;

od

d) **atomic**:

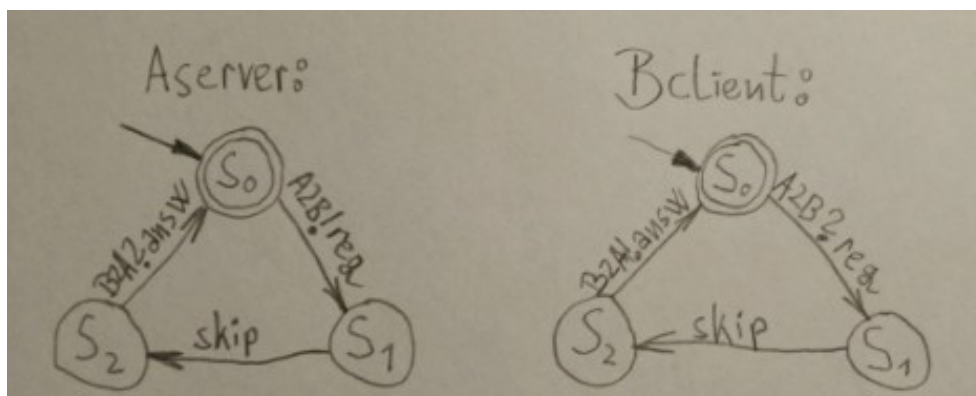
$y=1$;

atomic $\{y--; goto\ L3; y++\}$

14.(2b) Točno/netočno + obrazloži odgovore

- u jeziku Promela moguće je definirati model s beskonačno mnogo procesa.
- Buchi automat može prihvatiti beskonačne sekvence labela L
- u Promela jeziku nema razlike između uvjeta i naredbi, sve su naredbe ili izvršne ili blokirane
- u Promela jeziku naredba `assert{}` promatra skup naredbi kao da su nedjeljive.
- Spin preslikava formulu CTL u Buchi automat

15.(4b)



a) Napisati naredbe za Promela procese ako su A2B i B2A sinkroni kanali.

Aserver{

}

Bclient{

}

b) za sinkroni produkt C (index FSA) = $Aserver \times Bclient = (C.S, C.s0, C.L, C.T, C.F)$ odredi sva globalna stanja C.S, početno stanje C.s0, C.L, C.T iz stanja $(s0, s0)$, te sve prijelaze prema globalnom stanju $(s0, s0)$, te konačno stanje C.F

c) Nadopuni sekvencu po volji odabranog ekspaniranog produkta za prvih deset članova

$(A, A2B!req), (B, _), \underline{\hspace{2cm}}$

d) Ako umjesto sinkronih kanala uvedeno asinkrone kapaciteta 4 obrazloži koje je naredbe potrebno

modificirati. Objasni sličnosti i razlike ekspaniranog asinkronog produkta za sinkrone i asinkrone kanale, te kako bi provjerili dolazi li do zastoja (deadlock) u oba slučaja.

16.(4b) Promela:

```
int x=3;
active proctype A() {
do
:: x==3->x=2;
::x==2->x=3;
od;}
```

```
active proctype B() {
L1: if
:: x++;
fi; }
```

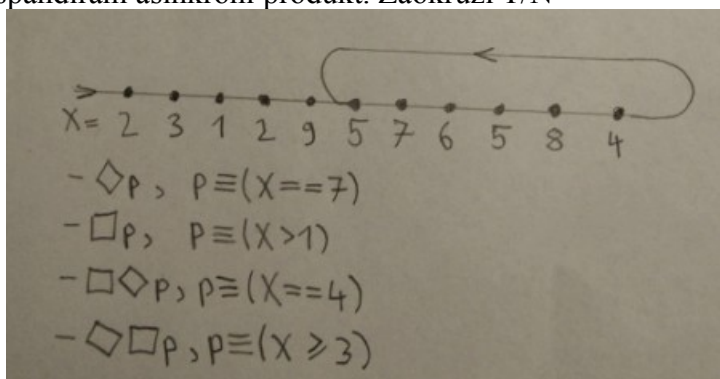
a) Nacrtaj FSA za A i B

b) Da li je moguć slučaj u kojem se proces B nikad ne izvede? Obrazloži i navedi odgovarajuću sekvencu kao primjer: (proces, vrijednost_od_x), _____

c) Uvedi naredbe u proc B kojom se omogućuje dolazak procesa B u završno stanje. Kako bi primjenom naredbe assert provjerili dolazi li B u završno stanje?

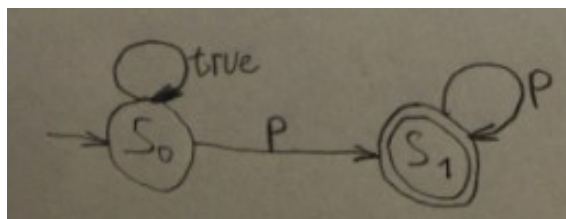
d) Napiši LTL za "proces B eventualno dolazi u završno stanje".

17.(2b) Na slici je ekspanirani asinkroni produkt. Zaokruži T/N



Obrazloži postupak određivanja istinosti za jednu po volji LTL formulu.

18.(1b) Buchi



a) Napiši temporalnu formulu koju takav automat realizira.

b) Napiši never{} blok sa Promela instrukcijama za dotični automat

19.(3b) Za funkciju $F = abc + a'd'$ izgradi ROBDD primjenom ITE algoritma (rekurzivni postupak uz potrebna pojednostavljenja) i uz $a < b < c < d$.

20.(3b) Napiši pseudokod algoritma za simboličku provjeru ekvivalentnosti produktnog stroja.

Algoritam prima BDD početnog stanja S_0 i BDD funkcije svih sljedećih stanja H dostupnih u jednom koraku, a vraća boolean odgovor jesu li dva Mealyjeva stroja ekvivalentna. Objasni ključnu liniju algoritma.

21.(3b) Za zadanu bazu klauzula provedi osnovni DPLL algoritam i pronadi odgovor na pitanje je li baza klauzula zadovoljiva (SAT). Ako je napiši konačno rješenje.

Handwritten list of 10 clauses (K1 to K10) for a SAT problem:

$K1: \overline{x_1} \vee x_2 \vee x_4 \vee x_7$	$K6: x_2 \vee \overline{x_4}$
$K2: x_1 \vee \overline{x_5} \vee \overline{x_6}$	$K7: x_1 \vee x_3 \vee x_4$
$K3: x_4 \vee \overline{x_6}$	$K8: \overline{x_2} \vee x_6 \vee \overline{x_7}$
$K4: x_3 \vee \overline{x_5} \vee x_7$	$K9: x_5 \vee \overline{x_7}$
$K5: \overline{x_2}$	$K10: \overline{x_1} \vee \overline{x_4} \vee \overline{x_5} \vee \overline{x_7}$